

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2012-169657

(P2012-169657A)

(43) 公開日 平成24年9月6日(2012.9.6)

(51) Int.Cl.	F I	テーマコード (参考)
H01L 21/3065 (2006.01)	H01L 21/302 104C	4K057
C23F 4/00 (2006.01)	H01L 21/302 105A	5F004
H01L 21/768 (2006.01)	C23F 4/00 A	5F033
H01L 21/3213 (2006.01)	H01L 21/88 D	

審査請求 有 請求項の数 12 O L 外国語出願 (全 52 頁)

(21) 出願番号	特願2012-103382 (P2012-103382)	(71) 出願人	591060898 アイメック I M E C ベルギー、ペー 3001 ルーヴァン、カ ペルドリーフ 75 番
(22) 出願日	平成24年4月27日 (2012.4.27)		
(62) 分割の表示	特願2008-175755 (P2008-175755) の分割	(71) 出願人	599098493 カトリック・ユニフェルジテイト・ルーベ ン・カー・イユー・ルーベン・アール・ア ンド・ディ Katholieke Universi teit Leuven, K. U. Leu ven R&D ベルギー、ペー 3000 ルーベン、ワー イストラート 6 番、ボックス 5105
原出願日	平成20年7月4日 (2008.7.4)		
(31) 優先権主張番号	60/948, 129		
(32) 優先日	平成19年7月5日 (2007.7.5)		
(33) 優先権主張国	米国 (US)		
(31) 優先権主張番号	60/970, 844		
(32) 優先日	平成19年9月7日 (2007.9.7)		
(33) 優先権主張国	米国 (US)		
(31) 優先権主張番号	61/050, 848		
(32) 優先日	平成20年5月6日 (2008.5.6)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

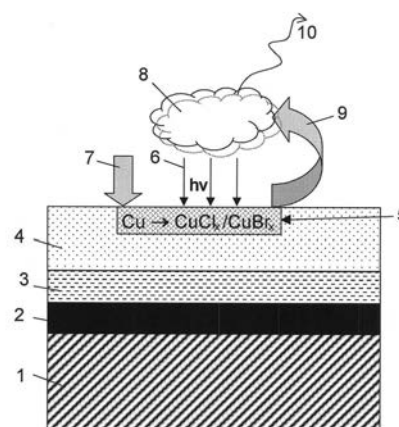
(54) 【発明の名称】 銅の光子誘起除去

(57) 【要約】 (修正有)

【課題】 基板から銅含有層の少なくとも一部を除去する方法を提供する。

【解決手段】 第1反応チャンバ中で、銅含有表面層4の少なくとも一部を、ハロゲン化銅表面層5に変える工程と、第2反応チャンバ中で、光子含有雰囲気6に晒して、ハロゲン化銅表面層5の少なくとも一部を除去して、揮発性のハロゲン化銅生成物8の形成を始める工程とを含む。光子含有雰囲気6に晒す間に、この方法は、更に、第2反応チャンバから揮発性のハロゲン化銅生成物8を除去し、第2反応チャンバ中で揮発性のハロゲン化銅生成物8の飽和を避ける工程を含む。本発明の具体例にかかる方法は、銅含有層のパターニングに用いられる。例えば、本発明の具体例にかかる方法は、半導体デバイス中に銅含有相互接続構造を形成するのに使用される。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

少なくとも銅含有表面層（４）を含む基板（１）から銅含有層（４）の少なくとも一部を除去する方法であって、

第１反応チャンバ中で、銅含有表面層（４）の少なくとも一部を、ハロゲン化銅表面層（５）に変える工程と、

第２反応チャンバ中で、光子含有雰囲気（６）に晒して、ハロゲン化銅表面層（５）の少なくとも一部を除去して、揮発性のハロゲン化銅生成物（８）の形成を始める工程と、

光子含有雰囲気（６）に晒す間、第２反応チャンバから揮発性のハロゲン化銅生成物（８）を除去し、第２反応チャンバ中で揮発性のハロゲン化銅生成物（８）の飽和を避ける工程とを含む製造方法。

10

【請求項 2】

銅含有表面層（４）の少なくとも一部を、ハロゲン化銅表面層（５）に変える工程が、銅含有表面層（４）の少なくとも一部をハロゲン含有ガスに晒して行われる請求項 1 に記載の方法。

【請求項 3】

銅含有表面層（４）の少なくとも一部を、ハロゲン化銅表面層（５）に変える工程が、銅含有表面層（４）の少なくとも一部をハロゲン含有プラズマに晒して行われる請求項 1 に記載の方法。

【請求項 4】

銅含有表面層（４）の少なくとも一部を、ハロゲン含有プラズマに晒す工程が、200ワットと1000ワットの間の電力、0.53Paと10.67Paの間の圧力、および50sccmと500sccmの間の流速で行われる請求項 3 に記載の方法。

20

【請求項 5】

ハロゲン含有プラズマが、 BCl_3 、 HBr 、 Br_2 、 Cl_2 、 I_2 、 HCl および／または HI ガスを含む請求項 3 に記載の方法。

【請求項 6】

ハロゲン化銅表面層（５）を光子含有雰囲気（６）に晒す工程が、ハロゲン化銅表面層（５）を He 、 Ar 、または H 含有プラズマに晒して行われる請求項 1 に記載の方法。

【請求項 7】

ハロゲン化銅表面層（５）が Cu_xCl_y を含み、光子含有プラズマ（６）が He プラズマであり、ハロゲン化銅表面層（５）を光子含有雰囲気（６）に晒す工程が、1000ワットの電力、30mTorrの圧力で行われる請求項 6 に記載の方法。

30

【請求項 8】

ハロゲン化銅表面層（５）が Cu_xBr_y を含み、光子含有プラズマ（６）が He プラズマであり、ハロゲン化銅表面層（５）を光子含有雰囲気（６）に晒す工程が、1000ワットの電力、80mTorrの圧力で行われる請求項 6 に記載の方法。

【請求項 9】

銅含有表面層（４）の少なくとも一部を、ハロゲン化銅表面層（５）に変える工程と、ハロゲン化銅表面層（５）を光子含有雰囲気（６）に晒す工程が、同じ反応チャンバ内で同時に行われる請求項 1 に記載の方法。

40

【請求項 10】

銅含有表面層（４）の少なくとも一部を、ハロゲン化銅表面層（５）に変える前に、更に、銅含有表面層（４）の上にパターン（１４）を形成する工程を含む請求項 1 に記載の方法。

【請求項 11】

銅含有表面層（４）の上にパターン（１４）を形成する工程が、

銅含有表面層（４）の上に感光性材料の層（１２）を形成する工程と、

リソグラフィックパターンニングにより感光性材料の層（１２）をパターンニングし、層（１２）中に少なくとも１つの孔（１３）を形成する工程とで行われる請求項 10 に記載の

50

方法。

【請求項 1 2】

銅含有表面層（４）の上にパターン（１４）を形成し、銅含有表面層（４）の少なくとも一部を除去した後に、更に、感光性材料を除去する工程を含む請求項 1 0 に記載の方法。

【請求項 1 3】

銅含有表面層（４）の少なくとも一部を、ハロゲン化銅表面層（５）に変える前に、更に、基板（１）を洗浄する工程を含む請求項 1 に記載の方法。

【請求項 1 4】

銅含有層をパターニングするための請求項 1 に記載の方法の使用。

10

【請求項 1 5】

半導体デバイスの銅含有層中に相互接続構造をパターニングするための請求項 1 に記載の方法の使用。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、基板からの銅の除去またはエッチングに関する。特に、本発明は、光子含有雰囲気を用いて、少なくとも銅含有表面層を含む基板からの銅の除去またはエッチングに関する。

【背景技術】

20

【0 0 0 2】

半導体処理の分野で、一般に、ダマシンプロセスが、銅ベースの相互接続の形成に使用される。ダマシンプロセスでは、低誘電率材料中にトレンチが形成され、それらのトレインは、続いて埋められ、銅の相互接続が形成される。しかしながら、今日、特徴的なサイズは更に小さくなり、これによりこの方法は更に困難になってくる。

【0 0 0 3】

第 1 に、low-k（低誘電率）材料のエッチングに関する問題がある。エッチング中に、そのような材料はダメージを受け、材料の k 値が増加する。これは、low-k ダメージとも呼ばれる。これはエッチングプロセス後のフォトレジストの除去にも適用されるが、low-k ダメージが生じることが知られている。ダマシンプロセスによれば、エッチングプロセスに続いて、トレンチがバリア層に覆われ銅で充填される。この充填手続は、トレンチの完全な充填にはボトムアップ充填が必要とされる点、および低抵抗や最適な電気マイグレーション特性を得るには大きな粒が必要となる点で困難を有する。更なる問題は、銅の化学機械研磨（CMP）は、当業者に知られた本質的な問題を有することである。

30

【0 0 0 4】

ダマシンプロセスの代わりは、アルミニウムを相互接続材料に使用するための、以前に使用された古典的な経路である。このプロセスを銅の相互接続の形成に使用した場合、銅の膜をパターニングする必要がある。この場合、low-k 材料はエッチングする必要があるが、銅は平坦化する必要があるため、銅のドライエッチングはそれらの問題を回避できるかもしれない。更に、エッチングされた銅の線は、ダマシンプロセスを用いて開発されたものに比較して、低い抵抗を有し改良された電気マイグレーション抵抗を有する。これは主に銅の結晶粒成長が、平坦な表面上に堆積された場合に、ダマシンプロセスの狭いトレンチ中のように妨害されないためである。結果のより大きな粒径は、粒界における電子の散乱を減らすことができる。

40

【0 0 0 5】

上述のように、銅層のドライエッチングの可能性を探る必要がある。これまで、塩化銅（ Cu_xCl_y ）や臭化銅（ Cu_xBr_y ）の揮発物を形成するために 200℃までの高温が必要であったため、銅のドライエッチングは非常の困難であった。そのような高温で、ナノメータの寸法のナノ構造の異方性エッチングを実現することは不可能である。高温

50

エッチングを避けるために、従来技術において試みられているが、最初に、低温（ 60°C ）で Cu_xCl_y や HBr プラズマに晒してハロゲン化銅（ Cu_xCl_y および／または Cu_xBr_y ）と呼ばれるハロゲン化された銅に変えられる[Kuo et al., Applied Physics Letters, Vol. 78, NO.7, 2001]。

【0006】

次の工程では、ハロゲン化銅がウェット除去工程（例えば5% HCl 溶液）を用いて除去される。しかしながら、この低温法は、ナノメータの寸法を有するパターン構造には適さず、十分に正確ではなかった。銅を Cu_xCl_y および／または Cu_xBr_y の変えることは、非常に速く起こり、 Cu_xCl_y および／または Cu_xBr_y の薄層が形成される。更に、銅は、 Cu_xCl_y および／または Cu_xBr_y を通して非常に速く拡散し、異方性エッチングが不可能となる。文献（米国特許5, 221, 426）に記載された他のアプローチでは、パワーレーザービームを用いた銅のエッチングにより、銅種が部分的に蒸発する。しかしながら、この方法でも、望まない熱が発生する。

【特許文献1】米国特許5, 221, 426

【非特許文献1】Applied Physics Letters, Vol. 78, No.7, 2001

【発明の開示】

【0007】

本発明の具体例の目的は、少なくとも銅含有表面層を含む基板から、銅含有層の少なくとも一部を除去する方法を提供することである。

【0008】

上記目的は、本発明の具体例にかかる方法で達成される。

【0009】

第1の形態では、本発明は、少なくとも銅含有表面層を含む基板から、銅含有層の少なくとも一部を除去する方法を提供する。この方法は、

第1反応チャンバ中で、銅含有表面層の少なくとも一部を、ハロゲン化銅表面層、即ち、例えば弗化銅化合物とは異なるハロゲン化銅化合物のようなハロゲン化銅化合物を含む表面層に変える工程と、

第2反応チャンバ中で、光子含有雰囲気中に晒して、ハロゲン化銅表面層の少なくとも一部を除去して、揮発性のハロゲン化銅生成物の形成を始める工程と、

光子含有雰囲気中に晒す間、第2反応チャンバから揮発性のハロゲン化銅生成物を除去し、第2反応チャンバ中で揮発性のハロゲン化銅生成物の飽和を避ける工程とを含む。

【0010】

本発明の具体例では、第1および第2の反応チャンバは同じでも良い。本発明の他の具体例では、第1および第2の反応チャンバは異なっても良い。

【0011】

本発明の具体例にかかる方法は、銅含有層のパターニングに使用される。例えば、本発明の具体例にかかる方法は、半導体デバイス中に、銅含有相互接続構造を形成するために使用される。

【0012】

本発明の具体例では、銅含有層は、10原子%と100原子%の間の銅を含む層を言う。本発明の具体例では、銅含有層は、少なくとも10原子%と50原子%の間の銅を含む層を言う。

【0013】

反応チャンバから揮発性のハロゲン化銅生成物を除去するのは、反応チャンバ中で揮発性のハロゲン化銅生成物の飽和を避けるためである。換言すれば、本発明の具体例のハロゲン化生成物の分圧は、飽和に達しないということである。表面からハロゲン化銅生成物の蒸発を開始するための、プラズマ強度は、 mW/cm^2 のレンジである。プラズマ強度は、供給される電力と圧力により調整できる。ハロゲン化銅の蒸発は、300ワットと1000ワットの間の電力と、5mTorr（0.67Pa）と80mTorr（10.67Pa）の間の圧力を有するHe、Ar、又はH含有プラズマを用いて、既に行うことが

可能である。

【0014】

本発明の具体例にかかる方法の利点は、光誘起反応を用いること、それが低温で行われることである。本発明の具体例にかかる方法の利点は、銅層の少なくとも一部を除去するために、例えば150℃より高いような高温を必要としないことである。本発明の具体例にかかる方法は、20℃と80℃の間の温度で行うことができる。

【0015】

本発明の具体例では、銅含有表面層の少なくとも一部を、ハロゲン化銅表面層に変える工程が、銅含有表面層の少なくとも一部を、例えば BCl_3 、 HBr 、 Br_2 、 Cl_2 、 I_2 、 HCl および／または HI ガスのようなハロゲン含有ガスに晒して行われる。

10

【0016】

本発明の具体例では、銅含有表面層の少なくとも一部を、ハロゲン化銅表面層に変える工程が、銅含有表面層の少なくとも一部をハロゲン含有プラズマに晒して行われる。ハロゲン含有プラズマは、例えば Br 、 I 、および／または Cl 含有プラズマでも良い。ハロゲン含有プラズマは、例えば BCl_3 、 HBr 、 Br_2 、 Cl_2 、 I_2 、 HCl および／または HI ガスを用いた反応性イオンエッチングチャンバ中で形成されても良い。

【0017】

銅含有表面層の少なくとも一部を、ハロゲン含有プラズマに晒す工程は、200ワットと1000ワットの間の電力、4mTorr (0.53 Pa)と80mTorr (10.67 Pa)の間の圧力、および50sccmと500sccmの間の流速のハロゲン含有プラズマを用いて行われても良く、例えば600ワットの電力で、10mTorr (1.33 Pa)の圧力のプラズマが用いられる。

20

【0018】

本発明の具体例では、ハロゲン化銅表面層を光子含有雰囲気に晒す工程が、ハロゲン化銅表面層を He 、 Ar 、または H 含有プラズマに晒して行われても良い。

【0019】

本発明の具体例では、ハロゲン化銅表面層が Cu_xCl_y を含み、光子含有プラズマが He プラズマであり、ハロゲン化銅表面層を光子含有雰囲気に晒す工程が、1000ワットの電力、30mTorr (4 Pa)の圧力で、基板バイアスの使用有りまたは無しで行われても良い。晒す時間は、除去される銅の量（またはパターニングされる構造の寸法）に依存する。

30

【0020】

本発明の具体例では、ハロゲン化銅表面層が Cu_xBr_y を含み、光子含有プラズマが He プラズマであり、ハロゲン化銅表面層を光子含有雰囲気に晒す工程が、1000ワットの電力、80mTorr (10.67 Pa)の圧力で、好ましくは基板バイアス無しで行われても良い。晒す時間は、除去される銅の量（またはパターニングされる構造の寸法）に依存する。

【0021】

本発明の更なる具体例では、ハロゲン化銅表面層が Cu_xI_y を含み、光子含有プラズマが He プラズマであり、ハロゲン化銅表面層を光子含有雰囲気に晒す工程が、1000ワットの電力、80mTorr (10.67 Pa)の圧力で、好ましくは基板バイアス無しで行われても良い。晒す時間は、除去される銅の量（またはパターニングされる構造の寸法）に依存する。

40

【0022】

本発明の具体例では、銅含有表面層の少なくとも一部を、ハロゲン化銅表面層に変える、ハロゲン化とも呼ばれる工程と、ハロゲン化銅表面層を光子含有雰囲気に晒す工程とが、同じ反応チャンバ内で同時に行われても良い。例えば、同時の反応は、少なくともハロゲン化合物と、 He 、 Ar 、または H プラズマから形成される光子誘起化合物とを含むプラズマがその中に存在する反応性イオンエッチングチャンバ内で行われても良い。この具体例では、プラズマは、主な化合物として、 He 、 Ar 、および／または H (90%以上

50

）を含み、更にハロゲン化合物を含んでも良い。プラズマ中のハロゲン化合物（例えばC l、B r、および／またはI ラジカルおよびイオン）の量は、全プラズマ成分の数パーセントの範囲でも良い。プラズマは、更に、基板からの銅の除去に対するパッシベーション（例えば側壁パッシベーション）を得るために、不活性化化合物、および／または過弗化炭化水素ベースの化合物（例えばC F₄ から形成される）を含んでも良い。

【0023】

この方法は、少なくとも銅含有表面層を含む基板を提供する工程を含んでも良い。そのような基板を提供する工程は、

基板を提供する工程と、

基板の上に銅含有表面層を形成する工程と、により行われても良い。

10

【0024】

本発明の具体例では、基板の上に銅含有表面層を形成する工程は、例えば、電気化学メッキ（ECP）または物理気相成長（PVD）により行われても良い。銅を再結晶させて大きな結晶粒を得るために、追加のアニール工程が形成された銅層に対して行われても良い。

【0025】

最初に銅含有層を形成し、次に銅含有層に相互接続構造をエッチングする利点は、ダマシン技術を用いて得られた銅の相互接続構造に比較して、銅の相互接続構造がずっと大きな粒を有し、それゆえに少ない結晶粒界を有することである。

【0026】

本発明の具体例では、この方法は、銅含有表面層を形成する前に、更に、保護層、および／またはバリア層を基板上に形成する工程を含んでも良い。バリア層は、銅が基板中に拡散するのを防止するために使用される。

20

【0027】

本発明の具体例では、この方法は、保護層またはバリア層の一つを形成する工程を含む。本発明の他の具体例では、この方法は、保護層とバリア層の双方を形成する工程を含む。

【0028】

この方法は、銅含有表面層の少なくとも一部をハロゲン化銅表面層に変える前に、更に、銅含有表面層の上にリソグラフィックパターンを形成する工程を含んでも良い。

30

【0029】

銅含有表面層の上にパターンを形成する工程は、

銅含有表面層の上に、例えば感光性リソグラフィック層（例えばレジスト）のような材料の層を形成する工程と、

リソグラフィックパターンニングにより感光性材料の層をパターンニングし、層の中に少なくとも1つの孔を形成する工程とで行われても良い。

【0030】

本発明の具体例では、この方法は、銅含有表面層の上にパターンを形成し、銅含有表面層の少なくとも一部を除去した後に、更に、感光性の層を除去する工程を含んでも良い。

【0031】

この方法は、銅含有表面層の少なくとも一部をハロゲン化銅表面層に変える前に、更に、基板を洗浄する工程を含んでも良い。洗浄工程は、例えばH₂ またはN₂ プラズマを用いて行われることが好ましい。

40

【0032】

他の形態では、本発明は、銅含有層をパターンニングするための本発明の具体例にかかる方法の使用を提供する。本発明の具体例では、銅層のパターンニング工程は、銅層中に相互接続構造を形成するために使用され、相互作用構造は、トレンチまたはビアのいずれかでも良い。相互接続構造をパターンニングした後、誘電体層が、相互接続構造の上に形成されても良い。

【0033】

50

本発明の特別の、好適な形態は、添付の独立請求項および従属請求項に記載される。従属請求項の特徴は、必要に応じて、独立請求項の特徴と組み合わせても、他の従属請求項の特徴と組み合わせても良く、単に請求項に表されたままでは無い。

【0034】

この分野において、デバイスの一定の改良、変化および進歩があっても、本発明のコンセプトは本質的に新しく、新規な改良を表すものであり、従来の実施から出発を含み、より効果的で、安定した、信頼性のある、この性質のデバイスを提供できる。

【0035】

本発明の、上述のおよび他の特徴、性質、および長所は、本発明の原理を、例として表した添付の図面とともに、以下の詳細な説明から明らかになるであろう。この説明は例示のみを目的とし、発明の範囲を限定するものではない。以下で引用される参照符号は、添付図面についてのものである。

【具体例の記載】

【0036】

本発明は、特定の具体例について、添付図面を参照しながら詳細に説明するが、本発明はこれらにより限定されるものではなく、請求の範囲によってのみ限定されるものである。記載された図面は、単に概略であり、限定するものではない。図面において、図示目的で、いくつかの要素の大きさは拡張され、縮尺通りに記載されていない。寸法と相対寸法は、本発明の実施の実際の縮小には対応していない。

【0037】

更に、記載や請求の範囲中の、「上」の用語等は、記載目的のために使用され、相対的な位置を示すものではない。そのように使用される用語は、適当な状況下で入替え可能であり、ここに記載された発明の具体例は、ここに記載や図示されたものと異なる位置でも操作できることを理解すべきである。

【0038】

請求の範囲で使用される「含む (comprising)」の用語は、それ以降に示される要素に限定して解釈されること排除するものであり、他の要素や工程を排除しない。このように、言及された特徴、数字、工程、または成分は、その通りに解釈され、1またはそれ以上の他の特徴、数字、工程、または成分、またはこれらの組み合わせの存在または追加を排除してはならない。このように、「手段AおよびBを含むデバイス」の表現の範囲は、構成要素AとBのみを含むデバイスに限定されるべきではない。本発明では、単にデバイスに関連した構成要素がAとBであることを意味する。

【0039】

この明細書を通じて参照される「一の具体例 (one embodiment)」または「ある具体例 (an embodiment)」は、この具体例に関して記載された特定の長所、構造、または特徴は、本発明の少なくとも1つの具体例に含まれることを意味する。このように、この明細書を通して多くの場所の「一の具体例 (one embodiment)」または「ある具体例 (an embodiment)」の語句の表現は、同じ具体例を表す必要はなく、表しても構わない。更に、特定の長所、構造、または特徴は、この記載から当業者に明らかなように、1またはそれ以上の具体例中で適当な方法で組み合わせることができる。

【0040】

同様に、本発明の例示の記載中において、能率的に開示し、多くの発明の形態の1またはそれ以上の理解を助ける目的で、本発明の多くの長所は、時には1つの具体例、図面、またはその記載中にまとめられることを認識すべきである。しかしながら、この開示の方法は、請求される発明がそれぞれの請求項に記載されたものより多くの特徴を必要とすることを意図して表されていると解釈すべきではない。むしろ、以下の請求項が表すように、発明の態様は、1つの記載された具体例の全ての長所より少なくなる。このように詳細な説明に続く請求の範囲は、これにより詳細な説明中に明確に含まれ、それぞれの請求項は、この発明の別々の具体例としてそれ自身で成立する。

【0041】

更に、ここで記載された幾つかの具体例は幾つの特徴で、他の具体例に含まれる以外の特徴を含み、異なった具体例の長所の組み合わせは、本発明の範囲に入ることを意味し、当業者に理解されるように異なった具体例を形成する。例えば、以下の請求の範囲では、請求された具体例のいくつかは、他の組み合わせにおいても使用することができる。

【0042】

ここで与えられる記載において、多くの特別な細部が示される。しかしながら、本発明の具体例はそれらの特別な細部無しに実施できることを理解すべきである。他の例では、公知の方法、構造、および技術は、この記載の理解をわかりにくくしないために、詳細には示されていない。

【0043】

以下の用語は本発明の理解を助けるためにのみ提供される。

【0044】

請求項や説明で使用される「パターン」の用語は、ウエハ基板のような基板の上に形成された層の中の構造（例えば、ビア、トレンチ）を規定するために使用される。リソグラフィ技術（フォトリソグラフィおよび電子ビームリソグラフィ）およびエッチング技術（例えば反応性イオンエッチング（RIE））の組み合わせとして当業者に知られたパターンニングツールを用いて、パターンは、ウエハ基板の上に形成される。

【0045】

本発明は、本発明の多くの具体例の詳細な説明により記載される。添付の請求項により規定された本発明の真実の精神または技術的な示唆から離れることなく、当業者の知識に従って、本発明の具体例が形成できることは明らかである。

【0046】

本発明は、基板から銅含有層の少なくとも一部を除去する方法を提供するものであり、この基板は少なくとも銅含有表面層を含む。この方法は、

第1反応チャンバ中で、銅含有表面層の少なくとも一部を、ハロゲン化銅表面層、即ち、例えば弗化銅化合物とは異なるハロゲン化銅化合物のようなハロゲン化銅化合物を含む表面層に変える工程と、

第2反応チャンバ中で、光子含有雰囲気中に晒すことにより、ハロゲン化銅表面層の少なくとも一部を除去して、即ち、例えば弗化銅化合物とは異なるハロゲン化銅化合物のようなハロゲン化銅化合物を含む表面層の少なくとも一部を除去し、これにより揮発性のハロゲン化銅生成物の形成を始める工程と、

光子含有雰囲気中に晒す間、第2反応チャンバから揮発性のハロゲン化銅生成物を除去し、第2反応チャンバ中で揮発性のハロゲン化銅生成物の飽和を避け、これにより基板上への揮発性のハロゲン化銅生成物の再付着を防止する工程とを含む。

【0047】

本発明の具体例では、第1および第2の反応チャンバは同じでも良い。換言すれば、本発明の具体例では、銅含有表面層の少なくとも一部をハロゲン化銅表面層に変える工程と、ハロゲン化銅表面層の少なくとも一部を除去する工程が、同じ反応チャンバで行われても良い。これらの具体例では、銅含有表面層の少なくとも一部をハロゲン化銅表面層に変える工程と、ハロゲン化銅表面層の少なくとも一部を除去する工程が、同じ工程または一連の工程で行われても良い。本発明の他の具体例では、第1と第2の反応チャンバが異なっても良い。換言すれば、これらの具体例では、銅含有表面層の少なくとも一部をハロゲン化銅表面層に変える工程と、ハロゲン化銅表面層の少なくとも一部を除去する工程が、異なった反応チャンバ中で行われても良い。

【0048】

本発明の具体例では、銅含有層は、10原子%と100原子%の間の銅を含む層をいう。本発明の具体例では、銅含有層は、少なくとも10原子%と50原子%の間の銅を含む層でも良い。

【0049】

反応チャンバから揮発性のハロゲン化銅生成物を除去する工程は、反応チャンバ中で揮

10

20

30

40

50

発性のハロゲン化銅生成物の飽和を避けるためである。換言すれば、本発明の具体例では、ハロゲン化された生成物の分圧が、飽和に達しない。表面からハロゲン化銅の蒸発を始めるためのプラズマ強度は、 mW/cm^2 のレンジである。プラズマ強度は、供給される電力と圧力により調整できる。ハロゲン化銅の蒸発は、300ワットと1000ワットの間の電力と、5mTorr (0.67Pa) と80mTorr (10.67Pa) の間の圧力を有するHe、Ar、又はH含有プラズマを用いて、既に行うことが可能である（後述）。

【0050】

本発明の具体例にかかる方法の利点は、ハロゲン化銅表面層のハロゲン化銅化合物を除去するために、換言すれば揮発性のハロゲン化銅生成物を形成するために、例えば150℃より高いような高温が必要とされないことである。

10

【0051】

本発明の具体例にかかる方法は、銅含有層のパターニングに使用しても良い。例えば、本発明の具体例にかかる方法は、半導体デバイス中の、銅含有相互接続構造を形成するために使用することができる。

【0052】

本発明の具体例では、上述のように、銅含有表面層の少なくとも一部をハロゲン化銅表面層に変える工程と、ハロゲン化銅表面層を光子含有雰囲気中に晒して揮発性のハロゲン化銅生成物の形成を始める工程とは、例えば反応性イオンエッチングチャンバ中のような、同じ反応チャンバ中で同時に行われても良い。同時の反応は、反応性イオンエッチングチャンバで行われ、このチャンバ中では、プラズマは、少なくとも、銅をハロゲン化銅化合物に変えるためのハロゲン化合物と、例えばHe、Ar又は H_2 プラズマから形成されハロゲン化銅化合物を蒸発させる光子含有化合物とを含む。プラズマは、更に、エッチング中のパッシベーション（例えば側壁のパッシベーション）を得るために、不活性化化合物および／または弗化炭素ベースの化合物（例えば CF_4 ）を含んでも良い。

20

【0053】

以下の説明では、基板からの銅の除去は、銅含有表面層のエッチングとして述べられる。

【0054】

図1は、少なくとも銅含有表面層4を含む基板である基板1の上の銅含有層から銅を除去する方法を示す。本発明の具体例では、基板1はいずれの適当な基板でも良い。本発明の具体例では、「基板」の用語は、下層の材料、または使用され、またはデバイス、回路、またはエピタキシャル層がその上に形成される材料を含んでも良い。他の代わりの具体例では、この「基板」はドーパされたシリコン、ガリウムアセナイド (GaAs)、ガリウムアセナイドフォスファイド (GaAsP)、インジウムフォスファイド (InP)、ゲルマニウム (Ge)、またはシリコンゲルマニウム (SiGe) 基板を含む。「基板」は、半導体基板部分に加えて、例えば SiO_2 または Si_3N_4 層のような絶縁層を含んでも良い。「基板」の用語は、またシリコン・オン・ガラス基板、シリコン・オン・サファイア基板を含む。「基板」の用語は、一般には、関心のある層や部分の下にある層の要素を規定するのに使用される。また、「基板」は、例えばガラスや銅層のような、その上に層が形成されるベースであっても良い。本発明の具体例で使用される適当な基板1の例は、 Si ウエハである。基板1は、例えば、電気化学成長で、銅含有表面層4がその上に形成される200mm Si ウエハである。成長中、ウエハの温度は約60℃である。本発明の更なる具体例では、基板1は、バルク銅基板であっても良い。

30

40

【0055】

本発明の具体例では、基板と銅含有層4との間に、任意的に保護層2および／またはバリア層3が存在しても良い。保護層2は、例えば、 SiO_2 層であり、例えば500nmの膜厚を有する。バリア層3は、例えば、 TaN 、 TiN 、 TaN/TiN 、または SiC 層であり、膜厚は、例えば10nmと20nmの間の範囲であることが好ましい。バリア層3は、基板1中に銅が拡散するのを防止するために使用される。本発明の具体例では

50

、図1に示すように、保護層2とバリア層3の双方が形成される。本発明の他の具体例では、保護層2またはバリア層3のいずれか一方のみが形成される。更に他の具体例では、それらの層2、3のいずれも形成されない。

【0056】

本発明の具体例にかかる方法は、第1工程として、銅含有表面層4の少なくとも一部をハロゲン化銅表面層5に変える工程、即ち例えば弗化銅化合物とは異なるハロゲン化銅化合物のようなハロゲン化銅化合物を含む表面層に変える工程を含む。そのようなハロゲン化銅化合物は、 Cu_xCl_y や Cu_xBr_y でも良い。本発明の具体例では、銅含有表面層4の少なくとも一部をハロゲン化銅表面層5に変える工程は、銅含有表面層4の少なくとも一部を、例えば BCl_3 、 HBr 、 Br_2 、 Cl_2 、 I_2 、 HCl および／またはH 10
Iガスのようなガスを含むハロゲン含有ガスに晒して行っても良い。本発明の他の具体例では、銅含有表面層4の少なくとも一部をハロゲン化銅表面層5に変える工程は、銅含有表面層4の少なくとも一部を、ハロゲン含有プラズマに晒して行っても良い。ハロゲン含有プラズマは、反応性イオンエッチングチャンバ中で、 BCl_3 、 HBr 、 Br_2 、 Cl_2 、 I_2 、 HCl および／またはH Iガスをを用いて形成される。銅含有表面層4の少なくとも一部をハロゲン含有プラズマに晒す工程は、200ワットと1000ワットの間の電力で4mTorr (0.53Pa)と80mTorr (10.67Pa)の間の圧力を有し、流速が50sccmと500sccmの間のハロゲン含有プラズマ、例えば600ワット、10mTorr (1.33Pa)のプラズマを用いて行われる。

【0057】

次の工程では、ハロゲン化銅表面層5の少なくとも一部、即ち例えば弗化銅化合物とは異なるハロゲン化銅化合物のような、ハロゲン化銅化合物を含む表面層が、光子含有雰囲気6にハロゲン化銅表面層5を晒すことにより除去され、これにより、揮発性のハロゲン化銅生成物8の形成が始まる。本発明の具体例では、ハロゲン化銅表面層5を光子含有雰囲気6に晒す工程が、ハロゲン化銅表面層5をHe、Ar、またはH含有プラズマに晒して行っても良い。本発明の具体例では、ハロゲン化銅表面層5は、 Cu_xCl_y を含み、光子含有プラズマ6は、Heプラズマでも良い。

【0058】

それらの具体例では、ハロゲン化銅表面層5を光子含有雰囲気6に晒す工程が、1000ワットの電力、30mTorr (4Pa)の圧力で、基板バイアス有りまたは基板バイ 30
アス無しで行われる。晒す時間は、除去される銅の量および／またはパターニングされる構造の寸法に依存する。本発明の他の具体例では、ハロゲン化銅表面層5が Cu_xBr_y を含み、光子含有プラズマ6が、Heプラズマを含んでも良い。この例では、ハロゲン化銅表面層5を光子含有雰囲気6に晒す工程は、1000ワットの電力、80mTorr (10.67Pa)の圧力で、基板バイアス無しで行われるのが好ましい。ここでも、晒す時間は、除去される銅の量および／またはパターニングされる構造の寸法に依存する。

【0059】

本発明の更なる具体例では、ハロゲン化銅表面層5は、 Cu_xI_y を含み、光子含有プラズマ6は、Heプラズマでも良い。この具体例では、ハロゲン化銅表面層5を光子含有雰囲気6に晒す工程は、1000ワットの電力、80mTorr (10.67Pa)の圧 40
力で、基板バイアス無しで行われるのが好ましい。晒す時間は、除去される銅の量および／またはパターニングされる構造の寸法に依存する。

【0060】

ハロゲン化されたCu表面の光子誘起脱着のメカニズムは、表面分子で電子励起が形成されるように、プラズマからの光子が、ハロゲン化された銅の表面と相互作用することで起きていると思われる。これは、表面ボンドの破壊および／または励起した分子の表面からの反発を引き起こす。そのようなプロセスで、可能性のあるポテンシャルエネルギーのダイアグラムを図2に示す。図2は、本発明の具体例にかかる光子誘起銅脱着を得るための、電子移動(DIET)メカニズムにより誘起された脱着を模式的に示す。

【0061】

10

20

30

40

50

図1の例では、銅含有表面層4の少なくとも一部をハロゲン化銅表面層5に変える工程と、ハロゲン化銅表面層5を光子含有雰囲気6に晒す工程が、同時に行われても良い。銅含有表面層4の少なくとも一部は、ハロゲン含有プラズマ（図1中に参照番号7の矢印で表示）に晒すことにより、ハロゲン化銅表面層5に変えても良い。ハロゲン化銅表面層5を光子含有雰囲気6に同時に晒すことにより、揮発性のハロゲン化銅生成物8の形成が始まる（参照番号9の矢印で表示）。ハロゲン化銅表面層5を光子含有雰囲気6に晒す間に、揮発性のハロゲン化銅生成物8を反応チャンバから連続的に除去し（図1中に参照番号10の矢印で表示）、揮発性のハロゲン化銅生成物8が反応チャンバ中で飽和するのを防止し、それらのハロゲン化銅生成物8が基板1の上に再付着するのを防止する。

【0062】

本発明の具体例では、揮発性のハロゲン化銅生成物8の除去が、飽和レベルに到達しない。なぜならば、この場合、揮発性のハロゲン化銅生成物8は銅表面上で再堆積することができ、これは好ましくは避けなければならないからである。この反応チャンバ中で、揮発性のハロゲン化銅生成物の最大の許容できる濃度は、以下の式から求められる。

【0063】

$$S = P_a / P_e \quad (1)$$

【0064】

ここで、Sは反応チャンバ中の気相の飽和度であり、 P_a は反応チャンバ中の揮発性のハロゲン化銅生成物8の分圧であり、 P_e は所定の圧力と温度における揮発性のハロゲン化銅生成物8の熱平衡分圧である。

【0065】

反応チャンバ中の揮発性のハロゲン化銅生成物8の分圧は、反応チャンバ中に導入されるガス流（例えばHeガス流）に影響される。以下の式（2）は、所定の圧力と温度における、反応チャンバ中における、導入ガス流の、ガスの実際の濃度に対する影響を示す。

【0066】

$$D = D_0 \cdot (T / T_0) \cdot (P_0 / P) \quad (2)$$

【0067】

ここで、 D_0 、 T_0 、 P_0 は、それぞれ導入ガス（He）のガス流量、温度（25℃）、圧力（1気圧）であり、D、T、Pは、チャンバ中の実際の流量、温度、圧力である。基板1が低温に保持される場合、反応チャンバからの揮発性ハロゲン化銅生成物8の離脱に配慮しなければならない。これは、一般に、導入ガス流速が、排気流速と相対関係にあることを要求する。例えば、Heのための導入ガス流は、例えば標準の操作圧力（5 mTorr（0.67 Pa）から80 mTorr（10.67 Pa））において250 sccmより高い。好適には、揮発性のハロゲン化銅生成物8は、排出口を経て反応チャンバから除去される。

【0068】

図3は、光子含有雰囲気6にハロゲン化銅表面層5を晒すより詳細な状態を、概略的に示す。このCuClの例では、晒すことにより揮発性のハロゲン化銅生成物8が形成され、これは、揮発性のハロゲン化銅生成物8の飽和より上の場合、基板1の上に再付着する（図3中に参照番号11の矢印で表示）。それゆえに、上述のように、本発明の具体例では、揮発性のハロゲン化銅生成物8が、ハロゲン化銅表面層5を光子含有雰囲気6に晒す間に反応チャンバから除去され、反応チャンバ中で揮発性のハロゲン化銅生成物8が飽和するのを防止する。

【0069】

本発明の具体例にかかる方法は、例えば、銅含有層のパターニングに使用できる。例えば、本発明の具体例にかかる方法は、半導体デバイスの銅含有層中に、相互接続構造をパターニングするのに使用できる。

【0070】

図4A～図4Fは、銅含有層の一部を除去（エッチング）するための、本発明の具体例にかかる方法を用いた銅含有層のパターニングする方法の異なった処理工程を示す。この

10

20

30

40

50

例は説明のみを目的とし、本発明の限定を意図しないことを理解すべきである。他の具体例では、この方法は、更に、他の工程を含みまたは異なった一連の工程を含んでも良い。

【0071】

第1の工程では、基板1は、保護層2およびバリア層3を有しても良い。先の述べたように、基板1は適当な基板1である。保護層2は、例えば SiO_2 層でも良く、例えば500nmの膜厚を有する。バリア層3は、例えば TaN 、 TiN 、 TaN/TiN 、又は SiC 層でも良く、例えば10nmから20nmの範囲の膜厚を有する。保護層2やバリア層3の形成は任意的であることを注意すべきである。本発明の他の具体例では、保護層2およびバリア層3の一方のみが存在する。しかしながら、他の具体例では、保護層2およびバリア層3のいずれも存在しない。

10

【0072】

バリア層3の上に、銅含有表面層4が形成される（図4A参照）。銅含有表面層4は、例えばプラズマ気相成長（PVD）や電気化学成長（ECD）または無電解メッキのような公知の成長技術により形成される。銅含有表面層4は、例えば200nmと1000nmの間の膜厚を有することが好ましい。しかしながら、本発明の具体例では、銅含有表面層4は、また1000nmより大きな膜厚を有しても良い。銅含有表面層4の最初の膜厚、即ちパターニング前の銅含有表面層4の膜厚は、適用に依存する。例えば、銅含有層が、半導体デバイス中で、トレンチやビアのような相互接続構造を形成するためにパターニングされた場合、銅含有表面層4の膜厚は1nmと10000nmの間で良い。

【0073】

銅含有表面層4をパターニングするために、犠牲パターンが、銅含有表面層4の上に最初に形成されても良い。犠牲パターンは、銅含有表面層4を含む銅含有層の上に形成され、銅含有表面層4のある部分は露出し、銅含有表面層4の他の部分は犠牲パターンにより覆われても良い。それゆえに、犠牲層12は、例えば銅含有表面層4の上に形成され（図4B参照）、この犠牲層12中に孔または開口部13が形成され、寄生層パターン14を形成する（図4C参照）。

20

【0074】

これは、例えば、当業者に知られた例えばリソグラフィパターニングとエッチングの組み合わせのような、いずれかの適当な方法により行われる。犠牲層12は、例えば1またはそれ以上の感光性層（レジスト）、または感光性層（レジスト）と SiO_x のような一般に使用されるハードマスクの組み合わせでも良い。本発明の具体例では、犠牲層14はダミーパターンでも良く、換言すれば銅のエッチング後に除去される犠牲パターンでも良い。代わりに、犠牲パターン14は後に除去されない永久パターンでも良い。永久パターンは、例えば次にバリア材料として使用される。

30

【0075】

図4Dに示される次の工程では、銅含有表面層4の被覆されていない部分がハロゲン化銅表面層5に、即ち、例えば弗化銅化合物とは異なるハロゲン化銅化合物のような、ハロゲン化銅化合物を含む表面層に変えられる（図5参照）。これらの変えられた部分は、次に光子含有雰囲気6に晒され、室温で揮発する、ハロゲン化銅化合物を形成する。この具体例では、これらの2つの工程が、同じ反応チャンバ中で同時に行われても良い。しかしながら、これは単に例であって、本発明のいかなる制限も意図しない。上述のように、これらの2つの工程は、連続して、および／または異なった反応チャンバ中で行われても良い。

40

【0076】

この具体例では、銅含有表面層4をハロゲン化銅表面層5に変える工程と、この変えられた部分を光子含有雰囲気6に晒す工程（図5参照）が、例えば He 、 Ar 、または H_2 プラズマから形成される、光子誘起化合物がその中に存在する、例えば塩素または臭素含有雰囲気のようなハロゲン含有雰囲気（図5および図4D中に参照符号15で表示）にそれらの部分を晒して行われても良い。雰囲気15は、更に、不活性化化合物および／または過弗化炭化水素ベースの化合物（例えば CF_4 ）のような化合物を含み、図5に示すよう

50

に、エッチング中に（例えば側壁および／または底部のパッシベーションのような）パッシベーション16を形成しても良い。

【0077】

本発明の具体例では、任意的に、ハロゲン含有雰囲気（プラズマ）に晒される前に、銅含有表面層4は最初に洗浄されて、ありそうな汚染物が除去されても良い。例えば、汚染物が CuO_x の場合、 H_2 または N_2 プラズマを用いても良い。

【0078】

ハロゲン化銅表面層5を光子含有雰囲気6に晒す間のガス圧は重要なパラメータである。図6は、ハロゲン化銅表面層を晒す間の、Heガスのガス圧を示す。固定された、500 sccmのHeの流れに対してHeガス圧を調整することにより、除去（エッチング）速度が増加する。より低いHeガス圧（80 mTorr（10.67 Pa）Heから20 mTorr（2.66 Pa）の範囲（図6の左側の3つの棒グラフ参照））では、より効果的な、ハロゲン化銅生成物8の除去（エッチング）が可能であり、図6では銅の重量減として示されている。しかしながら、例えば5 mTorr（0.67 Pa）以下のような低すぎるガス圧では、ハロゲン化銅生成物8の効果的な除去が得られなくなる。この低いガス圧により、多分、遷移流レジームから分子流レジームに変化し、およびHeプラズマの強度が低くなるためであると考えられる。同じ目的で使用するために、He含有ガスとAr含有ガスとを比較した場合、Ar含有ガスの方がHe含有ガスに比較して、同じ圧力では効果が低いことが分かる（図6の右側の棒グラフ参照）。

【0079】

このように、本発明の具体例では、ハロゲン化銅生成物の分圧の良好な制御とともに、（または換言すれば、これと組み合わせて）プラズマの種類、強度、および／または電力、特にプラズマ中の光子の強度を制御することにより、銅含有表面層からの銅の効果的な除去（エッチング）を得ることができる。プラズマの状態は、更にエッチングされる銅含有表面層の表面領域に依存する。

【0080】

図4Eは、本発明の具体例にかかる方法を用いて銅含有表面層4をエッチングした後得られる銅含有構造17を示す。それらの銅含有構造17は、例えば、半導体デバイスのバックエンドオブライン（BEOL）処理で、相互接続構造を形成するために使用される。

【0081】

最後の工程で、犠牲パターン14が除去される（図14参照）。犠牲パターン14の除去は、当業者に知られた適当な技術により行うことができる。上述のように、本発明の他の具体例では、犠牲パターン14は除去されない。これらの具体例では、パターン14は、例えばバリア層を形成する。

【0082】

銅含有層をエッチングまたはパターニングするための上述の方法は、例えばLam Versys 2300 ジェネレーションエッチチャンバ（ICPプラズマエッチャー）で行われる。本発明の具体例では、本発明の方法を用いて銅を除去するためには、プラズマチャンバ中の圧力は、5 mTorr（0.67 Pa）と80 mTorr（10.67 Pa）の範囲であることが好ましい。

【0083】

本発明のデバイスについて、材料と同様に、好適な具体例、特定の構造や配置について、ここで議論したが、形状や細部の多くの変化や変形は、添付された請求の範囲により規定されるこの発明の範囲から離れることなく行えることを理解すべきである。

【図面の簡単な説明】

【0084】

全ての図面は、本発明のいくつかの形態および具体例を示すことを意図する。図面は明確化のために単純な方法で記載される。全ての代替えや選択肢が示されるものではなく、それゆえに本発明はこれらの図面に内容に限定されるものではない。異なった図面におい

10

20

30

40

50

て、同一の数字は、同一の部分を表すのに用いられる。

【0085】

【図1】本発明の具体例にかかる方法の原理を示す。

【図2】本発明の具体例にかかる光子誘起銅成長を達成するための、電子移動（D I E T）メカニズムにより誘起された脱着を模式的に示す。

【図3】揮発性のハロゲン化銅生成物の形成と、そのようなハロゲン化銅生成物の基板上への再付着の可能性を示す。

【図4A】本発明の具体例にかかる方法の使用例を示す。

【図4B】本発明の具体例にかかる方法の使用例を示す。

【図4C】本発明の具体例にかかる方法の使用例を示す。

【図4D】本発明の具体例にかかる方法の使用例を示す。

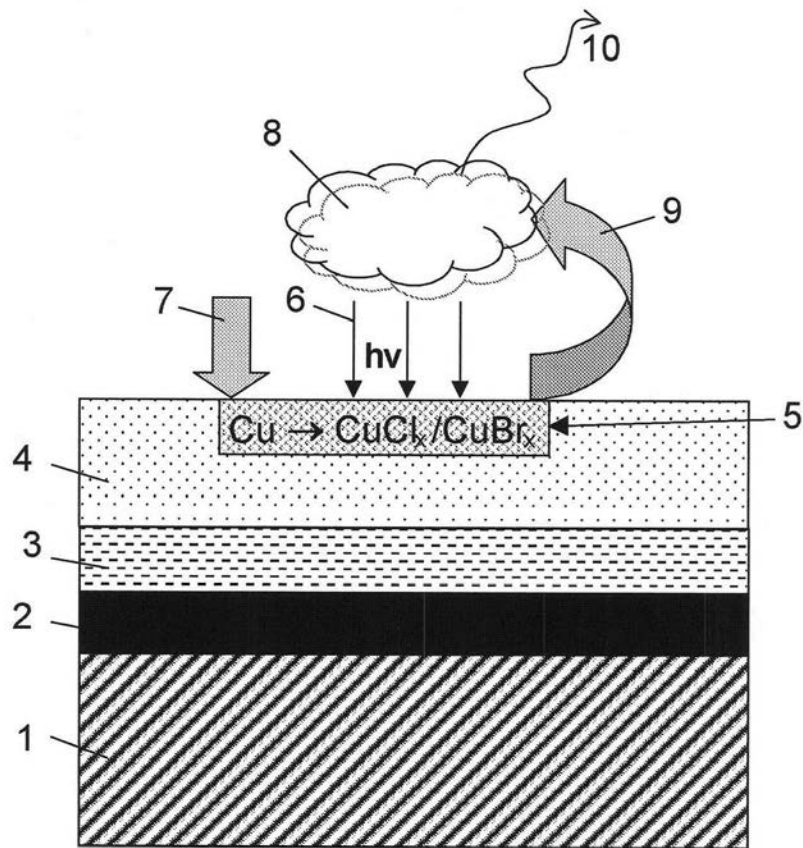
【図4E】本発明の具体例にかかる方法の使用例を示す。

【図4F】本発明の具体例にかかる方法の使用例を示す。

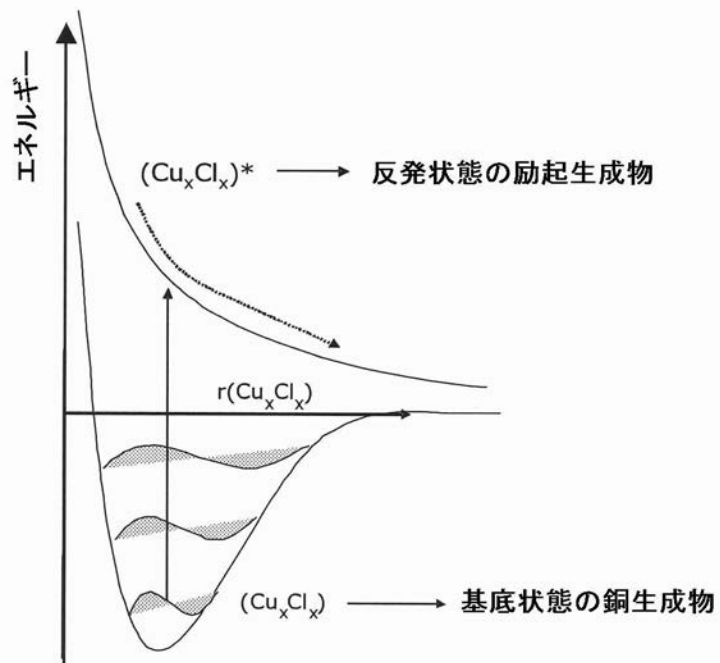
【図5】本発明の具体例にかかる方法の使用中の、トレンチのパッシベーションを示す。

【図6】プラズマチャンバ中のH e 分圧を関数と場合の、ハロゲン含有プラズマにC u_x C l_y 層を晒す間のウエハの損失（C u_x C l_y の蒸発によるC u_x C l_y の損失）を示す。

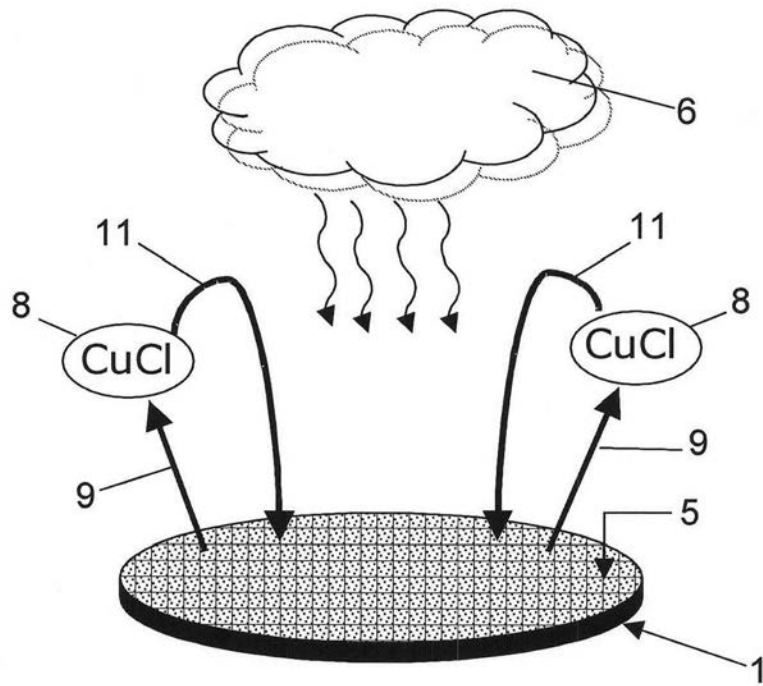
【図 1】



【図 2】



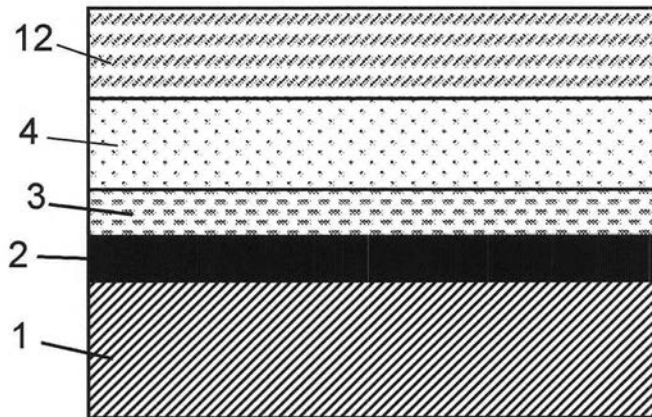
【図 3】



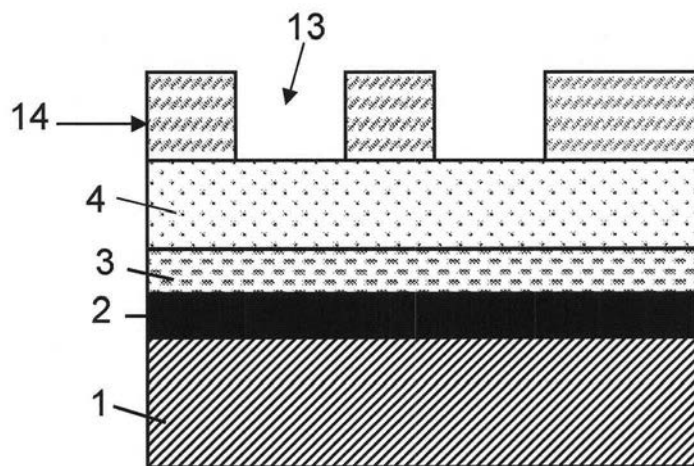
【図 4 A】



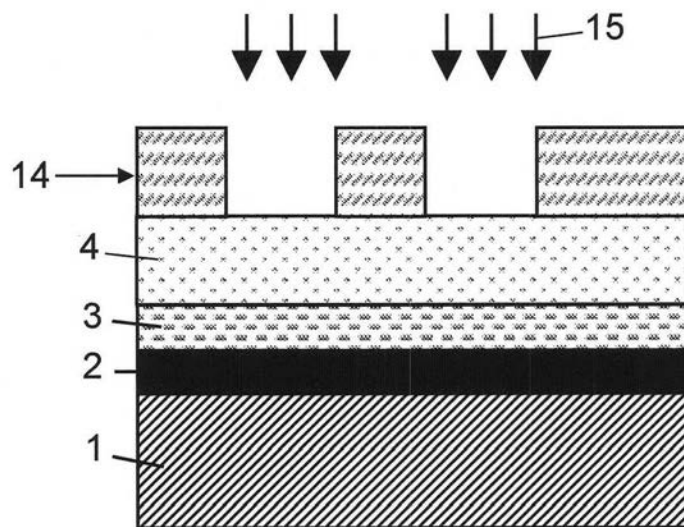
【図 4 B】



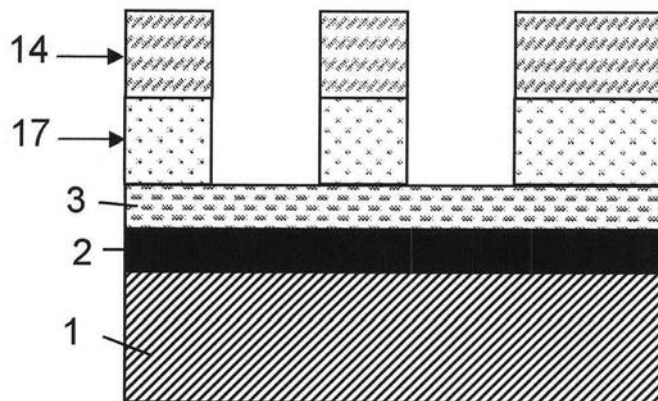
【図 4 C】



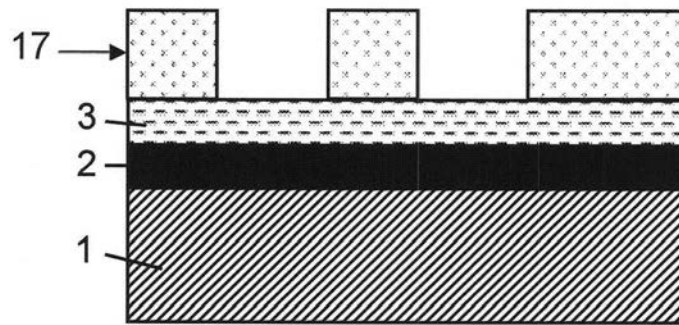
【図 4 D】



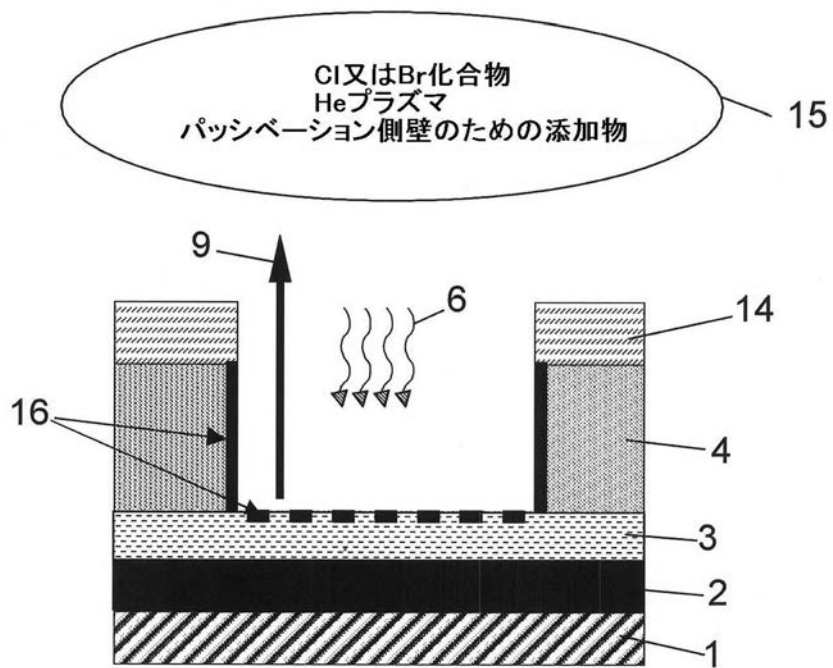
【図 4 E】



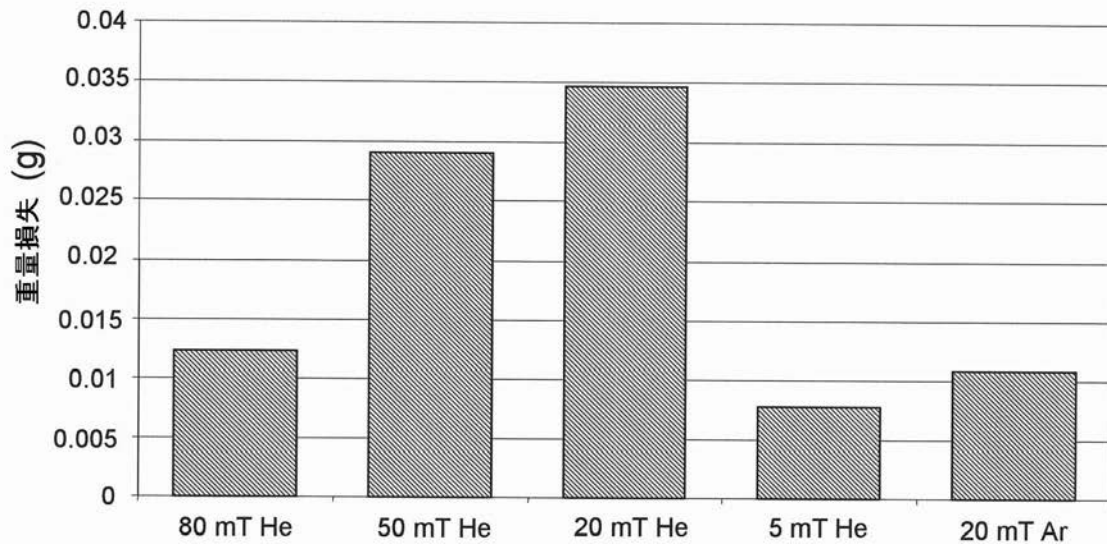
【図 4 F】



【図 5】



【図 6】



【手続補正書】

【提出日】平成24年5月18日(2012.5.18)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

少なくとも銅含有表面層（4）を含む基板（1）から銅含有層（4）の少なくとも一部を除去する方法であって、

第1反応チャンバ中で、銅含有表面層（4）の少なくとも一部を、ハロゲン化銅表面層（5）に変える工程と、

第2反応チャンバ中で、He、Ar、またはH含有プラズマからなる光子含有雰囲気（6）に晒して、ハロゲン化銅表面層（5）の少なくとも一部を除去して、揮発性のハロゲン化銅生成物（8）の形成を始める工程と、

光子含有雰囲気（6）に晒す間、第2反応チャンバから揮発性のハロゲン化銅生成物（8）を除去し、第2反応チャンバ中で揮発性のハロゲン化銅生成物（8）の飽和を避ける工程とを含む製造方法。

【請求項 2】

銅含有表面層（4）の少なくとも一部を、ハロゲン化銅表面層（5）に変える工程が、銅含有表面層（4）の少なくとも一部をハロゲン含有ガスに晒して行われる請求項 1 に記載の方法。

【請求項 3】

銅含有表面層（4）の少なくとも一部を、ハロゲン化銅表面層（5）に変える工程が、銅含有表面層（4）の少なくとも一部をハロゲン含有プラズマに晒して行われる請求項 1 に記載の方法。

【請求項 4】

銅含有表面層（４）の少なくとも一部を、ハロゲン含有プラズマに晒す工程が、２００ワットと１０００ワットの間の電力、０．５３Paと１０．６７Paの間の圧力、および５０sccmと５００sccmの間の流速で行われる請求項３に記載の方法。

【請求項 5】

ハロゲン含有プラズマが、 BCl_3 、 HBr 、 Br_2 、 Cl_2 、 I_2 、 HCl および／または HI ガスを含む請求項３に記載の方法。

【請求項 6】

ハロゲン化銅表面層（５）が Cu_xCl_y を含み、光子含有プラズマ（６）が He プラズマであり、ハロゲン化銅表面層（５）を光子含有雰囲気（６）に晒す工程が、１０００ワットの電力、３０mTorrの圧力で行われる請求項 1に記載の方法。

【請求項 7】

ハロゲン化銅表面層（５）が Cu_xBr_y を含み、光子含有プラズマ（６）が He プラズマであり、ハロゲン化銅表面層（５）を光子含有雰囲気（６）に晒す工程が、１０００ワットの電力、８０mTorrの圧力で行われる請求項 1に記載の方法。

【請求項 8】

銅含有表面層（４）の少なくとも一部を、ハロゲン化銅表面層（５）に変える工程と、ハロゲン化銅表面層（５）を光子含有雰囲気（６）に晒す工程が、同じ反応チャンバ内で同時に行われる請求項１に記載の方法。

【請求項 9】

銅含有表面層（４）の少なくとも一部を、ハロゲン化銅表面層（５）に変える前に、更に、銅含有表面層（４）の上にパターン（１４）を形成する工程を含む請求項１に記載の方法。

【請求項 10】

銅含有表面層（４）の上にパターン（１４）を形成する工程が、
銅含有表面層（４）の上に感光性材料の層（１２）を形成する工程と、
リソグラフィックパターンニングにより感光性材料の層（１２）をパターンニングし、層（１２）中に少なくとも１つの孔（１３）を形成する工程とで行われる請求項 9に記載の方法。

【請求項 11】

銅含有表面層（４）の上にパターン（１４）を形成し、銅含有表面層（４）の少なくとも一部を除去した後に、更に、感光性材料を除去する工程を含む請求項 9に記載の方法。

【請求項 12】

銅含有表面層（４）の少なくとも一部を、ハロゲン化銅表面層（５）に変える前に、更に、基板（１）を洗浄する工程を含む請求項１に記載の方法。

フロントページの続き

(31)優先権主張番号 08159218.0

(32)優先日 平成20年6月27日(2008.6.27)

(33)優先権主張国 欧州特許庁(EP)

(74)代理人 100101454

弁理士 山田 卓二

(74)代理人 100081422

弁理士 田中 光雄

(74)代理人 100100479

弁理士 竹内 三喜夫

(74)代理人 100112911

弁理士 中野 晴夫

(72)発明者 ドリース・ディクトゥス

ベルギー、バー 3 0 1 0 ケッセルロー、ベルフストラート 1 0 番

Fターム(参考) 4K057 DB04 DD01 DE01 DE04 DE11 DE14 DE20 DG07 DG13 DG15

DN01

5F004 AA09 BA20 BB02 BB13 BB18 CA02 DA00 DA04 DA11 DA22

DA23 DB08 EA28 EB02

5F033 GG02 GG04 HH11 HH12 HH32 HH33 MM05 MM13 PP06 PP14

PP28 QQ08 QQ12 QQ28 QQ30 RR01 RR04 RR06 WW00 WW05

WW07 XX03 XX28

【外国語明細書】

Bird Goën & Co CONFIDENTIAL

I4832-EP – draft 1
Imec 2007/221

18 June 2008

1

PHOTON INDUCED REMOVAL OF COPPER**Technical field of the invention**

The present invention relates to the removal or etching of copper from a substrate. More particular, the present invention relates to the removal or
5 etching of copper from a substrate comprising at least a copper comprising surface layer by using a photon comprising ambient.

Background of the invention

In the field of semiconductor processing, typically damascene processes are used to form copper-based interconnects. In damascene
10 processes, trenches are etched in low dielectric constant materials and these trenches are then subsequently filled up to create the copper interconnects. However, nowadays feature sizes are more and more shrinking through which this approach becomes more and more challenging.

First, there are issues related to etching of low-k materials. During
15 etching such materials may be damaged through which the k-value of the material may increase, also referred to as low-k damage. The same applies for photoresist removal after the etch process, which is also known to produce low-k damage. According to the damascene process, subsequent to the etching process, the trenches are coated with a barrier layer and filled with
20 copper. This filling procedure is difficult in the sense that bottom-up filling is required to obtain complete filling of the trenches and that large grains are desired for low resistivity and optimal electromigration properties. A further issue is the performance of chemical mechanical polishing (CMP) of the copper with all its inherent problems as known by a person skilled in the art.

25 An alternative to the damascene process is the classical pathway as was used before for aluminium as an interconnect material. When applying this process in the formation of copper interconnections, this requires copper films to be patterned. Dry etching of copper could overcome these problems since in that case the low-k materials do not have to be etched and copper does not
30 have to be planarized. Moreover, etched copper lines may have a lower resistivity and improved electromigration resistance compared to those

developed using a damascene process. This is mostly because the grain growth of copper, when deposited on a flat surface, is not obstructed like it is in narrow trenches in a damascene approach. The resulting larger grain size may lead to less scattering of electrons at grain boundaries.

- 5 Because of the above, there is a need to explore the possibilities of dry etching of a copper layer. Up to now, dry etching of copper was hardly impossible because high temperatures of up to 200°C were needed to make copper chloride (Cu_xCl_y) or copper bromide (Cu_xBr_y) volatile. At such high temperatures it is impossible to realize anisotropic etching of narrow structures
- 10 in the nanometre dimensions. To avoid high temperature etching, attempts were done in the prior art in which first copper is converted into halogenated copper, also referred to as a copper halide (Cu_xCl_y and/or Cu_xBr_y) by exposing it to a Cl_2 or HBr plasma at low temperatures (60°C) [Kuo et al., Applied Physics Letters, Vol. 78, No. 7, 2001]. In a second step, the copper halide is
- 15 then removed using a wet removal step (e.g. a 5% HCl solution). This low temperature method is however unsuitable and not accurate enough to pattern structures with nanometer dimensions. The conversion of copper into Cu_xCl_y and/or Cu_xBr_y happens very fast and thick layers of Cu_xCl_y and/or Cu_xBr_y can be formed. Furthermore, copper seems to diffuse very fast through Cu_xCl_y
- 20 and/or Cu_xBr_y such that anisotropical etching becomes impossible. Another approach shown in literature [US Patent 5,221,426] is the etching of copper using powerful laser beams leading to local volatilization of copper species. However, this method also leads to unwanted heat generation.

Summary of the invention

- 25 It is an object of embodiments of the present invention to provide a method for removing at least part of a copper comprising layer from a substrate, the substrate comprising at least a copper comprising surface layer.

The above objective is accomplished by a method according to embodiments of the present invention.

- 30 In a first aspect, the present invention provides a method for removing at least part of a copper comprising layer from a substrate, the substrate comprising at least a copper comprising surface layer. The method comprises:

- in a first reaction chamber converting at least part of the copper comprising surface layer into a copper halide surface layer, i.e. a surface layer comprising a copper halide compound, e.g. a copper halide compound different from a copper fluoride compound,
- 5 - in a second reaction chamber removing at least part of the copper halide surface layer by exposing it to a photon comprising ambient, thereby initiating formation of volatile copper halide products, and
- during exposure to the photon comprising ambient, removing the volatile copper halide products from the second reaction chamber to avoid
- 10 saturation of the volatile copper halide products in the second reaction chamber.

According to embodiments of the invention, the first and second reaction chamber may be the same. According to other embodiments of the invention, the first and second reaction chambers may be different.

- 15 A method according to embodiments of the present invention may be used to pattern copper comprising layers. For example, a method according to embodiments of the invention may be used to form copper comprising interconnect structures in a semiconductor device.

- 20 According to embodiments of the invention a copper comprising layer refers to a layer comprising between 10 atomic % and 100 atomic % copper. According to embodiments of the invention, a copper comprising layer may refer to a layer comprising at least between 10 atomic % and 50% atomic % copper.

- 25 Removing the volatile copper halide products from the reaction chamber is to avoid saturation of the volatile copper halide product in the reaction chamber. In other words, the partial pressure of the halogenated products in embodiments of the present invention is such that no saturation is reached. The intensity of the plasma to initiate the volatilisation of the copper halide from the surface may be in the mW/cm² range. The intensity of the plasma can be
- 30 tuned by the applied power and pressure. Volatilization of copper halides is already possible using a He, Ar or H comprising plasma having a power in the range of between 300 Watt and 1000 Watt at a pressure in the range of between 5 mTorr (0.67 Pa) and 80 mTorr (10.67 Pa).

It is an advantage of methods according to embodiments of the present invention that it uses photon induced reactions and that it can be used at low temperatures. It is an advantage of methods according to embodiments of the invention that it does not require the use of high temperatures, e.g. higher than
5 150°C, to remove at least part of the copper layer. A method according to embodiments of the present invention may be performed at a temperature of between 20°C and 80°C.

According to embodiments of the invention, converting at least part of the copper comprising surface layer into a copper halide surface layer may be
10 performed by exposing at least part of the copper comprising surface layer to a halogen comprising gas such as e.g. a BCl_3 , HBr , Br_2 , Cl_2 , I_2 , HCl and/or HI gas.

According to other embodiments of the invention, converting at least part of the copper comprising surface layer into a copper halide surface layer may be performed by exposing at least part of the copper comprising surface
15 layer to a halogen comprising plasma. The halogen comprising plasma may, for example, be a Br , I and/or Cl comprising plasma. The halogen comprising plasma may, for example, be formed in a reactive ion etching chamber using BCl_3 , HBr , Br_2 , Cl_2 , I_2 , HCl and/or HI gasses.

Exposing at least part of the copper comprising surface layer to a
20 halogen comprising plasma may be performed with a halogen comprising plasma at a power of between 200 Watt and 1000 Watt, a pressure of between 4 mTorr (0.53 Pa) and 80 mTorr (10.67 Pa) and a flow of between 50 sccm and 500 sccm, for example a plasma at a power of 600 Watt and a pressure of 10 mTorr (1.33 Pa) may be used.

25 According to embodiments of the invention, exposing the copper halide surface layer to a photon comprising ambient may be performed by exposing the copper halide surface layer to a He , Ar or H comprising plasma.

According to embodiments of the invention, the copper halide surface layer may comprise Cu_xCl_y and the photon comprising ambient may be a He
30 plasma, and exposing the copper halide surface layer to a photon comprising ambient may be performed at a power of 1000 Watt and a pressure of 30 mTorr (4 Pa), with or without the use of substrate bias. The exposure time

period is dependent on the amount of copper to be removed (or dimensions of the structures to be patterned).

According to other embodiments of the invention, the copper halide surface layer may comprise Cu_xBr_y and the photon comprising ambient may be a He plasma, and exposing the copper halide surface layer to a photon comprising ambient may be performed at a power of 1000 Watt and a pressure of 80 mTorr (10.67 Pa), preferably without substrate bias. The exposure time period is dependent on the amount of copper to be removed (or dimensions of the structures to be patterned).

According to still further embodiments of the invention, the copper halide surface layer may comprise Cu_xI_y and the photon comprising ambient may be a He plasma, and exposing the copper halide surface layer to a photon comprising ambient may be performed at a power of 1000 Watt and a pressure of 80 mTorr (10.67 Pa), preferably without substrate bias. The exposure time period is dependent on the amount of copper to be removed (or dimensions of the structures to be patterned).

According to embodiments of the invention converting at least part of the copper comprising surface layer into a copper halide surface layer, also referred to as halogenation, and exposing the copper halide surface layer to a photon comprising ambient may be performed simultaneously in a same reaction chamber. For example, the simultaneous reaction may be performed in a reactive ion etching chamber in which a plasma is present that comprises at least a halogen compound and a photon inducing compound e.g. originating from a He, Ar or H plasma. According to the present example, the plasma may comprise as main compounds He, Ar and/or H (more than 90%) and may furthermore comprise halogen compounds. The amount of halogen compounds in the plasma (e.g. Cl, Br and/or I radicals and ions) may be in the range of a few percentages of the total plasma composition. The plasma may furthermore comprise inert compounds and/or compounds such as fluorocarbon based compounds (e.g. originating from CF_4) to obtain passivation (e.g. sidewall passivation) removal of the copper from the substrate.

The method may comprise providing a substrate comprising at least a copper comprising surface layer. Providing such a substrate may be performed by:

- providing a substrate, and
- 5 - depositing a copper comprising surface layer onto the substrate.

According to embodiments of the invention, depositing a copper comprising surface layer onto the substrate may, for example, be performed by electrochemical plating (ECP) or Physical Vapour Deposition (PVD). An extra annealing step may be performed on the deposited copper layer in order to
10 recrystallize the copper to obtain larger grains.

An advantage of first depositing a copper comprising layer and then etching interconnect structures into the copper comprising layer is the fact that these copper interconnect structures have much bigger grains and hence less grain boundaries compared to copper interconnect structures obtained using
15 damascene technology.

According to embodiments of the invention, the method may furthermore comprise, before providing a copper comprising surface layer, providing a protecting layer and/or a barrier layer onto the substrate. The barrier layer may be used to avoid diffusion of copper into the substrate.
20 According to embodiments of the invention, the method may comprise providing one of a protective layer or a barrier layer. According to other embodiments of the invention, the method may comprise providing both a protective layer and a barrier layer.

The method may furthermore comprise, before converting at least part
25 of the copper comprising surface layer into a copper halide surface layer, providing a lithographic pattern onto the copper comprising surface layer.

Providing a pattern onto the copper surface layer may be performed by:

- providing a layer of material, e.g. a photosensitive lithographic layer (e.g. resist), onto the copper comprising surface layer, and
- 30 - patterning the layer of photosensitive material by lithographic patterning to create at least one hole in the layer.

According to embodiments of the invention, the method may furthermore comprise, after provision of a pattern onto the copper comprising

Bird Goën & Co CONFIDENTIAL

I4832-EP – draft 1
Imec 2007/221

18 June 2008

7

surface layer and removing at least part of the copper comprising layer, removing the photosensitive layer.

The method may furthermore comprise, before converting at least part of the copper comprising surface layer into a copper halide surface layer, cleaning the substrate. Cleaning may, for example, be done by using a H₂ or N₂ plasma.

In a further aspect, the present invention provides the use of a method according to embodiments of the invention for patterning a copper comprising layer. According to embodiments of the invention the patterning of the copper layer may be used to define interconnect structures in the copper layer, the interconnect structures can be either trenches or vias. After patterning the interconnect structures, a dielectric layer may be deposited onto the interconnect structures.

Particular and preferred aspects of the invention are set out in the accompanying independent and dependent claims. Features from the dependent claims may be combined with features of the independent claims and with features of other dependent claims as appropriate and not merely as explicitly set out in the claims.

Although there has been constant improvement, change and evolution of devices in this field, the present concepts are believed to represent substantial new and novel improvements, including departures from prior practices, resulting in the provision of more efficient, stable and reliable devices of this nature.

The above and other characteristics, features and advantages of the present invention will become apparent from the following detailed description, taken in conjunction with the accompanying drawings, which illustrate, by way of example, the principles of the invention. This description is given for the sake of example only, without limiting the scope of the invention. The reference figures quoted below refer to the attached drawings.

30 **Brief description of the drawings**

All figures are intended to illustrate some aspects and embodiments of the present invention. The figures are depicted in a simplified way for reason of

clarity. Not all alternatives and options are shown and therefore the invention is not limited to the content of the given drawings. Like numerals are employed to reference like parts in the different figures.

Fig. 1 illustrates the principle of a method according to embodiments of the present invention.

Fig. 2 schematically illustrates the desorption induced by electronic transition (DIET) mechanisms to achieve the photon induced copper desorption according to embodiments of the present invention.

Fig. 3 illustrates formation of volatile copper halide product and the possibility of re-deposition of these copper halide product onto the substrate.

Figs. 4A to 4F illustrate an example of the use of a method according to embodiments of the invention.

Fig. 5 illustrates passivation of a trench during use of a method according to embodiments of the present invention.

Fig. 6 illustrates wafer loss (loss of Cu_xCl_y due to volatilization of Cu_xCl_y) during exposure of a Cu_xCl_y layer to a halogen comprising plasma as a function of the partial pressure of He in the plasma chamber.

Description of illustrative embodiments

The present invention will be described with respect to particular embodiments and with reference to certain drawings but the invention is not limited thereto but only by the claims. The drawings described are only schematic and are non-limiting. In the drawings, the size of some of the elements may be exaggerated and not drawn on scale for illustrative purposes. The dimensions and the relative dimensions do not correspond to actual reductions to practice of the invention.

Moreover, the term top and the like in the description and the claims are used for descriptive purposes and not necessarily for describing relative positions. It is to be understood that the terms so used are interchangeable under appropriate circumstances and that the embodiments of the invention described herein are capable of operation in other orientations than described or illustrated herein.

It is to be noticed that the term “comprising”, used in the claims, should not be interpreted as being restricted to the means listed thereafter; it does not exclude other elements or steps. It is thus to be interpreted as specifying the presence of the stated features, integers, steps or components as referred to,
5 but does not preclude the presence or addition of one or more other features, integers, steps or components, or groups thereof. Thus, the scope of the expression “a device comprising means A and B” should not be limited to devices consisting only of components A and B. It means that with respect to the present invention, the only relevant components of the device are A and B.

10 Reference throughout this specification to “one embodiment” or “an embodiment” means that a particular feature, structure or characteristic described in connection with the embodiment is included in at least one embodiment of the present invention. Thus, appearances of the phrases “in one embodiment” or “in an embodiment” in various places throughout this
15 specification are not necessarily all referring to the same embodiment, but may. Furthermore, the particular features, structures or characteristics may be combined in any suitable manner, as would be apparent to one of ordinary skill in the art from this disclosure, in one or more embodiments.

Similarly it should be appreciated that in the description of exemplary
20 embodiments of the invention, various features of the invention are sometimes grouped together in a single embodiment, figure, or description thereof for the purpose of streamlining the disclosure and aiding in the understanding of one or more of the various inventive aspects. This method of disclosure, however, is not to be interpreted as reflecting an intention that the claimed invention
25 requires more features than are expressly recited in each claim. Rather, as the following claims reflect, inventive aspects lie in less than all features of a single foregoing disclosed embodiment. Thus, the claims following the detailed description are hereby expressly incorporated into this detailed description, with each claim standing on its own as a separate embodiment of this
30 invention.

Furthermore, while some embodiments described herein include some but not other features included in other embodiments, combinations of features of different embodiments are meant to be within the scope of the invention,

and form different embodiments, as would be understood by those in the art. For example, in the following claims, any of the claimed embodiments can be used in any combination.

In the description provided herein, numerous specific details are set forth. However, it is understood that embodiments of the invention may be practiced without these specific details. In other instances, well-known methods, structures and techniques have not been shown in detail in order not to obscure an understanding of this description.

The following term is provided solely to aid in the understanding of the invention.

The term “pattern” as referred to in the claims and the description is used to define structures (e.g. vias, trenches,...) in a layer deposited onto a substrate, e.g. a wafer substrate. The patterns are formed on the wafer substrates using patterning tools known by a person skilled in the art as a combination of lithography techniques (photolithography and e-beam lithography) and etching techniques (such as reactive ion etching (RIE)).

The invention will now be described by a detailed description of several embodiments of the invention. It is clear that other embodiments of the invention can be configured according to the knowledge of persons skilled in the art without departing from the true spirit or technical teaching of the invention as defined by the appended claims.

The present invention provides a method for removing at least part of a copper comprising layer from a substrate, the substrate comprising at least a copper comprising surface layer. The method comprises:

- in a first reaction chamber converting at least part of the copper comprising surface layer into a copper halide surface layer, i.e. a surface layer comprising a copper halide compound, e.g. a copper halide compound different from a copper fluoride compound,
- in a second reaction chamber removing at least part of the copper halide surface layer, i.e. a surface layer comprising a copper halide compound, e.g. a copper halide compound different from a copper fluoride compound, by exposing it to a photon comprising ambient, thereby initiating formation of volatile copper halide products, and

- during exposure to the photon comprising ambient, removing the volatile copper halide products from the second reaction chamber so as to avoid saturation of the volatile copper halide products in the second reaction chamber, thereby preventing re-deposition of the volatile copper halide products onto the substrate.

According to embodiments of the invention, the first and second reaction chamber may be the same. In other words, according to embodiments of the invention, converting at least part of the copper comprising surface layer into a copper halide surface layer and removing at least part of the copper halide surface layer may be performed in a same reaction chamber. According to these embodiments, converting at least part of the copper comprising surface layer into a copper halide surface layer and removing at least part of the copper halide surface layer may be performed simultaneously or in subsequent steps. According to other embodiments of the invention, the first and second reaction chambers may be different. In other words, according to these embodiments, converting at least part of the copper comprising surface layer into a copper halide surface layer and removing at least part of the copper halide surface layer may be performed in different reaction chambers.

According to embodiments of the invention a copper comprising layer refers to a layer comprising between 10 atomic % and 100 atomic % copper. According to embodiments of the invention, a copper comprising layer comprising layer may refer to a layer comprising at least between 10 atomic % and 50% atomic % copper.

Removing the volatile copper halide products from the reaction chamber is to avoid saturation of the volatile copper halide product in the reaction chamber. In other words, in embodiments of the present invention the partial pressure of the halogenated products is such that no saturation is reached. The intensity of the plasma to initiate the volatilisation of the copper halide from the surface may be in the mW/cm² range. The intensity of the plasma can be tuned by the applied power and pressure. Volatilization of copper halides is already possible using a He, Ar or H comprising plasma having a power in the range of between 300 Watt and 1000 Watt at a pressure in the range of between 5 mTorr (0.67 Pa) and 80 mTorr (10.67 Pa) (see further).

It is an advantage of a method according to embodiments of the invention that it does not require high temperatures, e.g. temperatures of higher than 150°C, to remove the copper halide compound of the copper halide surface layer or in other words to form volatile copper halide products.

5 A method according to embodiments of the present invention may be used to pattern copper comprising layers. For example, a method according to embodiments of the invention may be used to form copper comprising interconnect structures in a semiconductor device.

According to embodiments of the invention and as already mentioned
10 above, converting at least part of the copper comprising surface layer into a copper halide surface layer and exposing the copper halide surface layer to a photon comprising ambient to initiate formation of volatile copper halide products may be performed simultaneously in a same reaction chamber, e.g. in a reactive ion etching chamber. The simultaneous reaction can be
15 performed in a reactive ion etching chamber in which the plasma comprises at least a halogen compound to perform the conversion of copper into a copper halide compound and a photon inducing compound e.g. originating from a He, Ar or H₂ plasma to make the copper halide compound volatile. The plasma may further comprise inert compounds and/or compounds such as
20 fluorocarbon based compounds (e.g. CF₄) to obtain passivation (e.g. sidewall passivation) during etching.

In the following description, removal of copper from the substrate may also be referred to as etching of the copper comprising surface layer.

Fig. 1 illustrates a method for removal of copper from a copper
25 comprising layer on a substrate 1, the substrate comprising at least a copper comprising surface layer 4. According to embodiments of the invention, the substrate 1 may be any suitable substrate. In embodiments of the present invention, the term “substrate” may include any underlying material or materials that may be used, or upon which a device, a circuit or an epitaxial
30 layer may be formed. In other alternative embodiments, this “substrate” may include a semiconductor substrate such as e.g. doped silicon, a gallium arsenide (GaAs), a gallium arsenide phosphide (GaAsP), an indium phosphide (InP), a germanium (Ge), or a silicon germanium (SiGe) substrate. The

“substrate” may include for example, an insulating layer such as a SiO_2 or a Si_3N_4 layer in addition to a semiconductor substrate portion. Thus, the term substrate also includes silicon-on-glass, silicon-on sapphire substrates. The term “substrate” is thus used to define generally the elements for layers that underlie a layer or portions of interest. Also, the “substrate” may be any other base on which a layer is formed, for example a glass or copper layer. An example of a suitable substrate 1 which may be used with embodiments of the present invention may be a Si wafer. For example, the substrate 1 may be a 200 mm Si wafer onto which a copper comprising surface layer 4 is provided by e.g. electrochemical deposition. During deposition, the wafer temperature may be around 60°C . According to still further embodiments of the invention, the substrate 1 may be a bulk copper substrate.

According to embodiments of the invention, in between the substrate 1 and the copper comprising surface layer 4, optionally a protecting layer 2 and/or a barrier layer 3 may be present. The protecting layer 2 may, for example, be a SiO_2 layer, and may, for example, have a thickness of 500 nm. The barrier layer 3 may, for example, be a TaN, TiN, TaN/TiN or SiC layer and may have a thickness in the range of, for example, 10 nm to 20 nm. The barrier layer 3 may be used to avoid diffusion of copper into the substrate 1. It has to be noted that, according to embodiments of the invention and as illustrated in Fig. 1, both a protecting layer 2 and a barrier layer 3 may be provided. According to other embodiments of the invention, only one of a protecting layer 2 or a barrier layer 3 may be provided. According to still other embodiments, none of these layers 2, 3 may be provided.

The method according to embodiments of the invention may comprise in a first step converting at least part of the copper comprising surface layer 4 into a copper halide surface layer 5, i.e. a surface layer comprising a copper halide compound, e.g. a copper halide compound different from a copper fluoride compound. Examples of such copper halide compounds may be Cu_xCl_y or Cu_xBr_y . According to embodiments of the invention, converting at least part of the copper comprising surface layer 4 into a copper halide surface layer 5 may be performed by exposing at least part of the copper comprising surface layer 4 to a halogen comprising gas such as e.g. a BCl_3 , HBr , Br_2 , Cl_2 , I_2 , HCl and/or

HI gas. According to other embodiments of the invention, converting at least part of the copper comprising surface layer 4 into a copper halide surface layer 5 may be performed by exposing at least part of the copper comprising surface layer 4 to a halogen comprising plasma. The halogen comprising plasma may be formed in a reactive ion etching chamber using BCl_3 , HBr , Br_2 , Cl_2 , I_2 , HCl and/or HI gasses. Exposing at least part of the copper comprising surface layer 4 to a halogen comprising plasma may be performed with a halogen comprising plasma at a power of between 200 Watt and 1000 Watt, a pressure of between 4 mTorr (0.53 Pa) and 80 mTorr (10.67 Pa) and a flow rate of between 50 sccm and 500 sccm, for example a plasma at 600 Watt and 10 mTorr (1.33 Pa) may be used.

In a next step, at least part of the copper halide surface layer 5, i.e. a surface layer comprising a copper halide compound, e.g. a copper halide compound different from a copper fluoride compound, is removed by exposing the copper halide surface layer 5 to a photon comprising ambient 6, thereby initiating formation of volatile copper halide products 8. According to embodiments of the invention, exposing the copper halide surface layer 5 to a photon comprising ambient 6 may be performed by exposing the copper halide surface layer 5 to a He, Ar or H comprising plasma. According to embodiments of the invention, the copper halide surface layer 5 may comprise Cu_xCl_y and the photon comprising ambient 6 may be a He plasma. According to these embodiments, exposing the copper halide surface layer 5 to the photon comprising ambient 6 may be performed at a power of 1000 Watt and a pressure of 30 mTorr (4 Pa) with or without the use of substrate bias. The exposure time period is dependent on the amount of copper to be removed and/or on the dimensions of the structures to be patterned. According to other embodiments of the invention, the copper halide surface layer 5 may comprise Cu_xBr_y and the photon comprising ambient 6 may be a He plasma. According to this example, exposing the copper halide surface layer 5 to a photon comprising ambient 6 may be performed at a power of 1000 Watt and a pressure of 80 mTorr (10.67 Pa) without substrate bias. Again, the exposure time period is dependent on the amount of copper to be removed and/or the dimensions of the structures to be patterned. According to still further

embodiments of the invention, the copper halide surface layer 5 may comprise Cu_xI_y and the photon comprising ambient 6 may be a He plasma. According to these embodiments, exposing the copper halide surface layer 5 to a photon comprising ambient 6 may be performed at a power of 1000 Watt and a
5 pressure of 80 mTorr (10.67 Pa) without substrate bias. The exposure time period is dependent on the amount of copper to be removed and/or the dimensions of the structures to be patterned.

The mechanism of photon induced desorption of a halogenated Cu surface most likely happens because photons from the plasma interact in such
10 a way with the halogenated copper surface that electronic excitations are created in the surface molecules. This may lead to breaking of surface bonds and/or excited molecules being repelled from the surface. A possible potential energy diagram for such a process is illustrated in Fig. 2, which schematically illustrates the desorption induced by electronic transitions (DIET) mechanism
15 to obtain photon induced copper desorption according to according to embodiments of the present invention.

In the example given in Fig. 1 converting at least part of the copper comprising surface layer 4 into a copper halide surface layer 5 and exposing the copper halide surface layer 5 to a photon comprising ambient 6 may be
20 performed simultaneously. At least part of the copper comprising surface layer 4 may be converted to a copper halide surface layer 5 by exposure to a halogen comprising plasma (indicated by arrow with reference number 7 in Fig. 1). By simultaneously exposing the copper halide surface layer 5 to a photon comprising ambient 6, formation of volatile copper halide products 8 is
25 initiated (indicated by arrow with reference number 9). By continuously removing the volatile copper halide products 8 from the reaction chamber (indicated by arrow with reference number 10 in Fig. 1) during exposure of the copper halide surface layer 5 to the photon comprising ambient 6, saturation of the volatile copper halide products 8 in the reaction chamber is avoided such
30 that re-deposition of these copper halide products 8 onto the substrate 1 is prevented.

Removal of the volatile copper halide products 8 in embodiments of the present invention is such that no saturation levels are reached, because in that

case the volatile copper halide products 8 can be re-deposited onto the copper surface which preferably has to be avoided. The maximum allowable concentration of the volatile copper halide products 8 in the reaction chamber can be derived from the following equation:

$$S = \frac{P_a}{P_e} \quad [1]$$

in which S is the saturation ratio of the gas phase in the reaction chamber, P_a is the real partial pressure of the volatile copper halide products 8 in the reaction chamber and P_e the theoretical equilibrium partial pressure of volatile copper halide products 8 at a given pressure and temperature.

The partial pressure of the volatile copper halide products 8 in the reaction chamber can be influenced by the incoming gas flow(s) in the reaction chamber (e.g. He gas flow). The following equation [2] describes the relationship of the incoming gas flow on the actual concentration of gasses in the reaction chamber at a given pressure and temperature:

$$D = D_0 \frac{T}{T_0} \frac{P_0}{P} \quad [2]$$

in which D_0 , T_0 , P_0 are respectively the gas flow, temperature (25°C) and pressure (1 atm) of the incoming gas (He) and D , T en P the actual flow, temperature and pressure in the reaction chamber. Since, according to embodiments of the invention, the substrate 1 is kept at low temperature, special attention has to be paid to the removal of volatile copper halide products 8 out of the reaction chamber. This requires in general that the incoming gas flow rate is correlated to the exhaust flow rate. For example, the incoming gas flow for He may be e.g. higher than 250 sccm at the standard operation pressure (5 mTorr (0.67 Pa) up to 80 mTorr (10.67 Pa)). Preferably the volatile copper halide products 8 may be removed from the reaction chamber through the exhaust.

Fig. 3 schematically illustrates in more detail the exposure of the copper halide surface layer 5 to the photon comprising ambient 6. This exposure results in formation 9 of volatile copper halide products 8, in the example given CuCl, which can, upon saturation of these volatile copper halide products 8 in the reaction chamber, be re-deposited (indicated by arrow with reference

number 11 in Fig. 3) onto the substrate 1. Therefore, and as described above, the volatile copper halide products 8, in embodiments of the present invention, may be removed from the reaction chamber during exposure of the copper halide surface layer 5 to the photon comprising ambient 6 to avoid saturation of the volatile copper halide products 8 in the reaction chamber.

The method according to embodiments of the invention can, for example, be used for patterning a copper comprising layer. For example, the method according to embodiments of the invention may be used for patterning interconnect structures in a copper comprising layer of semiconductor devices.

Figs. 4A to 4F illustrate different processing steps in a method for patterning a copper comprising layer using a method according to embodiments of the present invention to remove (etch) part of the copper comprising layer. It has to be understood that this example is only for the purpose of illustration and is not intended to limit the invention in any way. According to other embodiments, the method may furthermore comprise other steps, or may comprise a different sequence of steps.

In a first step, a substrate 1 may be provided with a protecting layer 2 and a barrier layer 3. As described earlier, the substrate 1 may be any suitable substrate 1. The protecting layer 2 may, for example, be a SiO₂ layer, and may, for example, have a thickness of 500 nm. The barrier layer 3 may, for example, be a TaN, TiN, TaN/TiN or SiC layer and may have a thickness in the range of, for example, 10 nm to 20 nm. It has to be noted that the provision of a protecting layer 2 and a barrier layer 3 is optional. According to other embodiments of the invention, only one of a protecting layer 2 or a barrier layer 3 may be present. According to still further embodiments, however, none of these layers 2, 3 may be present.

On top of the barrier layer 3 a copper comprising surface layer 4 is provided (see Fig. 4A). The copper comprising surface layer 4 may, for example, be deposited by known deposition techniques such as Plasma Vapor Deposition (PVD) or Electrochemical Deposition (ECD) or electroless plating. The copper comprising surface layer 4 may, for example, have a thickness between 200 nm and 1000 nm. However, according to embodiments of the invention the copper comprising surface layer 4 may also have a thickness of

larger than 1000 nm. The initial thickness of the copper comprising surface layer 4, i.e. the thickness of the copper comprising surface layer 4 before patterning may be dependent on the application. For example, when the copper comprising layer has to be patterned to form interconnect structures such as trenches or vias in a semiconductor device, the thickness of the copper comprising surface layer 4 may be between 1 nm to 10000 nm.

To pattern the copper comprising surface layer 4, a sacrificial pattern may first be provided onto the copper comprising surface layer 4. The sacrificial pattern may be provided on top of the copper comprising surface layer 4 such that some parts of the copper comprising surface layer 4 are exposed and other parts of the copper comprising surface layer 4 are covered by the sacrificial pattern. Therefore, a sacrificial layer 12 may be provided, e.g. deposited on top of the copper comprising surface layer 4 (see Fig. 4B) and holes or openings 13 may be formed in this sacrificial layer 12 to form the sacrificial pattern 14 (see Fig. 4C). This may be done by means of any suitable method, for example, a combination of lithographic patterning and etching as known by a person skilled in the art. The sacrificial layer 12 may, for example, comprise one or more photosensitive layers (resist) or a combination of photosensitive layers (resist) and commonly used hardmask layers such as e.g. SiO_x . According to embodiments of the invention, the sacrificial pattern 14 may be a dummy pattern or, in other words, may be a sacrificial pattern that may be removed after copper etching. Alternatively the sacrificial pattern 14 may be a permanent pattern that will not be removed afterwards. The permanent pattern can then, for example, be used as a barrier material.

In a next step which is illustrated in Fig. 4D, the non-covered parts of the copper comprising surface layer 4 are converted into a copper halide surface layer 5 (see Fig. 5), i.e. a surface layer comprising a copper halide compound, e.g. a copper halide compound different from a copper fluoride compound. These converted parts are then exposed to a photon comprising ambient 6 to make the copper halide compound volatile at room temperature. According to the present example, these two steps may be performed simultaneously in a same reaction chamber. However, this is only an example and is not intended to limit the invention in any way. As already mentioned

above, these two steps may also be performed subsequently and/or in different reaction chambers. According to the present example, converting the copper comprising surface layer 4 into a copper halide surface layer 5 and exposing these converted parts to a photon comprising ambient 6 (see Fig. 5) may be done by exposing these parts to a halogen comprising ambient, e.g. chloride or bromide comprising ambient, in which a photon inducing compound is present e.g. originating from a He, Ar or H₂ plasma (indicated with reference number 15 in Fig. 5 and in Fig. 4D). The ambient 15 may furthermore comprise inert compounds and/or compounds such as fluorocarbon based compounds (e.g. CF₄) to obtain passivation 16 (e.g. sidewall and/or bottom wall passivation) during etching as shown in Fig. 5.

According to embodiments of the invention, optionally, the copper comprising surface layer 4 may, before exposing to the halogen comprising ambient (plasma) 15, first be cleaned to remove possible contaminants. In case the contaminant is, for example, CuO_x, a H₂ or N₂ plasma may be used.

Gas pressure during exposure of the copper halide surface layer 5 to the photon comprising ambient 6 may be an important parameter. Fig. 6 illustrates gas pressure of a He gas during exposure of the copper halide surface layer. By tuning the He gas pressure for a fixed He flow of 500 sccm the removal (etch) rate can be increased. Lower He gas pressures (in the range of 80 mTorr (10.67 Pa) He down to 20 mTorr (2.66 Pa) (see three bars at the left hand side of Fig. 6)) may lead to more efficient removal (etching) of copper halide products 8 which is illustrated in Fig. 6 as weight loss of copper. Too low gas pressure however, e.g. 5mTorr (0.67 Pa) or lower, may result in inefficient removal of copper halide products 8. This low gas pressure leads probably to a change from a transition flow regime into a molecular flow regime and to a low intensity of the He plasma. When comparing a He comprising gas to an Ar comprising gas used for the same purpose, it is illustrated (bar at the right hand side of Fig. 6) that an Ar comprising gas is less efficient than the He comprising gas at a same pressure.

Hence, according to embodiments of the invention, efficient removal (etching) of copper from a copper comprising surface layer can be obtained by good control of the partial pressure of halogenated copper products as well as

(or in other words in combination with) the kind, intensity and/or power of the plasma and more specifically of the intensity of the photons in the plasma. The conditions of the plasma may further depend on the surface area of the copper comprising surface layer to be etched.

5 Fig. 4E illustrates the copper comprising structures 17 obtained after etching the copper comprising surface layer 4 using a method according to embodiments of the invention. These copper comprising structures 17 may, for example, be used to define interconnect structures in Back-End-of-Line (BEOL) processing of a semiconductor device.

10 In a last step, the sacrificial pattern 14 may be removed (see Fig. 4F). Removal of the sacrificial pattern 14 may be performed by any suitable technique known by a person skilled in the art. It has to be noted that, as already above, according to other embodiments of the invention, the sacrificial pattern 14 does not have to be removed. According to these embodiments, the
15 pattern 14 may then serve as e.g. a barrier layer.

 The method described above for etching or patterning of a copper comprising layer may, for example, be performed in a Lam Versys 2300 generation (ICP plasma etcher) etch chamber. According to embodiments of the invention the pressure in the plasma chamber may be in the range of
20 between 5 mTorr (0.67 Pa) and 80 mTorr (10.67 Pa) to obtain removal of copper using the method of the invention.

 It is to be understood that although preferred embodiments, specific constructions and configurations, as well as materials, have been discussed herein for devices according to the present invention, various changes or
25 modifications in form and detail may be made without departing from the scope of this invention as defined by the appended claims.

CLAIMS

- 1.- A method for removing at least part of a copper comprising layer (4) from a substrate (1), the substrate (1) comprising at least a copper comprising surface layer (4), the method comprising:
- 5 - in a first reaction chamber converting at least part of the copper comprising surface layer (4) into a copper halide surface layer (5),
- in a second reaction chamber removing at least part of the copper halide surface layer (5) by exposing it to a photon comprising ambient (6), thereby initiating formation of volatile copper halide products (8),
- 10 and
- during exposure to the photon comprising ambient (6), removing the volatile copper halide products (8) from the second reaction chamber to avoid saturation of the volatile copper halide products (8) in the second reaction chamber.
- 15 2.- Method according to claim 1, wherein converting at least part of the copper comprising surface layer (4) into a copper halide surface layer (5) is performed by exposing at least part of the copper comprising surface layer (4) to a halogen comprising gas.
- 20 3.- Method according to claim 1, wherein converting at least part of the copper comprising surface layer (4) into a copper halide surface layer (5) is performed by exposing at least part of the copper comprising surface layer (4) to a halogen comprising plasma.
- 25 4.- Method according to claim 3, wherein exposing at least part of the copper comprising surface layer (4) to a halogen comprising plasma is performed at a power of between 200 Watt and 1000 Watt, a pressure of between 0.53 Pa and 10.67 Pa and a flow rate of between 50 sccm and 500 sccm.
- 5.- Method according to claim 3, wherein the halogen comprising plasma comprises BCl_3 , HBr , Br_2 , Cl_2 , I_2 , HCl and/or HI gasses.
- 30 6.- Method according to claim 1, wherein exposing the copper halide surface layer (5) to a photon comprising ambient (6) is performed by exposing the copper halide surface layer (5) to a He, Ar or H comprising plasma.

- 7.- Method according to claim 6, the copper halide surface layer (5) comprising Cu_xCl_y and the photon comprising ambient (6) being a He plasma, wherein exposing the copper halide surface layer (5) to the photon comprising ambient (6) is performed at a power of 1000 Watt and a pressure of 30 mTorr.
- 8.- Method according to claim 6, the copper halide surface layer comprising CuBr_x and the photon comprising ambient (6) being a He plasma, wherein exposing the copper halide surface layer (5) to the photon comprising ambient (6) is performed at a power of 1000 Watt and a pressure of 80 mTorr.
- 9.- Method according claim 1, wherein converting at least part of the copper comprising surface layer (4) into a copper halide surface layer (5) and exposing the copper halide surface layer (5) to a photon comprising ambient (6) are performed simultaneously in a same reaction chamber.
- 10.- Method according to claim 1, wherein the method furthermore comprises, before converting at least part of the copper comprising surface layer (4) into a copper halide surface layer (5), providing a pattern (14) onto the copper comprising surface layer (4).
- 11.- Method according to claim 10, wherein providing a pattern (14) onto the copper comprising surface layer (4) is performed by:
- providing a layer (12) of photosensitive material onto the copper comprising surface layer (4), and
 - patterning the layer (12) of photosensitive material by lithographic patterning to create at least one hole (13) in the layer (12).
- 12.- Method according to claim 10, wherein the method furthermore comprises, after provision of a pattern (14) onto the copper comprising surface layer (4) and removing at least part of the copper comprising surface layer (4), removing the photosensitive material.
- 13.- Method according to claim 1, wherein the method furthermore comprises, before converting at least part of the copper comprising surface layer (4) into a copper halide surface layer (5), cleaning the substrate (1).
- 14.- Use of the method according to claim 1 for patterning a copper comprising layer.

Bird Goën & Co CONFIDENTIAL

I4832-EP – draft 1
Imec 2007/221

18 June 2008

23

15.- Use of the method according to claim 1 for patterning interconnect structures in a copper comprising layer of semiconductor devices.

ABSTRACT**PHOTON INDUCED REMOVAL OF COPPER**

5 The present invention provides a method for removing at least part of a
copper comprising layer (4) from a substrate (1), the substrate (1) comprising
at least a copper comprising surface layer (4). The method comprises in a first
reaction chamber converting at least part of the copper comprising surface
layer (4) into a copper halide surface layer (5) and in a second reaction
10 chamber removing at least part of the copper halide surface layer (5) by
exposing it to a photon comprising ambient (6), thereby initiating formation of
volatile copper halide products (8). During exposure to the photon comprising
ambient (6), the method furthermore comprises removing the volatile copper
halide products (8) from the second reaction chamber to avoid saturation of the
15 volatile copper halide products (8) in the second reaction chamber. The
method according to embodiments of the present invention may be used to
pattern copper comprising layers. For example, the method according to
embodiments of the invention may be used to form copper comprising
interconnect structures in a semiconductor device.

20

+ Fig. 1

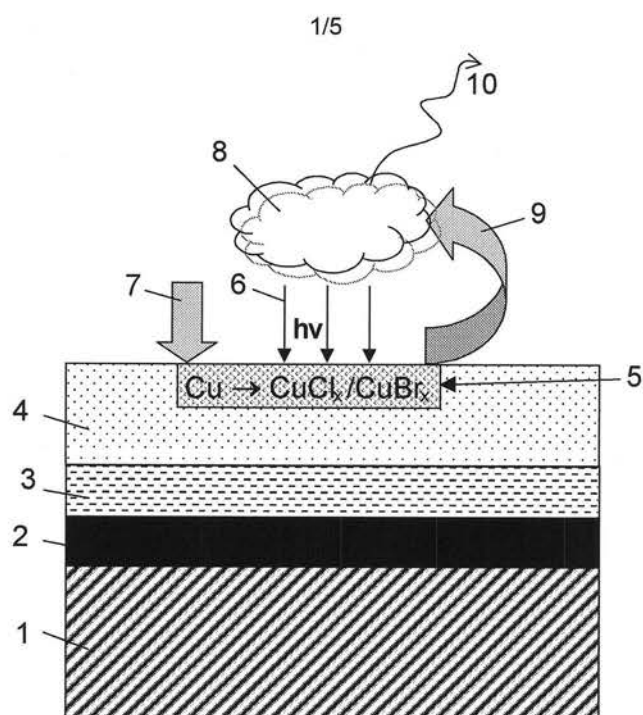


FIG. 1

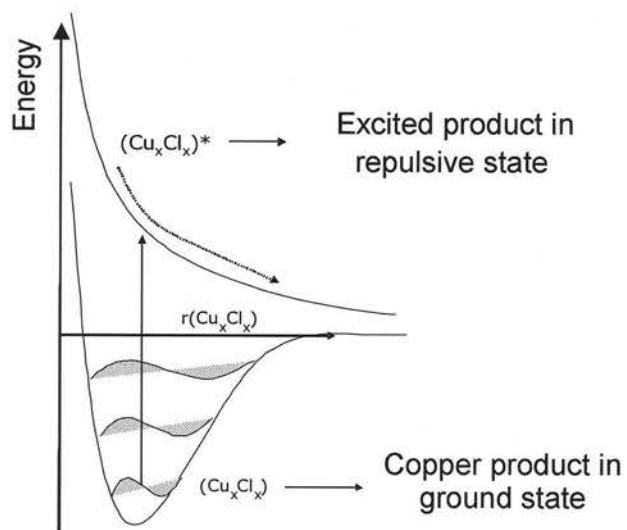


FIG. 2

2/5

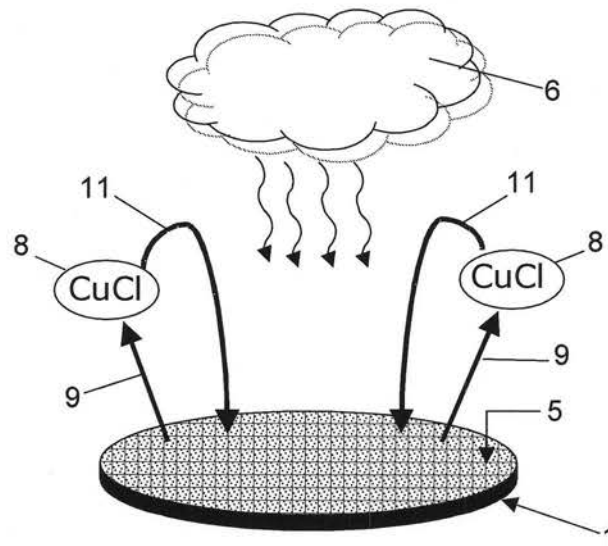


FIG. 3

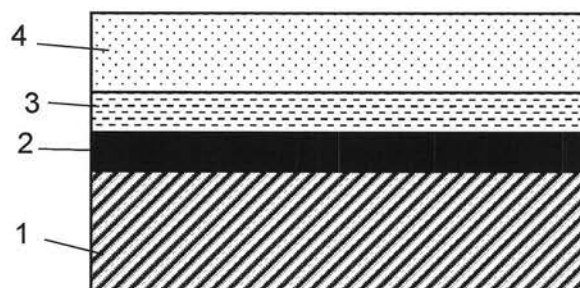


FIG. 4A

3/5

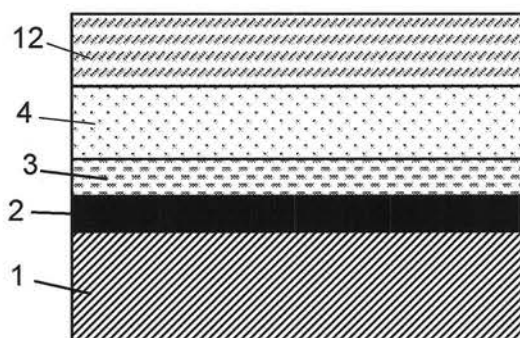


FIG. 4B

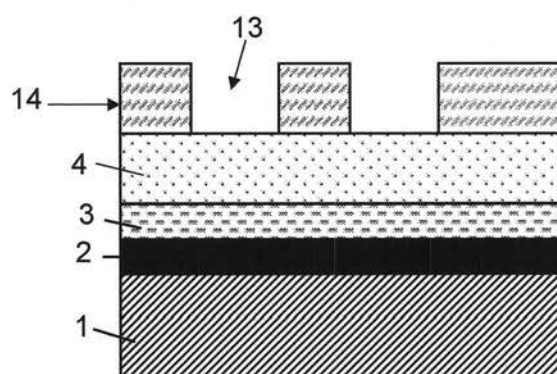


FIG. 4C

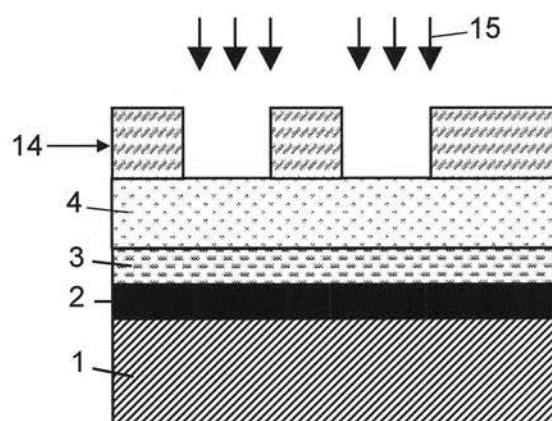


FIG. 4D

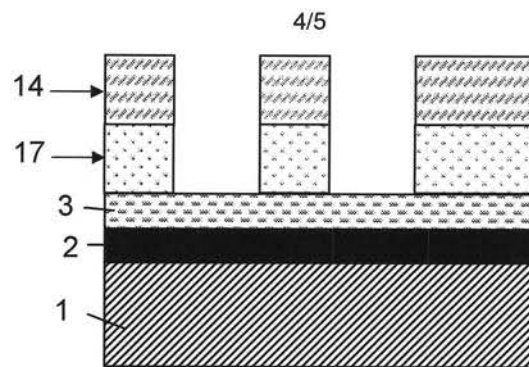


FIG. 4E

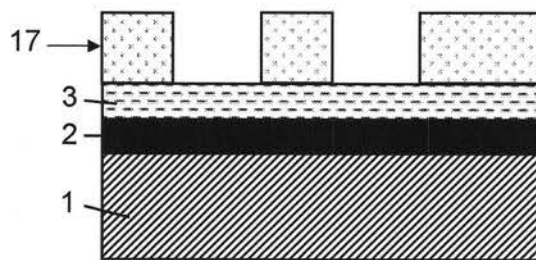


FIG. 4F

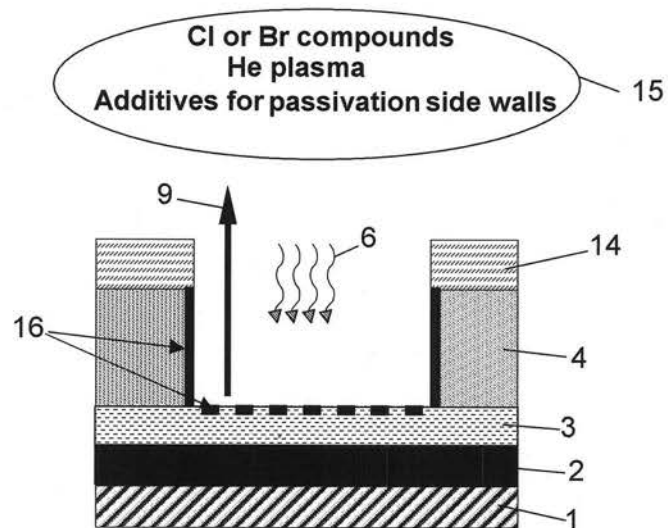
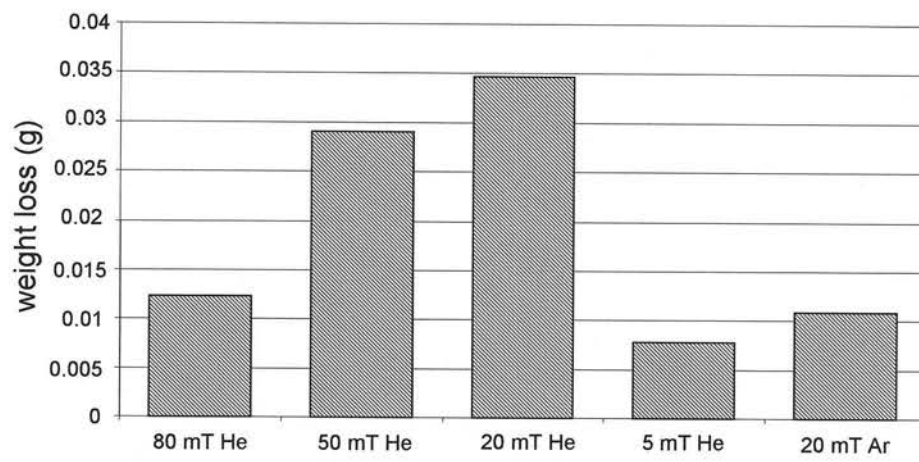


FIG. 5

5/5

**FIG. 6**