

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成18年1月19日(2006.1.19)

【公表番号】特表2004-523132(P2004-523132A)

【公表日】平成16年7月29日(2004.7.29)

【年通号数】公開・登録公報2004-029

【出願番号】特願2003-513034(P2003-513034)

【国際特許分類】

H 0 1 L 21/768 (2006.01)

H 0 1 L 23/522 (2006.01)

H 0 1 L 21/3205 (2006.01)

H 0 1 L 23/52 (2006.01)

【F I】

H 0 1 L 21/90 J

H 0 1 L 21/88 M

【手続補正書】

【提出日】平成17年11月24日(2005.11.24)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

第1導電構造体を形成する処理と、  
前記第1導電構造体の上に第1絶縁層を形成する処理と、  
前記第1絶縁層において、前記第1導電構造体の少なくとも一部の上に、側壁部を持つ第1開口部を形成する処理と、  
シリコン、二酸化シリコンおよびゲルマニウムのうちの少なくとも1つを前記側壁部に打ち込む、ち密化イオン注入処理を実行することによって前記側壁部をち密化する処理とを含む方法。

【請求項2】

前記開口部に、前記第1導電構造体の少なくとも一部に接触する金属構造体を形成する処理と、  
前記第1導電構造体および前記金属構造体をアニーリングして相互接続を形成する処理とをさらに含む、請求項1記載の方法。

【請求項3】

前記第1絶縁層の下に第2絶縁層を形成する処理と、  
前記第2絶縁層に第2開口部を形成する処理と、  
前記第1開口部内に前記第1導電構造体を形成する処理と、  
前記第1絶縁層を平坦化する処理とをさらに含み、前記第1絶縁層を形成する処理は、誘電率が最大でおおよそ4である低誘電率(Low-K)の誘電体材料を用いて前記第1絶縁層を形成する処理を含む、請求項2記載の方法。

【請求項4】

前記金属構造体の少なくとも一部分の上にマスク層開口部を設けるために、前記第1絶縁層の上にマスク層を形成し、パターン化する処理をさらに含む、請求項3記載の方法。

【請求項5】

前記第2絶縁層を形成する処理は、

誘電率が最大でおおよそ4である低誘電率 (Low-K) の誘電体材料を用いて前記第2絶縁層を形成する処理と、

化学気相成長 (CVD) プロセス、低圧CVD (LPCVD) プロセス、プラズマ・エンハンスドCVD (PECVD) プロセス、スパッタリングプロセス、物理気相成長 (PVD) プロセスおよびスピン・オン・コーティングプロセスのうちのいずれか1つを用いて前記第2絶縁層を形成する処理を含む請求項3記載の方法。

【請求項6】

前記第1絶縁層内に前記第1開口部を形成する処理は、フォトレジストのマスクまたはハードマスク層のいずれか1つを使用して前記第1絶縁層に前記第1開口部を形成する処理を含み、前記フォトレジストのマスクまたはハードマスク層のいずれか1つは前記第1絶縁層の上に形成され、パターン化される、請求項1記載の方法。

【請求項7】

フォトレジストのマスクまたはハードマスク層のいずれか1つの使用は、窒化シリコンから形成されたハードマスク層の使用を含む、請求項6記載の方法。

【請求項8】

前記金属構造体を形成する処理は、銅の電気化学的堆積法を使用して前記金属構造体を形成する処理を含む、請求項1記載の方法。

【請求項9】

前記銅の電気化学的堆積法の使用は、前記銅の電気化学的堆積の前に、前記第2開口部内に少なくとも一つのバリア層および銅シード層を形成する処理と、前記銅の電気化学的堆積の後に、化学機械研磨を用いて前記銅を平坦化する処理とを含む、請求項8記載の方法。

【請求項10】

構造体層の上に第1絶縁層を形成する処理と、  
前記第1絶縁層に第1開口部を形成する処理と、  
前記第1絶縁層の上および前記第1開口部のなかに第1銅層を形成する処理と、  
前記第1絶縁層上の第1銅層の一部を除去し、前記第1開口部のなかに銅の構造体を残すことによって、銅の構造体を形成する処理と、  
前記第1絶縁層の上、および前記銅の構造体の上に、第2絶縁層を形成する処理と、  
前記第2絶縁層において、前記銅の構造体の少なくとも一部の上に、側壁部を持つ第2開口部を形成する処理と、  
シリコン、二酸化シリコンおよびゲルマニウムのうちの少なくとも1つを前記第2開口部の側壁部に打ち込む、ち密化イオン注入処理を実行することによって前記第2開口部の前記側壁部をち密化する処理とを含む方法。

【請求項11】

前記第2絶縁層の上および前記第2開口部のなかに、前記銅の構造体の少なくとも一部の上に配置される第2銅層を形成する処理と、  
前記第2絶縁層上の第2銅層の一部を除去し、前記第2開口部のなかに銅の相互接続を残すことによって、銅の相互接続を形成する処理と、  
前記銅の相互接続をアニーリングする処理とをさらに含む、請求項10記載の方法。

【請求項12】

前記第2絶縁層を平坦化する処理をさらに含み、  
前記第2絶縁層を形成する処理は、誘電率が最大でおおよそ4である低誘電率 (Low-K) の誘電体材料を用いて前記第2絶縁層を形成する処理を含む、請求項11記載の方法。

【請求項13】

前記銅の相互接続の少なくとも一部分の上にマスク層の開口部を設けるために前記第2絶縁層の上にマスク層を形成し、パターン化する処理をさらに含む、請求項12記載の方法。

【請求項14】

前記第1絶縁層を形成する処理は、

誘電率 K が最大でおおよそ 4 である低誘電率 (Low-K) の誘電体材料を用いて前記第 1 絶縁層を形成する処理と、

化学気相成長 (CVD) プロセス、低圧 CVD (LPCVD) プロセス、プラズマ・エンハンスド CVD (PECVD) プロセス、スパッタリングプロセス、物理気相成長 (PVD) プロセスおよびスピン・オン・コーティングプロセスのうちのいずれか 1 つを用いて前記第 1 絶縁層を形成する処理とを含む請求項 10 記載の方法。

【請求項 15】

前記第 2 絶縁層内に前記第 2 開口部を形成する処理は、フォトレジストのマスクまたはハードマスク層のいずれか 1 つを使用して前記第 2 絶縁層に前記第 2 開口部を形成する処理を含み、前記フォトレジストのマスクまたはハードマスク層のいずれか 1 つは前記第 2 絶縁層の上に形成され、パターン化される、請求項 14 記載の方法。

【請求項 16】

フォトレジストのマスクまたはハードマスク層のいずれか 1 つの使用は、窒化シリコンから形成されたハードマスク層の使用を含む、請求項 15 記載の方法。

【請求項 17】

前記第 2 銅層を形成する処理は、銅の電気化学的堆積法を使用して前記第 2 銅層を形成する処理を含む、請求項 10 記載の方法。

【請求項 18】

前記銅の電気化学的堆積法の使用は、前記銅の電気化学的堆積の前に、前記第 2 開口部内に少なくとも一つのバリア層および銅シード層を形成する処理を含み、前記第 2 銅層の一部を除去する処理は、前記銅の電気化学的堆積の後に、化学機械研磨を用いて前記銅を平坦化する処理を含む、請求項 17 記載の方法。

【請求項 19】

構造体層の上に第 1 絶縁層を形成する処理と、  
前記第 1 絶縁層に第 1 開口部を形成する処理と、  
前記第 1 開口部のなかに銅のビアを形成する処理と、  
前記第 1 絶縁層の上、および前記銅のビアの上に、第 2 絶縁層を形成する処理と、  
前記第 2 絶縁層において、前記銅のビアの少なくとも一部の上に、側壁部を持つ第 2 開口部を形成する処理と、  
シリコン、二酸化シリコンおよびゲルマニウムのうちの少なくとも 1 つを前記第 2 開口部の側壁部に打ち込む、ち密化イオン注入処理を実行することによって前記第 2 開口部の前記側壁部をち密化する処理とを含む、銅の相互接続を形成する方法。

【請求項 20】

前記第 2 開口部のなかに、前記銅のビアの少なくとも一部の上に配置される銅のラインを形成する処理と、  
前記銅のラインおよび前記銅のビアをアニーリングして銅の相互接続を形成する処理とをさらに含む、請求項 19 記載の方法。

【請求項 21】

前記第 2 絶縁層を平坦化する処理をさらに含み、  
前記第 2 絶縁層を形成する処理は、誘電率 K が最大でおおよそ 4 である低誘電率 (Low-K) の誘電体材料を用いて前記第 2 絶縁層を形成する処理を含む、請求項 20 記載の方法。

【請求項 22】

前記第 2 銅構造体の少なくとも一部分の上にマスク層の開口部を設けるために前記第 2 絶縁層の上にマスク層を形成し、パターン化する処理をさらに含む、請求項 21 記載の方法。

【請求項 23】

前記第 1 絶縁層を形成する処理は、  
誘電率 K が最大でおおよそ 4 である低誘電率 (Low-K) の誘電体材料を用いて前記第 1 絶縁層を形成する処理と、

化学気相成長 (CVD) プロセス、低圧 CVD (LPCVD) プロセス、プラズマ・エンハンスト CVD (PECVD) プロセス、スパッタリングプロセス、物理気相成長 (PVD) プロセスおよびスピン・オン・コーティングプロセスのうちのいずれか 1 つを用いて前記第 1 絶縁層を形成する処理とを含む請求項 19 記載の方法。

【請求項 24】

前記第 2 絶縁層内に前記第 2 開口部を形成する処理は、フォトレジストのマスクまたはハードマスク層のいずれか 1 つを使用して前記第 2 絶縁層に前記第 2 開口部を形成する処理を含み、前記フォトレジストのマスクまたはハードマスク層のいずれか 1 つは前記第 2 絶縁層の上に形成され、パターン化される、請求項 19 記載の方法。

【請求項 25】

フォトレジストのマスクまたはハードマスク層のいずれか 1 つの使用は、窒化シリコンから形成されたハードマスク層の使用を含む、請求項 24 記載の方法。

【請求項 26】

前記第 2 銅層を形成する処理は、銅の電気化学的堆積法を使用して前記第 2 銅層を形成する処理を含む、請求項 19 記載の方法。

【請求項 27】

前記銅の電気化学的堆積法の使用は、前記銅の電気化学的堆積の前に、前記第 2 開口部内に少なくとも一つのバリア層および銅シード層を形成する処理と、前記銅の電気化学的堆積の後に、化学機械研磨を用いて前記銅を平坦化する処理とを含む、請求項 26 記載の方法。

【請求項 28】

構造体層の上に第 1 絶縁層を形成する処理と、  
前記第 1 絶縁層に第 1 開口部を形成する処理と、  
前記第 1 絶縁層の上および前記第 1 開口部のなかに第 1 銅層を形成する処理と、  
前記第 1 絶縁層上の第 1 銅層の一部を除去し、前記第 1 開口部のなかに銅のビアを残すことによって、銅のビアを形成する処理と、  
前記第 1 絶縁層上、および前記銅のビアの上に、第 2 絶縁層を形成する処理と、  
前記第 2 絶縁層において、前記銅のビアの少なくとも一部の上に、側壁部を持つ第 2 開口部を形成する処理と、  
シリコン、二酸化シリコンおよびゲルマニウムのうちの少なくとも 1 つを前記第 2 開口部の側壁部に打ち込む、ち密化イオン注入処理を実行することによって前記第 2 開口部の前記側壁部をち密化する処理とを含む、銅の相互接続を形成する方法。

【請求項 29】

前記第 2 絶縁層の上および前記第 2 開口部のなかに、前記銅のビアの少なくとも一部の上に配置される第 2 銅層を形成する処理と、  
前記第 2 絶縁層上の前記第 2 銅層の一部を除去し、前記第 2 開口部のなかに銅の相互接続を残すことによって、銅の相互接続を形成する処理と、  
前記銅の相互接続をアニーリングする処理とをさらに含む、請求項 28 記載の方法。

【請求項 30】

前記第 2 絶縁層を平坦化する処理をさらに含み、  
前記第 2 絶縁層を形成する処理は、誘電率 K が最大でおおよそ 4 である低誘電率 (Low-K) の誘電体材料を用いて前記第 2 絶縁層を形成する処理を含む、請求項 29 記載の方法。

【請求項 31】

前記銅の相互接続の少なくとも一部分の上にマスク層の開口部を設けるために前記第 2 絶縁層の上にマスク層を形成し、パターン化する処理をさらに含む、請求項 30 記載の方法。

【請求項 32】

前記第 1 絶縁層を形成する処理は、  
誘電率 K が最大でおおよそ 4 である低誘電率 (Low-K) の誘電体材料を用いて前記第 1

絶縁層を形成する処理と、

化学気相成長（CVD）プロセス、低圧CVD（LPCVD）プロセス、プラズマ・エンハンスドCVD（PECVD）プロセス、スパッタリングプロセス、物理気相成長（PVD）プロセスおよびスピン・オン・コーティングプロセスのうちのいずれか1つを用いて前記第1絶縁層を形成する処理とを含む請求項28記載の方法。

【請求項33】

前記第2絶縁層内に前記第2開口部を形成する処理は、フォトレジストのマスクまたはハードマスク層のいずれか1つを使用して前記第2絶縁層に前記第2開口部を形成する処理を含み、前記フォトレジストのマスクまたはハードマスク層のいずれか1つは前記第2絶縁層の上に形成され、パターン化される、請求項28記載の方法。

【請求項34】

フォトレジストのマスクまたはハードマスク層のいずれか1つの使用は、窒化シリコンから形成されたハードマスク層の使用を含む、請求項33記載の方法。

【請求項35】

前記第2銅層を形成する処理は、銅の電気化学的堆積法を使用して前記第2銅層を形成する処理を含む、請求項28記載の方法。

【請求項36】

前記銅の電気化学的堆積法の使用は、前記銅の電気化学的堆積の前に、前記第2開口部内に少なくとも一つのバリア層および銅シード層を形成する処理を含み、前記第2銅層の一部を除去する処理は、前記銅の電気化学的堆積の後に、化学機械研磨を用いて前記銅を平坦化する処理を含む、請求項35記載の方法。

【請求項37】

誘電率Kが最大でおおよそ4である低誘電率（Low-K）の誘電体材料を用いて第1絶縁構造体を形成する処理と、

前記第1絶縁層に第1開口部を形成する処理と、

前記第1開口部のなかに第1導電構造体を形成する処理と、

前記第1絶縁層を平坦化する処理と、

誘電率Kが最大でおおよそ4である低誘電率（Low-K）の誘電体材料を用いて前記第1絶縁層上に第2絶縁層を形成する処理と、

前記第2絶縁層において、前記第1導電構造体の少なくとも一部の上に第2開口部を形成する処理であって、前記第1開口部は側壁部を有する処理と、

シリコン、二酸化シリコンおよびゲルマニウムのうちの少なくとも1つを前記側壁部に注入することによって、前記第1導電構造体に近接する前記側壁部および前記第1絶縁層の一部を緻密化する処理とを含む方法。

【請求項38】

前記第2開口部に、前記第1導電構造体の少なくとも一部に接触する金属構造体を形成する処理と、

前記金属構造体と前記第1導電構造体とをアニーリングすることによって相互接続を形成する処理とをさらに含む、請求項37記載の方法。

【請求項39】

前記金属構造体の少なくとも一部のうえにマスク層開口部を設けるために、前記第2絶縁層の上にマスク層を形成し、パターン化する処理をさらに含む、請求項38記載の方法。

【請求項40】

前記第2絶縁層を形成する処理は、化学気相成長（CVD）プロセス、低圧CVD（LPCVD）プロセス、プラズマ・エンハンスドCVD（PECVD）プロセス、スパッタリングプロセス、物理気相成長（PVD）プロセスおよびスピン・オン・コーティングプロセスのうちのいずれか1つを用いて前記第2絶縁層を形成する処理を含む、請求項39記載の方法。

【請求項41】

前記シリコン、二酸化シリコンおよびゲルマニウムのうちの少なくとも1つを前記側壁部に注入する処理は、シリコン、二酸化シリコンおよびゲルマニウムのうちの少なくとも1つをおおよそ5乃至50KeVの注入エネルギーの範囲で前記側壁部に注入する処理を含む、請求項37記載の方法。

【請求項42】

前記第2絶縁層に前記第2開口部を形成する処理は、フォトレジストのマスクまたはハードマスク層のいずれか1つを使用して前記第2絶縁層に前記第2開口部を形成する処理を含み、前記フォトレジストのマスクまたはハードマスク層のいずれか1つは前記第2絶縁層の上に形成され、パターン化される、請求項37記載の方法。

【請求項43】

フォトレジストのマスクまたはハードマスク層のいずれか1つの使用は、窒化シリコンから形成されたハードマスク層の使用を含む、請求項42記載の方法。

【請求項44】

前記金属構造体を形成する処理は、銅の電気化学的堆積法を使用して前記金属構造体を形成する処理を含む、請求項37記載の方法。

【請求項45】

前記銅の電気化学的堆積法の使用は、前記銅の電気化学的堆積の前に、前記第2開口部に少なくとも一つのバリア層および銅シード層を形成する処理と、前記銅の電気化学的堆積の後に、化学機械研磨を用いて前記銅を平坦化する処理とを含む、請求項44記載の方法。