



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년06월12일
(11) 등록번호 10-1866384
(24) 등록일자 2018년06월04일

- | | |
|---|---|
| <p>(51) 국제특허분류(Int. Cl.)
H01L 31/18 (2006.01) H01L 31/0216 (2014.01)
H01L 31/0224 (2006.01) H01L 31/0236 (2006.01)
H01L 31/0376 (2006.01)</p> <p>(52) CPC특허분류
H01L 31/18 (2013.01)
H01L 31/02168 (2013.01)</p> <p>(21) 출원번호 10-2017-0103558
(22) 출원일자 2017년08월16일
심사청구일자 2017년08월16일</p> <p>(56) 선행기술조사문헌
KR101647976 B1*
KR1020160053181 A*
JP2016058408 A*
*는 심사관에 의하여 인용된 문헌</p> | <p>(73) 특허권자
충남대학교산학협력단
대전광역시 유성구 대학로 99 (궁동, 충남대학교)</p> <p>(72) 발명자
장효식
대전광역시 유성구 대학로 99 (궁동, 충남대학교)</p> <p>(74) 대리인
김호중</p> |
|---|---|

전체 청구항 수 : 총 4 항

심사관 : 안지현

(54) 발명의 명칭 탄소 기판을 이용한 태양 전지 제조 방법

(57) 요약

본 발명은 탄소 기판의 상면에서 하면으로 관통하는 복수 개의 비아홀을 형성하는 비아홀 형성 단계, 상기 탄소 기판의 상면과 상기 비아홀의 내주면에 배리어막을 형성하는 배리어막 형성 단계, 상기 배리어막의 상면에 제 1 도전형 실리콘층을 형성하는 제 1 도전형 실리콘층 형성 단계, 상기 제 1 도전형 실리콘층의 상면에 진성 실리콘

(뒷면에 계속)

대표도 - 도1



층을 형성하는 진성 실리콘층 형성 단계, 상기 진성 실리콘층의 상면에 제 2 도전형 실리콘층을 형성하는 제 2 도전형 실리콘층 형성 단계, 상기 제 2 도전형 실리콘층의 상면에 반사 방지막을 형성하는 반사 방지막 형성 단계, 상기 탄소 기판의 하면에 코팅되어 형성되며 상기 비어홀을 상기 제 1 도전형 실리콘층과 직접 전기적으로 연결되는 후면 전극을 형성하는 후면 전극 형성 단계 및 상기 반사 방지막의 상면에 상기 제 2 도전형 실리콘층과 전기적으로 연결되는 전면 전극을 형성하는 전면 전극 형성 단계를 포함하는 탄소 기판을 이용한 태양 전지 제조 방법을 개시한다.

(52) CPC특허분류

H01L 31/022441 (2013.01)

H01L 31/02366 (2013.01)

H01L 31/0376 (2013.01)

H01L 31/1868 (2013.01)

이 발명을 지원한 국가연구개발사업

과제고유번호 10043793

부처명 산업통상자원부

연구관리전문기관 한국산업기술평가관리원

연구사업명 전략적핵심소재기술개발사업

연구과제명 셀효율 15% 이상의 실리콘 코팅 Carbon fiber 전자소재 개발

기 여 율 1/1

주관기관 (주)뉴파워프라즈마

연구기간 2016.09.01 ~ 2017.08.31

명세서

청구범위

청구항 1

탄소 기관의 상면에서 하면으로 관통하는 복수 개의 비아홀을 형성하는 비아홀 형성 단계;

상기 탄소 기관의 상면과 상기 비아홀의 내주면에 SiO_x 막과 SiN_x 막을 교대로 적층하여 배리어막을 형성하되, 상기 배리어막의 최상층에 상기 SiN_x 막을 배치하는 배리어막 형성 단계;

상기 배리어막의 상면에 제 1 도전형 실리콘층을 형성하는 제 1 도전형 실리콘층 형성 단계;

상기 제 1 도전형 실리콘층의 상면에 진성 실리콘층을 형성하는 진성 실리콘층 형성 단계;

상기 진성 실리콘층의 상면에 제 2 도전형 실리콘층을 형성하는 제 2 도전형 실리콘층 형성 단계;

상기 제 2 도전형 실리콘층의 상면에 반사 방지막을 형성하는 반사 방지막 형성 단계;

상기 탄소 기관의 하면에 코팅되어 형성되며 상기 비아홀을 상기 제 1 도전형 실리콘층과 직접 전기적으로 연결되는 후면 전극을 형성하는 후면 전극 형성 단계; 및

상기 반사 방지막의 상면에 상기 제 2 도전형 실리콘층과 전기적으로 연결되는 전면 전극을 형성하는 전면 전극 형성 단계를 포함하고,

상기 배리어막 형성 단계에서, 수소 함유량이 5% 이하가 되도록 상기 SiN_x 막을 형성하고,

상기 제 1 도전형 실리콘층, 상기 진성 실리콘층 및 상기 제 2 도전형 실리콘을 형성하는 단계에서, 수소 함유량이 10% 이하가 되도록 상기 제 1 도전형 실리콘층, 상기 진성 실리콘층 및 상기 제 2 도전형 실리콘을 형성하고,

상기 제1 도전형 실리콘층 및 상기 제2 도전형 실리콘층의 도핑량에 비례하여 상기 진성 실리콘층의 두께가 증가하고,

상기 진성 실리콘층 및 상기 제2 도전형 실리콘층이 팬덤 구조로 형성되어 광 흡수층으로 작용하도록 하는 것을 특징으로 하는 탄소 기관을 이용한 태양 전지 제조 방법.

청구항 2

삭제

청구항 3

삭제

청구항 4

제 1 항에 있어서,

상기 제 1 도전형 실리콘층과 진성 실리콘층 및 제 2 도전형 실리콘층은 각각 제 1 비정질 실리콘층과 진성 비정질 실리콘층 및 제 2 비정질 실리콘층이 결정화되어 형성되며,

상기 제 1 비정질 실리콘층과 진성 비정질 실리콘층 및 제 2 비정질 실리콘층은 상기 배리어막의 상면에 순차적으로 증착되어 동시에 결정화되는 것을 특징으로 하는 탄소 기관을 이용한 태양 전지 제조 방법.

청구항 5

삭제

청구항 6

제 1 항에 있어서,

상기 진성 실리콘층의 두께는 100nm 내지 1000nm인 것을 특징으로 하는 탄소 기판을 이용한 태양 전지 제조 방법.

청구항 7

삭제

청구항 8

제 1 항에 있어서,

상기 제 2 도전형 실리콘층 형성 단계 이후에,

상기 제 2 도전형 실리콘층의 상면에 패시베이션층을 형성하는 단계를 더 포함하는 것을 특징으로 하는 탄소 기판을 이용한 태양 전지 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명은 탄소 기판을 이용한 태양 전지 제조 방법에 관한 것이다.

배경 기술

[0002] 일반적으로 태양 전지는 PN 접합면을 갖는다. 상기 PN 접합면에 빛이 조사되면 전자와 정공이 발생하며, 전자와 정공은 P 영역과 N 영역으로 이동하여 P 영역과 N 영역 사이에 전위차(기전력)가 발생하고, 태양 전지에 부하를 연결하면 전류가 흐르게 된다.

[0003] 상기 태양 전지는 실리콘 반도체 재료를 이용하는 것과, 화합물 반도체 재료를 이용하는 것으로 크게 분류할 수 있다. 또한, 상기 실리콘 반도체를 이용한 것은 결정계와 비결정계로 분류된다.

[0004] 현재, 태양광 발전 시스템으로 일반적으로 사용하는 태양 전지는 실리콘 반도체를 이용한 것이 대부분이다. 그러나, 상기 결정계 실리콘 반도체는 웨이퍼 제조 과정이 복잡하고 제조 에너지가 큰 문제가 있다. 또한, 상기 실리콘 반도체와 전극 사이의 경계면에서 저항이 비교적 크게 되어 효율이 저하되는 문제가 있다.

[0005] 한편, 태양 전지는 그 제조 과정에서 빛 조사에 의해 준안정상태의 결함밀도가 증가하여 태양전지의 효율을 감소시키는 열화현상(light-induced degradation)이 나타난다.

발명의 내용

해결하려는 과제

[0006] 본 발명은 발전 효율이 증가되는 탄소 기판을 이용한 태양 전지 제조 방법을 제공한다.

과제의 해결 수단

[0007] 본 발명의 일 실시예에 의한 탄소 기판의 상면에서 하면으로 관통하는 복수 개의 비아홀을 형성하는 비아홀 형성 단계, 상기 탄소 기판의 상면과 상기 비아홀의 내주면에 배리어막을 형성하는 배리어막 형성 단계, 상기 배리어막의 상면에 제 1 도전형 실리콘층을 형성하는 제 1 도전형 실리콘층 형성 단계, 상기 제 1 도전형 실리콘층의 상면에 진성 실리콘층을 형성하는 진성 실리콘층 형성 단계, 상기 진성 실리콘층의 상면에 제 2 도전형 실리콘층을 형성하는 제 2 도전형 실리콘층 형성 단계, 상기 제 2 도전형 실리콘층의 상면에 반사 방지막을 형성하는 반사 방지막 형성 단계, 상기 탄소 기판의 하면에 코팅되어 형성되며 상기 비아홀을 상기 제 1 도전형 실리콘층과 직접 전기적으로 연결되는 후면 전극을 형성하는 후면 전극 형성 단계 및 상기 반사 방지막의 상면에 상기 제 2 도전형 실리콘층과 전기적으로 연결되는 전면 전극을 형성하는 전면 전극 형성 단계를 포함하는 것을 특징으로 한다.

[0008] 또한, 상기 배리어막 형성 단계는 SiO_x 막과 SiN_x 막을 교대로 적층하며, 상기 배리어막의 최상층을 SiN_x 막으로 형성할 수 있다.

- [0009] 또한, 상기 SiN_x 막은 수소 함유량이 5% 이하인 것을 특징으로 한다.
- [0010] 또한, 상기 제 1 도전형 실리콘층과 진성 실리콘층 및 제 2 도전형 실리콘층은 각각 제 1 비정질 실리콘층과 진성 비정질 실리콘층 및 제 2 비정질 실리콘층이 결정화되어 형성되며, 상기 제 1 비정질 실리콘층과 진성 비정질 실리콘층 및 제 2 비정질 실리콘층은 상기 배리어막의 상면에 순차적으로 증착되어 동시에 결정화될 수 있다.
- [0011] 또한, 상기 제 1 비정질 실리콘층과 진성 비정질 실리콘층 및 제 2 비정질 실리콘층은 수소 함유량이 10% 이하일 수 있다.
- [0012] 또한, 상기 진성 실리콘층의 두께는 100nm 내지 1000nm일 수 있다.
- [0013] 또한, 상기 진성 실리콘층의 두께는 제 1 도전형 실리콘층과 제 2 도전형 실리콘층의 도핑량에 비례할 수 있다.
- [0014] 또한, 본 발명의 탄소 기관을 이용한 태양 전지 제조 방법은 상기 제 2 도전형 실리콘층 형성 단계 이후에, 상기 제 2 도전형 실리콘층의 상면에 패시베이션층을 형성하는 단계를 더 포함하여 이루어질 수 있다.

발명의 효과

- [0015] 본 발명에 의한 탄소 기관을 이용한 태양 전지 제조 방법은 SiN_x 막 및 비정질 실리콘층의 수소 함유량이 감소되므로 결정화 열처리 과정에서 수소에 의한 블리스터링(Blistering)이 줄어들어 배리어막 및 실리콘층 간의 분리가 방지되며 발전 효율이 증가되는 효과가 있다.
- [0016] 또한, 본 발명에 의한 탄소 기관을 이용한 태양 전지 제조 방법은 진성 실리콘층이 제 1 도전형 실리콘층과 제 2 도전형 실리콘층의 사이에 형성되어 제 1 도전형 실리콘층과 제 2 도전형 실리콘층의 컴펜세이션(Compensation)을 완충시켜 발전 효율이 증가되는 효과가 있다.

도면의 간단한 설명

- [0017] 도 1은 본 발명의 일 실시예에 의한 탄소 기관을 이용한 태양 전지의 제조 방법을 도시한 순서도이다.
- 도 2는 본 발명의 일 실시예에 의한 탄소 기관을 이용한 태양 전지의 수직 단면도이다.

발명을 실시하기 위한 구체적인 내용

- [0018] 이하에서 본 발명의 기술적 사상을 명확화하기 위하여 첨부된 도면을 참조하여 본 발명의 바람직한 실시예를 상세하게 설명하도록 한다. 본 발명을 설명함에 있어서, 관련된 공지 기능 또는 구성요소에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명을 생략할 것이다. 도면들 중 실질적으로 동일한 기능구성을 갖는 구성요소들에 대하여는 비록 다른 도면상에 표시되더라도 가능한 한 동일한 참조번호들 및 부호들을 부여하였다.
- [0019] 도 1은 본 발명의 일 실시예에 의한 탄소 기관을 이용한 태양 전지의 제조 방법을 도시한 순서도이다. 도 2는 본 발명의 일 실시예에 의한 탄소기관을 이용한 태양 전지의 수직 단면도이다.
- [0021] 본 발명의 일 실시예에 의한 탄소 기관을 이용한 태양 전지 제조 방법은 비아홀 형성 단계(S10), 배리어막 형성 단계(S20), 제 1 도전형 실리콘층 형성 단계(S30), 진성 실리콘층 형성 단계(S40), 제 2 도전형 실리콘층 형성 단계(S50), 반사 방지막 형성 단계(S60), 후면 전극 형성 단계(S70) 및 전면 전극 형성 단계(S80)를 포함하여 형성된다. 또한, 본 발명의 탄소 기관을 이용한 태양 전지 제조 방법은 패시베이션층 형성 단계(S55)를 더 포함하여 형성될 수 있다.
- [0023] 상기 비아홀 형성 단계(S10)는 탄소 기관(110)에 상면에서 하면으로 관통하는 복수 개의 비아홀(115)을 형성하는 단계이다. 상기 탄소 기관(110)은 두께를 얇게 하여 플렉서블한 기관으로 형성될 수 있으며, 두께를 두껍게 하여 단단한 기관으로 형성할 수 있다. 상기 탄소 기관(110)은 전류가 인가될 경우 발열체로 동작할 수 있으므로 공정 과정에서 히터로 이용될 수 있다. 따라서, 본 발명에 의한 태양 전지 제조 공정에서는 별도의 히터를 사용하지 않을 수 있다. 또한 상기 탄소 기관(110)이 히터 위에 안착될 경우에도 우수한 열전도성으로 인하여 실리콘의 증착 공정이 용이하게 수행될 수 있다. 또한, 상기 탄소 기관(110)은 제 1 도전형 실리콘층(130)과 제 2 도전형 실리콘층(150)의 열처리 과정에서 열 또는 레이저에 의하여 손상되지 않으므로 원활한 열처리가 진행될 수 있다.

- [0024] 한편, 상기 탄소 기관(110)은 가열 방식 또는 레이저 조사 방식에 따른 열처리 과정에서 건될 수 있으며, 전기적 절연 특성을 갖는 다양한 기관이 사용될 수 있다. 예를 들면, 상기 탄소 기관(110)은 세라믹 기관, 유리 기관으로 대체될 수 있다.
- [0025] 상기 비아홀(115)은 탄소 기관(110)의 상면에서 하면으로 관통되어 형성된다. 상기 비아홀(115)은 복수 개로 형성된다. 상기 비아홀(115)은 원형, 타원형 또는 사각형상으로 형성될 수 있다. 상기 비아홀(115)은 일 방향 및 일 방향과 소정 각도 또는 직각을 이루는 방향으로 반복적으로 배열되는 다양한 패턴을 형성할 수 있다. 예를 들면, 상기 비아홀(115)은 사각 격자 패턴(또는 바둑판 패턴) 또는 육각 격자 패턴(또는 벌집 패턴)으로 형성될 수 있다. 상기 비아홀(115)은 레이저 조사 또는 기계적 방법에 의하여 형성될 수 있다.
- [0026] 상기 비아홀(115)은 후면 전극(180)이 형성될 때 후면 전극(180)을 형성하는 금속 물질이 유입되는 통로를 제공하여 후면 전극(180)이 탄소 기관(110)의 상부에 형성되는 제 1 도전형 실리콘층(130)과 전기적으로 접촉되도록 한다. 상기 탄소 기관(110)은 전지 전도성을 가지므로 전극으로서 작용하지만, 상대적으로 전기 전도도가 좋은 금속으로 형성되는 후면 전극(180)이 제 1 도전형 실리콘층(130)과 전기적으로 직접 접촉되어 태양 전지의 전기 저항을 감소시킬 수 있다. 또한, 상기 후면 전극(180)은 비아홀(115)을 통하여 점 접촉 형태로 제 1 도전형 실리콘층(130)과 접촉하여 형성되므로 제 1 도전형 실리콘층(130)의 패시베이션 성능을 양호하게 유지할 수 있다.
- [0028] 상기 배리어막 형성 단계(S20)는 탄소 기관(110)의 상면과 비아홀(115)의 내주면에 산화막 또는 질화막으로 소정 두께의 배리어막(120)을 형성하는 단계이다. 상기 배리어막(120)은 비아홀(115)에 소정 두께로 형성되며, 비아홀(115) 전체로 충전되지 않도록 형성된다.
- [0029] 상기 배리어막(120)은 탄소 기관(110)의 탄소 입자가 제 1 도전형 실리콘층(130)으로 유입되는 것을 차단한다. 상기 탄소 입자가 실리콘층으로 혼입되거나 초기 표면에 존재하는 경우에, 증착되는 제 1 도전형 실리콘층(130)의 표면 거칠기를 증가시켜 흡수되는 광의 불연속성을 유발하여 태양 전지의 동작 안정성을 저해하며 발전 효율을 감소시킬 수 있다. 또한, 상기 배리어막(120)은 탄소 기관(110)의 내부에 포함되어 있는 가스가 실리콘층 증착 과정에서 배출(outgassing)되지 않도록 한다. 상기 탄소 입자에서 배출되는 가스는 실리콘 증착 과정에서 진공 챔버의 진공도를 저하시켜 고진공의 진공 형성 시간을 증가시킨다.
- [0030] 상기 배리어막(120)은 SiO_x 막과 SiN_x 막이 교대로 적층되어 형성된다. 또한, 상기 배리어막(120)의 최상층은 SiN_x 막으로 형성된다. 최상층이 SiO_x 막으로 형성된 배리어막(120)은 상기 배리어막(120) 상면에 증착된 제 1 도전형 실리콘층(130) 내로 산소가 확산되어 실리콘층이 산화되며 발전 효율을 감소시킬 수 있다.
- [0031] 상기 배리어막(120)은 30nm 내지 150nm의 두께를 가지도록 형성된다. 상기 배리어막(120)의 두께가 충분하지 않으면 제 1 도전형 실리콘층(130)의 증착 과정에서 탄소 기관(110)의 탄소 입자가 제 1 도전형 실리콘층(130)으로 유입되는 것을 충분히 방지하지 못한다. 다만, 상기 배리어막(120)은 두께가 증가되면 공정 비용이 증가되므로 너무 두꺼운 두께로 형성될 필요는 없다.
- [0032] 상기 배리어막(120)은 플라즈마 강화 화학기상증착(Plasma Enhanced Chemical Vapor Deposition; PECVD)법에 의하여 형성될 수 있다. 상기 배리어막 형성 단계(S50)는 아르곤(Ar), 수소(H_2), 또는 아르곤/수소를 포함하는 플라즈마를 사용하여 진행될 수 있다. 상기 배리어막 형성 단계(S50)는 SiO_x 막 및 SiN_x 막 형성을 위한 소스 가스를 챔버 내부로 공급하여 진행된다. 상기 배리어막(120)의 형성 과정에서는 소스 가스로 SiH_4 가스와 함께 N_2O 가스 또는 NH_3 가스가 공급될 수 있다. 보다 구체적으로는 상기 배리어막(120)이 SiO_x 막으로 형성되는 과정에서는 소스 가스로 SiH_4 가스와 N_2O 가스가 공급될 수 있다. 또한, 상기 배리어막(120)이 SiN_x 막으로 형성 과정에서는 소스 가스로 SiH_4 가스와 NH_3 가스가 공급될 수 있다.
- [0033] 상기 배리어막(120)의 SiN_x 막은 수소 함유량이 5% 이하로 유지된다. 상기 배리어막(120)의 위에 실리콘층을 증착한 후 실리콘층의 결정화를 진행한다. 상기 결정화 과정은 600℃ 이상에서 열처리를 진행하며, 이 때 배리어막(120)에서 H_2 가스가 방출될 수 있다. 상기 배리어막(120)의 수소 함유량이 높은 경우 많은 H_2 가스의 방출로 인하여 배리어막(120)과 실리콘층의 접착력이 저하된다. 그 결과, 실리콘층이 국부적으로 떨어져 나가 결정화 실리콘층을 얻을 수 없다. 상기 배리어막(120)의 형성 과정에서 소스 가스인 SiH_4 가스와 NH_3 가스의 비율을 조절하여 수소 함유량을 조절할 수 있으며, NH_3 가스를 SiH_4 가스 보다 상대적으로 적게 공급할수록 상기 배리어막(120)의 수소 함유량이 적어진다. 또한, 상기 배리어막(120)의 형성 과정에서 증착 온도를 조절하여 수소 함유량을

조절할 수 있으며, 증착 온도가 높을수록 수소 함유량이 적어진다.

- [0035] 상기 제 1 도전형 실리콘층 형성 단계(S30)는 배리어막(120)의 상면과 비아홀(115)에 제 1 도전형 실리콘층(130)을 형성하는 단계이다. 상기 제 1 도전형 실리콘층(130)은 제 1 비정질 실리콘층이 증착되고 제 1 비정질 실리콘층이 다결정 실리콘층으로 결정화되어 형성된다. 한편, 상기 제 1 도전형 실리콘층 형성 단계(S30)에서는 증착된 제 1 비정질 실리콘층을 바로 다결정 실리콘층으로 결정화 시키거나, 이하에서 설명하는 제 1 비정질 실리콘층의 상면에 순차적으로 증착되는 진성 비정질 실리콘층 및 제 2 비정질 실리콘층과 함께 결정화시킬 수 있다.
- [0036] 상기 제 1 비정질 실리콘층은 플라즈마 강화 화학기상증착(Plasma Enhanced Chemical Vapor Deposition; PECVD)법 방식에 의하여 배리어막(120)의 표면에 증착되며, 가열 열처리 방식에 의하여 결정화되어 다결정 실리콘층으로 형성된다. 또한, 상기 제 1 비정질 실리콘층은 600℃의 온도로 가열되어 증착되면서 결정화될 수 있다.
- [0037] 상기 제 1 비정질 실리콘층은 수소 함유량이 10% 이하로 형성된다. 상기 제 1 비정질 실리콘층을 가열 열처리 방식에 의하여 결정화 하는 과정에서 상기 제 1 비정질 실리콘층에 포함된 수소원자가 방출되어 기포와 같은 블리스터링(Blistering)을 형성한다. 따라서, 상기 제 1 비정질 실리콘층의 수소 함유량이 10%를 초과하는 경우 배리어막(120)과 제 1 도전형 실리콘층(130)의 접착력이 저하되고, 제 1 도전형 실리콘층(130)이 국부적으로 분리될 수 있다. 상기 제 1 비정질 실리콘층의 증착 과정에서는 소스 가스로 실란(silane)가스와 H₂가스가 공급될 수 있다. 상기 제 1 비정질 실리콘층의 수소 함유량은 공급되는 실란(silane)가스와 H₂가스의 비율을 조절하여 결정할 수 있다. 상기 제 1 비정질 실리콘층의 수소 함유량은 H₂가스가 실란(silane)가스보다 상대적으로 적게 공급될수록 감소한다.
- [0038] 상기 제 1 도전형 실리콘층(130)은 1 μ m 내지 10 μ m 두께의 P형 또는 N형 반도체 실리콘층으로 형성된다. 상기 제 1 도전형 실리콘층(130)은 P형 도전성 타입을 가질 경우에 증착 과정에서 붕소(b), 갈륨, 인듐 등과 같은 3가 원소가 함께 주입되어 형성될 수 있다. 또한, 상기 제 1 도전형 실리콘층(130)은 N형 도전성 타입으로 형성될 수 있다. 상기 제 1 도전형 실리콘층(130)이 N형의 도전성 타입을 가질 경우, 증착 과정에서 인(P), 비소(As), 안티몬(Sb) 등과 같이 5가 원소가 함께 주입되어 형성된다.
- [0040] 상기 진성 실리콘층 형성 단계(S40)는 제 1 도전형 실리콘층(130)의 상면에 진성 실리콘층(140)을 형성하는 단계이다. 상기 진성 실리콘층 형성 단계(S40)는 제 1 도전형 실리콘층(130)의 상면에 플라즈마 강화 화학기상증착(Plasma Enhanced Chemical Vapor Deposition; PECVD)법 방식으로 진성 비정질 실리콘층을 형성한다. 다음으로, 상기 진성 실리콘층 형성 단계(S40)는 진성 비정질 실리콘층을 가열 열처리 방식에 의하여 결정질 실리콘층으로 결정화 시킨다. 상기 진성 비정질 실리콘층은 제 1 비정질 실리콘층과 함께 결정화되거나, 상면에 증착되는 제 2 비정질 실리콘층과 함께 결정화될 수 있다. 상기 진성 실리콘층(140)은 상면에 형성되는 제 2 도전형 실리콘층(150)과 함께 광흡수층으로 작용한다.
- [0041] 상기 진성 비정질 실리콘층은 수소 함유량이 10% 이하로 형성된다. 상기 진성 비정질 실리콘층을 가열 열처리 방식에 의하여 결정화 하는 과정에서 상기 진성 비정질 실리콘층에 포함된 수소원자가 방출되어 기포와 같은 블리스터링(Blistering)을 형성한다. 따라서, 상기 진성 비정질 실리콘층의 수소 함유량이 10%를 초과하는 경우 방출되는 수소원자에 의해 진성 실리콘층(140)과 도전형 실리콘층의 접착력이 저하되고, 실리콘층이 국부적으로 분리될 수 있다. 상기 진성 비정질 실리콘층의 증착 과정에서는 소스 가스로 실란(silane)가스와 H₂가스가 공급될 수 있다. 상기 진성 비정질 실리콘층의 수소 함유량은 공급되는 실란(silane)가스와 H₂가스의 비율을 조절하여 결정할 수 있다.
- [0042] 상기 진성 실리콘층(150)의 두께는 100nm 내지 1000nm 이다. 상기 진성 실리콘층(150)의 두께는 제 1 도전형 실리콘층(130)과 제 2 도전형 실리콘층(150)의 도핑량에 따라 조절된다. 실리콘층의 결정화 열처리 과정에서는 제 1 도전형 실리콘층(130)과 제 2 도전형 실리콘층(150)의 도핑층이 서로 확산되어 컴펜세이션(compensation) 되는데, 도핑량이 많을수록 확산이 증대된다. 이에, 상기 진성 실리콘층(150)은 제 1 도전형 실리콘층(130)과 제 2 도전형 실리콘층(150)의 도핑량이 많을수록 두께가 1000nm에 가까워지며, 도핑량이 적어질수록 두께가 100nm에 가까워지게 하여 도핑층의 컴펜세이션(compensation) 현상을 방지한다. 상기 진성 실리콘층(150)의 두께가 100nm 미만인 경우에는 실리콘층의 결정화 열처리 과정에서 제 1 도전형 실리콘층(130)과 제 2 도전형 실리콘층(150)의 도핑층이 서로 확산되어 컴펜세이션(compensation)되며 태양 전지의 발전 효율이 저하된다. 상기 진성 실리콘층(150)의 두께가 1000nm를 초과하는 경우 내부전계의 감소와 광에 의해 생성된 전하들의 재결합으로 인

하여 광 전하 수집효율이 감소하며 태양 전지의 발전 효율이 저하된다.

- [0044] 상기 제 2 도전형 실리콘층 형성 단계(S50)는 상기 진성 실리콘층(150)의 상면에 일정 두께의 제 2 도전형 실리콘층(150)을 형성하는 단계이다. 상기 제 2 도전형 실리콘층(150)은 상기 제 1 도전형 실리콘층(130)과 마찬가지로 제 2 비정질 실리콘층이 증착되고 상기 제 2 비정질 실리콘층이 다결정 실리콘층으로 결정화되어 형성된다. 상기 제 2 도전형 실리콘층(150)의 제 2 비정질 실리콘층은 플라즈마 강화 화학기상증착(Plasma Enhanced Chemical Vapor Deposition; PECVD)법 방식에 의하여 증착되며, 가열 열처리 방식 의하여 결정화된다. 또한, 상기 제 2 도전형 실리콘층(150) 형성 단계는 대략 200℃ 내지 1000℃의 온도 분위기가 제공됨으로써, 상기 진성 실리콘층(150)의 상면에 제 2 도전형 실리콘층(150)이 용이하게 증착되도록 한다. 상기 제 2 도전형 실리콘층(150)은 진성 실리콘층(150)과 탠덤 구조를 형성하여 광흡수층으로 작용할 수 있다.
- [0045] 상기 제 2 비정질 실리콘층의 증착 과정에서는 소스 가스로 실란(silane) 가스와 H₂가스가 공급될 수 있다. 상기 제 2 비정질 실리콘층의 수소 함유량은 공급되는 실란(silane)가스와 H₂가스의 비율에 따라 조절된다. 상기 제 2 비정질 실리콘층을 가열 열처리 방식에 의하여 결정화 하는 과정에서 상기 제 2 비정질 실리콘층에 포함된 수소원자가 방출되어 공기방울과 같은 블리스터링(Blistering)을 형성한다. 따라서, 상기 제 2 비정질 실리콘층의 수소 함유량이 10%를 초과하는 경우 실리콘층의 접착력이 저하되고, 실리콘층이 국부적으로 분리될 수 있다.
- [0046] 상기 제 2 도전형 실리콘층(150)은 50nm 내지 200nm 두께의 N형 또는 P형 반도체 실리콘층으로 형성된다. 상기 제 2 도전형 실리콘층(150)은 P형 도전성 타입을 가질 경우에 증착 과정에서 붕소(b), 갈륨, 인듐 등과 같은 3가 원소가 함께 주입되어 형성될 수 있다. 또한, 상기 제 2 도전형 실리콘층(150)은 N형 도전성 타입으로 형성될 수 있다. 상기 제 1 도전형 실리콘층(130)이 N형의 도전성 타입을 가질 경우, 증착 과정에서 인(P), 비소(As), 안티몬(Sb) 등과 같이 5가 원소가 함께 주입되어 형성된다.
- [0047] 상기 제 1 도전형 실리콘층(130), 상기 진성 실리콘층(150) 및 상기 제 2 도전형 실리콘층(150)은 P-I-N형 접합 또는 N-I-P형 접합을 형성한다.
- [0049] 상기 패시베이션층 형성 단계(S55)는 제 2 도전형 실리콘층(150)의 상면에 패시베이션층(160)을 형성하는 단계이다. 상기 패시베이션층(160)은 Al₂O₃막으로 형성되며, 두께가 5nm 내지 50nm로 형성될 수 있다. 상기 패시베이션층(160)은 원자막(Atomic Layer Deposition) 또는 플라즈마 강화 화학기상증착(Plasma Enhanced Chemical Vapor Deposition; PECVD)법에 의하여 증착되어 형성될 수 있다. 상기 패시베이션층(160)은 생략될 수 있다.
- [0051] 상기 반사 방지막 형성 단계(S60)는 제 2 도전형 실리콘층(150) 또는 패시베이션층(160)의 상면에 반사 방지막(170)을 형성하는 단계이다. 상기 반사 방지막(170)은 일반적인 태양 전지에 형성되는 반사 방지막(170)으로 형성될 수 있다. 예를 들면, 상기 반사 방지막(170)은 SiN_x과 같은 절연막으로 형성될 수 있다. 상기 SiN_x의 반사 방지막(170)은 플라즈마 강화 화학기상증착(Plasma Enhanced Chemical Vapor Deposition; PECVD)법에 의하여 형성될 수 있다.
- [0053] 상기 후면 전극 형성 단계(S70)는 탄소 기판(110)의 하면에 전기 전도성 물질을 코팅하여 후면 전극(180)을 형성하는 단계이다. 상기 후면 전극(180)은 전면 전극(190) 형성 후에 형성되거나, 반사 방지막(170) 형성 후 전면 전극(190) 형성 전에 형성될 수 있다. 상기 후면 전극(180)은 탄소 기판(110)의 하면에 위치하여 태양 전지의 어느 하나의 전극으로 작용한다. 상기 후면 전극(180)은 탄소 기판(110)의 비아홀(115)을 통하여 제 1 도전형 실리콘층(130)과 연결된다. 상기 후면 전극(180)은 알루미늄, 니켈, 구리, 은, 주석, 아연, 인듐, 티타늄, 금 및 이들의 조합으로 이루어진 군으로부터 선택된 적어도 하나의 도전성 물질로 형성될 수 있다.
- [0054] 상기 후면 전극(180)은 CVD 또는 PECVD와 같은 화학 기상 증착 공정, 스퍼터링 공정, 도금, 스크린 프린팅과 같은 페이스트 도포 공정에 의하여 형성될 수 있다. 또한, 상기 후면 전극(180)은 알루미늄으로 형성되는 후에 같은 페이스트 도포 공정에 의하여 형성될 수 있다. 또한, 상기 후면 전극(180)은 알루미늄으로 형성되는 경우에, 알루미늄을 진공 증발시켜 코팅하는 진공 증착법에 의하여 형성될 수 있다.
- [0055] 특히, 상기 후면 전극(180)은 진공 증착법 또는 스크린 프린팅법에 의하여 형성될 수 있으며, 후면 전극(180)이 탄소 기판(110)의 비아홀(115)을 통하여 제 1 도전형 실리콘층(130)과 전기적으로 연결된다. 상기 후면 전극(180)은 탄소 기판(110)의 후면에 증착되어 제 1 도전형 실리콘층(130)과 직접 전기적으로 연결되므로 태양 전지의 전기 저항을 감소시켜 태양 전지의 효율을 증가시킨다.
- [0057] 상기 전면 전극 형성 단계(S80)는 반사 방지막(170)의 상면에 전면 전극(190)을 형성하는 단계이다. 상기 전면 전극(190)은 반사 방지막(170)의 상면에 형성되어 태양 전지의 어느 하나의 전극으로 작용한다. 상기 전면 전극

형성 단계(S80)는 레이저 어블레이션을 이용하여 패시베이션층(160)과 반사 방지막(170)에서 전면 전극(190)을 형성할 부분을 제거하여 개구부를 형성한다. 상기 전면 전극 형성 단계(S80)는 상기 개구부에 Ni 씨드층을 100nm 내지 300nm, Cu 전극을 300nm 내지 1000nm 형성한다. 상기 전면 전극 형성 단계(S80)는 Ni 씨드층을 형성한 후에 400℃ 내지 500℃에서 열처리를 진행하여 실리사이드를 형성할 수 있다.

[0059] 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자는 특허청구범위에서 청구하는 본 발명의 본질적인 기술 사상에서 벗어나지 않는 범위에서 다양한 변형 형태 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다. 균등물은 현재 공지된 균등물뿐만 아니라 장래에 개발될 균등물 즉 구조와 무관하게 동일한 기능을 수행하도록 발명된 모든 구성요소를 포함하는 것으로 이해되어야 한다.

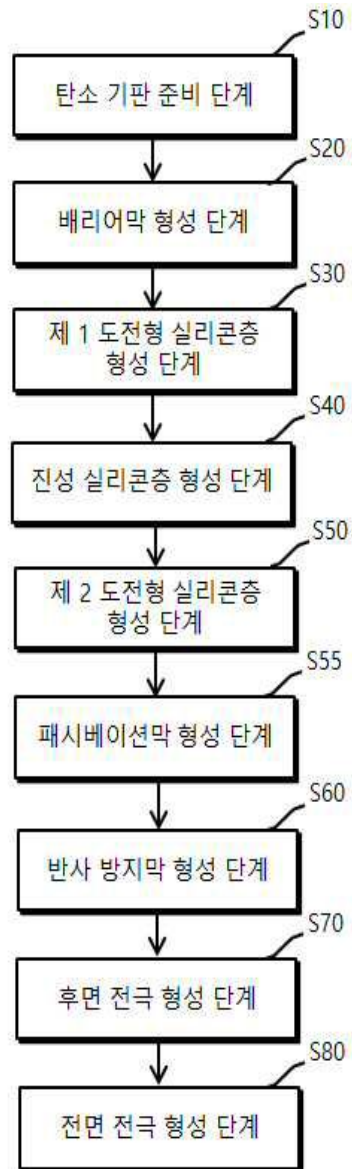
부호의 설명

[0060]

110 : 탄소 기관	120 : 배리어막
130 : 제 1 도전형 실리콘층	140 : 진성 실리콘층
150 : 제 2 도전형 실리콘층	160 : 패시베이션층
170 : 반사 방지막	180 : 후면 전극
190 : 전면 전극	

도면

도면1



도면2

