[19] 中华人民共和国国家知识产权局

[51] Int. Cl[7]
H04B 3/00

[12] 发明专利说明书

专利号 ZL 00809403.9

[45] 授权公告日 2005 年 10 月 12 日

[11] 授权公告号 CN 1223107C

[22] 申请日 2000.4.28 [21] 申请号 00809403.9

[30] 优先权

[32] 1999. 4.28 [33] US [31] 60/131386

[32] 1999. 5.24 [33] US [31] 60/135542

[32] 1999. 5.28 [33] US [31] 60/136451

[32] 1999. 6.15 [33] US [31] 60/139182

[32] 1999. 8. 3 [33] US [31] 60/146987

[32] 1999.11.12 [33] US [31] 60/165035

[32] 2000. 2. 3 [33] US [31] 60/180101

[32] 2000. 2.28 [33] US [31] 60/185320

[86] 国际申请 PCT/US2000/011409 2000.4.28

[87] 国际公布 WO2000/065740 英 2000.11.2

[85] 进入国家阶段日期 2001.12.24

[71] 专利权人 X2Y 衰减器有限公司

地址 美国宾夕法尼亚

[72] 发明人 A·A·安东尼 W·M·安东尼 K·W·穆斯尔

审查员 吴 佳

[74] 专利代理机构 中国专利代理(香港)有限公司

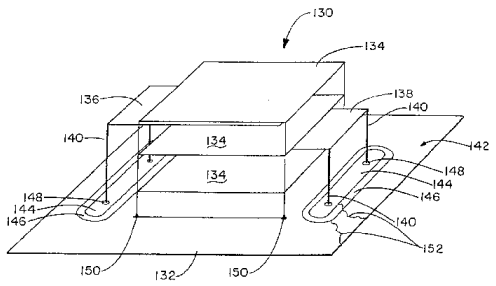
代理人 栾本生 陈 霁

权利要求书 4 页 说明书 24 页 附图 14 页

[54] 发明名称 能量调节电路装置

[57] 摘要

本发明是由带有用于接受穿孔差分和通用模式滤波器(130)引线的多个小孔(140)的一个绝缘材料板组成的组件载体(132)。另一个实施方案由包括带有多个小孔(24)的绝缘材料盘(16)的表面安装组件载体(10)组成。用于上述载体的相同概念还可以独立地，或嵌入在电连接器中合并到几个替代实施方案中。作为本发明基本概念的整体配置和电特性还描述为能量调节电路装置，其包括差分和通用模式滤波器以及为这种滤波器优化的组件载体的组合。组件载体的各种实施方案为差分和通用模式滤波器提供了增强的物理支持和保护，并且因载体提供的增强的屏蔽基本上改善了滤波器的电特性。载体能量调节电路装置的实施方案包括用于连接到集成电路电源总线的差分和通用模式滤波器的集成电路结构。



ISSN1008-4274

知识产权出版社出版

1. 一种能量调节装置包括:

带有至少一个能源和一个能量应用负载的电路;

基底，该基底包括:

作为从电路能源到电路能量应用负载的能源通路的可操作第一通路;

作为从电路能量应用负载到电路能源的能源回路的可操作第二通路;

与第一和第二通路绝缘的导电区域;

所述能量调节装置还包括:

带有至少第一、第二、第三、第四、第五和第六电极带的电极装置;

其中第一、第三电极带与第二、第四电极带电绝缘;

其中第一、第三、第二、第四电极带与第五、第六电极带电绝缘; 并且

其中第一通路与第一和第三电极带导电连接，第二通路与第二和第四电极带导电连接，并且导电区域与第五和第六电极带导电连接; 并且

其中第一和第二通路彼此绝缘.

2. 如权利要求 1 的能量调节装置，其中电极装置还包括:

包括至少第一、第二和第三屏蔽电极并且彼此导电连接的多个屏蔽电极;

第一电极和第二电极;

多个屏蔽电极、第一电极和第二电极被一层材料彼此分离;

第一和第二电极散布在多个屏蔽电极里;

其中第一电极位于第一屏蔽电极和第二屏蔽电极之间; 并且

其中第二电极位于第二屏蔽电极和第三屏蔽电极之间; 并且

其中第一电极连接到第一和第三电极带，并且第二电极连接到第二和第四电极带，并且其中多个屏蔽电极连接到第五和第六电极带。

3. 如权利要求 1 的能量调节装置，其中电极装置还包括:

包括至少第一、第二和第三屏蔽电极并且彼此导电连接的多个屏蔽电极;

第一电极和第二电极；

多个屏蔽电极、第一电极和第二电极被一层材料彼此分离；

第一和第二电极散布在多个屏蔽电极里；

其中第一电极位于第一屏蔽电极和第二屏蔽电极之间；以及

第七和第八电极带；

其中第一、第三、第二、第四电极带与第七、第八电极带电绝缘并且导电区域与第七和第八电极带相连接；并且

其中第一电极与第一、第三电极带连接，其中第二电极与第二、第四电极带连接，并且其中多个屏蔽电极与第五、第六、第七、第八电极带连接。

4. 如权利要求 1 的能量调节装置，其中电极装置还包括：

包括至少第一、第二和第三屏蔽电极的基本上相同大小和形状的多个屏蔽电极；

其中多个屏蔽电极电连接；

基本上相同大小和形状的第一和第二电极；

多个屏蔽电极和第一、第二电极由材料彼此分离；

第一和第二电极散布在多个屏蔽电极中；

其中第一电极位于第一和第二屏蔽电极之间；

其中第二电极位于第二和第三屏蔽电极之间；以及

第七和第八电极带，其中第一、第三、第二、第四电极带与第七、第八电极带电绝缘，并且导电区域连接到第七和第八电极带；并且

其中第一电极连接到第一和第三电极带，其中第二电极连接到第二和第四电极带，并且其中多个屏蔽电极连接到第五、第六、第七和第八电极带。

5. 如权利要求 1 的能量调节装置，其中基底包括多层；

其中第一和第二通路连接到基底多层中的第一层；并且

其中导电区域连接到基底多层中的第二层。

6. 如权利要求 1 的能量调节装置，其中基底包括多层；

第一通路连接到基底多层中的第一层；

第二通路连接到基底多层中的第二层；并且

其中导电区域连接到基底多层中的第三层。

7. 如权利要求 1-6 中任意一个的能量调节装置，其中电路是通

电的。

8. 如权利要求 1-6 中任意一个的能量调节装置，其中基底是印制电路板。

9. 如权利要求 1-6 中任意一个的能量调节装置，其中基底是连接器。

10. 如权利要求 1-6 中任意一个的能量调节装置，其中基底是集成电路包的一部分。

11. 如权利要求 1-6 中任意一个的能量调节装置，其中第一通路从能源到第三电极带是连续的；并且

其中第一通路从第一电极带到能量应用负载是连续的；并且

其中，在没有到第一通路的电极装置部分的选择性连接时，第一通路作为从能源到能量应用负载的连续能量通路可以是不可操作的。

12. 如权利要求 1-6 中任意一个的能量调节装置，其中没有到第一通路的电极装置部分的选择性连接时，第一通路从能源到能量应用负载是非连续的；并且

其中没有到第二通路的电极装置部分的选择性连接时，第二通路从能源应用负载到能源是非连续的。

13. 如权利要求 2-4 中任意一个的能量调节装置，其中材料包括从包括铁氧体材料、绝缘材料或变阻器材料的一组材料中选择的任意一种或多种材料。

14. 如权利要求 1-6 中任意一个的能量调节装置，其中第一电极带位于与电极装置相关的第三电极带直接相反的位置；并且

其中第二电极带位于与电极装置相关的第四电极带直接相反的位置。

15. 如权利要求 1-6 中任意一个的能量调节装置，其中第一电极带位于与电极装置相关的第三电极带对角的位置；并且

其中第二电极带位于与电极装置相关的第四电极带对角的位置。

16. 如权利要求 1-6 中任意一个的能量调节装置，其中电极装置安装在基底的多层中。

17. 一种电路装置包括：

能源和能量利用负载;

可操作为从电路能源到电路能量应用负载的能源通路的第一通路;

可操作为从电路能量应用负载到电路能源的能源回路的第二通路;

与第一和第二通路电绝缘的导电区域;以及

电极装置,其包括;

包括至少第一、第二和第三屏蔽电极并且彼此电连接的多个屏蔽电极;

第一电极和第二电极;

多个屏蔽电极、第一电极和第二电极被一层材料彼此分离;

第一和第二电极散布在多个屏蔽电极里;并且

其中第一电极位于第一屏蔽电极和第二屏蔽电极之间,并且第二电极位于第二屏蔽电极和第三屏蔽电极之间;并且

其中第一电极连接到至少一对相反位置中的第一通路,并且其中第二电极连接到至少一对相反位置中的第二通路,并且多个屏蔽电极连接到至少一对相反位置中的导电区域。

18. 权利要求 17 的电路装置,其中电路装置连接到集成电路。

19. 如权利要求 17-18 中任意一个的电路装置,其中材料包括从包括铁氧体材料、绝缘材料或变阻器材料的一组材料中选择的任意一种或多种材料。

20. 如权利要求 17-18 中任意一个的电路装置,其中电路装置是通电的。

能量调节电路装置

技术领域

本申请是1999年4月6日提交的序列号09/286,812的共同未决的美国专利申请的部分继续申请，而后者又是1998年4月7日提交的序列号为09/056,436的美国专利申请的部分继续申请。本申请还声明了以下专利申请的优先权：1999年4月28日提交的美国临时申请第60/131,386号，1999年5月24日提交的美国临时申请第60/135,542号，1999年5月28日提交的美国临时申请第60/136,451号，1999年6月15日提交的美国临时申请第60/139,182号，1999年8月3日提交的美国临时申请第60/146,987号，1999年11月12日提交的美国临时申请第60/165,035号，2000年2月3日提交的美国临时申请第60/180,101号，以及2000年2月28日提交的美国临时申请第60/185,320号。

本发明包括能量调节装置的使用，通道交叉区和分层结构，如在共同拥有的美国专利第5,909,350号、美国专利第6,018,448号，以及未决的美国专利申请序列号09/008,769中所描述和声明的，所有这些包含在这里供参考。提供针对能量调节的一系列优选实施方案，当没有能量供应的元件组合在一起并通电以作为电路的一部分为集成电路或者电子设备或系统中的其他激活能量负载提供调节能量时会用到。本发明还为位于更大电子系统中的激活电子组件的性能改进提供电气干扰抑制和/或屏蔽。

发明背景

当前生产的电子设备中的大部分，特别是计算机、通信系统、军事监视设备、立体声和家庭娱乐设备，电视以及其他设备包括用于执行新的高速操作和电子互连的小型化组件，依照其制作的材料或仅仅是尺寸大小，非常容易受到由电磁干扰或电线上产生的电压瞬变生成的杂散电能的影响。电压瞬变可严重损坏或破坏如微电子组件或触点，从而表现为电子设备不工作，并且需要很大成本的昂贵的维修和/或更换。基于上述情况，需要提供一个多功能电子组件结构来削弱电路、单线、对线和多个双绞线中差分和公共模式电流导致的电磁辐

射．这种多功能电子组件是集中在这里供参考的，共同拥有的美国专利第 5,909,350 号（申请序列号 08/841,940），部分继续申请申请序列号 09/008,769 以及美国专利第 6,018,448 号（部分继续申请申请序列号 09/056,379）的主题。

虽然上述电子组件完成各自的任务，但这种组件的使用因许多原因受到限制。首先，随着应用，如数据总线的继续增长，需要这种组件的数量也持续在增长。除此之外，随着需要组件数量的增长，多组件包的物理尺寸也在增长。其次，因其特性，这些提到的电子组件是精密结构的，不能承受物理压力。在电子产品的制造过程中，许多与操作和焊接有关的机械压力会损坏这些组件。

采用上述电子组件的另一个缺点是在装配的电子产品上手工操作和安装组件非常乏味。这大多数时间意味着低生产产出以及因组件的损坏和错误连接而增加的花费。一些组件的另一个缺点是其包含用于穿孔插入的引线。对引线的物理压力、弯曲或扭转可导致成品的失败，或迟早影响产品的整体可靠性。

在现有技术差分模式滤波器、通用模式滤波器以及电容退耦器中发现的另一个电子噪声源由组成滤波器和退耦器的电容的不完全性引起。这些不完全性的影响通常称作寄生效果。寄生或非理想电容行为证明其是阻抗和感应元件，非线性和非传导存储器形式。四种最通常的效果是漏泄或并联电阻、等价串联电阻（ESR），等价串联电感（ESL）以及绝缘材料吸收。电容的等价串联电阻（ESR）是电容引线的电阻与电容器板的等价电阻的串联。ESR 使得电容在高速交流电流期间耗费能量。电容的等价串联电感（ESL）是电容引线的电感与电容器板的等价电感的串联。组件本身之外的另一种形式的寄生是因电路中连接电容元件产生的杂散电容。当两个导体彼此非常近并且没有短路或用法拉第屏蔽罩屏蔽时形成杂散电容。通常在 PC 板的并行轨道之间或 PC 板相反面的轨道/平面之间出现杂散电容。杂散电容可引起如增加噪声及降低频率响应等问题。

几个其他的电子噪声源包括串扰和地面反跳。在大多数连接器或载体之间的串扰通常是两个相邻线之间而不是来自寄生电容的相互感应的结果，当信号电流尤其以高频在最小感应路径上流动，并且返回或耦合到附近的导体如与信号电流轨道并列或位于其下的传导轨

道上时出现串扰。地面反跳由因组件的输出切换引起的内部地面参考电压的偏移引起。当设备的输出从一种状态转换到另一种状态时地面反跳引起逻辑输入的错误信号。已经发现多功能电子组件，尤其是上述公开共同拥有的美国专利申请中的差分和通用模式滤波器以及去耦器，当与能够基本上降低或减少，在某些情况下能够消除电容器寄生、杂散电容、两个反向导体之间的相互感应、各种形式的串扰和地面反跳的扩大的地面屏蔽连接或使用时提供改进的性能。

因此，根据上述现有技术的不足，这里提出申请人的发明。

发明概述

基于上述说明，发现需要提供一种不易受到机械压力和震动的影响，更易于组装，可以表面安装并且能够用于自动安装的组件载体。

因此本发明的一个主要目的是提供用于维护一个或多个表面安装组件的组件载体。

本发明的另一个目的是提供一个在各种制造过程中不易受到组件上机械压力影响的组件载体。

本发明的另一个目的是提供具有增强接地表面，以改进连接到组件载体上的表面安装组件的功能特征的组件载体。

本发明还有一个目的是提供特别适合接收上述参考的，共同拥有的未决美国专利申请中公开的差分和通用模式滤波器和去耦器的组件载体。

本发明还有一个目的是提供具有增强接地表面，以改进上述参考的，共同拥有的未决美国专利申请中公开的差分和通用模式滤波器和去耦器功能特征的组件载体。

本发明还有一个目的是提供将组件载体与上述参考的，共同拥有的未决美国专利申请中公开的差分和通用模式滤波器和去耦器组合在一起的能量调节电路装置，以提供通用和差分模式干扰的同时滤波，寄生或杂散电容的抑制，两个相邻导体之间的相互感应耦合以及单一装置的电路去耦合。

本发明的另一个目的是为连接到为集成电路服务的电源总线上的差分和通用滤波器提供集成电路结构。

本发明的这些和其他目的及优点通过采用接收上述参考的，共同拥有的美国专利或未决的美国专利申请（以下指“差分和通用模式滤

波器”或“分层结构”）中公开的穿孔或表面安装的差分和通用模式滤波器和去耦器的组件载体的各种实施方案实现。

一个实施方案包括一个绝缘材料平面，也称作平面绝缘体，带有多个用于接受穿孔差分和通用模式滤波器导体的小孔。另一个实施方案包括一个包含带有至少两个小孔的绝缘材料盘的表面安装组件载体。该盘基本上由金属的或导电的接地表面覆盖，并且包括环绕孔径的至少两个导电衬垫，以及环绕每个导电衬垫的绝缘带。绝缘带将导电衬垫与金属接地表面分离并且电绝缘。表面安装组件，如差分或通用模式滤波器纵向地位于两个导电衬垫之间并且可操作地连接到载体上。一旦表面安装组件连接到载体上，就能够手工或通过各种类型的自动设备对该组合进行操作，表面安装组件不需要经受通常与最小组件处理相关的机械和物理压力。载体因金属化接地表面的表面区域还提供对电磁干扰及过压耗散的改进屏蔽的附加益处。

对上述载体的同样的概念也可以通过单独地，嵌入电子连接器或配置与电动机一起使用的方式合并到几个替代实施方案中。本发明概念中的整体配置和电气特性也可以描述为调节装置（也称作能量调节电路装置或“ECCA”），其包括差分和通用模式滤波器以及为这些滤波器优化的组件载体的组合。

本发明的这些及其他目的和优点通过连同附图和权利要求的详细描述的阅读将更加明白。

附图简述

图 1A 是连接到本发明的穿孔组件载体一部分的穿孔差分和通用模式滤波器的一个透视、分解图；

图 1B 是连接到载体电路一部分的差分和通用模式滤波器的一个透视、分解图；

图 2 是本发明的一个单边表面安装组件载体的横截面的正视图；

图 3 是图 2 所示的表面安装组件载体的上视图；

图 4 是本发明的一个双边表面安装组件载体的横截面的正视图；

图 5 是图 4 所示的表面安装组件载体的上视图；

图 6 是本发明的一个单边表面安装组件载体替代实施方案的横

截面的正视图；

图 7 是图 6 所示的表面安装组件载体的上视图；

图 8 是本发明的一个双边表面安装组件载体替代实施方案的横截面的正视图；

图 9 是图 8 所示的表面安装组件载体的上视图；

图 10 是本发明的连接器表面安装差分和通用模式滤波器载体的另一个替代实施方案的局部透视图；

图 11 是图 10 所示的连接点表面安装差分和通用模式滤波器载体的局部上视图；

图 12A 是本发明的载体能量调节电路装置的上视图；并且图 12B 是图 12A 所示载体能量调节电路装置的侧视图；图 13A 是应用于晶体组件的晶体底座部分载体能量调节电路装置的上视图；图 13B 是图 13A 所示的应用于晶体组件的晶体底座部分载体能量调节电路装置的侧视图；图 13C 是图 13B 所示的封装在晶体组件应用中的带有金属外壳的载体能量调节电路装置的前视图；并且图 13D 是图 13C 所示的封装在晶体组件应用中的载体能量调节电路装置的侧视图；

图 14A 是包括安装在集成电路包内单层基底载体上的差分和通用模式滤波器的载体能量调节电路装置的上视图；并且图 14B 是位于图 14A 中差分和通用模式滤波器下面的单点地面区域的上视图；

图 15 是包括横向安装在集成电路包内单层基底载体上的差分和通用模式滤波器的载体能量调节电路装置的上视图；

图 16A 是带有安装在载体上表面总线轨迹上的差分和通用模式滤波器的两层基底载体的上视图；并且图 16B 是图 16A 的两层基底载体的前横截面视图；并且图 16C 是图 16A 的两层基底载体的侧截面视图；图 16D 是图 16A 的两层基底载体的包括绝缘层的替代实施方案的前横截面视图；

图 17A 是带有安装在载体上表面能量总线轨迹上的差分和通用模式滤波器的三层基底载体的上视图；并且图 17B 是图 17A 的三层基底载体的前横截面视图；并且图 17C 是图 17A 的三层基底载体的侧截面视图；图 17D 是图 17A 的三层基底载体包括上封装层的前横截面视图；

图 18 是带有嵌入在基底内一层上的差分和通用模式滤波器的多

层基底载体的侧截面视图；

图 19A 是一个穿过差分和通用模式滤波器的屏蔽双绞线的上视图；图 19B 是包含图 19A 中穿过差分和通用模式滤波器的屏蔽双绞线的共面元件的上视图；并且图 19C 和图 19D 是穿过差分和通用模式滤波器的屏蔽双绞线的示意图表示，说明差分噪声的消除；并且图 19E 和图 19F 是穿过差分和通用模式滤波器的屏蔽双绞线的示意图表示，说明通用噪声的消除；

图 20A 是包括穿过嵌入在集成电路包内多层基底载体上的差分和通用模式滤波器的屏蔽双绞线的载体能量调节电路装置的上视图；并且图 20B 是图 20A 中集成电路包的前横截面视图；并且图 20C 是图 20A 中集成电路包的地面层的上视图；

图 21 是包括穿过安装在集成电路包内多层基底载体下的差分和通用模式滤波器的屏蔽双绞线的载体能量调节电路装置的上视图；以及

优选实施方案详述

图 1A 以其最简单的形式说明了本发明。组件载体 132 连接在带有用于电连接到载体 132 的穿孔引线 140 的差分和通用模式滤波器 130 上。差分和通用模式滤波器 130 在共同拥有的美国专利第 5,909,350 号（序列号 08/841,940）；申请序列号 09/008,769；以及美国专利第 6,018448 号（序列号 09/056,379）中已公开，包含在这里供参考。简要地，描述差分和通用模式滤波器 130 的结构。滤波器 130 包括第一电极 136 和第二电极 138，两者由多个接地层 134 和绝缘介质物理地分离并且彼此电绝缘。这种特殊结构生成了一个混线电容和两个线路接地的电容，提供差分和通用模式滤波及去耦合。

因为滤波器 130 是一个有些易损组件，滤波器 130 物理地电连接的组件载体 132 为其提供物理的支持。第一电极 136 和和第二电极 138 每个都有一个或多个导电引线 140，其穿入导电衬垫 144 的小孔 148 中。每个导电衬垫 144 通过绝缘带 146 与组件载体 132 的导电表面 142 电绝缘。组件载体 132 不仅为差分和通用模式滤波器 130 提供额外的物理强度，而且还作为导电屏蔽层，基本上改善滤波器 130 的电特性。当滤波器 130 正确地连接到载体 132 上，多个通用导电极或导电层 134 就彼此电连接，并且随后通过本领域普通技术人员熟悉的

任何装置电连接到导电表面 142 上。连接的一种通用装置是通过利用焊点 150 将通用导电层 134 的一些部分连接到导电表面 142。组件载体 132 的比较大的导电表面 142 的一个优点是如果在导电表面 142 上出现或形成裂缝 152，其屏蔽作用不会失去。

图 1B 以其最简单形式说明了本发明的一个替代版本。图 1B 与图 1A 相比的区别在于图 1B 中载体 132 有一对通过绝缘带 146A 与导电表面 142A 绝缘的电路轨迹 145A。本领域普通的技术人员都理解，组合不受能够连接到各个导体 140A 上的电路轨迹的特定数量的限制。第一电极 136 和第二电极 138 每个通过导体 140A 电连接到每个电路轨迹 145A 的焊盘 144A 上，并由焊锡与其连接。通用导电层 134 通过导体 140A 连接到导电表面 142A。需要注意的是，每个实施方案可以包含通用导电层 134 和导电表面 142A 之间的一个或多个连接。在一个优选实施方案中，至少有两个导体 140A 将通用导电层 134 与导电表面 142A 电连接在一起。

图 1A 和图 1B 中显示的实施方案都公开了一种与包含能量调节电路装置（以下指“ECCA”）的导电基底（载体 132）结合的分层结构（差分和通用模式滤波器 130）。当 ECCA 连接在能源与激活负载之间时，ECCA 接收并以均衡的方式调节传播到负载的能量。本发明的 ECCA 在多个实施方案中公开，随后将对这些方案进行说明。ECCA 的每个实施方案当在激活负载和能源之间电连接时，接收并调节能量。ECCA 提供的调节功能部分地通过分层结构的通用导电电极（接地层 134）与由导电基底提供的外部导电通道的物理的和电的连接实现。导电基底远离分层结构的差分激励电极。通用导电电极单独或与导电基底一起通常同时电连接到与第一电极或层 136 和导电区域 142（或 142A）之间，以及第二电极或层 138 和导电区域 142（或 142A）之间的能量通道不同的单独的能量通道上。根据 ECCA 的预定应用，通用导电电极和/或导电基底可能连接到电路接地或回路、绝缘地、机壳地或地线上。正如本领域的普通技术人员理解的，能量返回通道可以是任何想要的基准，包括零电压或甚至是如用于反向数字逻辑中用的正向或反向的偏移基准。为简单起见，术语接地会被通用，但并不限于任何特定电基准点。

当分层结构的一对或多对差分电极（分别是第一电极 136 或第二

电极 138）电连接到外部能量通路或平面上，也就是电连接到电源和负载，或从其中连出来，并且能量供应给通道，ECCA 执行同时能量调节功能。这些能量调节功能包括但是并不限于通用模式和差分模式噪声滤波、噪声到地的旁路、电路去耦合和/或瞬变电压抑制或最小化。根据能源和负载的类型不同，ECCA 还主要执行能量调节功能或仅仅电路去耦合功能，但是在许多应用中其同时执行多种功能，如描述过的传播能量功能。

ECCA 可以作为能量沿多个外部能量通道传播的系统管道。能量也将以均衡的方式从多方向 3 维地在分层结构内传播；意味着传播能量的电抗大致是均衡的。因 ECCA 的独特设备，接收和调节的能量提供了一种具有事实上恒定能源的激活负载，可以供激活负载利用而没有有害的电压下降。

ECCA 还有效地使回路电流或不想要的辐射最小化，否则将以连接到能量通路或导电平面的通用模式噪声形式存在。ECCA 还阻止对连接到 ECCA 服务的负载的能量有不利影响的通用模式噪声的辐射。因分层结构的通用导电电极电连接到导电基底的更大的导电区域上，更大导电区域成为分层结构中含有的通用导电电极的扩展，相反地，分层结构中含有的通用导电电极成为导电基底的更大的导电区域的扩展。

当差分通路连接到激活负载上，例如硅晶片或激活的集成电路，导电基底扩展的位置几乎与包含传播到源或负载，以及从中传播来的能量的差分导电通路相接触。传播能量通道的这种平行定位技术使能量沿源通路传播到负载和能量返回源时使用的通路的回路区域之间的间隔或回路区域距离最小化。这一技术有助于使源自分层结构装置返回到电路的以通用模式噪声发展和辐射的任何 RF 能量最小化。通用导电层还提供置于差分导电电极之间的分隔的物理屏障，并且同时在通电状态下，还作为在绝缘介质间起作用的通用静电屏蔽，部分地包裹 ECCA 分层结构内部包含的差分导体。

为分层结构中通用导电电极提供的更大的导电区域或扩展作为包裹屏蔽减少来自差分电极的不需要的能量辐射，否则将对附近沿差分相位的相反导体的能量传播产生不利影响。组成 ECCA 的能量组合为沿内部能量通路或为负载服务的平面传播的部分能量提供有效的

同时调节和/或去耦合。

分层结构中通用导电电极的平行排列及由导电基底提供的位于外部的导电区域相同的扩展也起到最小化或抑制不想要的寄生和辐射的作用。这种辐射在能量沿内部能量通路传播到激活负载时可由部分内部差分能量通路辐射或接收。部分内部能量通路辐射的受到分层结构和导电基底的更大的导电区域形成的边界的限制的部分能量将返回到其源。分层结构中相反的差分相位导体利用普遍了解的位置相近但反向的能量通路间的感应对消原理，也将抑制或最小化通用导电通路中没有静电包含的部分传播能量的电磁辐射。由 ECCA 调节和/或去耦合的任何不需要的能量（信号、噪声、和/或瞬变）的部分或全部，将被调节、抑制和/或旁路到分层结构的通用导电电极及由导电基底提供的更大的导电区域。ECCA 的上述功能描述普遍应用于下面提到的本发明的所有实施方案中。每个随后描述的替代实施方案将根据上述描述进行解释。

图 2 说明的本发明的一个更特定的实施方案是用于维护陶瓷平面表面安装电组件的表面安装组件载体 10，如包含在这里供参考的，在共同拥有的美国专利第 5,909,350 号（序列号 08/841,940）；申请序列号 09/008,769；以及美国专利第 6,018,448 号（序列号 09/056,379）中已公开的差分和通用模式滤波器。载体 10 是包括有至少两个小孔 18 的绝缘体 14，如陶瓷制品。绝缘体 14 由导电金属接地表面 16 覆盖，至少两个导电衬垫 24 环绕小孔 18，并且绝缘带 22 环绕每个导电衬垫 24。整个书面描述中，“绝缘体”或“绝缘材料”也称作“平面绝缘体”。绝缘带 22 将导电衬垫 24 与金属接地表面 16 分离并电绝缘。在图 3 所示的载体 10 的上视图中，本发明的优选实施方案是圆形的，方形的绝缘带 22 围绕着部分圆形的导电衬垫 24。载体 10 及其各种元件可以形成许多不同的形状，申请人并没有特意将本发明的范围限制于附图所示的特定形状。

再参见图 2，在优选实施方案中，金属化接地表面 16 覆盖了载体 10 的上面和侧面的基本部分。穿孔电镀金属 20 覆盖小孔 18 的内壁并且电连接到相应的导电衬垫 24。当导体 34 穿过小孔 18 时，穿孔电镀金属 20 为导体 34 到导电衬垫 24 的电连接提供更多表面区域。金属化接地表面 16、绝缘带 22 以及导电衬垫 24 的结构为表面

安装组件，如差分和通用模式滤波器 12 和载体 10 的上表面的连接提供了必要的接触，其进而又提供导体 34 和表面安装组件 12 之间的电连接。称作如差分和通用模式滤波器 12 的表面安装组件以标准表面安装包形式提供，其包括许多用于将设备电连接到外部电路或这种情况下连接到载体 10 的焊接端子。滤波器 12 包括从滤波器 12 任意一端扩展的第一差分电极带 28 和第二差分电极带 30。至少一个或多个（更典型的是两个）通用接地导电带 26 从滤波器 12 中部伸展出来。绝缘外套 32 将第一差分电极带 28 和第二差分电极带 30 与通用接地导电带 26 彼此电绝缘。图 11 中所示差分和通用模式滤波器 104 是描述的标准表面安装设备的上视图。滤波器 104 包括第一差分导电带 116、第二差分导电带 118，以及两个公共接地导电带 120。绝缘外套 122 将各种导电带彼此隔离和电绝缘。

图 2 显示了位于载体 10 上表面的滤波器 12，这样通用接地导电带 26 可与将绝缘带 22 彼此隔离的金属化接地表面部分 16 相接触。通过将差分和通用模式滤波器 12 纵向地放置在两个导电衬垫 24 之间，第一个差分电极带 28 与两个导电衬垫 24 中的一个接触，并且第二个差分电极带 30 与导电衬垫 24 的另一个相接触可以实现这一点。滤波器 12 一放置好，缺省地，滤波器 12 的绝缘外套 32 就与绝缘带 22 的部分对齐，从而维持滤波器 12 的各个导电和电极带之间的电绝缘。第一差分导电带 28 和第二差分导电带 30 以及通用接地导电带 26 包括典型表面安装设备的焊点。一旦滤波器 12 放置在载体 10 上就采用标准回流焊方法使焊点回流，从而使滤波器 12 和载体 10 电连接并物理焊接在一起。可以使用的通常的回流焊方法包括红外辐射（IR）、汽相和干热炉或可用于使焊料升到足够温度的其他装置。一旦差分和通用模式表面安装滤波器 12 连接到载体 10 上，就能够手工或通过各种类型的自动设备对两种部件的组合进行操作，滤波器 12 不需要经受通常与最小组件和精密电子组件处理相关的机械和物理压力。

滤波器 12 一连接到载体 10 上，就通过包括有线导体或可弯曲电线的导体 34 电连接到外部电路上。导体 34 一穿过小孔 18，就焊接在导电衬垫 24 和小孔 18 上。穿孔电镀 20 使得用于导电衬垫 24 和导体 34 的焊锡流到小孔 18 中，从而粘到穿孔电镀上。组件载体 10 减少了否则滤波器 12 要经受的机械和物理压力，如撞击、振动和各种热环

境，并且为滤波器 12 提供了完整的接地屏蔽。因为载体 10 有更大的表面区域，则滤波器 12 和该表面区域的基本部分由金属化接地表面 16 覆盖，载体 10 作为吸收和驱散电磁干扰和过电压的接地屏蔽。这些额外的优点改善了滤波器 12 的整体功能性能和特征。

图 4 和图 5 说明了本发明的另一个替代实施方案，即双面载体 40。载体 40 除了是双面的，并且有一个与上表面基本相同的下表面以外，与图 2 所示的载体 10 相同。这种结构使得两个差分和通用模式表面安装滤波器 12a 和 12b 可以安装在载体 40 的上下表面。如图 4 所示，金属化接地表面 16 覆盖载体 40 的上面、侧面和下面的基本部分，提供更大的覆盖表面区域。金属化接地表面 16 增加的表面区域给予载体 40 更多的吸收和驱散电磁干扰的屏蔽特性。除此之外，载体 40 的上下表面包括相应的导电衬垫 24，通过覆盖小孔 18 内壁的穿孔电镀 20 彼此电连接在一起。

双面载体 40 的优点还在于通过将不同的表面安装组件集成在相同的载体基底上，能够提供同时满足电磁干扰（EMI）和电涌保护需要的灵活性。例如，如上述的差分和通用模式滤波器能够连接到载体 40 的上表面，而 MOV 设备能够连接到载体 40 的下表面，有效地将滤波器和 MOV 设备并行放置以在一个紧凑、耐用的包中提供 EMI 和电涌保护。因为载体 40 提供了一个用于维护各种电子表面安装组件的刚硬的基座，组件本身在制造期间将受到较少的物理压力，这将增加合格率并且降低制造成本。

图 5 说明了金属化表面 16、导电衬垫 24 和绝缘带 22 的一个修改结构。在这个替代实施方案中，基本上增加了绝缘带 22，载体 40 的表面区域基本上被绝缘材料而不是金属化接地表面覆盖。当需要减少屏蔽特征或需要精密控制载体 40 与表面安装组件之间特别的相互作用时可以使用这种结构。一个例子是当寄生电容值必须维持在一个特定级别以下时。注意图 5 所示的绝缘带 22 的特定形状不是必须的。所有需要的是由金属化接地表面 16 覆盖的表面区域不同，则双面载体 40 的电特性也不同。还需要注意的是图 3 所示表面模式可以在图 4 所示的双面载体 40 中使用，或图 5 所示的表面模式可以同样方便地在图 2 所示的载体 10 中使用。为获得对双面载体 40 电特性的进一步控制，一个表面可以具有图 5 所示形式，而另一个表面，上表面或下

表面，可以具有图 3 所示的形式。根据连接到载体 40 上的表面安装组件的类型改变双面载体 40 的上表面和下表面模式能够获得所需的最佳电特性。

图 6 至图 9 说明了图 2 至图 5 中显示的单面和双面载体的另一个替代实施方案。参见图 6，单面载体 50 除了包括一个嵌入在电连接到金属化接地表面 16 上的绝缘材料 14 中的导电芯子 38 以外，与图 2 的载体 10 类似。如图 6 和图 7 所示，导电芯子 38 沿载体 50 的侧面临近并与金属化接地表面 16 相接触。通路 36 位于载体 50 中央，提供覆盖载体 50 上表面的金属化接地表面 16 和导电芯子 38 之间额外的电连接。通路 36 是在载体 50 表面形成的一个小孔，该小孔穿过绝缘材料 14 并与导电芯子 38 相接触。虽然没有显示，但通路 36 包括使导电芯子 38 与金属化接地表面 16 电连接的穿孔电镀。图 7 显示了载体 50 的表面构造，除了通路 36 之外与图 5 显示的载体相同。如前所述，载体 50 的表面构造可以不同。例如，除了中央有通路 36 之外，表面结构可以类似于图 3 所示。在绝缘材料 14 里嵌入导电芯子 38 并且将导电芯子 38 和金属化接地表面 16 电连接的益处是提供一个较大的表面区域，以吸收和消散电磁干扰和过压而不增加载体 50 的整体尺寸。

图 8 和图 9 公开了本发明的另一个替代实施方案双面载体 60。载体 60 除了如图 4 所示的实施方案一样是双面的且通路 36 位于载体 60 底面并沿载体 60 底面将金属化接地表面 16 与导电芯子 38 电连接之外，与图 6 和图 7 所示的载体 50 一样。本实施方案为连接到双面载体 60 的上表面和下表面的表面安装差分和通用模式滤波器组件 12a 和 12b 提供了增加的表面区域。

图 10 说明了本发明的一个附加实施方案，连接器载体 100。在这个实施方案中，表面安装组件载体直接合并到电连接器里。连接器载体 100 包括金属化塑料基座 112，带有多个穿过基座 112 的小孔 98，每个小孔接收一个连接器引脚 102。虽然没有显示，但每个连接器引脚 102 的部分延伸到基座 112 并穿过连接器载体 100 的前面 110。从前面 110 延伸的引脚 102 部分形成凸连接器，并如该技术领域所知，其进而又由凹连接器接收。相同的结构可用于凹连接器，其接收凸引脚。虽然只显示了一侧，但安装基座 114 连接到连接器载体 100 的两

侧，将基座 112 从一个表面如印制电路板抬高。图 10 显示的连接器载体 100 的特殊实施方案是一个直角连接器，引脚 102 的尖头可以插入印制电路板上的小孔中。则引脚 102 可以焊接到印制电路板的各个小孔或衬垫上，以提供引脚 102 和印制电路板上任意电路之间的电连接。为多个差分和通用模式滤波器 104 在各个连接器引脚 102 之间提供连接，提供了两个绝缘带 106 和 107 使每个连接器引脚 102 与基本上覆盖了连接器载体 100 全部表面区域的金属化塑料基座 112 电隔离。

参见图 11，将更详细地介绍绝缘带 106 和 107、金属化塑料基座 112 以及差分和通用模式滤波器 104 之间的关系。虽然只显示了一个例子，但绝缘带 106 和 107 包括多个环绕小孔 98 的导电衬垫 108。导电衬垫 108 电连接到穿过小孔 98 的连接器引脚 102 上。绝缘带 106 和 107 为导电衬垫 108 和金属化塑料基座 112 之间提供不导电屏障。表面安装组件，如差分和通用模式滤波器 104 位于绝缘带 106 和 107 之间，因此滤波器 104 的第一差分导电带 116 与导电衬垫 108 的一部分相接触，而第二差分导电带 118 与相反的导电衬垫 108 的一部分相接触。滤波器 104 的绝缘外套 122 与绝缘带 106 和 107 以及金属化塑料基座 112 部分重叠，以保持第一和第二差分导电带 116 和 118，以及连接器载体 100 的金属化塑料基座 112 之间的电隔离。因为金属化塑料基座 112 位于绝缘带 106 和 107 之间，所以滤波器 104 的通用接地导电带 120 与金属化塑料基座 112 相接触。如前所述，滤波器 104 的各种导电带的每一个包括焊点，当采用已知的回流焊方法时，这些焊点物理连接和电连接到其接触的任何金属表面从而永久地将表面安装组件，也就是滤波器 104 连接到连接器载体 100 上。如在前面的实施方案中，连接器载体 100 可以使用微型、易损表面安装组件而不使这些组件经受增加的物理压力，这些物理压力会对组件带来损坏，降低生产产出，并增加整体生产成本。金属化塑料基座 112 还提供一个连接到滤波器 104 的接地终端的大的导电表面区域，以改善吸收和消散电磁干扰和过压的接地屏蔽。

如这里描述的与各个差分和通用模式滤波器载体实施方案相关内容，主要优点是滤波器载体为差分和通用模式滤波器提供了额外的物理强度，以及由连接到差分和通用模式滤波器的扩大的导电表面区

域提供的增强的屏蔽和接地效果。

图 12A 和 12B 显示了由上述组件载体和差分及通用滤波器 12 相结合得到的载体能量调节电路装置 400。如图 12A 所示，差分和通用模式滤波器 12 位于导电接地表面 402 上，使导电接地表面 402 和通用接地导电电极带 26 物理接触。第一和第二差分导电带 30 和 28 位于绝缘衬垫 408 上，差分信号导体 404 和 406 穿过每个绝缘衬垫 408。第一差分电极带 28 和第一差分信号导体 404 则通过本技术领域熟知的方法如焊料 410 进一步物理地和电地彼此连接在一起。除此之外，第二差分电极带 30 和第二差分信号导体 406 彼此物理连接和电连接在一起，并且通用接地导电电极带 26 物理连接和电连接到接地区域 402。

差分和通用模式滤波器 12 的内部构造是差分信号导体 404 和第一差分电极带 28 与第二差分信号导体 406 和第二差分电极带 30 电隔离。差分和通用模式滤波器 12 的内部构造在第一和第二差分信号导体 404 和 406 之间生成了一个电容元件，并且生成两个电容元件，一个连接在第一差分信号导体 404 和通用导电接地表面 402 之间，另一个连接在第二差分信号导体 406 和通用导电接地表面 402 之间。当出现这种混线和线路对地滤波的设备时第一和第二差分信号导体 404 和 406 彼此保持电隔离。从图 12B 可以看出，因绝缘衬垫 408 置于差分信号导体 404、406 和导电接地表面 402 之间，所以第一和第二差分电极带 28 和 30 与导电接地表面 402 没有物理接触。

差分和通用模式滤波器 12 以及其在差分信号导体 404 和 406 之间的混线连接，差分信号导体 404、406 和导电接地表面 402 之间的线路对地连接的电容元件的组合提供了差分和通用模式电噪声的基本衰减和过滤。同时这种组合还执行同时差分线去耦合。这种组合提供的另一个益处包括差分信号导体 404 和 406 之间磁场的相互对消。通过将通用接地导电电极带 26 连接到大的导电接地表面 402，为差分和通用模式滤波器 12 提供了增强的地面屏蔽，从而进一步增强了差分和通用模式滤波器 12 需要的功能特征。

差分和通用模式滤波器 12 与电连接到导电接地表面 402 的内部部分法拉第特征屏蔽罩的组合使来自载体能量调节电路装置 400 的差分元件的噪声和耦合电流包含在它们的源中，或到达导电接地表面

402，在差分和通用模式滤波器 12 连接到差分信号导体 404 和 406 之间时不影响差分信号导体 404 和 406，以及载体能量调节电路装置 400 的其他元件。载体能量调节电路装置 400 减少，并且在有些情况下消除差分信号导体 404 和 406 之间电容寄生和杂散电容的形成。差分和通用模式滤波器 12 因其几乎封装连接到接地导电电极带 26 的差分和通用模式滤波器 12 内部差分电极的内部部分有法拉第特征的屏蔽罩来从而提供这些益处。当部分有法拉第特征的屏蔽罩通过接地导电电极带 26 与导电接地表面 402 电连接时这些益处显著增强。

图 13A-13D 显示了载体能量调节电路装置 400 与晶体一起使用的一个应用。参见图 13B，差分和通用模式滤波器 12 在第一和第二差分信号导体 404 和 406 与导电接地表面 402 之间物理和电连接。在这一特殊应用中，导电接地表面 402 包括依次连接到图 13C 和 13D 所示的金属盖 415 上的晶体的金属基座。载体能量调节电路装置 400 的第一和第二差分信号导体 404 和 406 通过绝缘衬垫 408 与接地导电表面 402 电隔离。通用接地导电电极带 26 采用焊点 410 或其他类似装置电连接到接地导电表面 402 上。接地导体引脚 414 也通过焊接、熔接或铸造整体连接或浇铸到导电接地表面 402 上。接地导体引脚 414 使晶体组件应用 416 进一步连接到系统地（没有显示）。差分和通用模式滤波器 12 的内部构造在第一和第二差分信号导体 404 和 406 之间生成了一个电容元件，并且生成两个电容元件，一个连接在第一差分信号导体 404 和通用导电接地表面 402 之间，另一个连接在第二差分信号导体 406 和通用导电接地表面 402 之间。当出现这种混线和线路对地滤波的设备时，第一和第二差分信号导体 404 和 406 彼此保持电隔离。从图 13B 可以看出，因绝缘衬垫 408 置于差分信号导体 404、406 和导电接地表面 402 之间，第一和第二差分电极带 28 和 30 与导电接地表面 402 没有直接的物理接触。

图 13C 和 13D 说明了晶体组件装置 416 及其金属外罩 415 的组合，金属外罩 415 为这一组合提供额外的接地屏蔽。晶体组件装置 416 中所示的载体能量调节电路装置 400 同时过滤和衰减通用模式和差分模式电噪声，这种电路的噪声包括差分电线导体 404 和 406 之间的噪声。晶体组件装置 416 还基本上降低并且在某些情况下消除或阻止差分电流、如串扰的相互感应耦合，以及差分电线导体 404 和 406 的任

一个与位于接地导电表面 402 的通用电压基准之间的地面反跳。载体能量调节电路装置 400 还同时提供差分电线导体 404 和 406 之间存在并引起的反磁场的相互对消。除此之外，载体能量调节电路装置 400 组件还配有固有的、内部的接地结构和内部屏蔽结构，几乎封装或围绕差分和通用模式滤波器 12 中的每个相反电极，以基本上改善差分信号导体 404 和 406 上的整体噪声衰减，否则这些噪声将影响和降低晶体组件应用 416 想要的性能。载体能量调节电路装置 400 的关键元件包括差分和通用模式滤波器和去耦器 12，如这里定义的，在第一和第二差分信号导体 404 和 406 之间连接有一个电容元件，并且还带有两个电容元件，一个连接在第一差分信号导体 404 和通用导电接地表面 402 之间，另一个连接在另外的第二差分信号导体 406 和通用导电接地表面 402 之间，同时第一和第二差分信号导体 404 和 406 彼此保持电隔离；至少两个供电差分电线导体；以及差分和通用模式滤波器 12 的通用接地导电电极带 26 与接地导电表面 402 之间的物理和电连接。列出的组成载体能量调节电路装置 400 的各种元件利用焊点 410、导电环氧树脂 417 或本领域中熟知的其他装置相互连接。

当在可以在通电的电路系统上面、进入其中、或内部安装的特定元件的任何应用组合中应用上述类型或结合参考变化类型的差分和通用模式滤波器时，就生成了载体能量调节电路装置。对已有电路增加差分和通用模式滤波器生成了一个独特的电路系统。这一包括差分和通用模式滤波器的电路系统可以位于但是并不限于载体、内插器、PCB、连接器、IC 包、芯片载体或硅冲模上面或里面。电子电路系统包括电源或由至少一个或多个定相的或相反定相或充电的线导体元件供电的负载，以接受调节。这些可以包括单一或混合元件，如轨迹线、通路、电线、导体或任何其他可充电元件，但不限于这些。

本发明包括内部连接到集成电路中以过滤和保护集成电路电源总线的差分和通用模式滤波器和去耦器。本发明运行时没有使通过差分和通用模式滤波器和去耦器返回的接地回路 EMI 或寄生衰减，否则将对集成电路有影响。其他优点还有消除了以前需要的多个外部和/或内部去耦器电容。现有技术在集成电路包或基底的外部和内部都需要去耦合电容。

包括内部连接到集成电路电源总线的差分和通用模式滤波器和

去耦器的本发明组成一个单一单元，通过一个单点调节处理和/或调节集成电路的负载需求所需要的所有能量源。本发明还为进入和离开集成电路包或基底的所有电源和回路线、轨迹线或导体提供参考接地。

在图 14-20 所示的本发明的实施方案中，各种差分和通用模式滤波器与在集成电路包，如数字信号处理器或微处理器但不限于这些中用到的类型的载体基底结合使用，以形成载体能量调节电路装置。基底载体典型地由传统材料如玻璃、陶瓷、特殊热塑塑料或在电子行业使用的其他传统材料，但不限于这些的材料制成。载体可以有一层或多层，其中配置有电源总线、回路总线和接地平面。接地平面典型地由传统记录材料如金、铜、导电层或混掺杂层等，但不限于这些材料制成。接地平面浮动或电连接到系统地、底盘地等。分层结构和载体的组合可以以均衡的模式从电路耗散和/或接收能量，通过多个导电通路担当中央电源或储存器。当差分和通用模式滤波器连接到外部导电区域或接地时，外部导电区域或接地区域得到扩展，有效地屏蔽和封装每个差分电极，并且增强了整体调节功能的有效性。不想要的信号（噪声）或瞬变现象可以在扩展导电区域或更大的外部接地平面的更宽阔的表面区域驱散。差分和通用模式滤波器可以如下所述连接到载体的上面或下面，或嵌入在载体中。

现在参见图 14A，所示为集成电路 220 的上视图。集成电路包 220 的中央区域典型地由电子行业常用的一团密封胶或基底套覆盖，以电绝缘和保护集成电路组件。其上盖已去掉以显示集成电路包 220 的内部，其包括一个连接到安装在引线框架 221 上的集成电路硅冲模（没有显示）上的创新的基底载体 180。载体基底 180 有一个电源总线轨道 182，回路总线轨道 184 以及一个接地平面 186，都连接在载体 180 上表面的单一层中。总线轨道 182 和 184 以同心的形式显示在载体 180 的上表面。总线轨道 182 和 184 的同心性因通过总线轨道的相反电流提供了感应抵消。总线轨道 182 和 184 以同心八边形显示。虽然本发明并不限于特定形状，需要承认的是具有 45 度轨道的同心总线轨道与具有 90 度轨道旋转方向的同心轨道如正方形或长方形结构相比，噪声反射和地面反跳减少。同样的方式，同心圆或椭圆总线轨道与具有 45 度轨道旋转方向的同心轨道相比，噪声反射和地面反跳减少得

更多。

仍参见图 14A，多个负载 188 通过连接线 190、跳线或电子行业使用的其他传统互连连接到轨道 182 和 184 上。连接线 190 的长度尽可能的短以减少杂散阻抗。负载 188 是集成电路 220 内部负载的代表，包括集成电路支持的各种功能和设备。负载 188 典型地由连接线 190 连接到环绕集成电路 220 周边的引线 223 上。负载 188 是为了通信方便显示在引线框架上表面的符号。

接地平面 186 包括三个区域：与总线轨道 182 和 184 同心并位于其间的接地轨道 222，环绕最外部总线轨道 184 的外部接地区域 224，以及由最里面的总线轨道 182 环绕的内部接地区域 226。接地轨道 222 将总线轨道 182 和 184 隔离并为其提供一些感应对消，串扰抑制和混线隔离。总线轨道 182、184 的导电表面通过基底载体 180 表面的开放区域与接地平面 186 电隔离，其通常与总线轨道 182、184 同心。

为插入一个差分和通用模式滤波器 200，总线轨道 182 和 184 的每一个在两者之间有一个预定物理隔离区域。将集成电路包设计为多个电源输入点减少为一对通过连接线 190 或其他传统互连连接到轨道 182、184 的电源输入引脚 82 和 83。差分和通用模式滤波器 200 位于尽可能接近电源输入引脚 82 和 83 的对应于轨道 182 和 184 之间预定物理隔离空间的预定位置。引脚 82 和 83 表示的单一电源入口和滤波器 200 与电源入口的临近减少了进入和离开集成电路的噪声以及与集成电路包内部或外部的电路之间的干扰。

接地区域 222、224 和 226 通过直接位于差分和通用模式滤波器 200 下面的单点接地区域 228（参见图 14B）互连。载体基底 180 的接地层 186 与滤波器 200 和电源入口引脚 82、83 的临近定位可以将集成电路包 220 产生的噪声与如印制电路板，但不限于此的外部电路隔离。

差分和通用模式滤波器 200 包括第一差分电极带 202、第二差分电极带 206，以及通用接地导电带 204，所有的都通过绝缘外壳 208 彼此隔离。滤波器 200 定向于载体 180 上，使得第一差分电极带 202 和第二差分电极带 206 可以连接到轨道 182 和 184 末端，以连接独立轨道并完成电路通路。轨道 182 和 184 的连续性减少了反射和 ESL。通用接地导电带 204 通过图 14B 所示的单点接地区域 228 电连接到接

地表面 186。通用接地导电带 204 和差分电极带 202 及 206 的连接如上所述可利用行业标准装置如焊点、弹簧等实现。滤波器 200 与负载和单层载体基底 180 装置的并行对齐导致改善的去耦合性能。

现在参见图 15，除了滤波器 200 的朝向旋转了 90 度之外，与集成电路 220 的上视图基本相同。这一旋转需要滤波器 200 的安装，以及差分电极带 202 和 206 的位置有较小的改变。现在差分电极带 202 和 206 分别位于滤波器 200 相同的经度侧面，而不是图 14A 中相反的侧面。通用接地导电带 204 连接到滤波器 200 下面的单点接地区域(没有显示)，该区域连接接地区域 222、224 和 226，以前一实施方案中所述类似的方式形成接地平面 186。

虽然图 14A 和 15 中没有显示和描述，但需要注意的是载体 180、280 至少需要与集成电路 220 覆盖的区域一样大，以便阻止寄生电流反馈到通电的能量调节电路装置生成的流动镜像频率参照。

电源总线 182，回路总线 184 和接地平面 186 可以嵌入不同层面的载体基底中。现在参见图 16A，所示为带有连接到其上表面的电源总线轨道 182 和回路总线轨道 184 的载体基底 280 的上表面视图。接地平面 186 连接到如图 16B 的前截面视图和图 16C 中的侧截面视图所示的载体 280 的下表面上。多个负载 188 通过连接线 190 或电子行业使用的其他传统互连连接到轨道 182 和 184。负载 188 是由微处理器和/或集成电路支持的代表各种功能和设备的内部微处理器和/或集成电路负载，并且典型地由环绕集成电路（没有显示）周边的连接到引线的连接线与其连接。负载 188 是为了便于理解显示在载体上表面的符号。轨道 182 和 184 以同心的形式显示在载体 280 的上表面。如前所述，轨道 182 和 184 的同心性因通过总线轨道的相反电流提供了感应抵消。

在上一个实施方案中，差分和通用模式滤波器 200 位于基底载体 280 上尽可能接近电源输入引脚 82 和 83 的预定位置，并且在轨道 182 和 184 之间物理隔离的预定空间。引脚 82 和 83 表示的单一电源入口和滤波器 200 与电源入口的临近减少了进入和离开集成电路的噪声以及与集成电路包内部或外部的电路之间的干扰。

差分和通用模式滤波器 200 定向于载体 280 上，使得第一差分电极带 202 和第二差分电极带 206 可以连接到轨道 182 和 184 末端，以

连接独立轨道并完成电路。通用接地导电带 204 通过图 16B 和图 16C 所示通路 192 电连接到接地平面 186。通路 192 是在载体 280 表面形成的小孔，其穿过载体 280 的底盘以提供与载体 280 下表面上的接地平面 186 的电连接。虽然没有显示，但通路 192 包括提供电连接的穿孔电镀。通用接地导电带 204 和差分电极带 202 及 206 的连接如上所述可利用行业标准装置如焊点、弹簧等实现。

在图 16D 所示的本发明的另一个实施方案中，载体 280 还包括连接到接地平面 186 下面的绝缘层 194。绝缘层 194 可以由任何预定的绝缘材料制成，如载体 280 中的，或非导电环氧树脂。当载体 280 装配到集成电路包（没有显示）中其他组件上时，绝缘层 194 禁止与硅冲模的电连接。

在本发明的另一个实施方案中，总线轨道 182 和 184 在基底载体 380 的不同层上。现在参见图 17A，所示载体基底 380 的上平面视图的电源总线轨道 182 连接到其上表面上。显示的回路总线轨道 184 在第二层嵌入在载体基底 380 里，这在图 17B 和 17C 中显示得最清楚。所示接地平面 186 在第二层下面的第三层嵌入在载体基底 380 里。绝缘层 194 任选地连接到载体 380 下表面。现在返回图 17A，多个负载 188 通过连接线 190 连接到电源总线轨道 182。负载 188 还通过连接线 190 连接到通路 196，以如图 17B 和 17C 所示为第二层的嵌入回路总线轨道 184 提供电连接。因为总线轨道 182 和 184 在不同层上，轨道彼此上部直接对齐，因通过相同大小、形状和长度的总线轨道的相反电流提供增强的感应对消。

回过来参见图 17A，滤波器 200 除了第二差分电极带 206 通过通路 196 连接到回路总线 184 上之外，其以图 16A 中描述的相同方式连接到载体 380 上表面。虽然没有显示，但通路 196 对回路总线 184 有偏移。通路 196 通过位于回路总线 184 和通路 196 之间的电扩展连接器（没有显示）电连接到回路总线 184 上。偏移使得总线 182 和 184 在不同层直接暂时搁置在彼此上面，不需要回路总线 184 的通路 196 直接出现在载体 380 上并且进入电源总线 182。除此之外，电源进入引脚 82 也通过连接到通路 196 的连接线 190 电连接到回路总线 184，通过载体扩展到回路总线 184。

现在参见图 17B 和 17C，绝缘层 194 连接到载体 380 的下表面，

以便在载体 380 装配到集成电路包（没有显示）中其他组件上时防止与硅冲模的电连接。图 17D 显示了与图 17B 类似的截面图，也显示有载体 380 上表面的封装层 187。

在图 18 所示的进一步实施方案中，滤波器 200 嵌入在基底载体 480 的第二层中。滤波器 200 的第一和第二差分电极带 202 和 206 通过扩展通过载体 480 的通路 196，分别在第一层（载体 480 的上表面）连接到电源总线 182，并且在第四层连接到回路总线 184。滤波器 200 的通用接地导电带 204 通过通路 192 连接到接地平面层 186。虽然没有显示，但负载 188 以前面实施方案中相同的方式通过连接线 190 连接到电源总线 182。在这个实施方案中，接地平面 186 位于电源总线轨道 182 和回路总线轨道 184 之间。来自滤波器 200 和负载 188 的通路必须穿过接地平面 186 上的小孔电连接到回路总线轨道 184。通路 196 由环绕接地平面 186 上小孔内表面的绝缘带 208 与接地平面 186 电绝缘。通过将接地平面 186 放置于电源总线 182 和回路总线 184 之间获得的接地隔离带来改善的串扰抑制和其他寄生效果。如在前面的实施方案中，总线轨道 182 和 184 在不同层上并且彼此上部直接对齐，因通过相同大小、形状和长度的总线轨道的相反电流提供增强的感应对消。

在上述和以前集中在这里供参考的共同拥有的专利和专利申请中的许多改变方案中提到差分和通用模式滤波器。本发明的另一个实施方案中利用前面论述的滤波器的一个变体。图 19A 所示为屏蔽双绞线穿过差分和通用模式滤波器 300。该滤波器 300 和以前介绍的滤波器的区别是第一差分电极带 302A、302B 和第二差分电极带 306A、306B 的位置，彼此对角放置。通用接地导电带 304 如前面滤波器实施方案中，通过绝缘材料 308 与第一和第二差分电极带 302 和 306 隔离。屏蔽双绞线穿过如图 19B 所示，分别包括至少第一和第二差分电极板 312、316，以及至少三个通用接地导电板 314 的差分和通用模式滤波器 300。板 312、314 和 316 堆叠在一起，并通过前面滤波器实施方案中的材料 308 彼此绝缘。

现在参见图 19C 和 19D，显示了屏蔽双绞线穿过差分和通用模式滤波器 300 的图解表示以及其如何用于消除差分噪声。电流 I 显示从相反方向流经第一和第二差分电极带 302A 和 302B，彼此交叉，然后

从第一和第二差分电极带 302B 和 306A 流出。电流 I 的交叉点作为混线电容，而通用导电接地面 314 在交叉点的另一侧提供线地电容。

图 19D 中，滤波器 300 描述为共面板 312、314 和 316，以及电极板 312、316，每个按法拉第罩配置由通用接地导电板 314 夹在中间。电流 I 显示反向从差分电极板上流过。注意如在前面合并供参考的滤波器实施方案中公开的，通用接地导电板 314 电互连，但与差分电极绝缘。

现在参见图 19E 和 19F，显示了屏蔽双绞线穿过差分和通用模式滤波器 300 的图解表示以及其如何用于消除通用模式噪声。电流 I 显示从相同方向流经第一和第二差分电极带 302A 和 306A，彼此交叉，然后从第一和第二差分电极带 302B 和 306B 流出。电流 I 的交叉点作为混线电容，而通用导电接地面 314 在交叉点的另一侧提供线地电容。

图 19F 中，滤波器 300 还描述为共面板 312、314 和 316，以及电极板 312、316，每个按法拉第罩配置由通用接地导电板 314 夹在中间。电流 I 显示同向从差分电极板上流过。注意如在前面合并供参考的滤波器实施方案中公开的，通用接地导电板 314 电互连，但与差分电极绝缘。

现在参见图 20A、20B 和 20C，显示了屏蔽双绞线穿过嵌入在集成电路包 320 中的差分和通用模式滤波器 300。图 20A 显示了集成电路包 320 的上平面视图，其上绝缘层已去掉以显示电源总线轨道 324 和回路总线轨道轨道 326，通过连接到环绕集成电路包 320 的周边的引线 319 的连接线 190 为内部负载 188 服务。总线轨道 324、326 显示为同心正方形，因通过总线轨道的反向电流提供感应对消。注意轨道 324、326 在集成电路 320 中央以下面方式连接到通路 196，即每个轨道 324 和 326 的连接通路 196 彼此位于对角以连接到穿过差分和通用模式滤波器 300 的屏蔽双绞线上。

现在转到图 20B，截面图显示了穿过嵌入在集成电路 320 中的差分和通用模式滤波器 300 的屏蔽双绞线，其在第二层位于接地平面 328，并且通过从总线轨道层垂直向下通过接地平面 328 扩展到集成电路 320 底平面的通路 196 连接到总线轨道。在接地平面 328 层，通路 196 通过图 20C 中最佳显示的绝缘材料 330 与接地平面电绝缘。如

在前面实施方案中，集成电路包被设计为多个电源接入点减少为一对电源接入引脚（没有显示）。穿过差分和通用模式滤波器 300 的屏蔽双绞线位于尽可能接近电源输入引脚并对应于轨道 324 和 326 之间物理隔离预定空间的预定位置，虽然并不限于一个特定位置，但在这个例子中其显示在集成电路 320 中央。单一电源入口和穿过差分和通用模式滤波器 300 的屏蔽双绞线与电源入口的临近减少了进入和离开集成电路 320 的噪声以及与集成电路包内部或外部的剩余电路之间的干扰。

接地平面还与从接地平面 328 向下扩展到集成电路 320 下表面的通路 332 一起显示。对于特定应用如果需要，通路 332 使得接地平面 328 连接到外部地（没有显示）。通路 196 和通路 332 通过线连接或其他传统互连（没有显示）连接到各自的外部连接上。

图 21 显示了另一个相关实施方案的截面图。该实施方案与图 20A-20C 中显示的实施方案之间的主要区别是穿过差分和通用模式滤波器 300 的屏蔽双绞线连接到安装在印制电路板 334 上的集成电路包 320 的底部。基底盖 336 从集成电路 320 上移去以显示内部负载 188。集成电路的底部包括接地基底层 338，其通过球形栅极 342 或其他传统互连电连接到印制电路板 334 的接地平面 340 和通过印制电路板 334 扩展的通路 344 上。穿过差分和通用模式滤波器 300 的屏蔽双绞线的通用接地导电带（没有显示）通过焊点或其他传统装置连接到接地基底层 338。总线轨道 324、326 通过通路 196 连接到穿过差分和通用模式滤波器 300 的屏蔽双绞线的差分电极带（没有显示）。虽然没有完全显示，但通路 196 和差分电极带连接通过绝缘材料 330 与接地基底层 338 电绝缘。互连 346 和 348 从通路 196 向下扩展，并且连接到为集成电路包 320 服务的单电源入口（没有显示）。

明显的是与现有技术中用到的将离散组件组合的劳动密集方面相比，采用差分和通用模式滤波器提供了简单并节约成本的制造方法。因为只需要在电导体任意末端连接以提供差分模式耦合电容和两个通用模式去耦合电容，节省了时间和空间。

可以看出，差分和通用模式滤波器结构的不同应用可能有许多并且必须注意对所有实施方案通用的一些特性的回顾。首先，有预定电特性的材料可能是任何实施方案中包括但不限于绝缘材料、金属氧化

物变阻器材料、铁氧体材料和其他外来物质如聚脂薄膜或熔结多晶体的许多材料的一种。无论使用哪种材料，通用接地板和电极板的组合从一对电线产生了多个电容以形成混线差分耦合电容和两个线地去耦合电容。具有电特性的材料将改变电容值和/或增加附加特性，如过压和电涌保护，增加的感应、阻抗，或上述所有特性的组合。

其次，在所有实施方案中，无论是否显示，通用导电和电极板的数量可以增加以生成许多并列的电容元件，并因此增加生成提高的电容量值。

第三，可以采用环绕中央导电板和多个导电电极的组合的额外通用接地导电板，以在所有实施方案中提供增强的固有接地、电涌耗散区域以及类似法拉第罩结构。额外通用接地导电板可以在所示任何实施方案中采用并且是申请人完全期待的。

第四，差分和通用模式滤波器结构能够平衡自身电特性，以及因其结构实现内部感应的对消，因此防止电路系统线导体的性能破坏。

第五，差分和通用模式滤波器的便携性可以插入与主电路系统紧密配合的副电系统，如集成电路载体、集成芯片模块、系统内插器、连接器实施方案或其他任何副电系统，但不限于这些，这些随后与更大或更复杂的电路系统密切配合。

最后，从许多实施方案的回顾很明显地看到，根据需要的电特性和因源于通用接地和电极板装置的物理结构而采用差分和通用模式滤波器的应用，形状、厚度和大小可以不同。

虽然这里详细描述了本发明的原理、优选实施方案和优选操作，不应该认为限于公开的特定说明形式。因此对于本领域技术人员来说明显的是，在不违背本发明的精神和附加权利要求中定义的本发明范围的情况下，优选实施方案可以有各种改变。

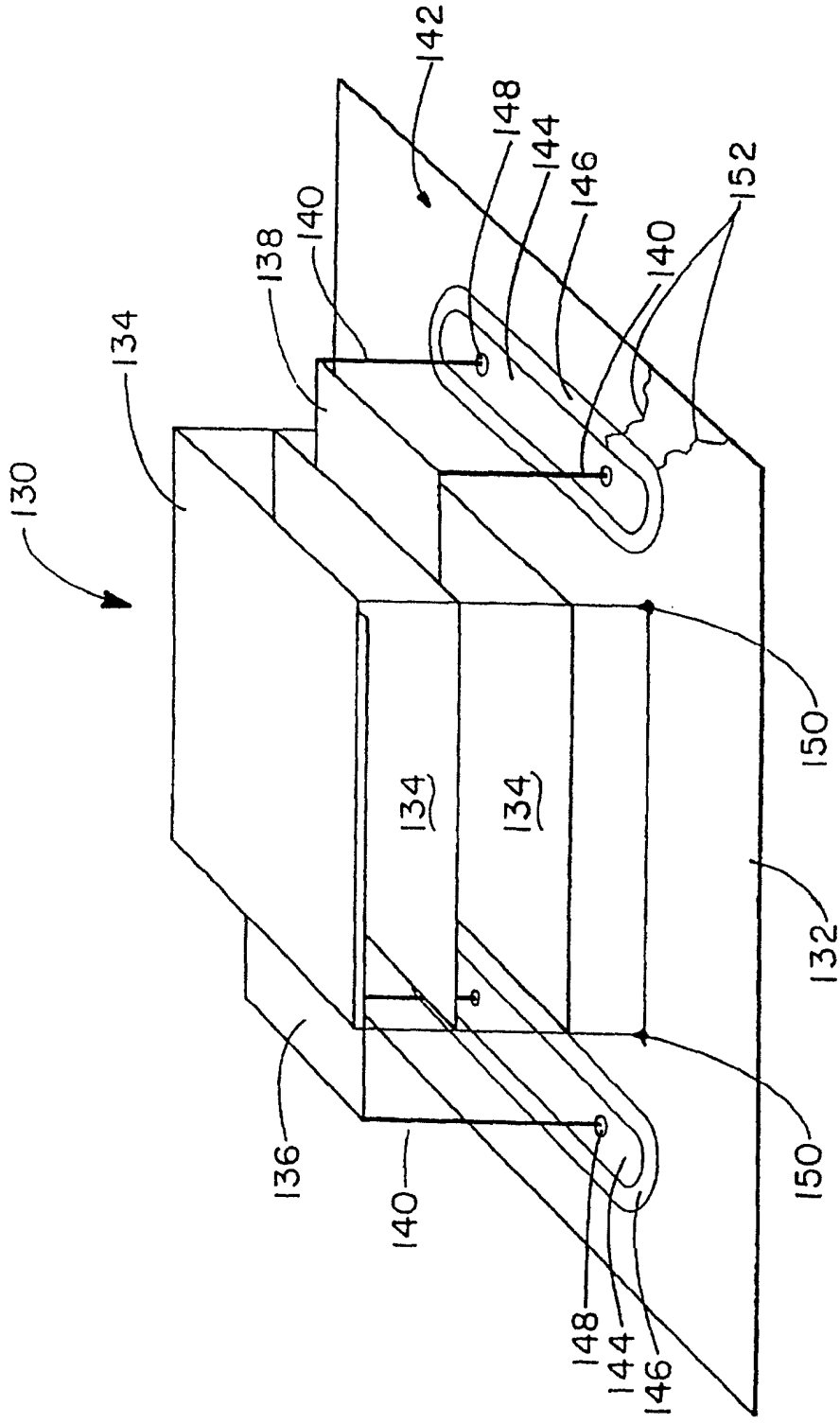

130
134
138
140
142
148
144
146
152
140
150
134
134
132
150
136
140
148
144
146

图 1A

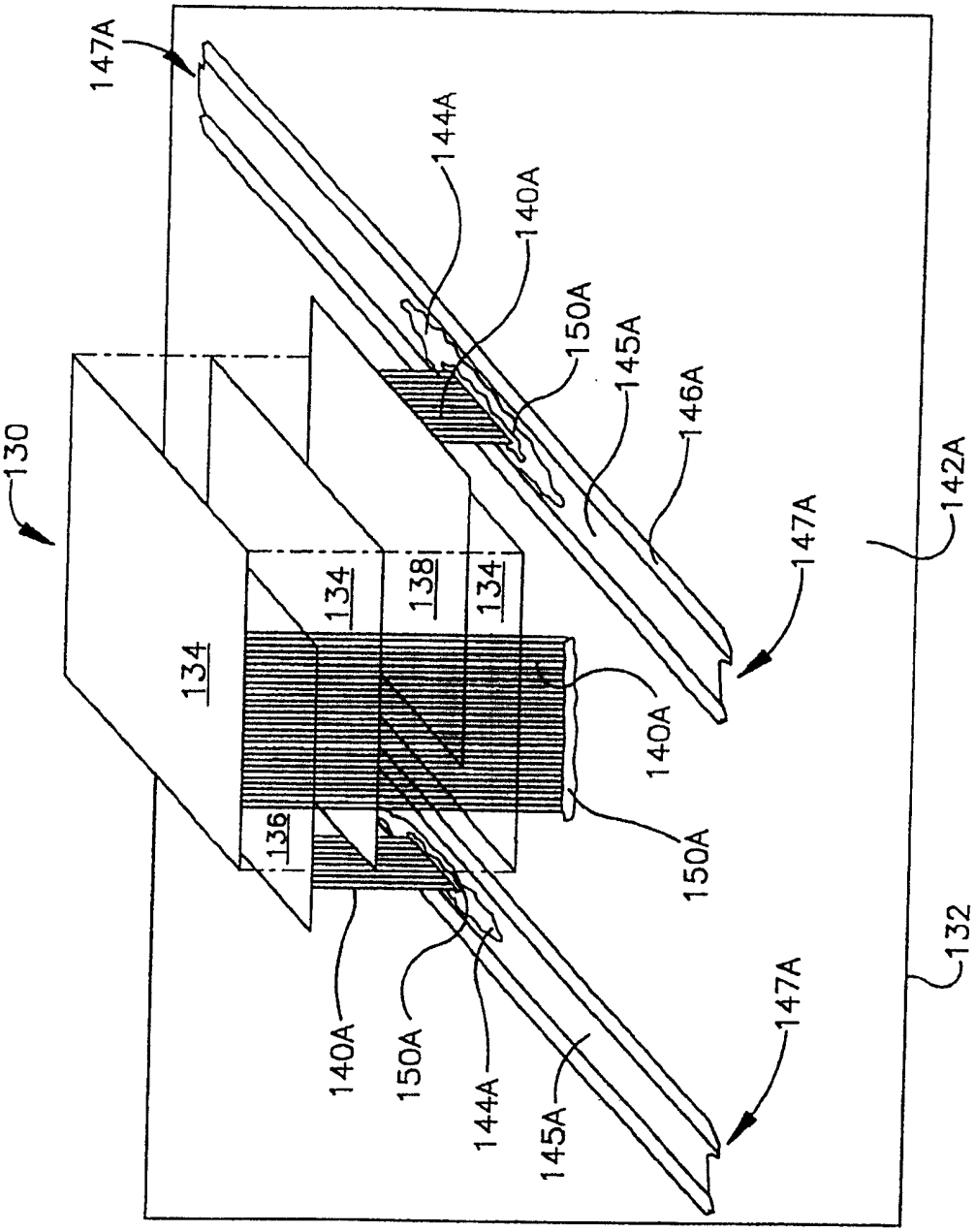

147A
144A
140A
150A
145A
146A
130
142A
147A
134
134
138
134
140A
136
150A
132
140A
150A
144A
145A
147A

图 1B

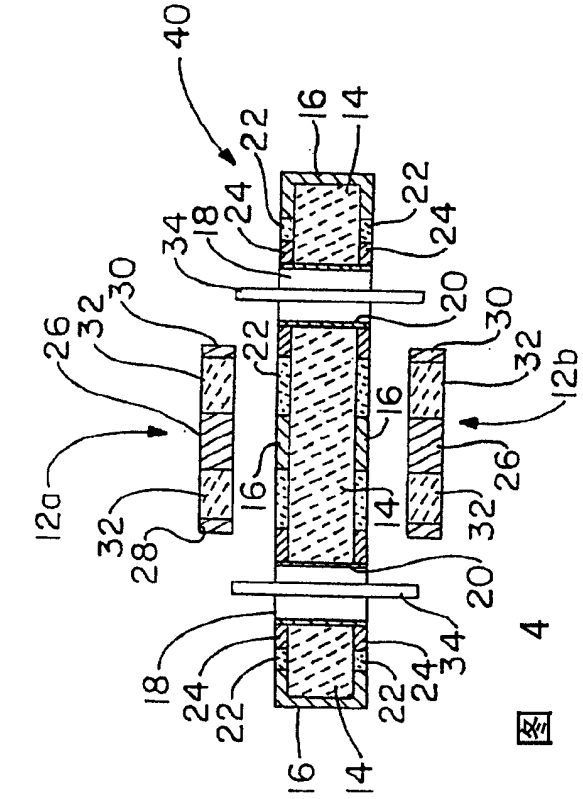

40
22
16
14
18
24
34
30
32
26
12a
12b
20
28

图 4

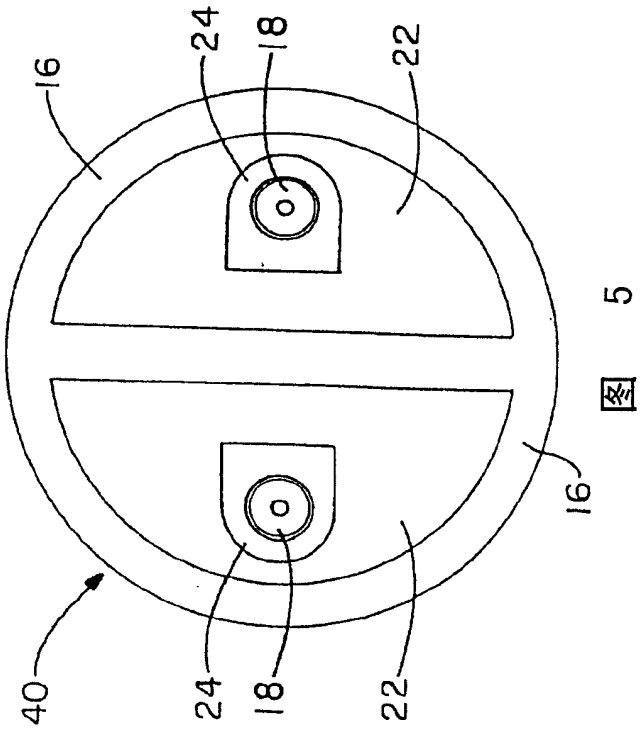

16
24
18
22
40

图 5

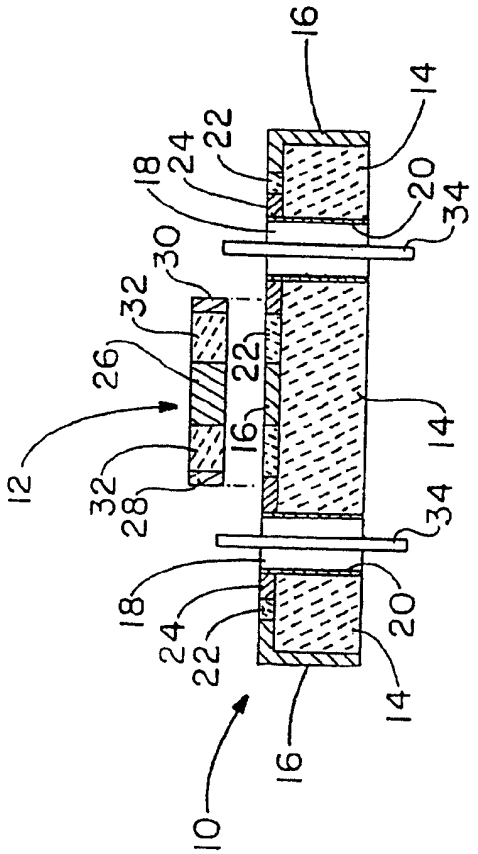

16
14
18
24
22
20
34
30
32
26
12
28
10

图 2

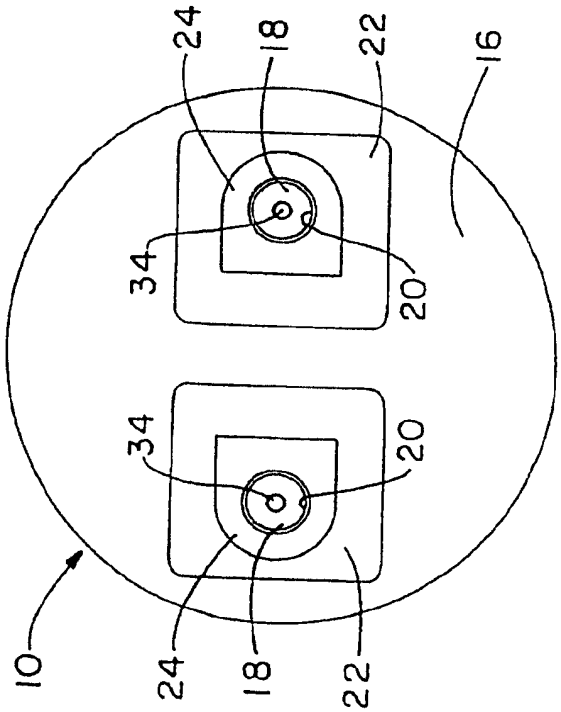

24
18
22
16
34
20
10

图 3

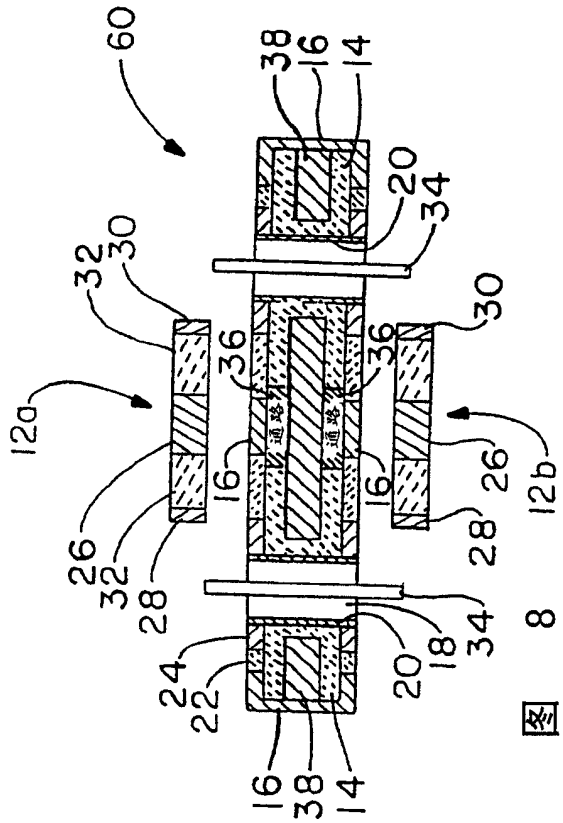

60
38
16
14
20
34
32
30
36
12a
12b
26
28
24
22
18
通路

图 8

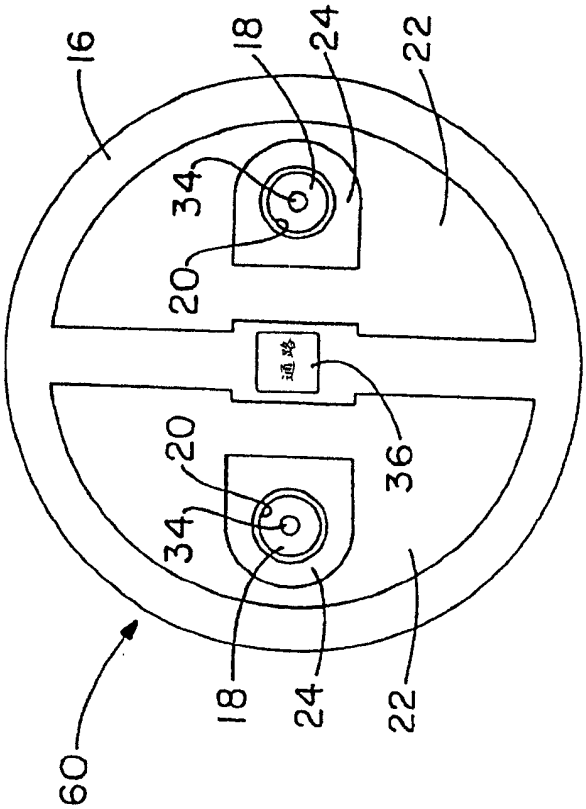

16
18
24
22
34
20
36
通路
60

图 9

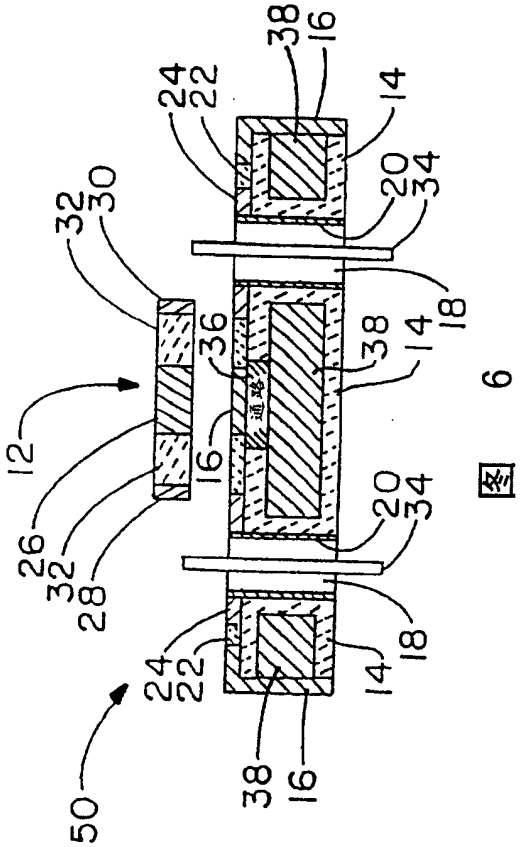

38
16
24
22
14
20
34
32
30
36
12
18
26
28
50
通路

图 6

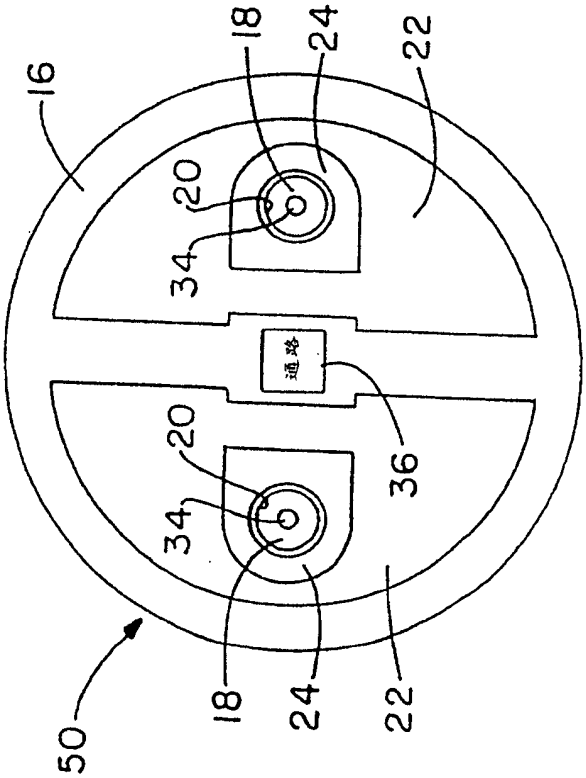

16
18
24
22
20
34
36
通路
50

图 7

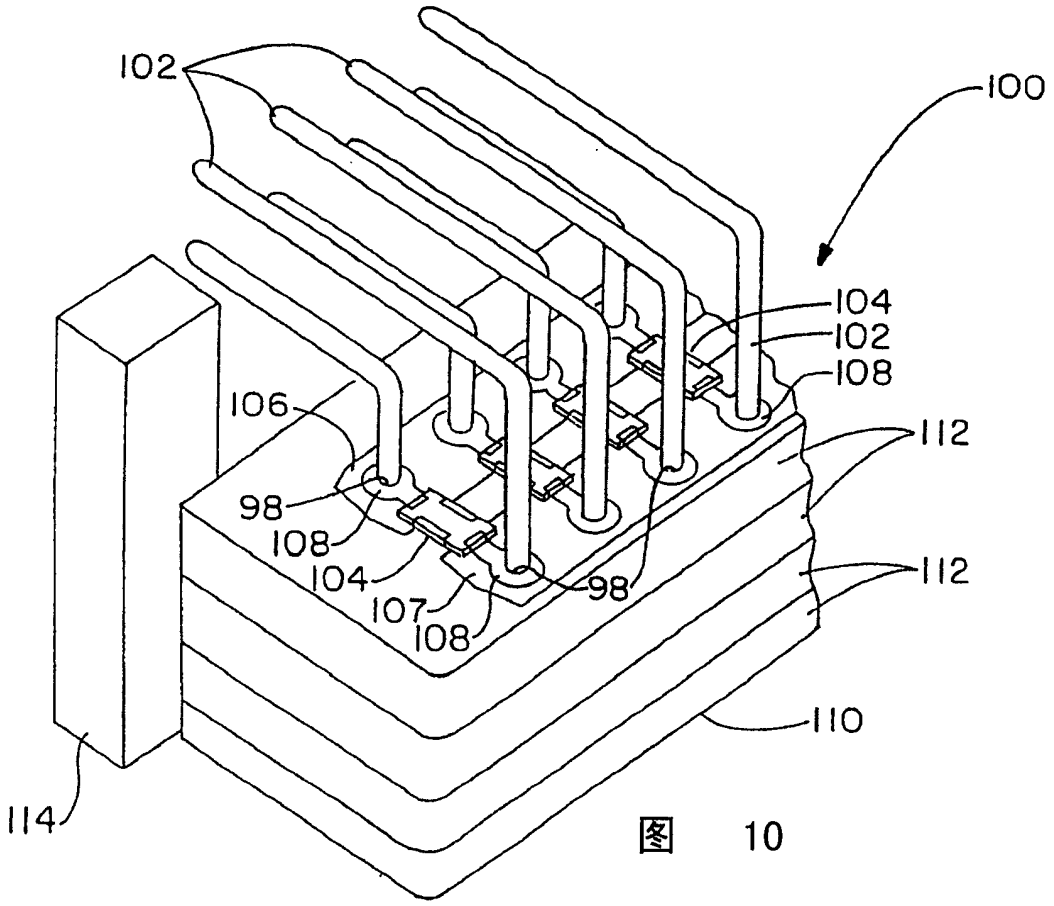

102
100
104
102
108
106
112
98
108
104
107
108
98
112
110
114

图 10

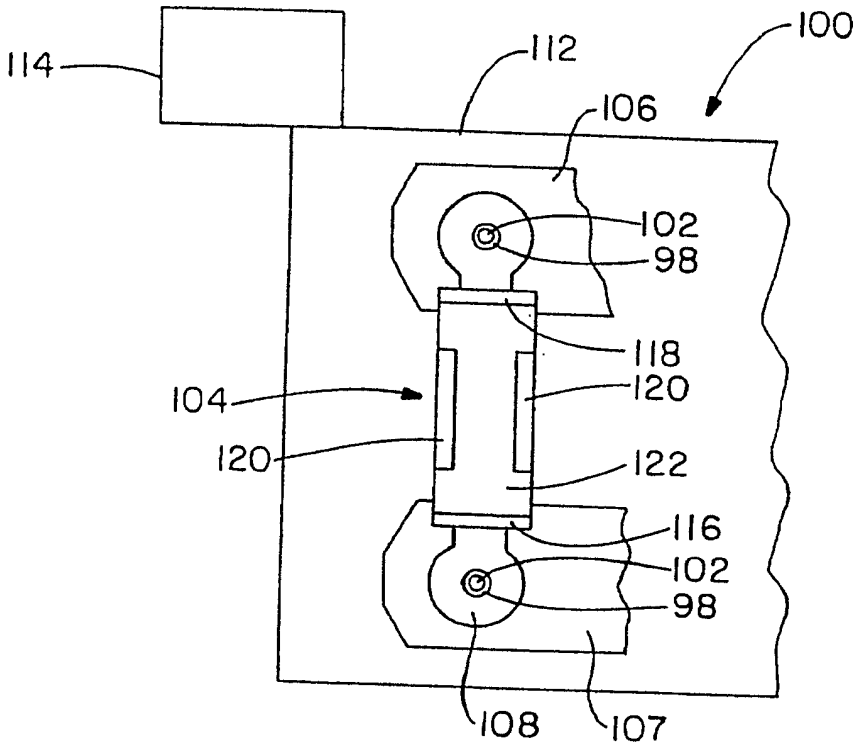

114
112
100
106
102
98
118
104
120
120
122
116
102
98
108
107

图 11

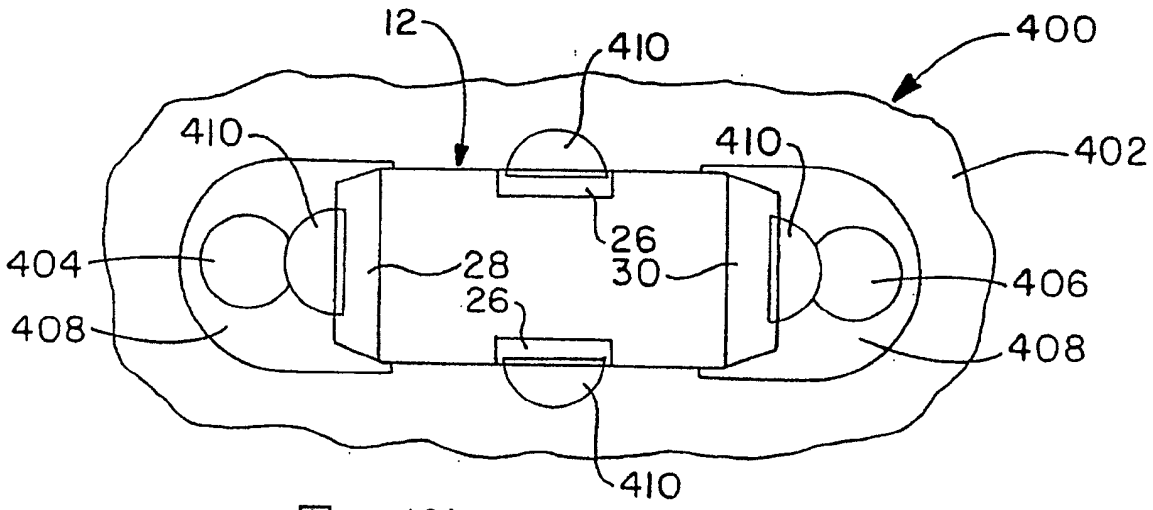


图 12A

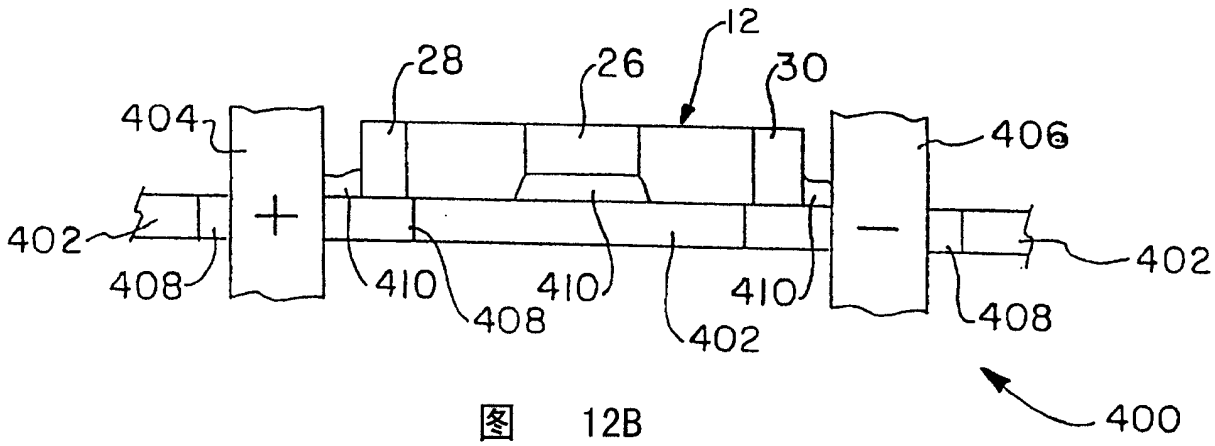


图 12B

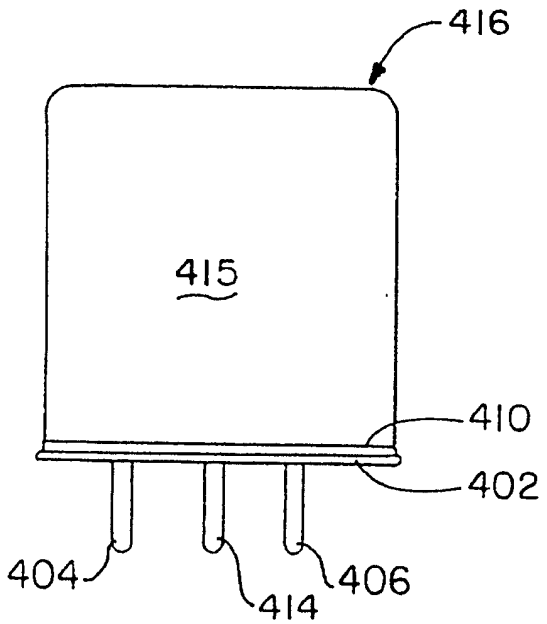


图 13C

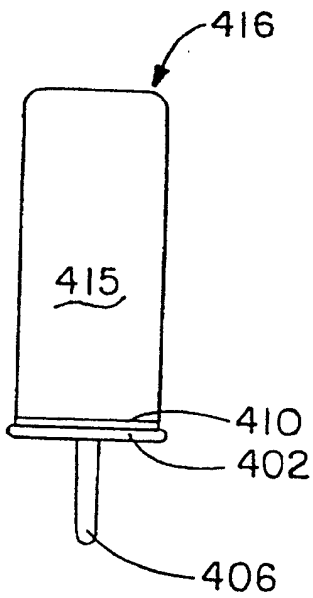


图 13D

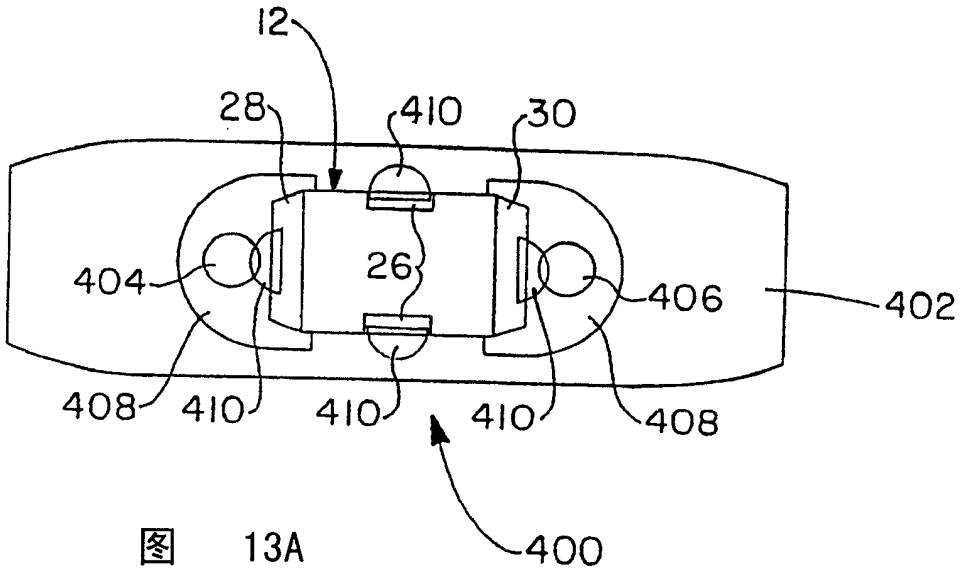

12
28
410
30
404
26
406
402
408
410
410
410
408
400

图 13A

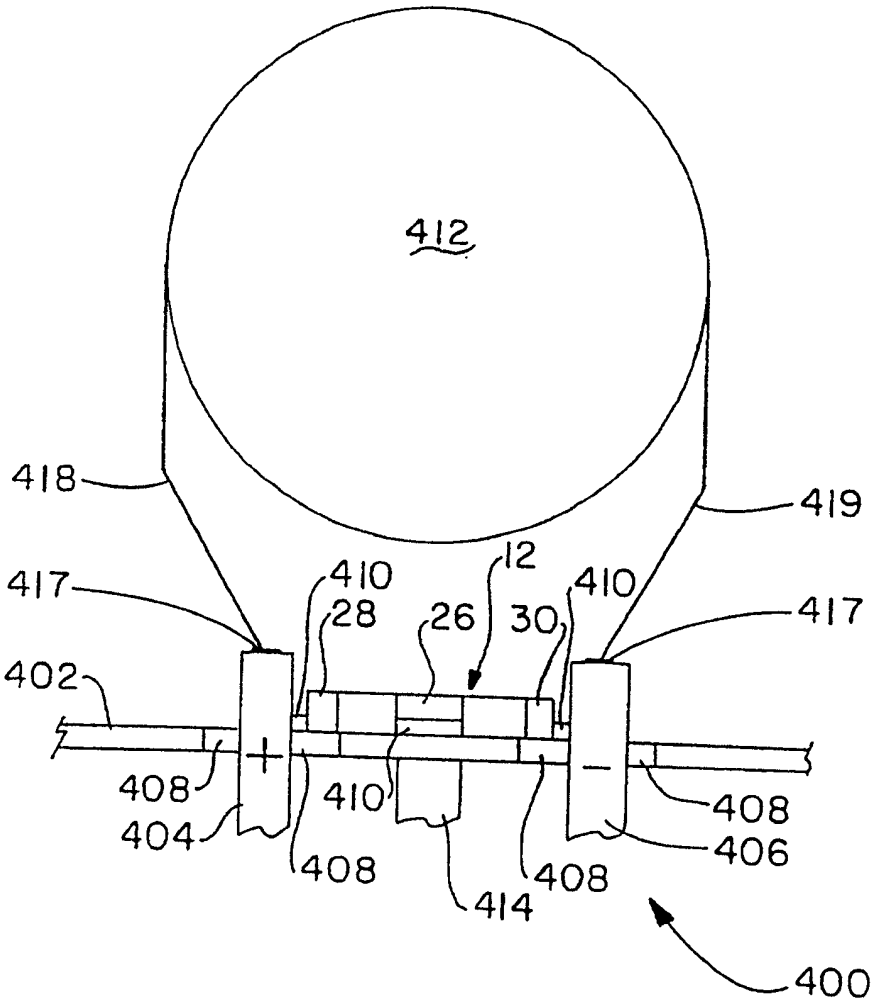

412
418
419
417
410
12
410
417
28
26
30
402
408
410
404
408
408
414
408
406
400

图 13B

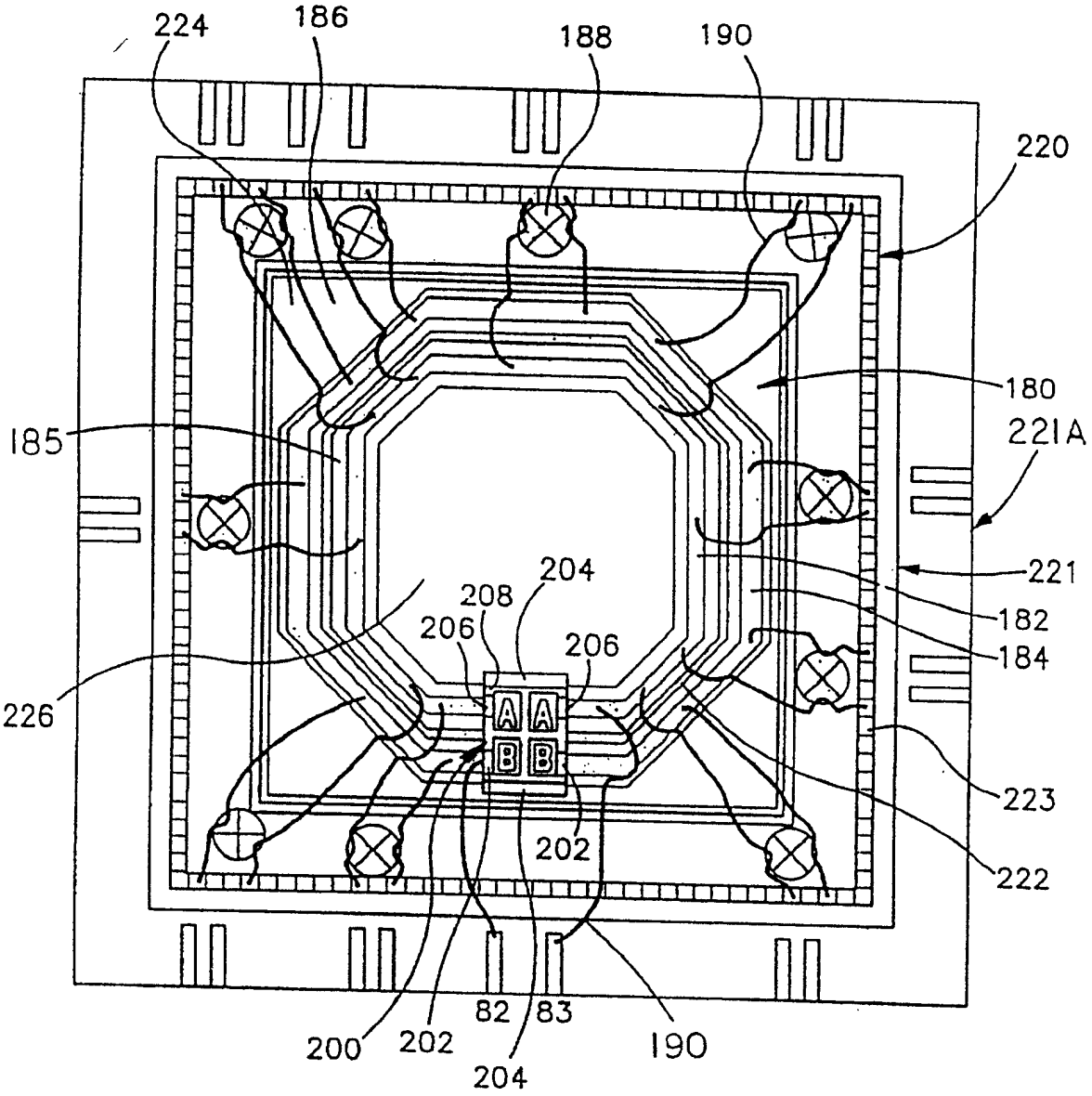

224
186
188
190
220
180
185
221A
221
182
184
204
208
206
206
226
223
222
202
82
83
200
202
204
190

图 14A

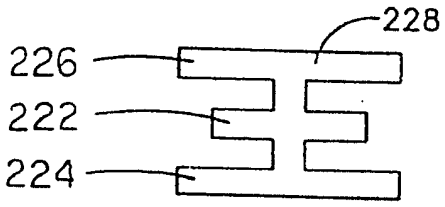

228
226
222
224

图 14B

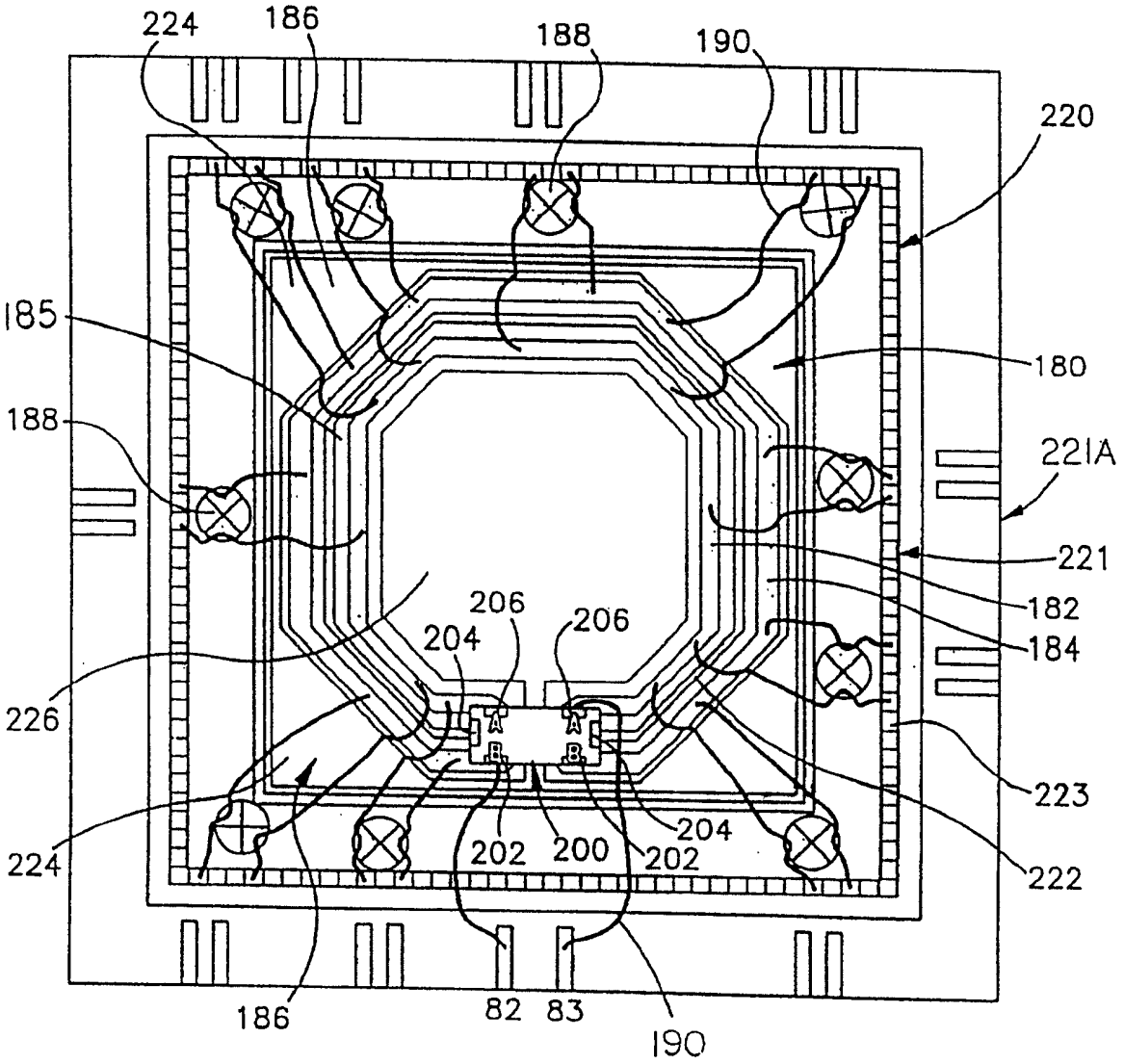

224
186
188
190
220
185
180
188
221A
221
182
184
206
204
206
226
224
202
200
202
204
223
222
186
82
83
190

图 15

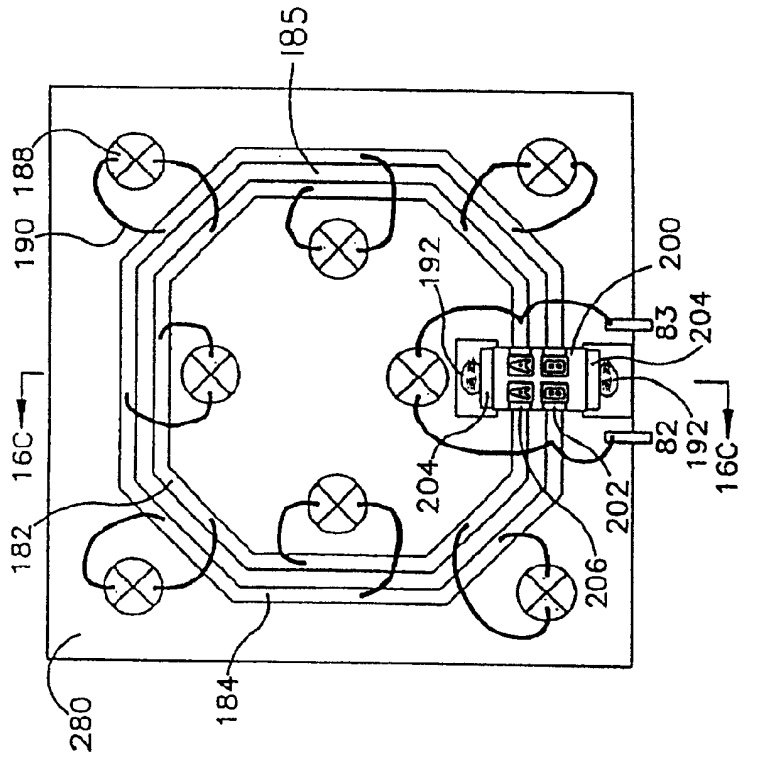


图 16A

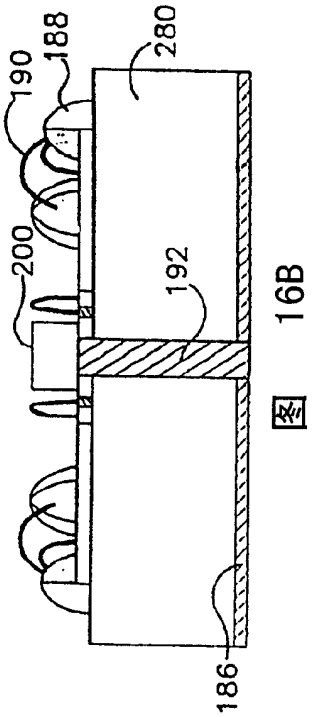


图 16B

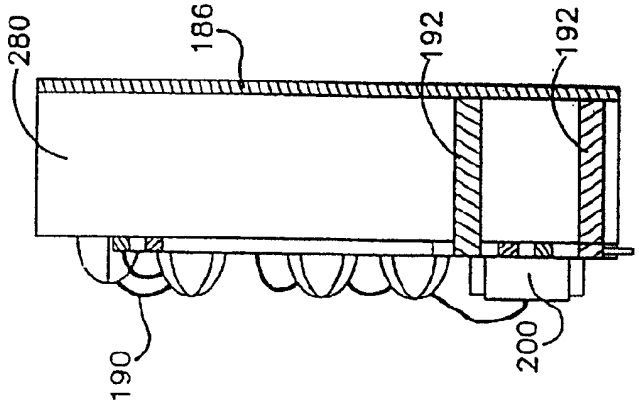


图 16C

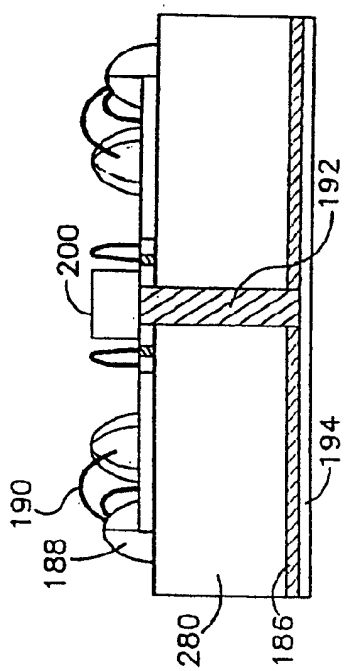


图 16D

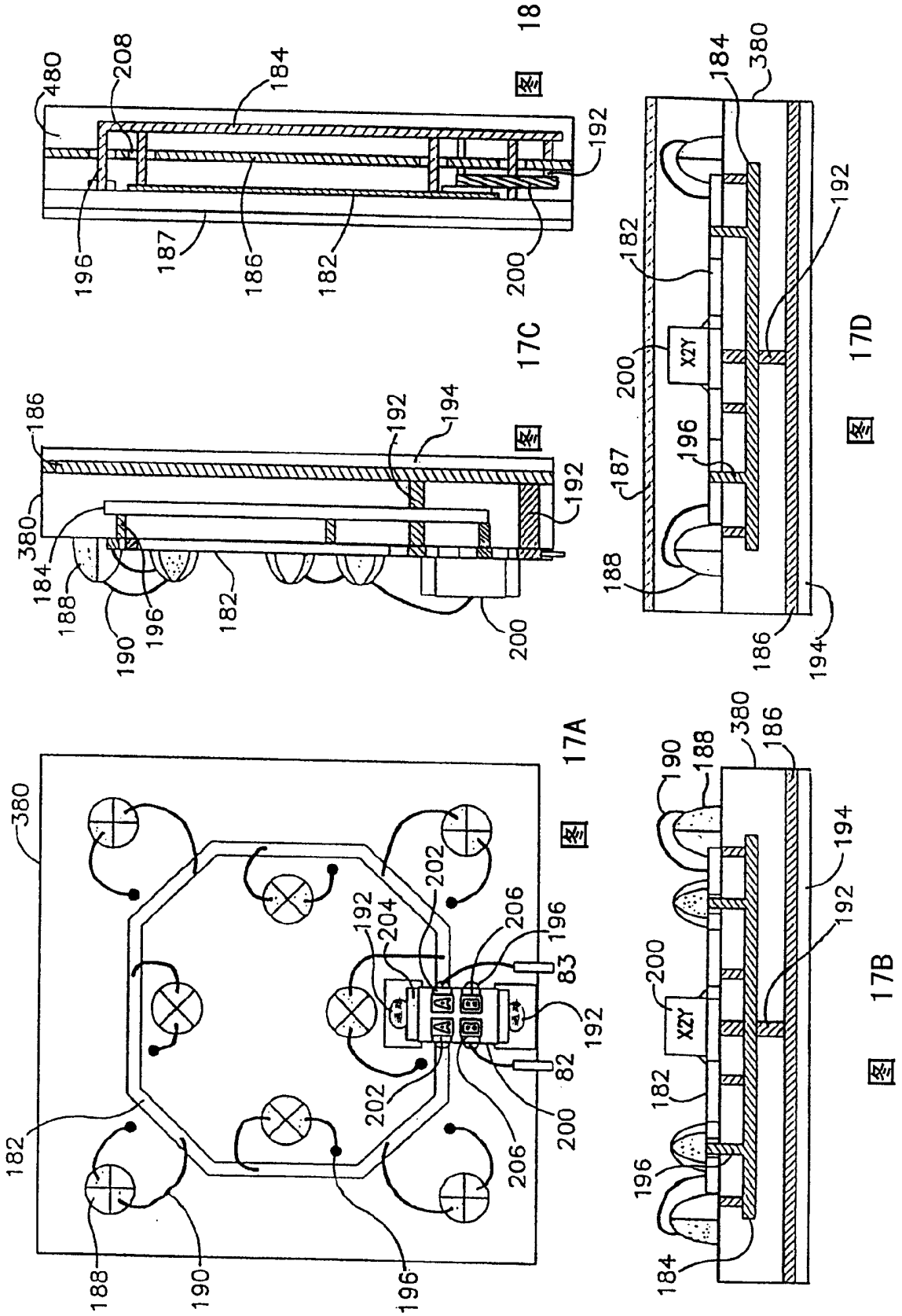


图 17A

图 17B

图 17C

图 17D

图 18

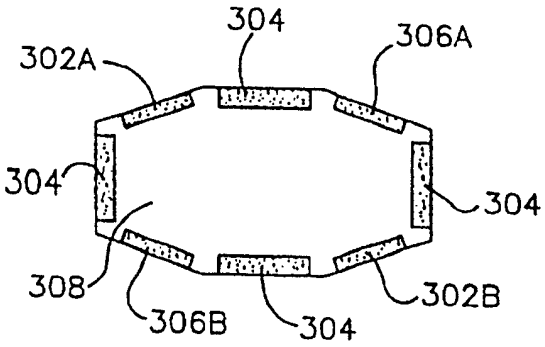


图 19A

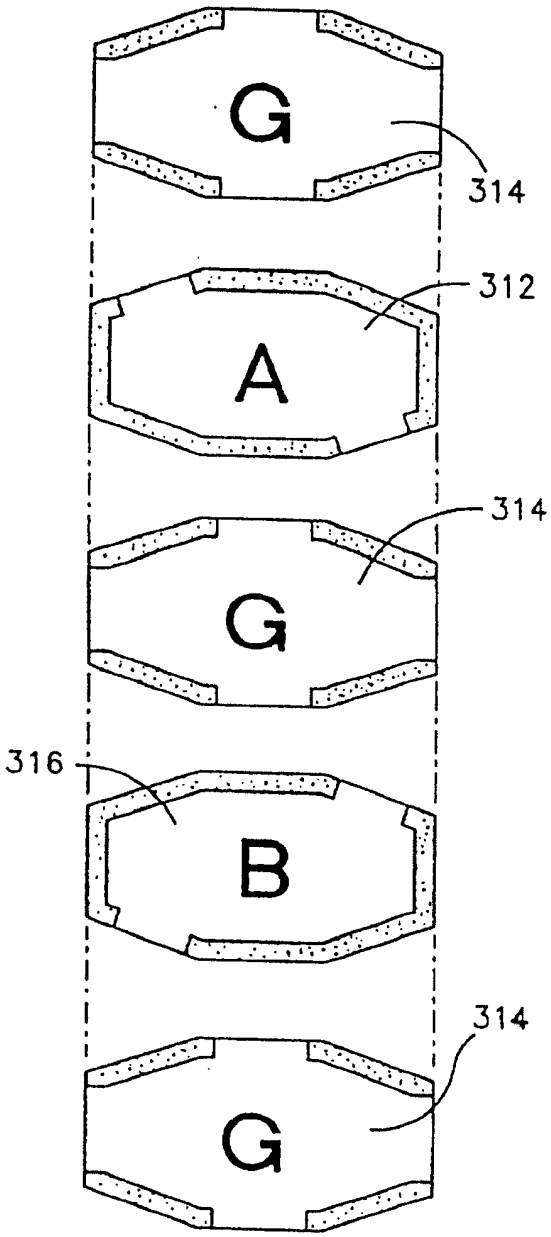


图 19B

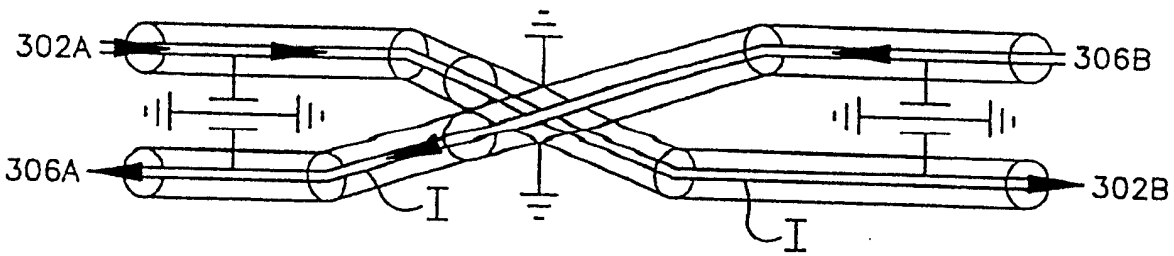


图 19C

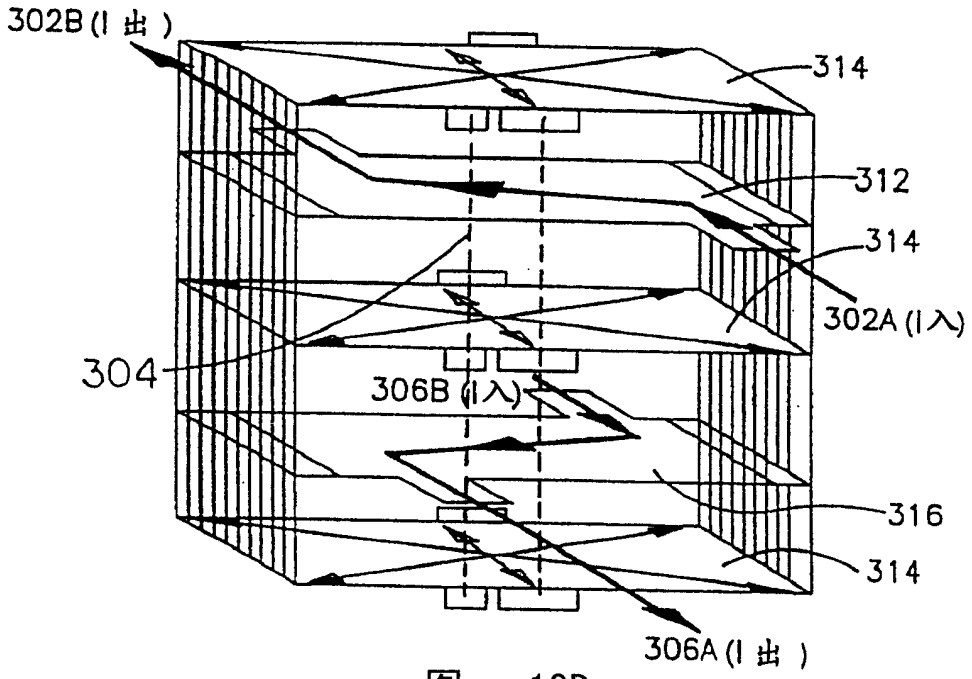


图 19D

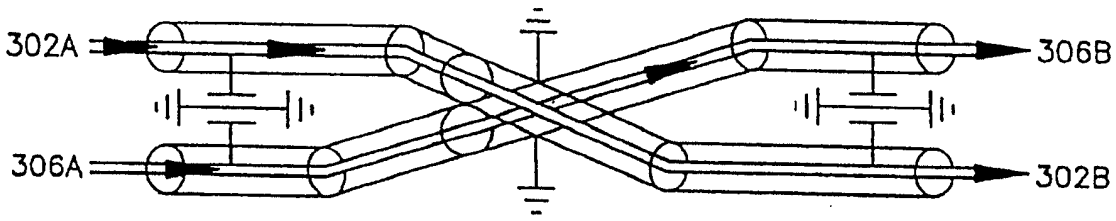


图 19E

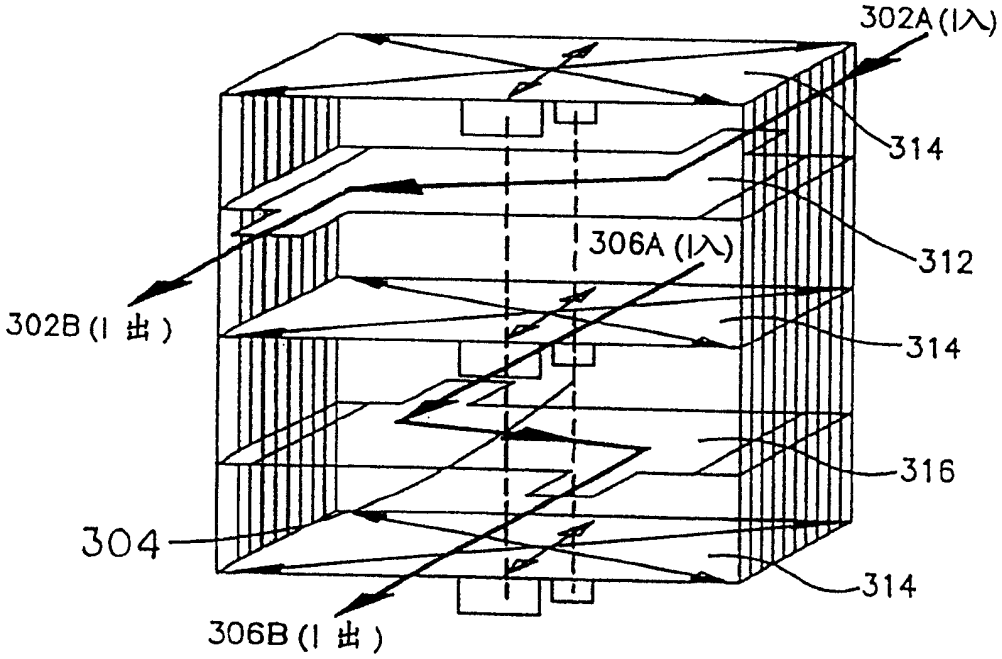


图 19F

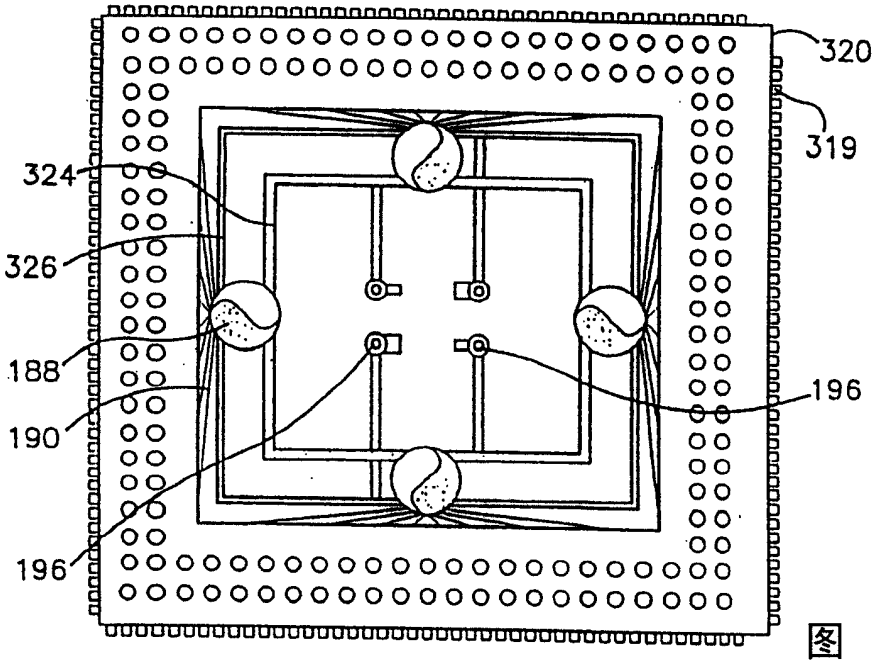


图 20A

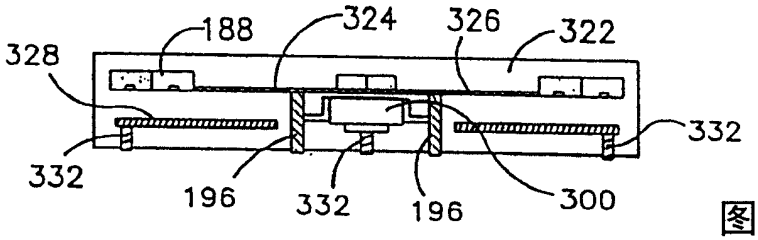


图 20B

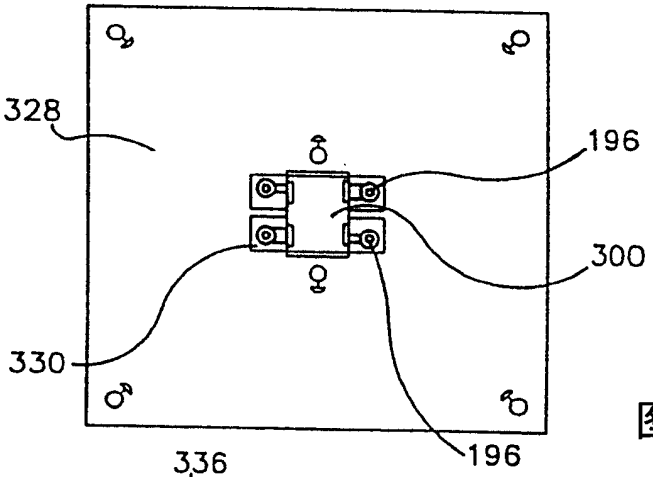


图 20C

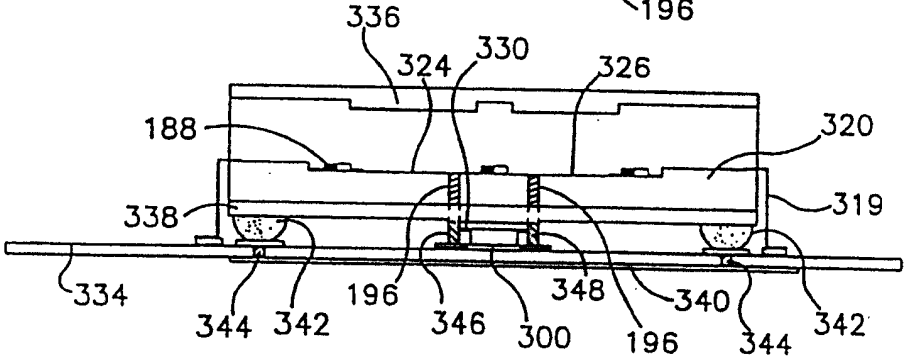


图 21