



Patent dodatkowy
do patentu nr _____

Zgłoszono: 26.11.77 (P. 202442)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 16.07.79

Opis patentowy opublikowano: 15.09.1982

Int. Cl.²
H02H 9/02

CZYTELNIA

Urząd Patentowy
Polskiej Rzeczy

Twórcy wynalazku: Henryk Gawroński, Marek Michalak

Uprawniony z patentu: Zjednoczone Zakłady Produkcji Aparatury Naukowej, Zakład Aparatury Naukowej „UNIPAN”.
Warszawa (Polska)

Układ zabezpieczenia przeciążeniowego zaworów półprzewodnikowych z uziemionym obciążeniem

1

Przedmiotem wynalazku jest układ zabezpieczenia przeciążeniowego zaworów półprzewodnikowych, w układach z uziemionym obciążeniem takich jak zasilacze, w których obciążenie zaworów połączone jest z masą układu.

Zawory półprzewodnikowe, ze względu na niewielkie rozmiary i nieznaczną pojemność termiczną charakteryzują się stosunkowo małą przeciążalnością prądową i w przypadku dużych przeciążeń prądowych temperatura struktury wielowarstwowej znacznie wzrasta w ciągu krótkiego czasu i przy braku odpowiednio szybko działających zabezpieczeń ulega uszkodzeniu.

Do zabezpieczania zaworów półprzewodnikowych przed zwarciami i przeciążeniami stosuje się najczęściej specjalne szybko działające bezpieczniki topikowe, których parametr konstrukcyjny J^2t jest mniejszy od parametru przeciążeniowego J^2t zabezpieczanego zaworu, włączone szeregowo w obwodzie obciążenia. Wadą takiego zabezpieczenia jest konieczność wymiany wkładki bezpiecznika po każdym przeciążeniu.

Do zabezpieczania zaworów półprzewodnikowych przed przeciążeniami stosowane są też wyłączniki termiczne, nie chronią one jednak zaworów przed zwarciami.

Znane są układowe zabezpieczenia chroniące zawory przed przeciążeniem i stanowiące zabezpieczenie przed zwarciami dla układów małych i średnich mocy, działające na zasadzie ujemnego prądowe-

2

go sprzężenia zwrotnego zmniejszającego względny czas przewodzenia zaworów półprzewodnikowych przy zwiększeniu prądu obciążenia powyżej określonej granicy. Znane są też zabezpieczenia układowe powodujące połączenie impulsów bramkowych w chwili przekroczenia określonego poziomu prądu obciążenia.

Wadą znanych rozwiązań układowych są albo znaczne opóźnienia, które uniemożliwiają prawidłową ochronę przed zwarciami, albo dla układów szybkich wyłączających impulsy bramkowe-wrażliwość na zakłócenia powodujące wyłączenie zaworu nawet przy znamionowym prądzie w obwodzie obciążenia. Ponadto wadą tych systemów zabezpieczeń jest trwałe wyłączenie zaworu nawet w przypadku wystąpienia chwilowych przeciążeń, zwarc lub zakłóceń. Powrót do normalnej pracy układu z chwilą zaniku tych przyczyn wymaga interwencji obsługi, co jest szczególnie istotne w układach automatycznej regulacji, gdzie wymagana jest ciągłość działania układu, a dozór jest ograniczony.

Celem wynalazku jest taka konstrukcja układu zabezpieczenia, która skutecznie chroni zawory przed uszkodzeniem zwarciovym lub przeciążeniowym i jednocześnie zapewnia szybki i samoczynny powrót układu do normalnej pracy z chwilą ustąpienia tych przyczyn.

Istota układu według wynalazku polega na tym, że zawiera on układ sterujący połączony z generatorem impulsów wyzwalających, który to genera-

tor połączony jest z zaworem półprzewodnikowym, do którego dołączone jest obciążenie. Do wyjścia zaworu półprzewodnikowego połączonego z obciążeniem dołączony jest poprzez przetwornik prądowo-napięciowy układ progowy, który jest połączony też z generatorem impulsów wyzwalających. Do układu progowego dołączone jest też źródło sygnału odniesienia połączone z obciążeniem. W układzie tym wartość prądu obciążenia zaworu półprzewodnikowego jest ciągle kontrolowana poprzez przetwarzanie jej na odpowiadające mu napięcie w przetworniku prądowo-napięciowym i napięcie to jest porównywane z napięciem odniesienia w układzie progowym. Gdy wartość prądu obciążenia przekroczy zadaną wartość, sygnał z układu progowego wyłącza generator sterujący zawór półprzewodnikowy i włącza źródło sygnału odniesienia, które analizuje oporność obciążenia. Gdy oporność obciążenia powróci do wartości nominalnej, sygnał z układu progowego wyłącza źródło odniesienia, wyłączając generator impulsów wyzwalających zawór.

Przedmiot wynalazku jest uwidoczniony w przykładzie wykonania na rysunku, którego fig. 1 przedstawia schemat blokowy układu, fig. 2 — schemat ideowy przykładu wykonania, a fig. 3 przebiegi wyjściowe układu.

Jak pokazano na fig. 1 rysunku, układ zawiera układ sterujący 1 połączony poprzez generator impulsów wyzwalających 2 z zaworem półprzewodnikowym 3, do którego jest dołączone obciążenie 8. Do wyjścia zaworu półprzewodnikowego 3 jest dołączony poprzez przetwornik prądowo-napięciowy 6 układ progowy 5, który jest połączony z generatorem impulsów wyzwalających 2. Do układu progowego 5 jest dołączone źródło sygnału odniesienia 7 połączone z obciążeniem 8.

W czasie normalnej pracy kąt przewodzenia zaworów półprzewodnikowych 3 zasilanych ze źródła 4 jest regulowany przez układ generatora 2 wyzwalającego zawór półprzewodnikowy 3. Przetwornik prąd — napięcie 6 zamienia prąd płynący przez obciążenie 8 na odpowiadającą mu wartość napięcia, która przekazywana jest do układu progowego 5. Wyjście układu progowego 5 połączone jest z układem generatora 2 i ze źródłem sygnału odniesienia 7. Przy pracy normalnej na wyjściu układu progowego 5 jest stan umożliwiający normalną pracę generatora impulsów wyzwalających 2. Źródło sygnału odniesienia 7 sterowane z wyjścia układu progowego 5 jest wyłączone. W momencie pojawienia się przeciążenia lub zwarcia — prąd płynący przez obciążenie większy od dopuszczalnego — napięcie wyjściowe przetwornika 6 zwiększa się na tyle, że powoduje zmianę stanu układu progowego 5. Na jego wyjściu pojawia się wówczas napięcie, które powoduje wyłączenie generatora impulsów wyzwalających 2 i załączenie źródła sygnału odniesienia 7. Źródło 7 połączone jest z obciążeniem 8 i bada jego oporność. Dopóki oporność obciążenia 8 jest za mała, stan układu progowego 5 uniemożliwia działanie generatora impulsów wyzwalających 2 i zawór półprzewodnikowy 3 jest wyłączony. Stan taki trwa do momentu, w którym oporność obciążenia 8 powróci do

nominalnej. Wówczas źródło napięcia odniesienia 7 wysyła do układu progowego 5 sygnał, który powoduje zmianę jego stanu i tym samym powrót do pracy normalnej. Na wyjściu układu progowego 5 pojawia się sygnał, który wyłącza źródło odniesienia 7 i jednocześnie załącza generator impulsów wyzwalających 2 to znaczy umożliwia jego współpracę z układem sterującym 1.

Jak pokazano na fig. 2 rysunku, układ składa się z transformatora Tr2 stanowiącego źródło zasilania tyrystorów TH1 i TH2 i podłączony jest do napięcia sieci U_1 . Katody tyrystorów połączone są z obciążeniem — rezystorem R_6 . Obwód mocy jest zamknięty poprzez rezystor R_4 próbujący prąd obciążenia rezystora R_6 i jest dołączony do środka uzwojeń transformatora Tr2.

Tyrystory TH1 i TH2 wyzwalane są przez kluczowany generator samodławny, składający się z transformatora Tr1, tranzystora T_2 i kondensatora C_1 .

Kluczowanie generatora samodławnego realizowane jest poprzez tranzystor T_1 , który może być włączony przez sygnał sterujący E lub dodatnie napięcie wyjściowe wzmacniacza operacyjnego IC₁. Za pomocą wzmacniacza IC₁ oraz rezystorów R_1 i R_2 zrealizowany jest układ progowy, gdzie podejmowana jest decyzja, w jakim stanie ma pracować cały układ — w stanie pracy normalnej czy w stanie przeciążenia.

Jako przetwornik prąd-napięcie wykorzystywany jest rezystor R_4 . Tranzystor T_5 pracuje jako kluczowane źródło prądowe. Kluczowanie tranzystora T_5 jest realizowane na tranzystorach T_3 i T_4 . Dioda D_1 uniemożliwia oddziaływanie spadku napięcia na obciążeniu R_6 na układ progowy przy pracy normalnej.

W stanie pracy normalnej to znaczy dla rezystorów $R_6 \geq R_{6nom}$ prąd płynący przez R_4 powoduje spadek napięcia $-U_4$. Napięcie to poprzez rezystor R_3 porównane jest z napięciem U_3 , przy czym $-U_4 < -U_3$. Na wyjściu obwodu IC₁ panuje napięcie ujemne $-U_2$. Stan taki umożliwia normalne sterowanie sygnałem sterującym E tranzystora T_1 , a jednocześnie powoduje przewodzenie tranzystora T_3 i w związku z tym zatkanie tranzystorów T_4 i T_5 . W chwili gdy przez rezystor R_4 popłynie prąd większy od dopuszczalnego, spowodowany np. zmniejszeniem rezystancji obciążenia R_6 do wartości R_{min} , powstały na nim spadek napięcia przekroczy wartość napięcia odniesienia $-U_3$ i obwód IC₁ zmieni napięcie na wyjściu do wartości $+U_2$. W związku z tym poprzez dzielnik R_1 i R_2 nastąpi zmiana napięcia odniesienia do wartości $+U_3$. Dodatkowo napięcie U_2 spowoduje przewodzenie tranzystora T_1 , a tym samym wyłączenie generatora samodławnego. Jednocześnie zostanie zatkany tranzystor T_3 i umożliwiona impulsowa praca źródła prądowego, zrealizowana na tranzystorze T_5 , sterowanego sygnałem U_5 poprzez rezystor R_5 i tranzystor T_4 .

Impulsy prądu powodują na rezystancji obciążenia spadki napięć proporcjonalne do jej oporności. Dopóki oporność jest zbyt mała, spadki napięcia U_4 są mniejsze od napięcia progowego $+U_3$ i układ pozostaje w stanie przeciążenia. W wypadku powrotu rezystancji obciążenia do wartości $R_{6\geq}$

R_{nom} napięcie $+U_4$ przekroczy wartość $+U_3$ i obwód IC_1 zmieni stan napięcia wyjściowego na wartość $-U_2$, co spowoduje zmianę wartości odniesienia $+U_3$ na wartość $-U_3$ poprzez dzielnik R_1 i R_2 . Ujemne napięcie $-U_2$ przywróci możliwość sterowania generatorem samodzielnego sygnałem sterującym E i jednocześnie wyłączy źródło prądowe T_5 poprzez wprowadzenie tranzystora T_3 w stan przewodzenia i układ wraca do stanu pracy normalnej.

Zastrzeżenie patentowe

Układ zabezpieczenia przeciążeniowego zaworów półprzewodnikowych w układach z uziemionym

obciążeniem, **znamienny tym**, że zawiera układ sterujący (1) połączony poprzez generator impulsów wyzwających (2) z zaworem półprzewodnikowym (3), do którego jest dołączone obciążenie (8), przy czym wyjście zaworu półprzewodnikowego (3) jest połączone poprzez przetwornik prądowo-napięciowy (6) z układem progowym (5), który jest połączony z generatorem impulsów wyzwających (2), a jednocześnie do układu progowego (5) jest dołączone źródło sygnału odniesienia (7), połączone z obciążeniem (8).

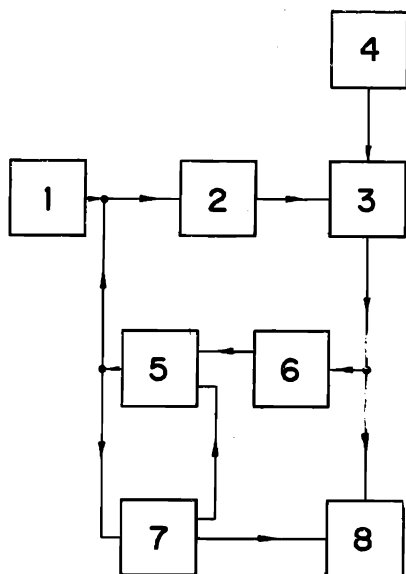


Fig.1

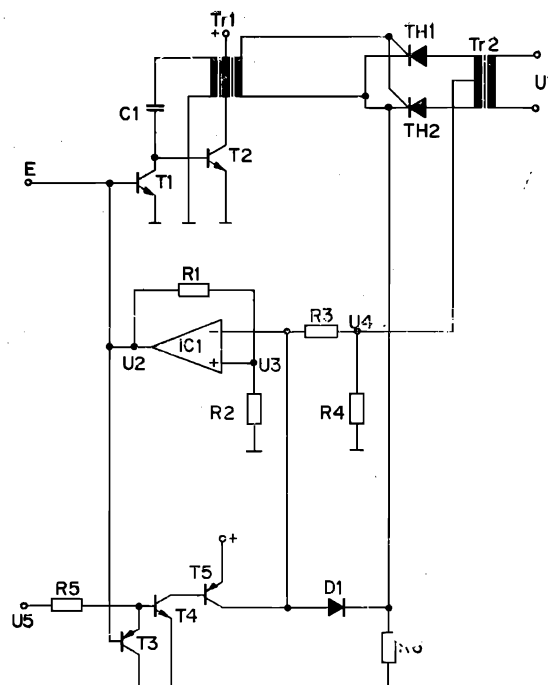


Fig. 2

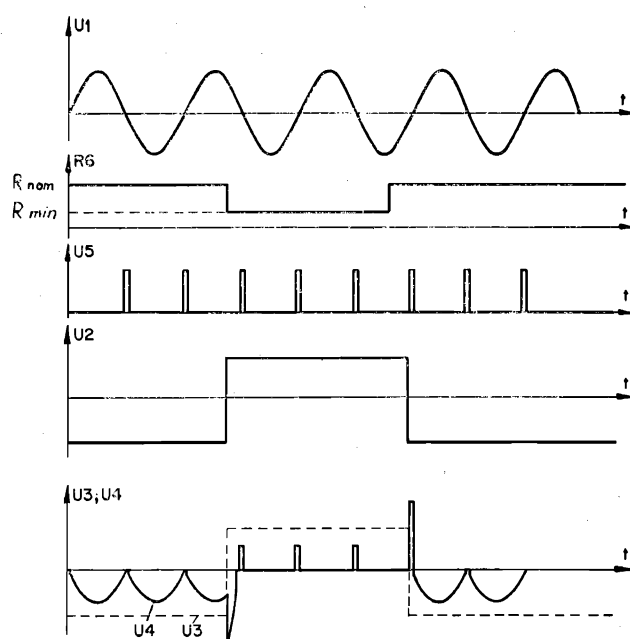


Fig.3