

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2022年9月29日(29.09.2022)



(10) 国際公開番号

WO 2022/201571 A1

(51) 国際特許分類:

H01S 5/042 (2006.01) H01S 5/024 (2006.01)
G01S 7/484 (2006.01)

(21) 国際出願番号: PCT/JP2021/027750

(22) 国際出願日: 2021年7月27日(27.07.2021)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2021-047642 2021年3月22日(22.03.2021) JP

(71) 出願人: 富士フイルムビジネスイノベーション株式会社(FUJIFILM BUSINESS INNOVATION CORP.) [JP/JP]; 〒1070052 東京都港区赤坂九丁目7番3号 Tokyo (JP).

(72) 発明者: 井口 大介(IGUCHI Daisuke); 〒2430494 神奈川県海老名市本郷2274番地 富士フイルムビジネスイノベーション株式会社内 Kanagawa (JP).

(74) 代理人: 特許業務法人航栄特許事務所(KOH-EI PATENT FIRM, P.C.); 〒1050003 東京都港区西新橋一丁目7番13号 虎ノ門イーストビルディング9階 Tokyo (JP).

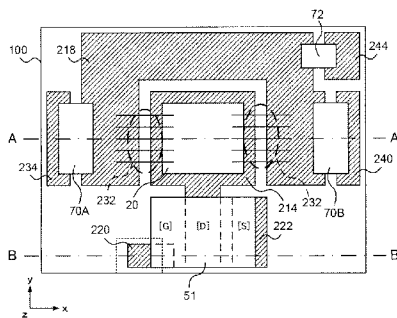
(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ,

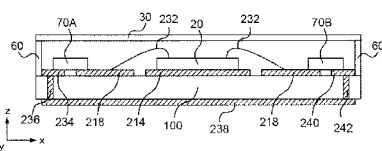
(54) Title: LIGHT EMITTING DEVICE AND MEASURING DEVICE

(54) 発明の名称: 発光装置及び計測装置

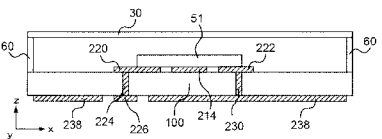
[図6A]



[図6B]



[図6C]



(57) Abstract: This light emitting device is provided with, on the same substrate: a light emitting element; a switch element that is connected in series with one electrode of the light emitting element and drives the light emitting element; a capacitive element that is connected in parallel with the light emitting element and discharges stored charge to the light emitting element; and a resistive element provided between the capacitive element and a power source that charges the capacitive element.

(57) 要約: 発光装置は、発光素子と、前記発光素子の一方の電極と直列接続され、前記発光素子を駆動するスイッチ素子と、前記発光素子と並列接続され、充電された電荷を前記発光素子に放電する容量素子と、前記容量素子と前記容量素子を充電する電源との間に設けられた抵抗素子と、を同一の基材上に備える。

TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類：

一 国際調査報告（条約第21条(3)）

明 細 書

発明の名称：発光装置及び計測装置

技術分野

[0001] 本発明は、発光装置及び計測装置に関する。

背景技術

[0002] 特許文献 1 には、内面反射に起因する破損光に反応しない、深度を測定する方法であって、光を光源によって場面へ放射することと、破損光が画素に当たるが、前記画素の視野内の物体からの戻り光が前記画素に当たらない第 1 の期間の間に、前記画素に当たっている光に基づいて電荷を収集するように、前記画素の第 1 の電荷蓄積ユニットを制御することによって、破損光測定を行うことと、前記破損光測定に基づいて、前記破損光による影響を受けた 1 つ以上の測定から前記破損光からの寄与を除去することと、前記破損光からの前記寄与が除去された前記 1 つ以上の測定に基づいて、前記深度を判断することと、を含む方法が開示されている。

[0003] 特許文献 2 には、対象物に対して光を投光する投光部と、前記対象物で反射又は散乱された光を受光する受光部と、前記投光部から投光された光を走査領域へ走査する走査部と、前記投光部による投光から前記受光部による受光までの時間を計測し、前記対象物までの距離を測定する距離測定部と、を備え、前記走査領域を複数の分割領域に分割し、該分割した全ての分割領域のうち一つの分割領域の走査開始から全ての分割領域の走査終了までを一走査と定義すると、前記一走査の間に前記距離測定部により測定された、第 1 の分割領域の測定値と、前記第 1 の分割領域の測定値よりも前に測定された第 2 の分割領域の測定値とに基づいて、前記第 1 の分割領域の測定値が前記第 1 の分割領域の測定結果と出来るか否かを判定し、前記第 1 の分割領域の測定結果と出来ると判定された場合に、前記第 1 の分割領域の測定値を、前記第 1 の分割領域における対象物までの距離として出力することを特徴とする距離測定装置が開示されている。

[0004] 特許文献3には、第1の光を第1の発光空間に発光する第1の光源と、複数の画素を有し、光を各画素により受光する受光部と、前記第1の光源から前記第1の光が繰り返し発光される発光期間において当該第1の光が対象物の表面で反射した第1の反射光を含む光が前記受光部に受光されることで、画素毎の自装置から対象物までの距離を示す距離画像を取得する距離画像取得部と、前記第1の光源から前記第1の光が繰り返し発光されない非発光期間において前記第1の光とは光軸が異なるように第2の光源から第1の発光空間の少なくとも一部を含む第2の発光空間に発光された第2の光が対象物の表面で反射した第2の反射光を含む光が前記受光部に受光されることで、画素毎の輝度値を示す輝度値画像を取得する輝度値画像取得部と、前記距離画像と前記輝度値画像とを用い、マルチパスが発生している領域を検出するマルチパス検出部と、を備えたことを特徴とする光飛行型測距装置が開示されている。

[0005] 特許文献4には、探査光を出射する発光部と、前記探査光の反射光を受光する受光部と、を備え、前記受光部によって受光した反射光に基づいて、前記探査光を反射した対象物までの距離を測定する距離測定装置において、前記探査光が該探査光の波長より大きな径を有する水滴を透過又は該水滴で反射することで発生する散乱光の強度が、前記受光部のノイズレベルを超えた大きさとなる前記発光部を中心とした領域を強散乱領域として、前記受光部を、前記強散乱領域から外れた位置に設置すると共に、前記散乱光のうち、特定方向に収束する収束散乱光、及び該収束散乱光より大きな入射角で前記受光部に入射しようとする散乱光を遮る遮光手段を設けたことを特徴とする距離測定装置が開示されている。

先行技術文献

特許文献

[0006] 特許文献1：日本国特開2019-219400号公報

特許文献2：日本国特開2019-028039号公報

特許文献3：日本国特開2017-15448号公報

特許文献4：日本国特開2007-333792号公報

発明の概要

発明が解決しようとする課題

- [0007] 本発明は、発光素子と並列接続された容量素子に充電された電荷を発光素子に放電することで発光素子を発光させる場合に、容量素子の充電時間を設定することができることができる発光装置及び計測装置を提供することを目的とする。

課題を解決するための手段

- [0008] 第1態様に係る発光装置は、発光素子と、前記発光素子の一方の電極と直列接続され、前記発光素子を駆動するスイッチ素子と、前記発光素子と並列接続され、充電された電荷を前記発光素子に放電する容量素子と、前記容量素子と前記容量素子を充電する電源との間に設けられた抵抗素子と、を同一の基材上に備える。
- [0009] 第2態様に係る発光装置は、第1態様に係る発光装置において、前記容量素子の静電容量値及び前記抵抗素子の抵抗値が、前記発光素子から発光されるパルス光の発光間隔の最小値に合わせて設定されている。
- [0010] 第3態様に係る発光装置は、第1態様又は第2態様に係る発光装置において、前記基材は、窒化アルミニウムである。
- [0011] 第4態様に係る発光装置は、第1～第3態様の何れかの態様に係る発光装置において、前記基材は無機基材であり、厚みが $100\mu\text{m}$ 以上 $500\mu\text{m}$ 以下で且つ熱伝導率が $100\text{W}/\text{m}\cdot\text{K}$ 以上である。
- [0012] 第5態様に係る発光装置は、第1態様又は第2態様に係る発光装置において、前記基材は有機基材であり、厚みが $100\mu\text{m}$ 未満で且つ熱伝導率が $1\text{W}/\text{m}\cdot\text{K}$ 以上である。
- [0013] 第6態様に係る発光装置は、第1～第5態様の何れかの態様に係る発光装置において、前記発光素子及び前記スイッチ素子の組を複数備える。
- [0014] 第7態様に係る発光装置は、第6態様に係る発光装置において、複数の前記スイッチ素子を制御する制御信号を出力する制御部から複数の前記スイッ

子素子までの信号配線が等しい長さに分岐されている。

[0015] 第8態様に係る発光装置は、第6態様又は第7態様に係る発光装置において、複数の前記発光素子のカソードが接続される同一のカソード電極が前記基材上に設けられている。

[0016] 第9態様に係る計測装置は、第1～第8態様の何れかの態様に係る発光装置と、前記発光装置から被計測物に対して発光された光の反射光を受光する受光素子と、前記受光素子の受光量から直接法におけるタイムオブフライトにより前記被計測物までの距離を測定する測定部と、を備える。

発明の効果

[0017] 第1態様及び第9態様によれば、発光素子と並列接続された容量素子に充電された電荷を発光素子に放電することで発光素子が発光させる場合に、容量素子の充電時間を設定することができる。

[0018] 第2態様によれば、パルス光の発光間隔を調整することができる。

[0019] 第3態様によれば、発光素子の発光により発生する熱を放熱することができる。

[0020] 第4態様によれば、基材の熱伝導率が $100\text{ W/m}\cdot\text{K}$ 未満の場合と比較して、発光素子の発光により発生する熱の放熱性が高まる。

[0021] 第5態様によれば、前記基材の厚さが $100\text{ }\mu\text{m}$ 以上の場合と比較して、発光装置を小型化することができる。

[0022] 第6態様によれば、発光素子及びスイッチ素子が1組の場合と比較して、発光の光量を増加させることができる。

[0023] 第7態様によれば、信号配線の長さにばらつきがある場合と比較して、発光素子毎の発光タイミングがずれるのを抑制することができる。

[0024] 第8態様によれば、カソード電極を別々にした場合と比較して、発光素子毎の発光タイミングがずれるのを抑制することができる。

図面の簡単な説明

[0025] [図1]緩和振動について説明するための図である。

[図2]計測装置の構成を示す概略構成図である。

[図3]計測装置の電気系の構成を示すブロック図である。

[図4]光源の平面図である。

[図5]計測装置の回路図である。

[図6A]放熱基材の平面図である。

[図6B]図 6 A の A - A 断面図である。

[図6C]図 6 A の B - B 断面図である。

[図7]放熱基材の裏面側の電極の平面図である。

[図8]光源及びF E T素子の組を複数備えた構成の信号配線について説明するための図である。

発明を実施するための形態

[0026] 以下、図面を参照して開示の技術にかかる実施形態の一例を詳細に説明する。

[0027] 被計測物の三次元形状を計測する計測装置には、光の飛行時間による、いわゆるT o F (T i m e o f F l i g h t) 法に基づいて、三次元形状を計測する装置がある。T o F 法では、計測装置の光源から光が出射されたタイミングから、照射された光が被計測物で反射して計測装置の三次元センサ（以下では、3 Dセンサと表記する。）で受光されるタイミングまでの時間を計測し、被計測物までの距離を測定することで三次元形状を特定する。なお、三次元形状を計測する対象を被計測物と表記する。被計測物は、検出対象物の一例である。また、距離の測定のことを測距、三次元形状を計測することを、三次元計測、3 D計測又は3 Dセンシングと表記することがある。

[0028] T o F 法には、直接法及び位相差法（間接法ともいう）がある。直接法は、ごく短時間だけ発光するパルス光を被計測物に照射し、その光が帰ってくるまでの時間を実測する方法である。位相差法は、パルス光を周期的に点滅させ、複数のパルス光が被計測物との間を往復するときの時間遅れを位相差として検出する方法である。

[0029] このような計測装置は、携帯型情報処理装置などに搭載され、アクセスし

ようとするユーザの顔認証などに利用されている。従来、携帯型情報処理装置などでは、パスワード、指紋、虹彩などにより、ユーザを認証する方法が用いられてきた。近年、セキュリティ性がより高い認証方法が求められている。そこで、携帯型情報処理装置に三次元形状を計測する計測装置を搭載している。つまり、アクセスしたユーザの顔の三次元像を取得し、アクセスすることが許可されているか否かを識別し、アクセスが許可されているユーザであることが認証された場合にのみ、自装置（携帯型情報処理装置）の使用を許可することが行われている。

[0030] このような計測装置は、拡張現実（AR: Augmented Reality）など、継続的に被計測物の三次元形状を計測する場合にも適用される。

[0031] 以下で説明する本実施の形態で説明する構成、機能、方法等は、顔認証や拡張現実だけでなく、その他の被計測物の三次元形状の計測にも適用しうる。

[0032] 被計測物までの距離が5 m程度までの近距離では主に位相差法が用いられる。しかしながら、位相差法は、遠距離まで測定範囲を広げるためには光源の駆動周波数を下げなければならず、測定精度が低下してしまう。このため、被計測物までの距離が長い場合は、主に直接法が用いられる。本実施形態では、直接法により三次元形状を計測する場合について説明する。

[0033] 直接法では、3DセンサにSPAD（Single Photon Avalanche Diode）素子を用いて、このSPAD素子により光パルスの往復時間を直接計測するのが一般的である。SPAD素子は光子1個を検出すると雪崩的に電子を発生する。発生した電子は、3Dセンサの容量素子にチャージされる。光源を発光させるための駆動電流を供給してから発光するまでの立ち上がりが遅くなると、被計測物までの距離が同じでも反射光の光量によってSPAD素子が反応するタイミングが変化してしまい、測定誤差が生じる。従って、光源に駆動電流を供給してから発光までの立ち上がりを速くすることが必要となる。

[0034] 光源を電流駆動する際、光とキャリアの相互作用の位相差で光の時間応答波形に遅れと数GHzの振動が生じる。これは緩和振動と呼ばれる。図1に緩和振動の波形の一例を示した。図1の横軸は時間、縦軸は光出力を表す。図1に示すように、 t_1 で駆動電流を供給した後、 t_2 で発光が開始されるまで数10psの短時間で定常値の波高の数倍まで光出力が立ち上がる動作はゲインスイッチングと呼ばれる。直接法による距離測定の感度及び精度は光出力のピークパワーと立ち上がり時間で決まる。

[0035] 直接法における測距にとって、発光の立ち上がりの尖頭部分(t_2)から後の光出力の応答は不要であり、エネルギーの無駄である。すなわち、光源に供給する駆動電流はゲインスイッチング動作における光出力の立ち上がりにとって十分な大きさとパルス幅であればよい。このため、駆動電流としては数100psのパルス幅の大電流とすることが求められる。

[0036] 直接法では、100k lxといった強い昼光の差す屋外で10mを超える距離の測距を行うには、数10Wの赤外線パルス光が必要である。例えば10Aといった大電流で数100psのパルス幅のパルス光を生成するには、光源の駆動回路を含む電流路のインダクタンスを極小化しなければならない。同時に、高速で高精度の測距を行うには大電流のパルス光を高い頻度で発光させる必要があり、発光素子の発熱が問題となる。このため、AlN（窒化アルミニウム）等の高熱伝導率材料による放熱基材（サブマウント）に光源を搭載して放熱を補助することが行われる。しかしながら、放熱基材の搭載は上記電流路のインダクタンスを増大させるため、パルス特性を劣化させる。このように、直接法用の光源において、高速大電流の駆動及び熱特性の両立は大きな課題である。

[0037] 配線基板上の放熱基材に搭載した光源を放熱基材の外部に設けられた駆動部で駆動すると、電流路のインダクタンスが大きいため、発光の立ち上がりが遅くなってしまう。駆動部は、通常は高速パルスの入力回路、制御回路、及び出力回路等を含み、大きな面積を占める。このため、放熱基材に直接搭載することは困難である。

[0038] 出力回路の最終段は、通常はオープンドレインでFET素子等のスイッチ素子を駆動するが、GaN（窒化ガリウム）等のFET素子は単体で1mm角程度の小さなものが存在する。

[0039] そこで、本実施形態では、出力回路の最終段のFET素子を放熱基材に搭載し、これを配線基板上の信号発生回路により駆動する構成とする。

[0040] 直接法の光源として十分短いパルスの駆動電流で光源を駆動するには、いわゆる共振容量放電型の駆動が望ましい。これは発光素子と駆動部のFET素子の直列接続に対してグランド基準で並列にコンデンサを接続し、FET素子をオンしたときに電源電圧で充電されたキャパシタの放電電流で発光素子を駆動するものであり、キャパシタと発光素子、FET素子の電流ループのインダクタンスとキャパシタの静電容量の共振条件で極めて短時間の大きな電流パルスを得られる。本実施形態では、キャパシタの電源電位側は、抵抗素子を介して電源と接続され、キャパシタの静電容量値及び抵抗素子の抵抗値で定まる時定数で再充電される構成とするが、詳細は後述する。

[0041] （計測装置1）

[0042] 図2は、三次元形状を計測する計測装置1の構成の一例を説明するブロック図である。

[0043] 計測装置1は、光学装置3と、制御部8とを備える。制御部8は、光学装置3を制御する。制御部8は、被計測物の三次元形状を特定する三次元形状特定部81を含む。

[0044] 図3は、制御部8のハードウェア構成を示すブロック図である。図3に示すように、制御部8は、コントローラ12を備える。コントローラ12は、CPU（Central Processing Unit）12A、ROM（Read Only Memory）12B、RAM（Random Access Memory）12C、及び入出力インターフェース（I/O）12Dを備える。そして、CPU12A、ROM12B、RAM12C、及びI/O12Dがシステムバス12Eを介して各々接続されている。システムバス12Eは、コントロールバス、アドレスバス、及びデータバスを

含む。

[0045] また、I/O 12Dには、通信部14及び記憶部16が接続されている。

[0046] 通信部14は、外部装置とデータ通信を行うためのインターフェースである。

[0047] 記憶部16は、フラッシュROM等の不揮発性の書き換え可能なメモリ等で構成され、直接法により被計測物の三次元形状を計測する計測プログラム16A等を記憶する。CPU12Aは、記憶部16に記憶された計測プログラム16AをRAM12Cに読み込んで実行することによって、三次元形状特定部81が構成され、被計測物の三次元形状が特定される。なお、三次元形状特定部81は、測定部の一例である。

[0048] 光学装置3は、発光装置4と、3Dセンサ5とを備える。発光装置4は、配線基板10と、放熱基材100と、光源20と、光拡散部材30と、駆動部50と、保持部60と、キャパシタ70A、70Bとを備える。放熱基材100は、基材の一例である。光源20は、発光素子の一例である。3Dセンサ5は、受光素子の一例である。キャパシタ70A、70Bは、容量素子の一例である。

[0049] 発光装置4の放熱基材100及び駆動部50は、配線基板10の表面上に設けられている。なお、図2では、3Dセンサ5は、配線基板10の表面上に設けられていないが、配線基板10の表面上に設けられていてもよい。

[0050] 光源20、キャパシタ70A、70B及び保持部60は、放熱基材100の表面上に設けられている。そして、光拡散部材30は、保持部60上に設けられている。ここでは、放熱基材100の外形と光拡散部材30の外形とが同じであるとしている。ここで、表面とは、図2の紙面の表側を言う。より具体的には、配線基板10においては、放熱基材100が設けられている方を表面、表側、又は表面側と言う。

[0051] 光源20は、複数の発光素子が二次元に配置された発光素子アレイとして構成されている（後述する図4参照）。本実施形態では、光源20が複数の発光素子を備えた発光素子アレイの場合について説明するが、光源20が1

個の発光素子のみを備えた構成としてもよい。発光素子は、本実施形態では一例として垂直共振器面発光レーザ素子VCSEL (Vertical Cavity Surface Emitting Laser) である。以下では、発光素子は、垂直共振器面発光レーザ素子VCSELであるとして説明する。そして、以下では、垂直共振器面発光レーザ素子VCSELをVCSELと表記する。光源20は放熱基材100の表面上に設けられているので、光源20は、放熱基材100の表面に対して垂直に、放熱基材100から離れる方向に光を出射する。つまり、発光素子アレイは、面発光レーザ素子アレイである。なお、複数の発光素子が二次元に配置された光源20における、光を出射する面を出射面と表記することがある。

[0052] 光拡散部材30には、光源20から出射された光が入射される。光拡散部材30は、入射した光を拡散して出射する。光拡散部材30は、光源20及びキャパシタ70A、70Bを覆うように設けられている。つまり、光拡散部材30は、放熱基材100の表面上に設けられた保持部60により、放熱基材100上に設けられた光源20及びキャパシタ70A、70Bから予め定められた距離を離して設けられている（後述する図6Bおよび図6C参照）。光源20が出射する光は、光拡散部材30により拡散されて被計測物に照射される。つまり、光源20が出射した光は、光拡散部材30を備えない場合に比べ、光拡散部材30により拡散されてより広い範囲に照射される。

[0053] 3Dセンサ5は、複数の受光素子、例えば640×480個の受光素子を備え、光源20から光が出射されたタイミングから3Dセンサ5で受光されるタイミングまでの時間に相当する信号を出力する。

[0054] 例えば、3Dセンサ5の各受光素子は、光源20からの出射光パルスに対する被計測物からのパルス状の反射光（以下では、受光パルスと表記する。）を受光し、受光するまでの時間に対応する電荷を受光素子毎に蓄積する。3Dセンサ5は、各受光素子が2つのゲートとそれらに対応した電荷蓄積部とを備えたCMOS構造のデバイスとして構成されている。そして、2つのゲートに交互にパルスを加えることによって、発生した光電子を2つの電荷

蓄積部の何れかに高速に転送する。2つの電荷蓄積部には、出射光パルスと受光パルスとの時間差に応じた電荷が蓄積される。そして、3Dセンサ5は、ADコンバータを介して、受光素子毎に出射光パルスと受光パルスとの時間差に応じたデジタル値を信号として出力する。すなわち、3Dセンサ5は、光源20から光が出射されたタイミングから3Dセンサ5で受光されるタイミングまでの時間に相当する信号を出力する。つまり、3Dセンサ5から、被計測物までの距離、すなわち被計測物の三次元形状に対応した信号が取得される。なお、ADコンバータは、3Dセンサ5が備えてもよく、3Dセンサ5の外部に設けられてもよい。

[0055] 以上説明したように、計測装置1は、光源20が出射した光を拡散して被計測物に照射し、被計測物からの反射光を3Dセンサ5で受光する。このようにして、計測装置1は、被計測物の三次元形状を計測する。

[0056] (光源20の構成)

[0057] 図4は、光源20の平面図である。光源20は、複数のVCSELが二次元のアレイ状に配置されて構成されている。つまり、光源20は、VCSELを発光素子とする発光素子アレイとして構成されている。紙面の右方向をx方向、紙面の上方向をy方向とする。

[0058] x方向及びy方向と直交する方向をz方向とする。なお、光源20の表面とは、紙面の表側、つまり+z方向側の面を言い、光源20の裏面とは、紙面の裏側、つまり-z方向側の面を言う。光源20の平面図とは、光源20を表面側から見た図である。

[0059] さらに説明すると、光源20において、発光層として機能するエピタキシャル層が形成されている方を、光源20の表面、表側、又は表面側という。

[0060] VCSELは、半導体基板上に積層された下部多層膜反射鏡と上部多層膜反射鏡との間に発光領域となる活性領域を有し、表面に対して垂直方向にレーザ光を出射させる発光素子である。VCSELは、端面出射型のレーザを用いる場合と比較し、二次元のアレイ化が容易である。光源20の備えるVCSELの数は、一例として、100個～1000個である。なお、複数の

V C S E L は、互いに並列に接続され、並列に駆動される。上記の V C S E L の数は一例であり、計測距離や照射範囲に応じて設定されればよい。

[0061] 光源 20 の表面には、複数の V C S E L に共通のアノード電極 218 (図 5 参照) が設けられている。光源 20 の裏面には、カソード電極 214 (図 5 参照) が設けられている。つまり、複数の V C S E L は、並列接続されている。複数の V C S E L を並列接続して駆動することで、V C S E L を個別に駆動する場合と比較し、強度の強い光が出射される。

[0062] ここでは、光源 20 は、表面側から見た形状 (平面形状と表記する。以下同様とする。) が長方形であるとする。そして、 $-y$ 方向側の側面を側面 21A、 $+y$ 方向側の側面を側面 21B、 $-x$ 方向側の側面を側面 22A 及び $+x$ 方向側の側面を側面 22B と表記する。側面 21A と側面 21B とが対向する。側面 22A と側面 22B とは、それぞれが側面 21A と側面 21B とをつなぐとともに、対向する。

[0063] そして、光源 20 の平面形状における中心、つまり x 方向及び y 方向の中央を、中心 O_v とする。

[0064] (駆動部 50 及びキャパシタ 70A、70B)

[0065] 光源 20 をより高速に駆動させたい場合は、ローサイド駆動するのがよい。ローサイド駆動とは、V C S E L などの駆動対象に対して、電流経路の下流側に MOS トランジスタ等の駆動素子を位置させた構成を言う。逆に、上流側に駆動素子を位置させた構成をハイサイド駆動と言う。

[0066] 図 5 は、ローサイド駆動により光源 20 を駆動する場合の等価回路の一例を示す図である。図 5 では、光源 20 の V C S E L と、駆動部 50 と、キャパシタ 70A、70B と、抵抗素子 72 と、電源 82 とを示す。なお、電源 82 は、図 2 に示した制御部 8 に設けられている。電源 82 は、 $+$ 側を電源電位とし、 $-$ 側を基準電位とする直流電圧を発生する。電源電位は、電源線 83 に供給され、基準電位は、基準線 84 に供給される。なお、基準電位は、接地電位 (GND と表記されることがある。図 5 では [G] と表記する。) であってよい。

- [0067] 光源20は、前述したように複数のVCSELが並列接続されて構成されている。VCSELのアノード電極218（図4参照。図5では[A]と表記する。）が電源線83に接続される。
- [0068] 駆動部50は、FET素子51と、FET素子51をオンオフする信号発生回路52とを備える。FET素子51のドレイン（図5では[D]と表記する。）は、VCSELのカソード電極214（図4参照。図5では[K]と表記する。）に接続される。FET素子51は、スイッチ素子の一例である。
- [0069] FET素子51としては、例えばGaN（窒化ガリウム）のFET素子が用いられるが、これに限られるものではなく、シリコン等の他の材料のFET素子であってもよい。
- [0070] FET素子51のソース（図5では[S]と表記する。）は、基準線84に接続される。そして、FET素子51のゲートは、信号発生回路52に接続される。つまり、VCSELと駆動部50のFET素子51とは、電源線83と基準線84との間に直列接続されている。信号発生回路52は、制御部8の制御により、FET素子51をオン状態にする「Hレベル」の信号と、FET素子51をオフ状態にする「Lレベル」の信号とを発生する。
- [0071] キャパシタ70A、70Bは、一方の端子が電源線83に接続され、他方の端子が基準線84に接続されている。ここでは、キャパシタ70が複数ある場合には、複数のキャパシタ70は、並列接続される。図5では、キャパシタ70が2個のキャパシタ70A、70Bである。キャパシタ70は、例えば電解コンデンサやセラミックコンデンサなどである。
- [0072] キャパシタ70A、70Bの一方の端子は、抵抗素子72の一方の端子に接続されている。抵抗素子72の他方の端子は、電源82の+側に接続されている。
- [0073] このように、キャパシタ70A、70Bは、光源20と並列接続され、充電された電荷を光源20に放電する。また、キャパシタ70A、70Bとキャパシタ70A、70Bを充電する電源82との間に抵抗素子72が設けら

れている。なお、キャパシタ 70A、70B の容量は比較的小さい容量であり、例えば FET 素子 51 がオフ状態の間に蓄積された電荷が、FET 素子 51 がオン状態の間に 63.2% 放電される程度の容量である。

[0074] 次に、ローサイド駆動である光源 20 の駆動方法を説明する。

[0075] まず、駆動部 50 における信号発生回路 52 の発生する信号が「L レベル」であるとする。この場合、FET 素子 51 は、オフ状態である。つまり、FET 素子 51 のソース（図 5 の [S]）ードレイン（図 5 の [D]）間には電流が流れない。よって、FET 素子 51 と直列接続された VCSEL にも、電流が流れない。つまり、VCSEL は非発光である。

[0076] なお、キャパシタ 70A、70B は、抵抗素子 72 を介して電源 82 に接続されていて、抵抗素子 72 の他方の端子が電源電位になり、基準線 84 に接続された他方の端子が基準電位になる。よって、キャパシタ 70A、70B は、電源 82 から抵抗素子 72 を介して電流が流れて（電荷が供給されて）充電されている。

[0077] 次に、駆動部 50 における信号発生回路 52 の発生する信号が「H レベル」になると、FET 素子 51 がオフ状態からオン状態に移行する。すると、キャパシタ 70A、70B と、直列接続された FET 素子 51 及び VCSEL とで閉ループが構成され、キャパシタ 70A、70B に蓄積されていた電荷が、直列接続された FET 素子 51 と VCSEL とに供給される。つまり、VCSEL に駆動電流が流れて、VCSEL が発光する。この閉ループが、光源 20 を駆動する駆動回路である。

[0078] そして、駆動部 50 における信号発生回路 52 の発生する信号が再び「L レベル」になると、FET 素子 51 がオン状態からオフ状態に移行する。これにより、キャパシタ 70A、70B と、直列接続された FET 素子 51 及び VCSEL との閉ループ（駆動回路）が開ループになり、VCSEL に駆動電流が流れなくなる。これにより、VCSEL は、発光を停止する。すると、放電された分の電荷が、抵抗素子 72 を介して電源 82 からキャパシタ 70A、70B に供給されてキャパシタ 70A、70B が充電される。

[0079] 以上説明したように、信号発生回路 5 2 の出力する信号が「Hレベル」と「Lレベル」とに移行する毎に、F E T 素子 5 1 がオンオフを繰り返し、V C S E L が発光と非発光とを繰り返す。F E T 素子 5 1 のオンオフの繰り返しは、スイッチングと呼ばれることがある。

[0080] なお、F E T 素子 5 1 がオン状態からオフ状態に移行してからキャパシタ 7 0 A、7 0 B が電源 8 2 の電源電位まで充電される充電時間（時定数） τ は、キャパシタ 7 0 A、7 0 B の並列回路の静電容量値を C、抵抗素子 7 2 の抵抗値を R として、次式で表される。

$$[0081] \tau = R C \quad \cdot \cdot \cdot (1)$$

[0082] なお、充電時間 τ は、パルス光の発光間隔の最小値に合わせて設定される。具体的には、充電時間 τ は、パルス光の発光間隔の最小値より十分小さくなるように設定される。すなわち、キャパシタ 7 0 A、7 0 B の並列回路の静電容量値 C 及び抵抗素子 7 2 の抵抗値 R は、パルス光の発光間隔の最小値に合わせて設定される。なお、充電時間 τ は、例えば電源 8 2 の電源電圧の 6 3 . 2 % まで充電される時間に設定される。

[0083] (放熱基材 1 0 0)

[0084] 図 6 A は、放熱基材 1 0 0 の平面図である。図 6 B は、図 6 A の A - A 断面図である。図 6 C は、図 6 A の B - B 断面図である。

[0085] ここで、図 6 A において、紙面の右方向を + X 方向、紙面の左方向を - X 方向、紙面の上方向を + Y 方向、紙面の下方向を - Y 方向とする。X 方向及び Y 方向と直交する方向（紙面の表方向）を Z 方向とする。そして、以下で説明する放熱基材 1 0 0 について、紙面の表方向（+ Z 方向）を表面又は表面側と言い、紙面の裏方向（- Z 方向）を裏面又は裏面側と言う。そして、以下において、表面側から、各部材を透視して見ることを上面視と言う。なお、図 6 B において、紙面の右方向が + X 方向、紙面の裏方向が + Y 方向、紙面の上方向が + Z 方向になる。

[0086] 図 6 A ~ 図 6 C に示すように、放熱基材 1 0 0 の表面上に光源 2 0、F E T 素子 5 1、キャパシタ 7 0 A、7 0 B、及び抵抗素子 7 2 が設けられてい

る。そして、図 6 B、図 6 C に示すように、保持部 6 0 上に光拡散部材 3 0 が設けられている。

[0087] 放熱基材 1 0 0 は、例えば熱伝導率が $100\text{ W/m}\cdot\text{K}$ 以上の窒化アルミニウム (A l N) 等の絶縁性の基材に銅 (C u) 箔などの金属による配線を形成する配線層が設けられて構成されている。放熱基材 1 0 0 として無機基材を用いる場合は、強度上厚みは少なくとも $100\text{ }\mu\text{m}$ 以上であることが好ましい。また、厚みが $500\text{ }\mu\text{m}$ を超えるとインダクタンス上使用が難しくなるため $500\text{ }\mu\text{m}$ 以下であることが好ましい。なお、電流ループの実効インダクタンス上は $200\text{ }\mu\text{m}$ 以下であることが更に好ましい。すなわち、放熱基材 1 0 0 として無機基材を用いる場合の厚みは、 $100\text{ }\mu\text{m}$ 以上で且つ $500\text{ }\mu\text{m}$ 以下、好ましくは、 $100\text{ }\mu\text{m}$ 以上で且つ $200\text{ }\mu\text{m}$ 以下であることが好ましい。

[0088] また、放熱基材 1 0 0 として有機基材を使用する場合は、高熱伝導率の基材を用いることが好ましく、例えば熱伝導率が $1\sim5\text{ W/m}\cdot\text{K}$ の基材を用いることが好ましい。ここで、例えば厚みが $10\text{ }\mu\text{m}$ 程度の場合は、熱伝導率が $1\sim5\text{ W/m}\cdot\text{K}$ の基材を使用可能である。また、有機基材の場合は無機基材の場合と異なり、 $100\text{ }\mu\text{m}$ 未満の厚みの基材を用いることが好ましい。

[0089] 図 6 A に示すように、上面視した場合に光源 2 0 は矩形状であり、光源 2 0 を拡大した領域にカソード電極 2 1 4 が設けられている。また、カソード電極 2 1 4 の一部は、 $-Y$ 方向に延伸している。この延伸したカソード電極 2 1 4 上に F E T 素子 5 1 が設けられており、カソード電極 2 1 4 と F E T 素子 5 1 のドレイン [D] が接続されている。すなわち、F E T 素子 5 1 は、光源 2 0 と同一のカソード電極によって直列接続され、光源 2 0 を駆動する

[0090] また、F E T 素子 5 1 のゲート [G] は、放熱基材 1 0 0 の表面側に設けられたゲート用電極 2 2 0 に接続されている。F E T 素子 5 1 のソース [S] は、放熱基材 1 0 0 の表面側に設けられたグランド電極 2 2 2 に接続され

ている。

[0091] 図6Cに示すように、ゲート用電極220は、放熱基材100を貫通する導体のビアホール224を介して放熱基材100の裏面側に設けられたグラウンド電極226と接続されている。また、グラウンド電極222は、放熱基材100を貫通する導体のビアホール230を介して放熱基材100の裏面側に設けられたグラウンド電極238と接続されている。

[0092] また、放熱基材100の表面側には、光源20の図6Aにおける右側（+X側）、左側（-X側）、上側（+Y側）の三方を囲むようにアノード電極218が設けられている。光源20の右側（+X側）及び左側（-X側）は、ワイヤボンディングによってアノード電極218とワイヤ232で接続されている。

[0093] 光源20の左側（-X側）には、キャパシタ70Aが設けられている。キャパシタ70Aの一方の端子はアノード電極218と接続され、他方の端子はグラウンド電極234と接続されている。図6Bに示すように、グラウンド電極234は、放熱基材100を貫通する導体のビアホール236を介して放熱基材100の裏面側に設けられたグラウンド電極238と接続されている。光源20の右側（+X側）には、キャパシタ70Bが設けられている。キャパシタ70Bの一方の端子はアノード電極218と接続され、他方の端子はグラウンド電極240と接続されている。図6Bに示すように、グラウンド電極240は、放熱基材100を貫通する導体のビアホール242を介して放熱基材100の裏面側に設けられたグラウンド電極238と接続されている。

[0094] 図6Aに示すように、キャパシタ70Bの上側には、抵抗素子72が設けられている。抵抗素子72の一方の端子は、アノード電極218と接続されており、他方の端子は電源電極244と接続されている。電源電極244は、電源82と接続されている。

[0095] 図7は、放熱基材100の裏面側に設けられたグラウンド電極226、238、245を上面視した場合の図である。図7に示すように、放熱基材100の裏面側は、ほぼ全面にわたってグラウンド電極が設けられている。このた

め、光源 20 を発光させるための駆動電流は、放熱基材 100 上のアノード電極 218 からカソード電極 214 へ流れると共に、その電流路を放熱基材 100 の裏面側のグラウンド電極 238 に投影した経路にも電流が流れる。また、FET 素子 51 のドレイン及びソースが放熱基材 100 上で直結するため、電流路の実効インダクタンスが最小化される。このため、高い電流値でパルス幅が短いパルスで低い電源電圧で高速で立ち上げることが可能となる。同時に高熱伝導率の放熱基材 100 の表側と裏側で光源 20 と接続されたカソード電極 214 とグラウンド電極 238 とが対向するため、光源 20 が発生する熱をグラウンド電極 238 側に効率よく放熱される。

[0096] 以上、実施の形態を説明したが、本発明の技術的範囲は上記実施の形態に記載の範囲には限定されない。発明の要旨を逸脱しない範囲で上記実施の形態に多様な変更又は改良を加えることができ、当該変更又は改良を加えた形態も本発明の技術的範囲に含まれる。

[0097] また、上記実施の形態は、クレーム（請求項）にかかる発明を限定するものではなく、また実施の形態の中で説明されている特徴の組み合わせの全てが発明の解決手段に必須であるとは限らない。前述した実施の形態には種々の段階の発明が含まれており、開示される複数の構成要件の組み合わせにより種々の発明が抽出される。実施の形態に示される全構成要件から幾つかの構成要件が削除されても、効果が得られる限りにおいて、この幾つかの構成要件が削除された構成が発明として抽出され得る。

[0098] 例えば、本実施形態では、光源 20 及び FET 素子 51 を 1 個ずつ設けた場合について説明したが、光源 20 及び FET 素子 51 の組を複数備えた構成としてもよい。この場合、複数の FET 素子 51 を制御する制御信号を出力する制御部 8 から複数の FET 素子 51 までの信号配線が等しい長さに分岐されている構成としてもよい。例えば図 8 に示すように、2 個の光源 20 A、20 B と、2 個の FET 素子 51 A、51 B を備えた構成の場合、制御部 8 から FET 素子 51 A のゲートまでの距離 L1 と、制御部 8 から FET 素子 51 B のゲートまでの距離 L2 と、が同じ距離となるように、制御部 8

からFET素子51A、51Bのゲートまでの信号配線が等しい長さに分岐されている構成とする。また、光源20A、20Bのカソードが接続される同一のカソード電極214が放熱基材100上に設けられた構成としてもよい。

本願は、2021年3月22日付の日本国特願2021-047642号に基づき優先権を主張する。

請求の範囲

- [請求項1] 発光素子と、
前記発光素子の一方の電極と直列接続され、前記発光素子を駆動するスイッチ素子と、
前記発光素子と並列接続され、充電された電荷を前記発光素子に放電する容量素子と、
前記容量素子と前記容量素子を充電する電源との間に設けられた抵抗素子と、
を同一の基材上に備える
発光装置。
- [請求項2] 前記容量素子の静電容量値及び前記抵抗素子の抵抗値が、前記発光素子から発光されるパルス光の発光間隔の最小値に合わせて設定されている
請求項1記載の発光装置。
- [請求項3] 前記基材は、窒化アルミニウムである
請求項1又は請求項2記載の発光装置。
- [請求項4] 前記基材は無機基材であり、厚みが $100\mu\text{m}$ 以上 $500\mu\text{m}$ 以下で且つ熱伝導率が $100\text{W}/\text{m}\cdot\text{K}$ 以上である
請求項1～3の何れか1項に記載の発光装置。
- [請求項5] 前記基材は有機基材であり、厚みが $100\mu\text{m}$ 未満で且つ熱伝導率が $1\text{W}/\text{m}\cdot\text{K}$ 以上である
請求項1又は請求項2記載の発光装置。
- [請求項6] 前記発光素子及び前記スイッチ素子の組を複数備えた
請求項1～5の何れか1項に記載の発光装置。
- [請求項7] 複数の前記スイッチ素子を制御する制御信号を出力する制御部から複数の前記スイッチ素子までの信号配線が等しい長さに分岐されている
請求項6記載の発光装置。

[請求項8] 複数の前記発光素子のカソードが接続される同一のカソード電極が前記基材上に設けられている

請求項 6 又は請求項 7 記載の発光装置。

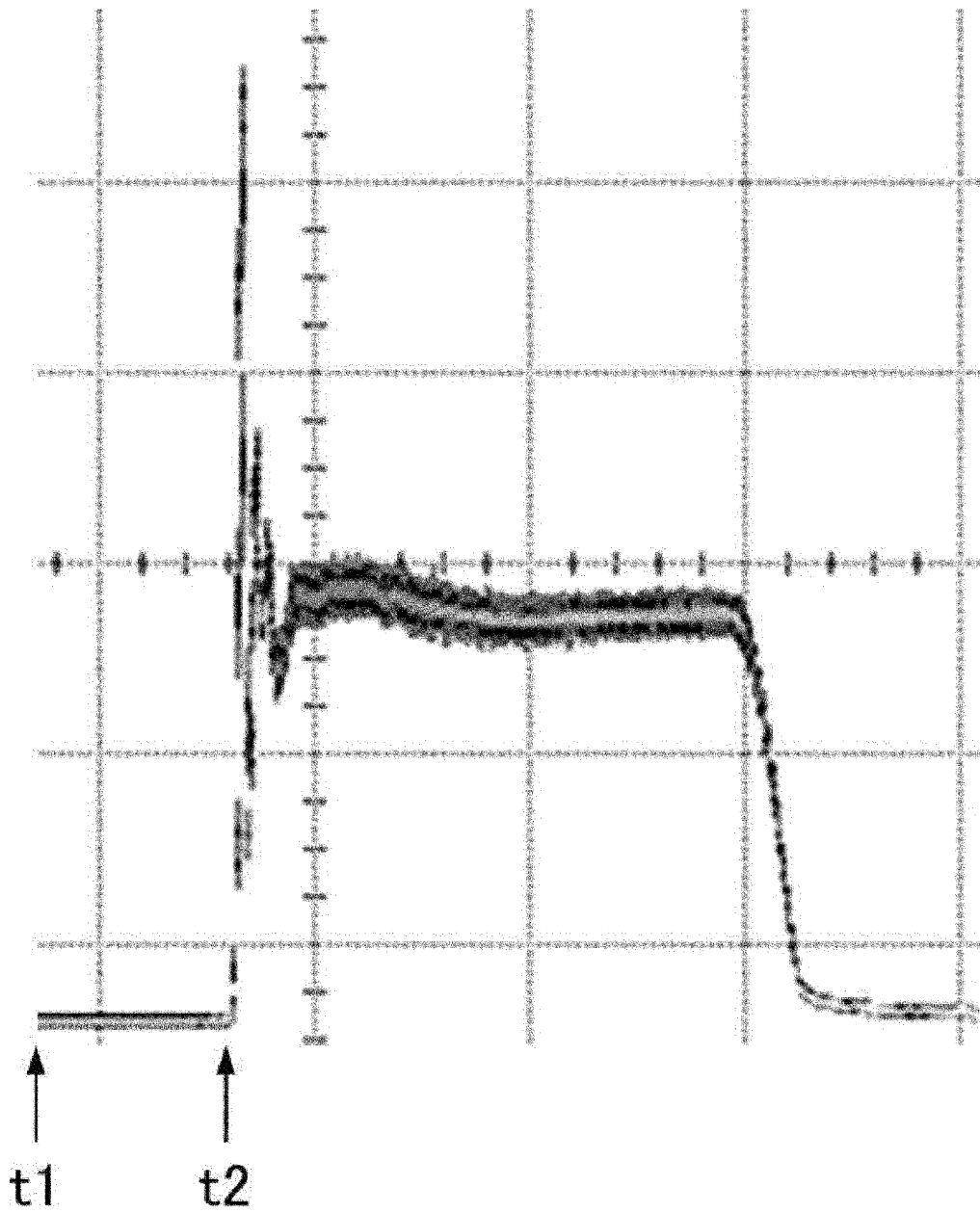
[請求項9] 請求項 1 ～ 8 の何れか 1 項に記載の発光装置と、

前記発光装置から被計測物に対して発光された光の反射光を受光する受光素子と、

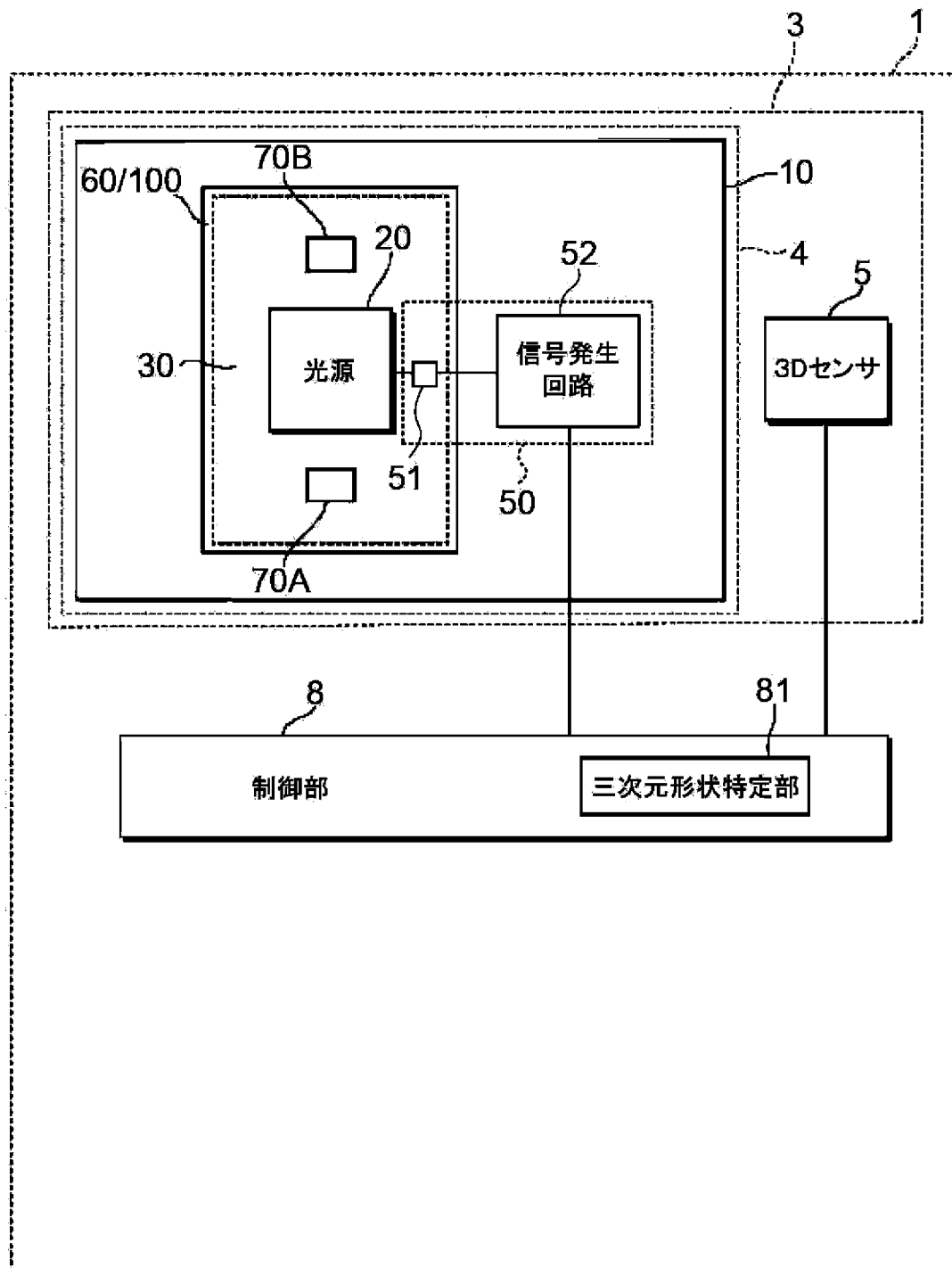
前記受光素子の受光量から直接法におけるタイムオブフライトにより前記被計測物までの距離を測定する測定部と、

を備えた計測装置。

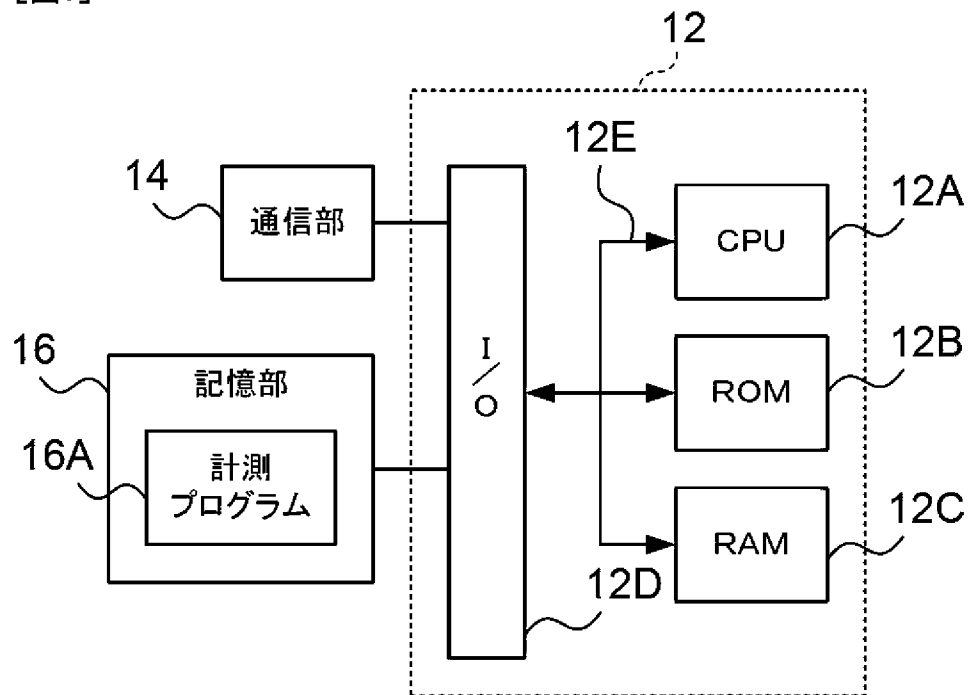
[図1]



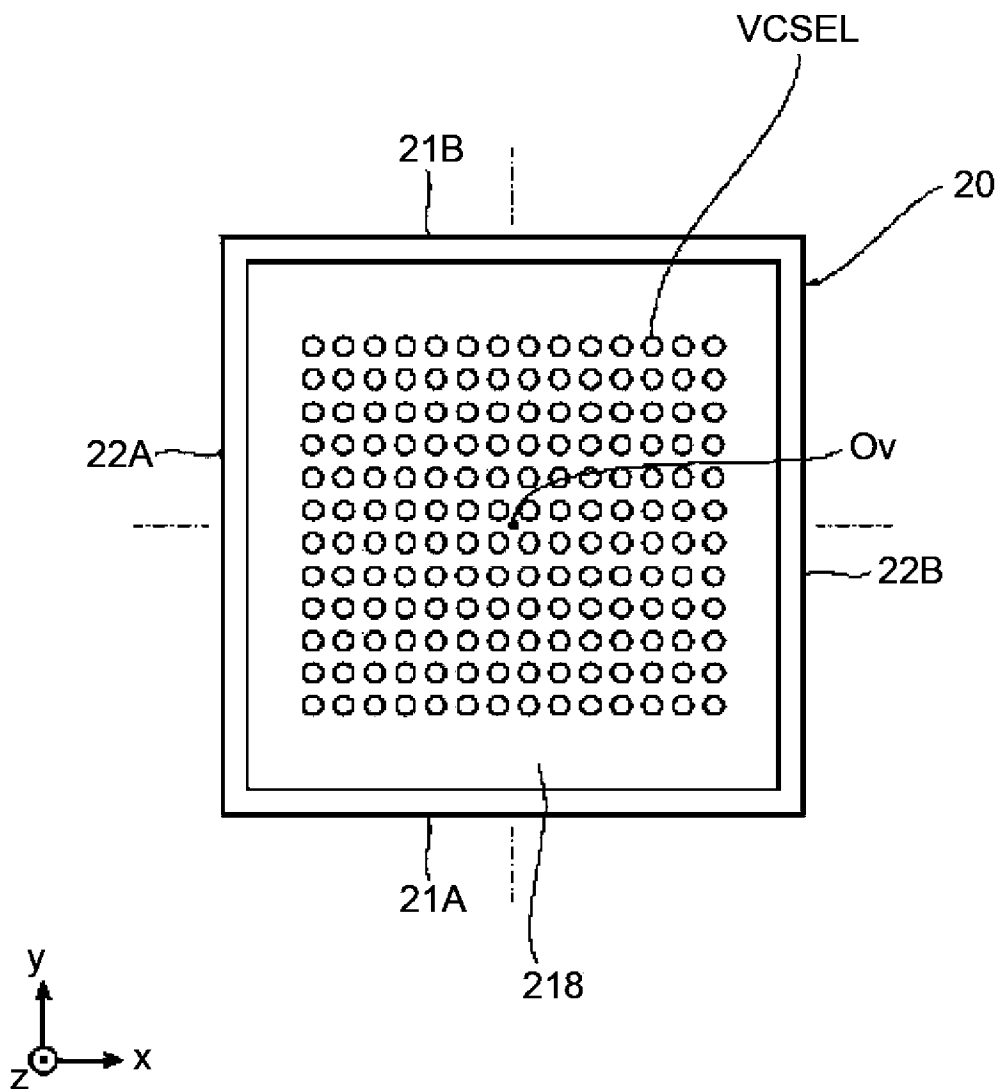
[図2]



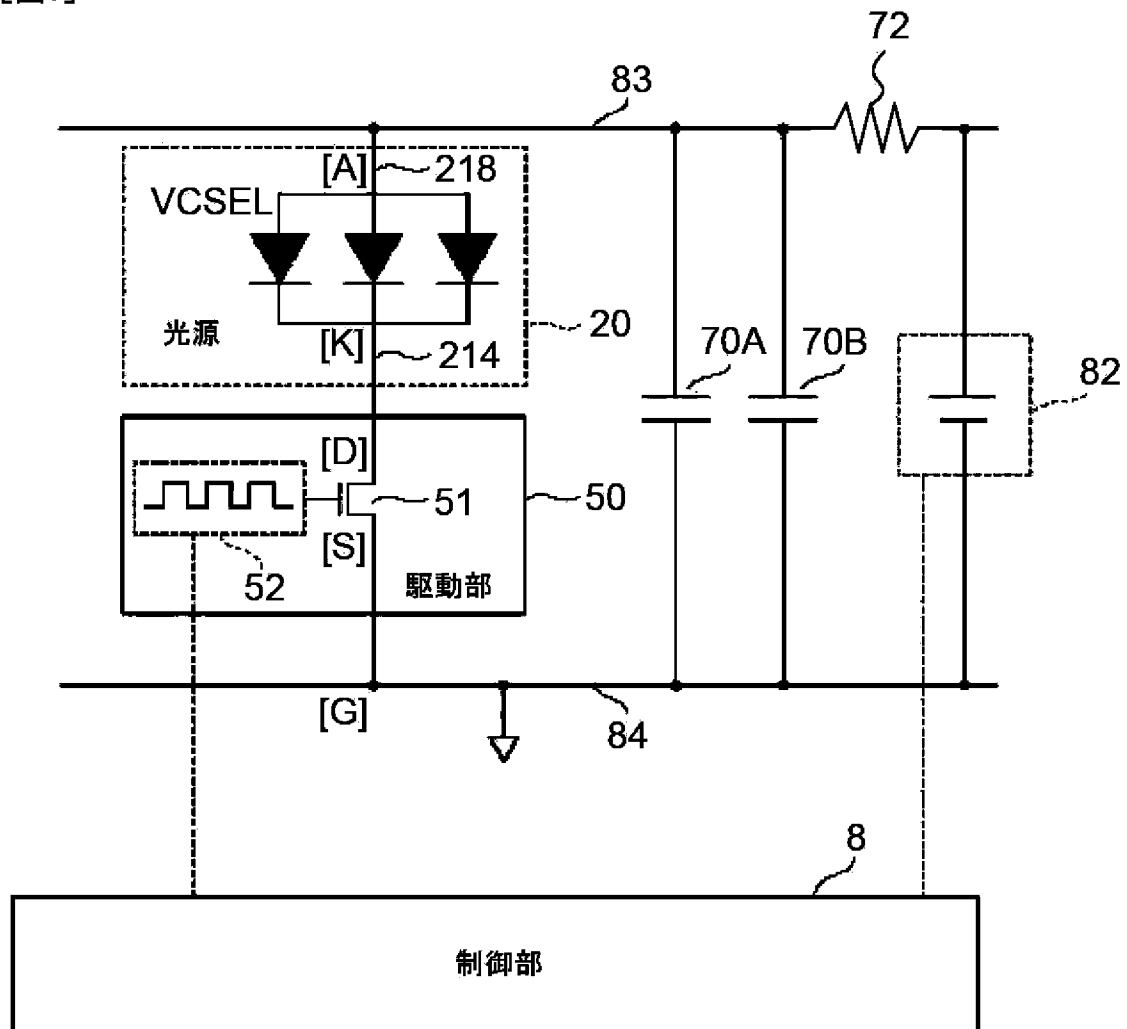
[図3]



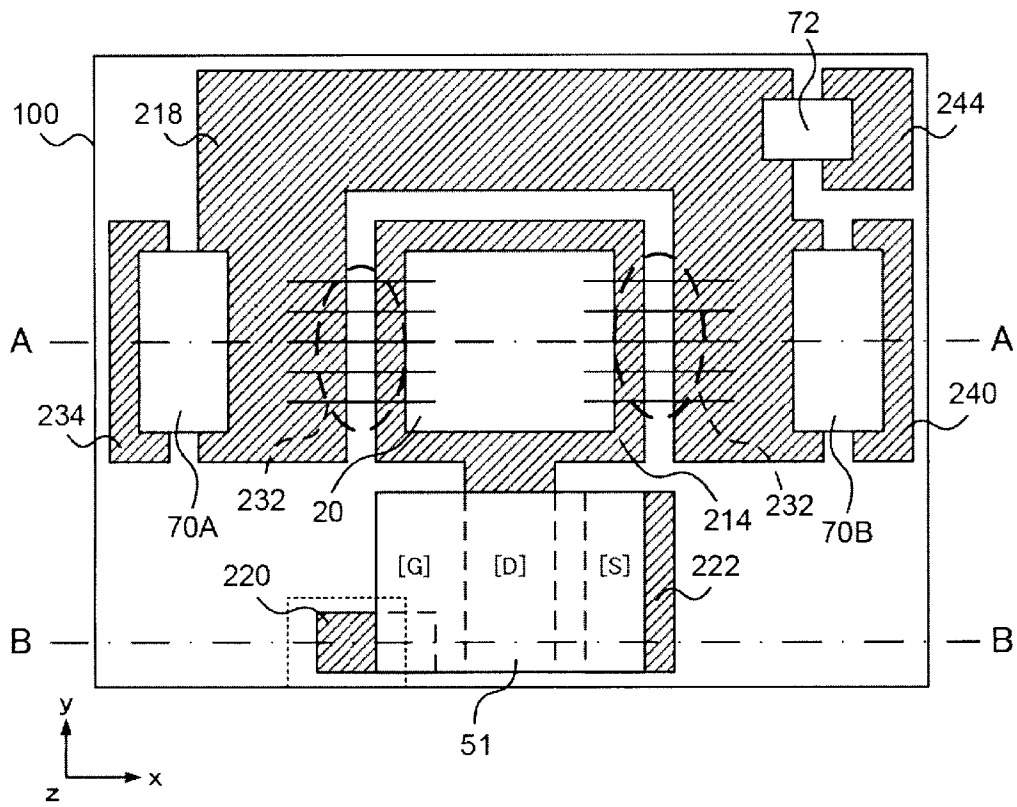
[図4]



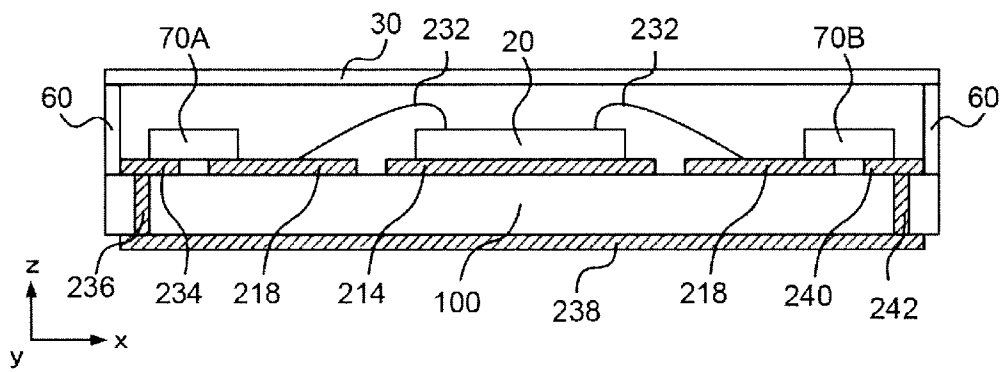
[図5]



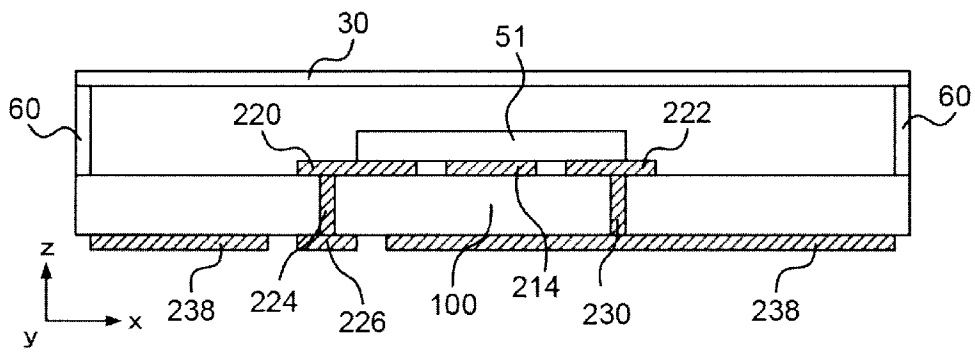
[図6A]



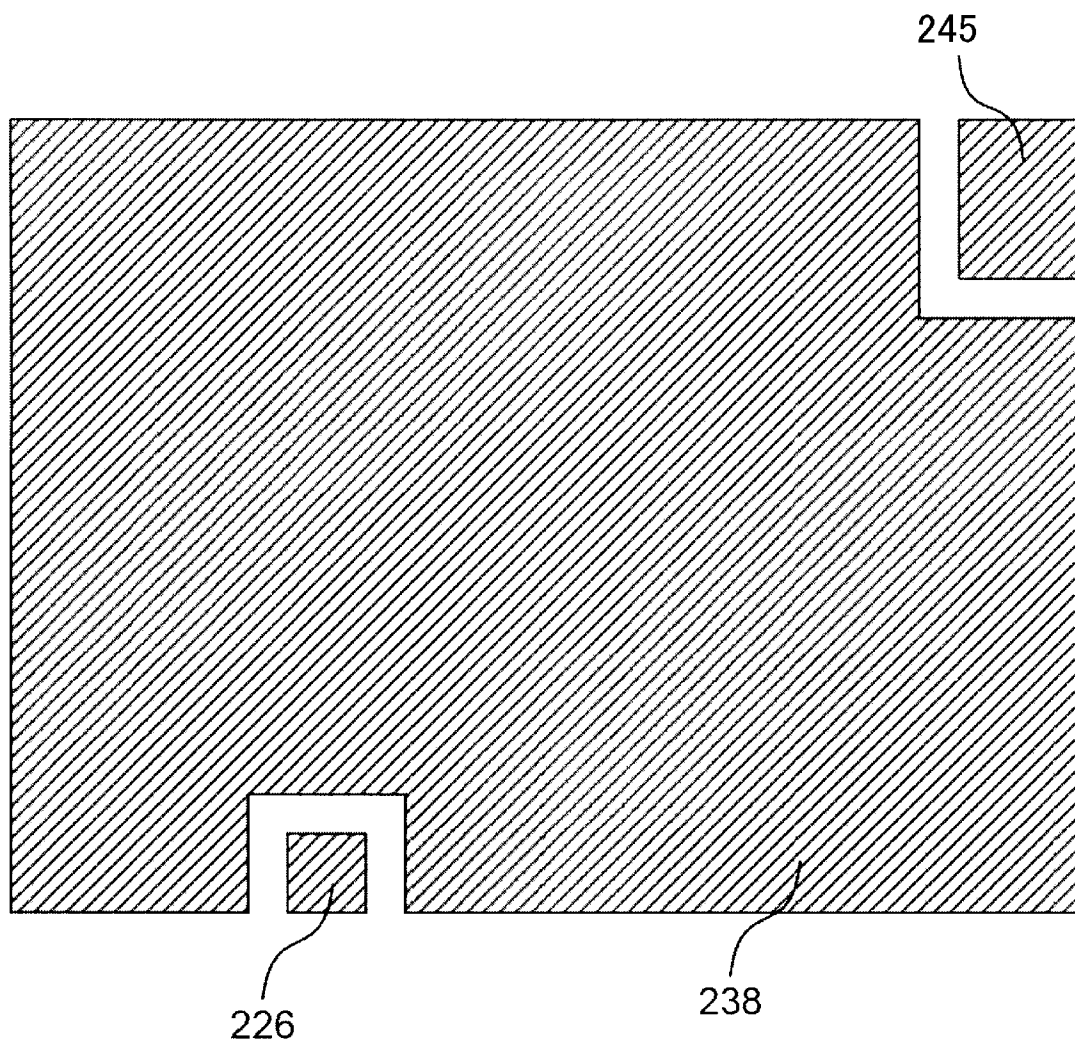
[図6B]



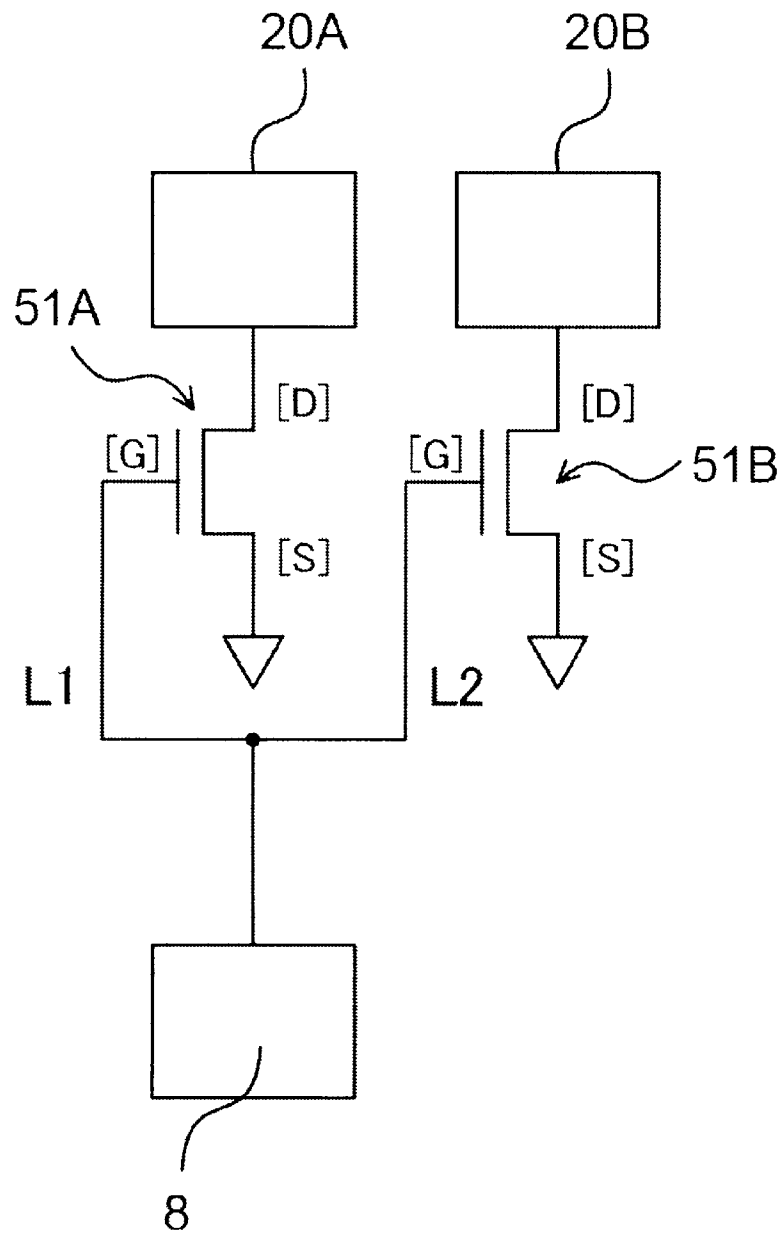
[図6C]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/027750

A. CLASSIFICATION OF SUBJECT MATTER**H01S 5/042**(2006.01)i; **G01S 7/484**(2006.01)i; **H01S 5/024**(2006.01)i

FI: H01S5/042 630; G01S7/484; H01S5/024

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01S5/00-5/50; G01S7/48-7/51; G01S17/00-17/95

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan 1922-1996
 Published unexamined utility model applications of Japan 1971-2021
 Registered utility model specifications of Japan 1996-2021
 Published registered utility model applications of Japan 1994-2021

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2020-141019 A (FUJI XEROX CO LTD) 03 September 2020 (2020-09-03) paragraphs [0004]-[0005], [0010]-[0065], fig. 1-7	1-9
Y	JP 2021-19194 A (DENSO CORP) 15 February 2021 (2021-02-15) paragraphs [0001]-[0004], [0012]-[0034], fig. 1-7	1-9
Y	JP 2008-34580 A (KYOCERA CORP) 14 February 2008 (2008-02-14) paragraphs [0032]-[0034], fig. 1-2	3-4, 6-9
Y	WO 2017/169749 A1 (TOSHIBA KK) 05 October 2017 (2017-10-05) paragraphs [0035]-[0036], [0047]-[0048], [0055]	3-4, 6-9
Y	JP 2018-42597 A (SEIKO EPSON CORP) 22 March 2018 (2018-03-22) paragraphs [0046]-[0052], fig. 2	5-9
Y	WO 2013/046415 A1 (FUJITSU LIMITED) 04 April 2013 (2013-04-04) paragraph [0029]	5-9

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

27 September 2021

Date of mailing of the international search report

12 October 2021

Name and mailing address of the ISA/JP

Japan Patent Office (ISA/JP)
 3-4-3 Kasumigaseki, Chiyoda-ku, Tokyo 100-8915
 Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2021/027750

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2020/054257 A1 (SONY SEMICONDUCTOR SOLUTIONS CORP) 19 March 2020 (2020-03-19) paragraphs [0045], [0121], fig. 3	6-9
Y	JP 2002-314191 A (FUJI XEROX CO LTD) 25 October 2002 (2002-10-25) paragraphs [0004]-[0006], [0009], [0012], [0033]-[0034], fig. 1, 12	7-9
Y	JP 2019-158693 A (RICOH CO LTD) 19 September 2019 (2019-09-19) paragraphs [0008]-[0010], [0150], fig. 1	9
A	JP 2011-40685 A (YOKOGAWA ELECTRIC CORP) 24 February 2011 (2011-02-24) entire text, all drawings	1-9
A	US 2018/0278011 A1 (INFINEON TECHNOLOGIES AG) 27 September 2018 (2018-09-27) entire text, all drawings	1-9
A	US 2019/0364630 A1 (OSRAM OPTO SEMICONDUCTORS GMBH) 28 November 2019 (2019-11-28) entire text, all drawings	1-9
A	US 2019/0386460 A1 (ANALOG DEVICES, INC.) 19 December 2019 (2019-12-19) entire text, all drawings	1-9

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/JP2021/027750

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
JP	2020-141019	A	03 September 2020	US 2020/0274320 A1 paragraphs [0004]-[0005], [0028]-[0097], fig. 1-7 CN 111628403 A	
JP	2021-19194	A	15 February 2021	(Family: none)	
JP	2008-34580	A	14 February 2008	(Family: none)	
WO	2017/169749	A1	05 October 2017	US 2019/0090346 A1 paragraphs [0050]-[0051], [0064]-[0065], [0073]	
JP	2018-42597	A	22 March 2018	US 2018/0070829 A1 paragraphs [0069]-[0075], fig. 2	
WO	2013/046415	A1	04 April 2013	US 2014/0178079 A1 paragraph [0034] CN 103814314 A	
WO	2020/054257	A1	19 March 2020	JP 2020-43229 A CN 112640232 A	
JP	2002-314191	A	25 October 2002	(Family: none)	
JP	2019-158693	A	19 September 2019	EP 3540460 A1 paragraphs [0011]-[0015], [0246], fig. 1	
JP	2011-40685	A	24 February 2011	US 2011/0043790 A1	
US	2018/0278011	A1	27 September 2018	US 2020/0194963 A1 DE 102018106860 A1 CN 109378703 A	
US	2019/0364630	A1	28 November 2019	WO 2018/134182 A1 DE 102017100879 A1 CN 110178444 A	
US	2019/0386460	A1	19 December 2019	US 2017/0085057 A1 DE 102016116875 A1 CN 106549301 A	

A. 発明の属する分野の分類（国際特許分類（IPC）） H01S 5/042(2006.01)i; G01S 7/484(2006.01)i; H01S 5/024(2006.01)i FI: H01S5/042 630; G01S7/484; H01S5/024										
B. 調査を行った分野										
調査を行った最小限資料（国際特許分類（IPC）） H01S5/00-5/50; G01S7/48-7/51; G01S17/00-17/95										
最小限資料以外の資料で調査を行った分野に含まれるもの <table border="0"> <tr> <td>日本国実用新案公報</td> <td>1922-1996年</td> </tr> <tr> <td>日本国公開実用新案公報</td> <td>1971-2021年</td> </tr> <tr> <td>日本国実用新案登録公報</td> <td>1996-2021年</td> </tr> <tr> <td>日本国登録実用新案公報</td> <td>1994-2021年</td> </tr> </table>			日本国実用新案公報	1922-1996年	日本国公開実用新案公報	1971-2021年	日本国実用新案登録公報	1996-2021年	日本国登録実用新案公報	1994-2021年
日本国実用新案公報	1922-1996年									
日本国公開実用新案公報	1971-2021年									
日本国実用新案登録公報	1996-2021年									
日本国登録実用新案公報	1994-2021年									
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）										
C. 関連すると認められる文献										
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号								
Y	JP 2020-141019 A（富士ゼロックス株式会社）03.09.2020（2020-09-03） [0004]-[0005], [0010]-[0065], 図1-7	1-9								
Y	JP 2021-19194 A（株式会社デンソー）15.02.2021（2021-02-15） [0001]-[0004], [0012]-[0034], 図1-7	1-9								
Y	JP 2008-34580 A（京セラ株式会社）14.02.2008（2008-02-14） [0032]-[0034], 図1-2	3-4, 6-9								
Y	WO 2017/169749 A1（株式会社東芝）05.10.2017（2017-10-05） [0035]-[0036], [0047]-[0048], [0055]	3-4, 6-9								
Y	JP 2018-42597 A（セイコーエプソン株式会社）22.03.2018（2018-03-22） [0046]-[0052], 図2	5-9								
Y	WO 2013/046415 A1（富士通株式会社）04.04.2013（2013-04-04） [0029]	5-9								
Y	WO 2020/054257 A1（ソニーセミコンダクタソリューションズ株式会社）19.03.2020 （2020-03-19） [0045], [0121], 図3	6-9								
☒ C欄の続きにも文献が列挙されている。 ☒ パテントファミリーに関する別紙を参照。										
* 引用文献のカテゴリー “A” 特に関連のある文献ではなく、一般的な技術水準を示すもの “E” 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの “L” 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） “O” 口頭による開示、使用、展示等に言及する文献 “P” 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 “T” 国際出願日又は優先日後に公表された文献であって出願と抵触するものではなく、発明の原理又は理論の理解のために引用するもの “X” 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの “Y” 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの “&” 同一パテントファミリー文献										
国際調査を完了した日 27.09.2021		国際調査報告の発送日 12.10.2021								
名称及びあて先 日本国特許庁(ISA/JP) 〒100-8915 日本国 東京都千代田区霞が関三丁目4番3号		権限のある職員（特許庁審査官） 百瀬 正之 2K 4084 電話番号 03-3581-1101 内線 3255								

C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2002-314191 A (富士ゼロックス株式会社) 25.10.2002 (2002 - 10 - 25) [0004]-[0006], [0009], [0012], [0033]-[0034], 図1, 12	7-9
Y	JP 2019-158693 A (株式会社リコー) 19.09.2019 (2019 - 09 - 19) [0008]-[0010], [0150], 図1	9
A	JP 2011-40685 A (横河電機株式会社) 24.02.2011 (2011 - 02 - 24) 全文, 全図	1-9
A	US 2018/0278011 A1 (INFINEON TECHNOLOGIES AG) 27.09.2018 (2018 - 09 - 27) 全文, 全図	1-9
A	US 2019/0364630 A1 (OSRAM OPTO SEMICONDUCTORS GMBH) 28.11.2019 (2019 - 11 - 28) 全文, 全図	1-9
A	US 2019/0386460 A1 (ANALOG DEVICES, INC.) 19.12.2019 (2019 - 12 - 19) 全文, 全図	1-9

国際調査報告
 パテントファミリーに関する情報

国際出願番号

PCT/JP2021/027750

引用文献			公表日	パテントファミリー文献	公表日
JP	2020-141019	A	03.09.2020	US 2020/0274320 A1 [0004]-[0005], [0028]- [0097], FIGs. 1-7 CN 111628403 A	
JP	2021-19194	A	15.02.2021	(ファミリーなし)	
JP	2008-34580	A	14.02.2008	(ファミリーなし)	
WO	2017/169749	A1	05.10.2017	US 2019/0090346 A1 [0050]-[0051], [0064]- [0065], [0073]	
JP	2018-42597	A	22.03.2018	US 2018/0070829 A1 [0069]-[0075], FIG. 2	
WO	2013/046415	A1	04.04.2013	US 2014/0178079 A1 [0034] CN 103814314 A	
WO	2020/054257	A1	19.03.2020	JP 2020-43229 A CN 112640232 A	
JP	2002-314191	A	25.10.2002	(ファミリーなし)	
JP	2019-158693	A	19.09.2019	EP 3540460 A1 [0011]-[0015], [0246], FIG. 1	
JP	2011-40685	A	24.02.2011	US 2011/0043790 A1	
US	2018/0278011	A1	27.09.2018	US 2020/0194963 A1 DE 102018106860 A1 CN 109378703 A	
US	2019/0364630	A1	28.11.2019	WO 2018/134182 A1 DE 102017100879 A1 CN 110178444 A	
US	2019/0386460	A1	19.12.2019	US 2017/0085057 A1 DE 102016116875 A1 CN 106549301 A	