

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES
PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges
Eigentum

Internationales Büro

(43) Internationales
Veröffentlichungsdatum
10. Januar 2013 (10.01.2013)



(10) Internationale Veröffentlichungsnummer
WO 2013/004547 A1

(51) Internationale Patentklassifikation:
H05B 33/08 (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2012/062319

(22) Internationales Anmeldedatum:
26. Juni 2012 (26.06.2012)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
102011078620.1 4. Juli 2011 (04.07.2011) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme
von US): **OSRAM AG** [DE/DE]; Hellabrunner Str. 1,
81543 München (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **BAUMANN, Frank**
[DE/DE]; Orleansstraße 5, 93055 Regensburg (DE).
BIEBEL, Ulrich [DE/DE]; Herleinstr. 16, 86643
Rennertshofen (DE). **BIEBERSDORF, Andreas**
[DE/DE]; Volcanusweg 12, 93055 Regensburg (DE).
MAIWALD, Hubert [DE/DE]; Sebastian-Kneipp-Str. 36,
93073 Neutraubling (DE). **SCHÖLL, Hansjörg** [DE/DE];
Mörikestr. 5A, 93077 Bad Abbach (DE).
KALTENBACHER, Axel [DE/DE]; Im Anger 13, 93098
Mintraching (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare nationale Schutzrechtsart): AE, AG, AL,
AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY,
BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM,
DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT,
HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP,
KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD,
ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI,
NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW,
SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM,
TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM,
ZW.

(84) Bestimmungsstaaten (soweit nicht anders angegeben, für
jede verfügbare regionale Schutzrechtsart): ARIPO (BW,
GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ,
TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ,
RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY,
CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT,
LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE,
SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA,
GN, GQ, GW, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

— mit internationalem Recherchenbericht (Artikel 21 Absatz
3)

(54) Title: HIGH-VOLTAGE LED MULTICHIP MODULE AND METHOD FOR ADJUSTING AN LED MULTICHIP MODULE

(54) Bezeichnung : HOCHVOLT-LED-MULTICHIP-MODUL UND VERFAHREN ZUR EINSTELLUNG EINES LED-
MULTICHIP-MODULS

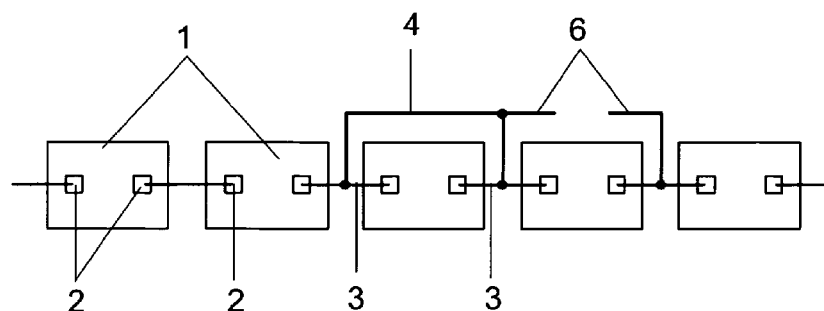


FIG 4

(57) Abstract: The LED module comprises a plurality of LED chips (1) which have electrical terminals (2) and are connected in series via electrical connections (3). At least one short-circuit connection (4) is present, which connects two of the terminals or connections to one another in an electrically conducting manner and bridges at least one of the LED chips. Electrical and/or optical properties, in particular the operating voltage, of the LED module are adjusted by establishing or interrupting such short-circuit connections (4).

(57) Zusammenfassung: Das LED-Modul weist eine Mehrzahl von LED-Chips (1) auf, die elektrische Anschlüsse (2) besitzen und über elektrische Verbindungen (3) in Reihe geschaltet sind. Es ist mindestens eine Kurzschlussverbindung (4) vorhanden, die zwei der Anschlüsse oder Verbindungen elektrisch leitend miteinander verbindet und mindestens einen der LED-Chips überbrückt. Durch Herstellen oder Unterbrechen solcher Kurzschlussverbindungen (4) werden elektrische und/oder optische Eigenschaften, insbesondere die Betriebsspannung, des LED-Moduls eingestellt.



WO 2013/004547 A1

Beschreibung

Hochvolt-LED-Multichip-Modul und Verfahren zur Einstellung eines LED-Multichip-Moduls

Die Erfindung betrifft LED-Multichip-Module, die mit hohen Spannungen betrieben werden können.

Leuchtmittel, in denen lichtemittierende Dioden (LEDs) verwendet werden, können einzelne LED-Chips oder auch mehrere zu einem Modul zusammengeschaltete LED-Chips enthalten. In der US 2010/0006868 A1 ist ein LED-Bauelement beschrieben, das Reihen- und Parallelschaltungen von LEDs zum Betrieb mit verschiedenen vorgegebenen Wechselspannungen aufweist.

Zur Anpassung der Netzspannung an die Betriebsspannung eines LED-Multichip-Moduls werden in der Regel Treiberschaltungen eingesetzt, die besonders einfach, kompakt, effizient und kostengünstig ausgelegt werden können, wenn die benötigte Betriebsspannung relativ hoch ist. Eine hohe Betriebsspannung von typisch zum Beispiel 280 V wird durch eine Reihenschaltung von LEDs ermöglicht. Dabei tritt das Problem auf, dass die tatsächliche Betriebsspannung aufgrund der Fertigungstoleranzen der LED schwankt. Es wird daher nach Möglichkeiten gesucht, die Betriebsspannungen der LED-Multichip-Module in einem vorgegebenen engen Toleranzbereich zu halten.

Aufgabe der vorliegenden Erfindung ist es, anzugeben, wie eine Eigenschaft eines LED-Multichip-Moduls, insbesondere dessen Betriebsspannung, in zuverlässiger und kostengünstiger Weise auf eine Vorgabe eingestellt werden kann.

Diese Aufgabe wird mit dem LED-Multichip-Modul mit den Merkmalen des Anspruches 1 beziehungsweise mit dem Verfahren zur Einstellung eines LED-Multichip-Moduls mit den Merkmalen des Anspruches 7 oder des Anspruches 8 gelöst. Ausgestaltungen ergeben sich aus den abhängigen Ansprüchen.

Das LED-Multichip-Modul weist eine Mehrzahl von LED-Chips auf, die elektrische Anschlüsse besitzen und über elektrische Verbindungen in Reihe geschaltet sind. Es ist mindestens eine Kurzschlussverbindung vorhanden, die zwei der Anschlüsse oder Verbindungen elektrisch leitend miteinander verbindet und mindestens einen der LED-Chips oder einen Widerstand überbrückt, so dass die Betriebsspannung im Bereich zwischen 150 V und 350 V liegt.

Bei einer Ausführungsform des LED-Multichip-Moduls liegt die Betriebsspannung im Bereich zwischen 270 V und 300 V.

Bei einer weiteren Ausführungsform des LED-Multichip-Moduls liegt die Betriebsspannung im Bereich zwischen 250 V und 290 V.

Bei einer weiteren Ausführungsform des LED-Multichip-Moduls ist die Kurzschlussverbindung durch einen Bonddraht bewirkt.

Bei einer weiteren Ausführungsform des LED-Multichip-Moduls ist die Kurzschlussverbindung durch eine Leiterbahn einer strukturierten Metallebene bewirkt.

Bei einer weiteren Ausführungsform des LED-Multichip-Moduls ist ein elektrischer Widerstand in eine der Verbindungen und/oder in die mindestens eine Kurzschlussverbindung geschaltet, und der Widerstand ist so bemessen, dass er die

Betriebsspannung um einen Wert im Bereich zwischen 0,1 V und 3 V, insbesondere im Bereich zwischen 1 V und 3 V, erhöht.

Bei einem Verfahren zur Einstellung eines LED-Multichip-Moduls werden LED-Chips, die elektrische Anschlüsse aufweisen, über elektrische Verbindungen in Reihe geschaltet, und mindestens eine Kurzschlussverbindung wird zwischen den Anschlüssen oder Verbindungen hergestellt.

Bei einem anderen Verfahren zur Einstellung eines LED-Multichip-Moduls werden LED-Chips, die elektrische Anschlüsse aufweisen, über elektrische Verbindungen in Reihe geschaltet. Zwischen den Anschlüssen oder Verbindungen werden diverse Kurzschlussverbindungen hergestellt. Nachträglich wird mindestens eine der Kurzschlussverbindungen unterbrochen.

Bei Ausführungsformen des Verfahrens wird die Betriebsspannung im Bereich zwischen 150 V und 350 V, bei weiteren Ausführungsformen im Bereich zwischen 270 V und 300 V oder im Bereich zwischen 250 V und 290 V eingestellt.

Bei weiteren Ausführungsformen des Verfahrens wird mindestens eine optische Eigenschaft des LED-Multichip-Moduls eingestellt. Die optische Eigenschaft kann zum Beispiel die Helligkeit der im Betrieb des LED-Multichip-Moduls ausgesandten Strahlung, deren Farbe, deren Farbwiedergabeindex (colour rendering index, CRI) oder deren Abstrahlcharakteristik sein. Um die Einstellung zu ermöglichen, kann der LED-Multichip-Modul insbesondere aus LED-Chips mit unterschiedlichen optischen Eigenschaften aufgebaut sein.

Bei weiteren Ausführungsformen des Verfahrens wird ein elektrischer Widerstand vorgesehen, der durch die mindestens

eine Kurzschlussverbindung oder durch eine weitere Kurzschlussverbindung überbrückt wird. Der Widerstand wird zwischen zwei der Anschlüsse oder Verbindungen geschaltet, indem die den Widerstand überbrückende Kurzschlussverbindung unterbrochen wird. Die Betriebsspannung wird durch den Widerstand um einen Wert im Bereich zwischen 0,1 V und 3 V, insbesondere im Bereich zwischen 1 V und 3 V, erhöht.

Bei weiteren Ausführungsformen des Verfahrens wird einer der LED-Chips mit weiteren elektrischen Verbindungen versehen, so dass die mit einem der Anschlüsse dieses LED-Chips verbundenen Anschlüsse weiterer LED-Chips auch mit dem jeweils anderen Anschluss dieses LED-Chips verbunden sind. Zwei der weiteren elektrischen Verbindungen werden unterbrochen, so dass jeder Anschluss nur noch mit jeweils einem anderen Anschluss verbunden ist. Mit dieser Ausgestaltung des Verfahrens ist es insbesondere möglich, parallel geschaltete Reihenschaltungen von LEDs aufeinander abzustimmen: Eine in der Anordnung letzte LED wird abhängig von der Auswahl der unterbrochenen weiteren elektrischen Verbindungen an eine der Reihenschaltungen angeschlossen, so dass die betreffende Reihenschaltung dadurch verlängert wird.

Es folgt eine genauere Beschreibung von Beispielen des LED-Multichip-Moduls und des Verfahrens anhand der beigefügten Figuren.

Figur 1 zeigt ein Schema einer Anordnung von LED-Chips, die über Bonddrähte verbunden und mit Kurzschlussverbindungen versehen sind.

Figur 2 zeigt die Anordnung gemäß Figur 1 nach dem Auftrennen einer Kurzschlussverbindung.

Figur 3 zeigt ein Schema einer Anordnung von LED-Chips, die über Leiterbahnen verbunden und mit Kurzschlussverbindungen versehen sind.

Figur 4 zeigt die Anordnung gemäß Figur 3 nach dem Auftrennen einer Kurzschlussverbindung.

Figur 5 zeigt ein Schema einer Anordnung von LED-Chips, die über Leiterbahnen verbunden und mit überbrückten Widerständen versehen sind.

Figur 6 zeigt die Anordnung gemäß Figur 5 nach dem Auftrennen von Überbrückungen.

Figur 7 zeigt ein Schema einer Anordnung von LED-Chips, die über Leiterbahnen verbunden und mit weiteren elektrischen Verbindungen für die Realisierung unterschiedlicher Schaltungsanordnungen versehen sind.

Figur 8 zeigt die Anordnung gemäß Figur 7 für ein Beispiel einer Schaltungsanordnung.

Figur 9 zeigt die Anordnung gemäß Figur 7 für ein weiteres Beispiel einer Schaltungsanordnung.

Figur 10 zeigt ein Schema eines LED-Multichip-Moduls in einer Draufsicht.

Figur 11 zeigt eine LED-Treiberschaltung mit Stromregler.

Figur 12 zeigt eine LED-Treiberschaltung gemäß Figur 11 mit Eingangskondensator.

Die Figur 1 zeigt ein Schema einer Reihenschaltung von LED-Chips 1. Die LED-Chips 1 können zum Beispiel auf einem Substrat aus Saphir hergestellt sein. Für den elektrischen Anschluss der LEDs sind auf Oberseiten der LED-Chips 1 Anschlüsse 2 vorhanden, die über elektrische Verbindungen 3 miteinander verbunden sind. Reihenschaltungen von LEDs können parallel zueinander geschaltet sein und jeweils dieselbe Anzahl oder auch unterschiedliche Anzahlen von LEDs umfassen. Kurzschlussverbindungen 4 stellen elektrische Verbindungen zwischen einigen der Anschlüsse 2 her, die dadurch kurzgeschlossen sind, so dass die betreffenden LED-Chips 1 im Betrieb der Reihenschaltung außer Funktion sind. Die Kurzschlussverbindungen 4 können wie in dem Beispiel der Figur 1 jeweils zwei Anschlüsse 2 desselben LED-Chips 1 kurzschließen oder statt dessen auch zwischen Anschlüssen 2 verschiedener LED-Chips 1 vorgesehen sein. In dem Ausführungsbeispiel der Figur 1 sind die Verbindungen 3 und Kurzschlussverbindungen 4 jeweils Bonddrähte 5.

Die Figur 2 zeigt die Anordnung gemäß der Figur 1 nach dem Auftrennen eines der Bonddrähte 5, die als Kurzschlussverbindungen 4 vorgesehen waren. Der betreffende LED-Chip 1 ist auf diese Weise aktiviert, das heißt, in die Reihenschaltung einbezogen worden. Durch das Auftrennen geeigneter Kurzschlussverbindungen 4 kann die Betriebsspannung der Reihenschaltung der LED-Chips 1 auf einen gewünschten Wert eingestellt werden. Ein Bonddraht 5 kann zum Beispiel durch ein mechanisches Werkzeug oder durch den Einsatz eines Lasers aufgetrennt werden.

Zum Einstellen der Betriebsspannung des LED-Multichip-Moduls werden zunächst LED-Chips 1 der Reihenschaltung wie in der

Figur 1 zeigt durch Kurzschlussverbindungen 4 überbrückt, so dass angenommen werden kann, dass die tatsächliche Betriebsspannung unter der vorgesehenen Betriebsspannung liegt. Während oder nach einer Messung der Betriebsspannung werden so viele Kurzschlussverbindungen 4 unterbrochen, bis die vorgegebene Betriebsspannung zumindest näherungsweise erreicht ist beziehungsweise innerhalb akzeptierter Toleranzgrenzen liegt. Eine Feinabstimmung kann nach Bedarf zum Beispiel mittels eines lasertrimmbaren Widerstandes erfolgen. Durch das Unterbrechen ausgewählter Kurzschlussverbindungen 4 können statt oder zusätzlich zu der Betriebsspannung optische Eigenschaften des LED-Multichip-Moduls, wie zum Beispiel Helligkeit, Farbe, Abstrahlcharakteristik oder dergleichen, an die jeweiligen Anforderungen angepasst werden.

Die Figur 3 zeigt ein Schema einer Reihenschaltung von LED-Chips 1 in einer Draufsicht auf die mit den Anschlüssen 2 versehenen Oberseiten. In dem Ausführungsbeispiel der Figur 3 sind die Verbindungen 3 und Kurzschlussverbindungen 4 jeweils Leiterbahnen, die zum Beispiel in einer strukturierten Metallebene gebildet sein können. Eine oder mehrere der Leiterbahnen 6, die als Kurzschlussverbindungen 4 vorgesehen sind, können unterbrochen, zum Beispiel mittels eines Laserstrahls durchtrennt werden, um einen oder mehrere LED-Chips 1 in die Reihenschaltung einzubeziehen.

Die Figur 4 zeigt die Anordnung gemäß der Figur 3 nach dem Auftrennen einer der Leiterbahnen 6, die als Kurzschlussverbindungen 4 vorgesehen waren. Der betreffende LED-Chip 1 ist auf diese Weise zugeschaltet und in die Reihenschaltung einbezogen. Auch bei dem Ausführungsbeispiel der Figuren 3 und 4 können durch das Unterbrechen ausgewählter Kurzschluss-

verbindungen 4 optische Eigenschaften des LED-Multichip-Moduls verändert oder angepasst werden.

Die Figur 5 zeigt ein Schema einer Anordnung gemäß der Figur 3 mit zusätzlichen Widerständen 7 und 8. Der in der Figur 5 links eingezeichnete Widerstand 7 ist parallel zu einer der elektrischen Verbindungen 3 zwischen zwei in der Reihenschaltung aufeinander folgenden LED-Chips 1 geschaltet. Der weiter rechts eingezeichnete Widerstand 8 ist parallel zu einer der Kurzschlussverbindungen 4 geschaltet. Durch mehrere Querverbindungen 23 zwischen der Verbindung 3 und dem Widerstand 7 beziehungsweise mehrere Querverbindungen 24 zwischen der Kurzschlussverbindung 4 und dem Widerstand 8 sind die Widerstände 7, 8 in Abschnitte unterteilt.

Die Figur 6 zeigt die Anordnung gemäß der Figur 5, nachdem Unterbrechungen 13 der zu dem Widerstand 7 parallelen Verbindung 3 und Unterbrechungen 14 der zu dem Widerstand 8 parallelen Kurzschlussverbindung 4 hergestellt worden sind. Aufgrund der Unterbrechungen 13 befinden sich Abschnitte des Widerstandes 7 jetzt innerhalb der Reihenschaltung der LED-Chips 1, so dass der gesamte Widerstand der Reihenschaltung geändert ist. Aufgrund der Unterbrechungen 14 sind Abschnitte des Widerstandes 8 parallel zu dem betreffenden LED-Chip 1 geschaltet, so dass ebenfalls der gesamte Widerstand der Reihenschaltung dadurch geändert ist, aber darüber hinaus auch der an diesem jetzt nur noch über einen Widerstand 8 kurzgeschlossenen LED-Chip 1 auftretende Spannungsabfall in Bezug auf die Gesamtspannung geändert ist.

Mit solchen zunächst mittels Kurzschlussverbindungen 4 überbrückten und nachträglich nach Bedarf abschnittsweise zugeschalteten Widerständen 7, 8 kann eine Feinabstimmung der

elektrischen Eigenschaften und/oder der optischen Eigenschaften des LED-Moduls vorgenommen werden. Damit lassen sich auch parallel geschaltete Reihen von LEDs aufeinander abstimmen.

Ein lasertrimmbarer Widerstand kann in eine Metallschicht integriert werden, die zur Ausbildung der elektrischen Verbindungen 3 und der Kurzschlussverbindungen 4 vorgesehen ist. Statt dessen kann der Widerstand in ein Substrat des LED-Multichip-Moduls integriert werden, so dass das Trimmen außerhalb des LED-Arrays erfolgen kann. Der Widerstand kann in diesem Fall zum Beispiel eine Leiterbahn in Mäanderstruktur sein oder in einer Kernplatine aus Metall integriert sein. Zum Beispiel können elektrische Leiter unterschiedlicher Länge zum LED-Array hingeführt werden; alle Leiter werden parallel angeschlossen, und je nach Bedarf werden die jeweils kürzesten Leiter unterbrochen.

Die Figur 7 zeigt ein Schema einer Anordnung gemäß Figur 3 mit weiteren elektrischen Verbindungen 9 zu einem bestimmten LED-Chip 10 an einer Endposition der Schaltung. Ohne die weiteren elektrischen Verbindungen 9 wäre ein Anschluss 11 des besagten LED-Chips 10 über eine der vorgesehenen elektrischen Verbindungen 3 mit einem Anschluss 21 des in der Reihenschaltung vorhergehenden LED-Chips 1a und ein weiterer Anschluss 12 des besagten LED-Chips 10 mit einem Anschluss 22 des in der Reihenschaltung folgenden LED-Chips 1x verbunden. Durch die weiteren elektrischen Verbindungen 9 ist erreicht, dass beide Anschlüsse 11, 12 des LED-Chips 10 mit dem Anschluss 21 des vorhergehenden LED-Chips 1a und mit dem Anschluss 22 des folgenden LED-Chips 1x verbunden sind.

Die Figur 8 zeigt die Anordnung gemäß der Figur 7, nachdem zwei der weiteren elektrischen Verbindungen 9 aufgetrennt

worden sind. Durch die Unterbrechungen 15 ist erreicht, dass der Anschluss 11 des LED-Chips 10 mit dem Anschluss 22 des folgenden LED-Chips 1x verbunden ist und der Anschluss 12 des LED-Chips 10 mit dem Anschluss 21 des vorhergehenden LED-Chips 1a verbunden ist. Wenn der Anschluss 12 als ein Anschluss der Betriebsspannung fungiert, ist der LED-Chip 10 über seinen Anschluss 11 mit der Reihe von LED-Chips 1x, 1y, 1z usw., die in den Figuren 7 und 8 in der unteren Reihe eingezeichnet sind, in Reihe geschaltet, und diese Reihe ist parallel zu der oberen Reihe der LED-Chips 1a, 1b, 1c usw. geschaltet.

Die Figur 9 zeigt die Anordnung gemäß der Figur 7, nachdem zwei andere der weiteren elektrischen Verbindungen 9 aufgetrennt worden sind. Durch die Unterbrechungen 15 ist in diesem Fall im Unterschied zu der Anordnung gemäß der Figur 8 erreicht, dass der Anschluss 11 des LED-Chips 10 mit dem Anschluss 21 des vorhergehenden LED-Chips 1a verbunden ist und der Anschluss 12 des LED-Chips 10 mit dem Anschluss 22 des folgenden LED-Chips 1x verbunden ist. Wenn der Anschluss 12 als ein Anschluss der Betriebsspannung fungiert, ist der LED-Chip 10 über seinen Anschluss 11 mit der oberen Reihe von LED-Chips 1a, 1b, 1c usw. in Reihe geschaltet, und die obere Reihe ist auch hierbei parallel zu der unteren Reihe der LED-Chips 1x, 1y, 1z usw. geschaltet.

Mit den weiteren elektrischen Verbindungen 9 ist eine LED derart an die übrigen LEDs angeschlossen, dass sie nach Bedarf an die eine Reihe oder die andere Reihe von LEDs angeschlossen werden kann, indem die entsprechenden Kurzschlussbrücken unterbrochen werden. Parallel zueinander geschaltete Reihen von LEDs können auf diese Weise aufeinander abgestimmt werden. Zu diesem Zweck kann zum Beispiel eine

elektrische oder optische Eigenschaft gemessen und aufgrund dieser Messung diejenige Reihe bestimmt werden, die durch Zuschalten der letzten LED verlängert werden muss, um ihren Messwert an die Messwerte der anderen Reihen anzugleichen.

Die Figur 10 zeigt ein Schema eines LED-Multichip-Moduls in einer Draufsicht. Die LED-Chips 1 sind mittels elektrischer Verbindungen 3 in Reihe geschaltet. Mit einem Bonddraht 5 ist eine Kurzschlussverbindung hergestellt worden, mit der eine Anzahl von LEDs (in dem gezeigten Beispiel vier LEDs) kurzgeschlossen worden sind und eine elektrische und/oder optische Eigenschaft des LED-Multichip-Moduls nachträglich in gewünschter Weise eingestellt worden ist. Es können mehrere solcher Kurzschlussverbindungen angebracht werden. Die LEDs brauchen nicht alle in Reihe geschaltet zu sein; statt dessen kann eine Parallelschaltung von Reihen von LEDs in dem LED-Multichip-Modul vorhanden sein.

Die Figur 11 zeigt eine für das LED-Multichip-Modul geeignete lineare Treiberschaltung mit einem Widerstand 16, der mit den LED-Chips 1 in Reihe geschaltet ist, mit einer aus Dioden 17 aufgebauten eingangsseitigen Brückenschaltung, mit einem Kondensator 18 und mit einem Stromregler 19, der im einfachsten Fall ein Widerstand sein kann.

Die Figur 12 zeigt die Treiberschaltung gemäß der Figur 11 mit einem Eingangskondensator 20 zur Steigerung der Effizienz. Diese Treiberschaltung ist für einen LED-Strom bis etwa 20 mA geeignet.

Patentansprüche

1. LED-Multichip-Modul

- mit einer Mehrzahl von LED-Chips (1), die elektrische Anschlüsse (2) aufweisen und über elektrische Verbindungen (3) in Reihe geschaltet sind, und

- mit einer vorgesehenen Betriebsspannung,

dadurch gekennzeichnet, dass

- mindestens eine Kurzschlussverbindung (4) vorhanden ist, die zwei der Anschlüsse (2) oder Verbindungen (3) elektrisch leitend miteinander verbindet, und
- die Kurzschlussverbindung (4) mindestens einen der LED-Chips (1) oder einen Widerstand (8) überbrückt, so dass die Betriebsspannung im Bereich zwischen 150 V und 350 V liegt.

2. LED-Multichip-Modul nach Anspruch 1, bei dem

die Betriebsspannung im Bereich zwischen 270 V und 300 V liegt.

3. LED-Multichip-Modul nach Anspruch 1, bei dem

die Betriebsspannung im Bereich zwischen 250 V und 290 V liegt.

4. LED-Multichip-Modul nach einem der Ansprüche 1 bis 3, bei dem

die Kurzschlussverbindung (4) durch einen auftrennbaren Bonddraht (5) gebildet ist.

5. LED-Multichip-Modul nach einem der Ansprüche 1 bis 3, bei dem

die Kurzschlussverbindung (4) durch eine auftrennbare Leiterbahn (6) gebildet ist.

6. LED-Multichip-Modul nach einem der Ansprüche 1 bis 5, bei dem ein elektrischer Widerstand (7, 8) in mindestens eine der Verbindungen (3) und/oder in die mindestens eine Kurzschlussverbindung (4) geschaltet ist und der Widerstand (7, 8) so bemessen ist, dass er die Betriebsspannung um einen Wert im Bereich zwischen 0,1 V und 3 V erhöht.
7. Verfahren zur Einstellung eines LED-Multichip-Moduls, bei dem
 - LED-Chips (1), die elektrische Anschlüsse (2) aufweisen, über elektrische Verbindungen (3) in Reihe geschaltet werden und
 - mindestens eine Kurzschlussverbindung (4) zwischen den Anschlüssen (2) oder Verbindungen (3) hergestellt wird.
8. Verfahren zur Einstellung eines LED-Multichip-Moduls, bei dem
 - LED-Chips (1), die elektrische Anschlüsse (2) aufweisen, über elektrische Verbindungen (3) in Reihe geschaltet werden,
 - Kurzschlussverbindungen (4) zwischen den Anschlüssen (2) oder Verbindungen (3) hergestellt werden und
 - mindestens eine der Kurzschlussverbindungen (5, 6) unterbrochen wird.
9. Verfahren nach Anspruch 7 oder 8, bei dem die Betriebsspannung im Bereich zwischen 150 V und 350 V eingestellt wird.

10. Verfahren nach Anspruch 7 oder 8, bei dem die Betriebsspannung im Bereich zwischen 270 V und 300 V eingestellt wird.
11. Verfahren nach Anspruch 7 oder 8, bei dem die Betriebsspannung im Bereich zwischen 250 V und 290 V eingestellt wird.
12. Verfahren nach einem der Ansprüche 7 bis 11, bei dem mindestens eine optische Eigenschaft des LED-Multichip-Moduls eingestellt wird.
13. Verfahren nach einem der Ansprüche 7 bis 12, bei dem ein elektrischer Widerstand (7, 8) vorgesehen wird, der durch die mindestens eine Kurzschlussverbindung (4) oder durch eine weitere Kurzschlussverbindung (4) überbrückt wird,
der Widerstand (7, 8) zwischen zwei der Anschlüsse (2) oder Verbindungen (3) geschaltet wird, indem die den Widerstand (7, 8) überbrückende Kurzschlussverbindung (4) unterbrochen wird, und
die Betriebsspannung durch den Widerstand (7, 8) um einen Wert im Bereich zwischen 0,1 V und 3 V erhöht wird.
14. Verfahren nach einem der Ansprüche 7 bis 13, bei dem einer der LED-Chips (10) mit weiteren elektrischen Verbindungen (9) versehen wird, so dass diejenigen Anschlüsse (21, 22), die mit einem der Anschlüsse (11, 12) des mit den weiteren elektrischen Verbindungen (9) versehenen LED-Chips (10) verbunden sind, über eine der weiteren elektrischen Verbindungen (9) auch mit dem jeweils anderen Anschluss (12, 11) dieses LED-Chips (10) verbunden sind, und

zwei der weiteren elektrischen Verbindungen (9) unterbrochen werden, so dass jeder der Anschlüsse (11, 12, 21, 22) nur mit jeweils einem anderen der Anschlüsse (11, 12, 21, 22) verbunden ist.

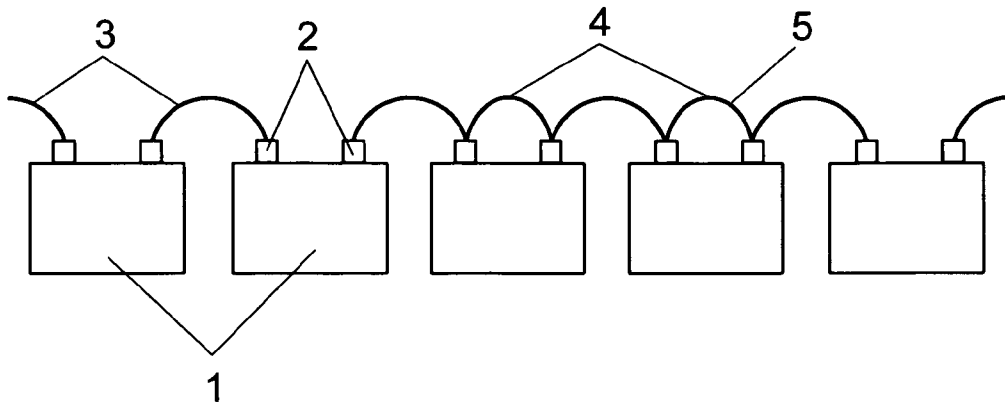


FIG 1

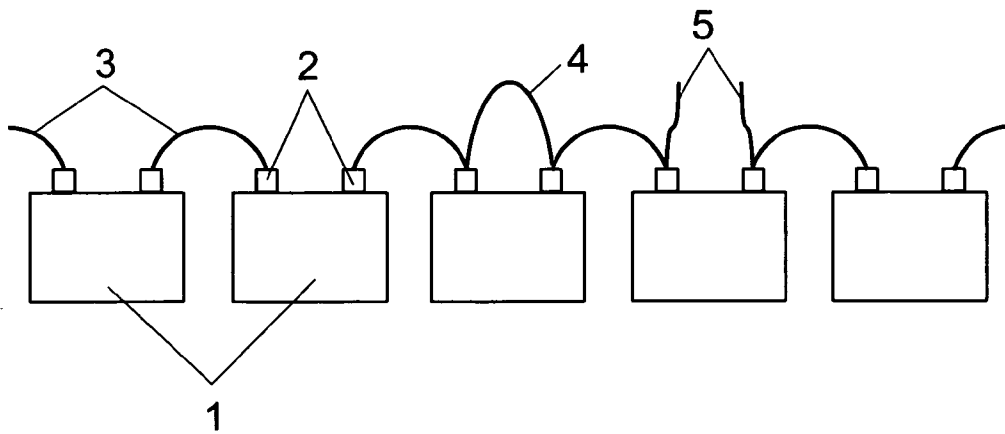


FIG 2

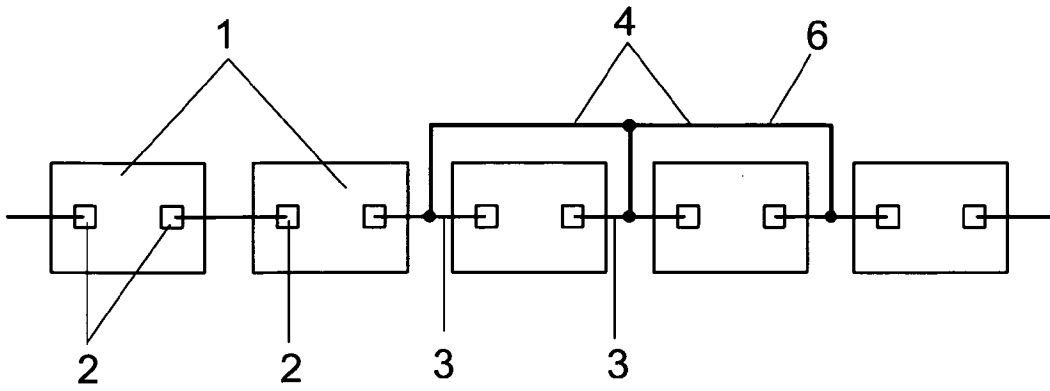


FIG 3

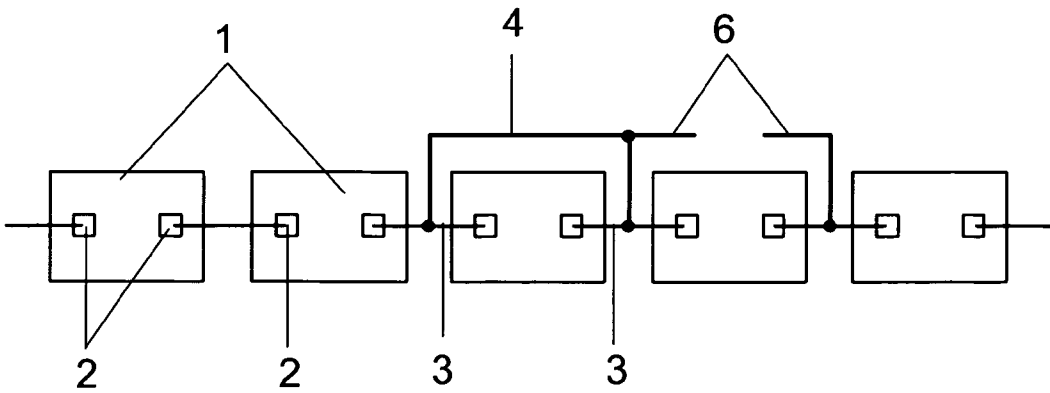


FIG 4

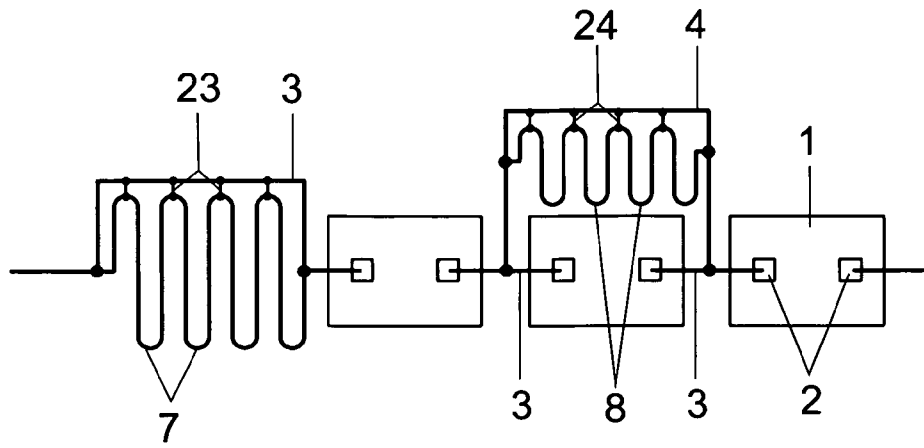


FIG 5

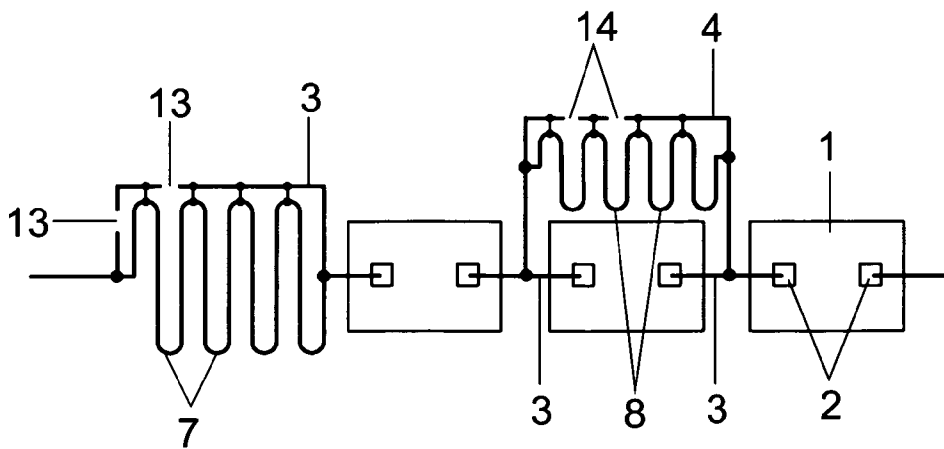


FIG 6

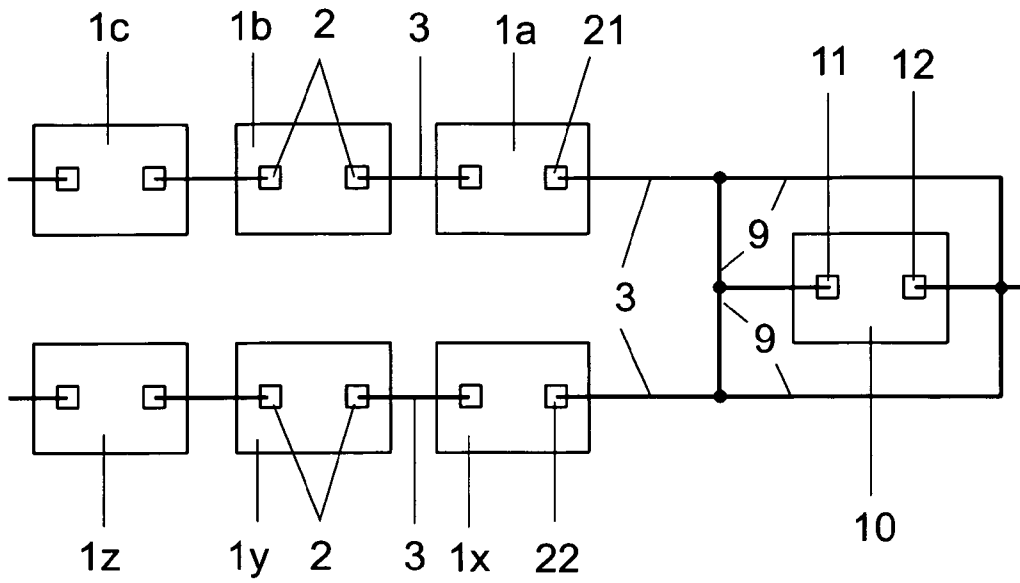


FIG 7

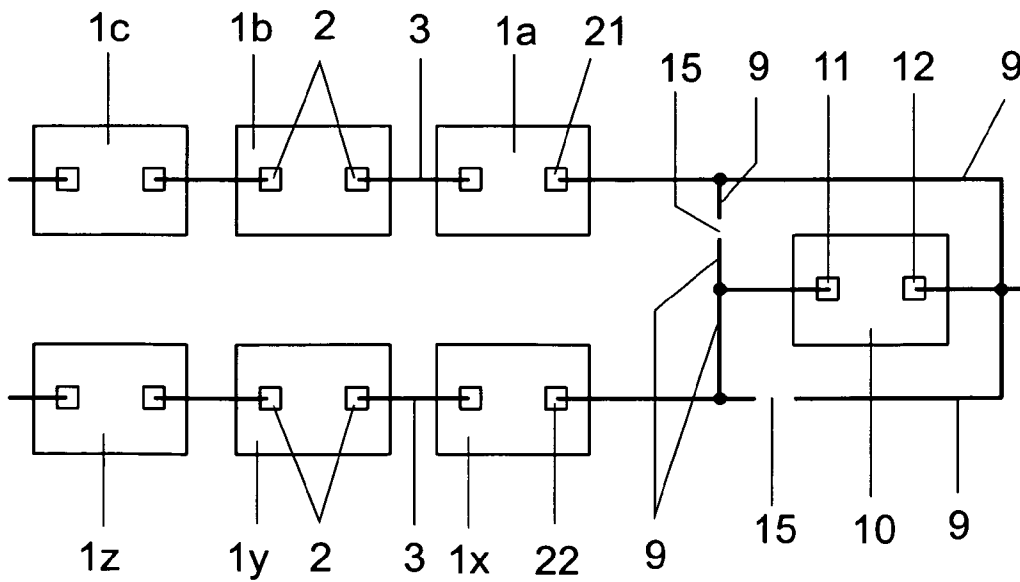


FIG 8

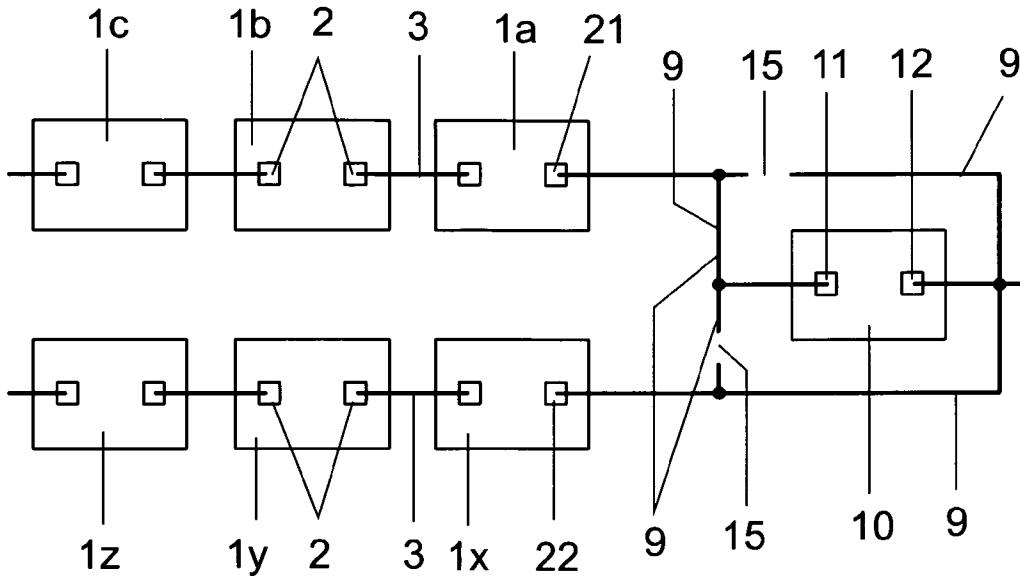


FIG 9

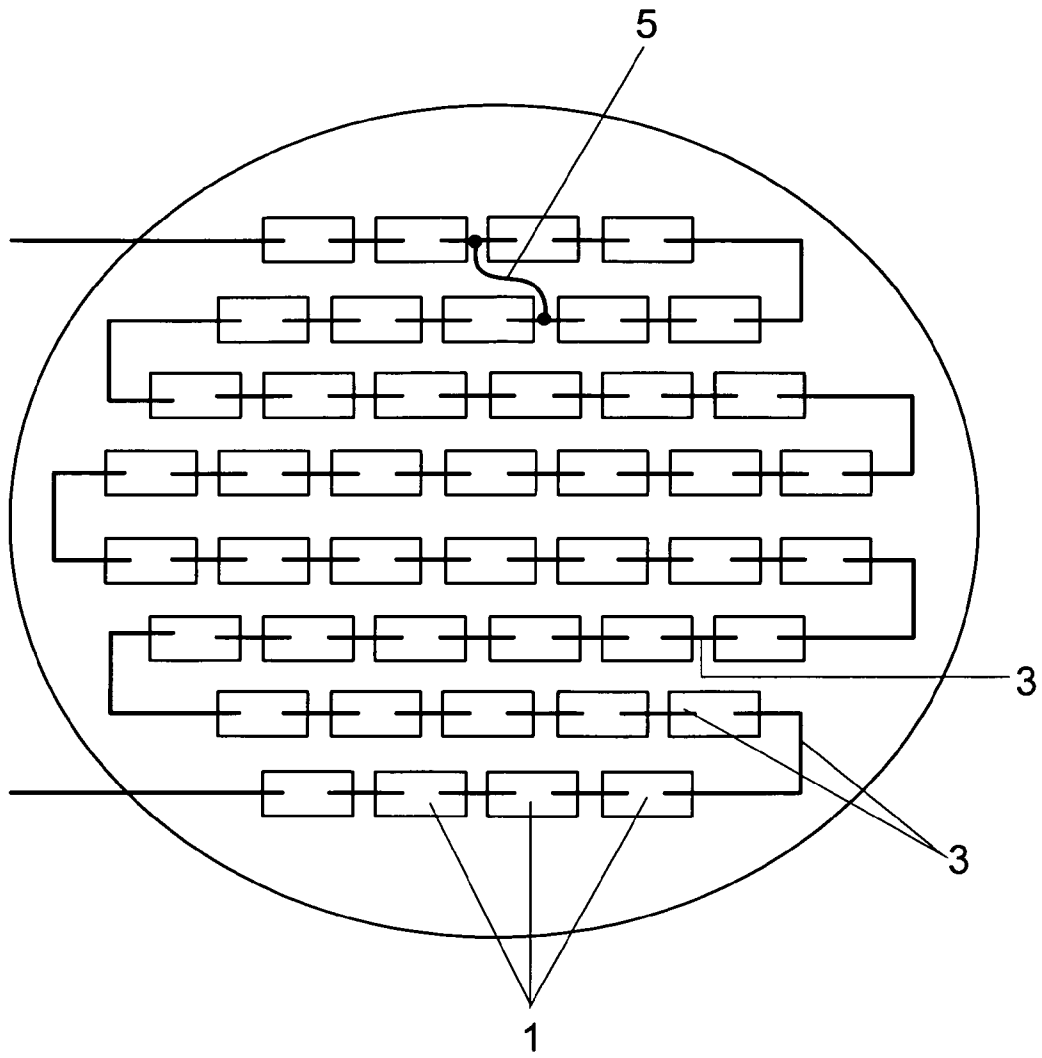


FIG 10

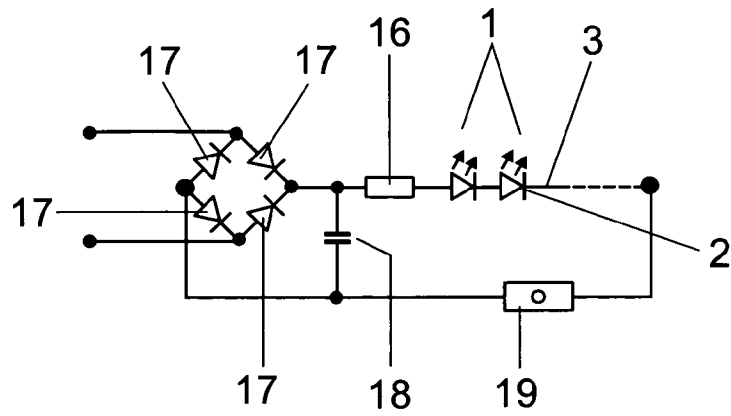


FIG 11

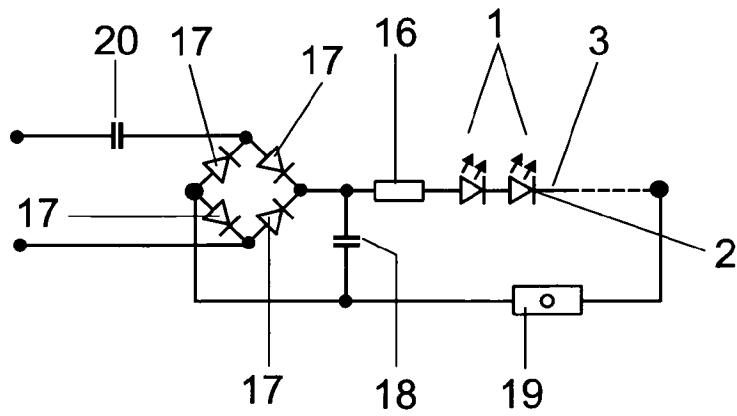


FIG 12

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2012/062319

A. CLASSIFICATION OF SUBJECT MATTER
INV. H05B33/08
ADD.
According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
Minimum documentation searched (classification system followed by classification symbols)
H05B

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	DE 10 2007 040152 A1 (AVAGO TECH ECBU IP SG PTE LTD [SG]) 13 March 2008 (2008-03-13) abstract paragraph [0026] - paragraph [0039] -----	1-14
X	US 2011/084619 A1 (GRAY RICHARD LANDRY [US] ET AL) 14 April 2011 (2011-04-14) paragraph [0008] paragraph [0022] - paragraph [0031] -----	1-14
Y	CN 201 758 472 U (ACTIVE SEMICONDUCTORS SHANGHAI INTERNAT CORP; ACTIVE SEMI INTERNATIONAL) 9 March 2011 (2011-03-09) the whole document ----- -/--	1-14

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"E" earlier application or patent but published on or after the international filing date	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"O" document referring to an oral disclosure, use, exhibition or other means	"&" document member of the same patent family
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 16 October 2012	Date of mailing of the international search report 24/10/2012
--	--

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Kahn, Klaus-Dieter
--	--

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2012/062319

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y,P	US 2011/227484 A1 (HUYNH STEVEN [US]) 22 September 2011 (2011-09-22) paragraph [0034] - paragraph [0036] -----	1-14
A	US 2010/006868 A1 (LIN MING-TE [TW]) 14 January 2010 (2010-01-14) cited in the application the whole document -----	1-14

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2012/062319

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
DE 102007040152 A1	13-03-2008	CN 101137261 A	05-03-2008
		DE 102007040152 A1	13-03-2008
		JP 2008059811 A	13-03-2008
		US 2008094000 A1	24-04-2008

US 2011084619 A1	14-04-2011	CN 102045923 A	04-05-2011
		JP 2011087298 A	28-04-2011
		TW 201117665 A	16-05-2011
		US 2011084619 A1	14-04-2011

CN 201758472 U	09-03-2011	CN 102196627 A	21-09-2011
		CN 201758472 U	09-03-2011
		CN 201995158 U	28-09-2011
		US 2011227484 A1	22-09-2011
		US 2011227485 A1	22-09-2011
		US 2011227490 A1	22-09-2011

US 2011227484 A1	22-09-2011	CN 102196627 A	21-09-2011
		CN 201758472 U	09-03-2011
		CN 201995158 U	28-09-2011
		US 2011227484 A1	22-09-2011
		US 2011227485 A1	22-09-2011
		US 2011227490 A1	22-09-2011

US 2010006868 A1	14-01-2010	NONE	

INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP2012/062319

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES INV. H05B33/08 ADD.		
Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC		
B. RECHERCHIERTE GEBIETE		
Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole) H05B		
Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen		
Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe) EPO-Internal		
C. ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	DE 10 2007 040152 A1 (AVAGO TECH ECBU IP SG PTE LTD [SG]) 13. März 2008 (2008-03-13) Zusammenfassung Absatz [0026] - Absatz [0039] -----	1-14
X	US 2011/084619 A1 (GRAY RICHARD LANDRY [US] ET AL) 14. April 2011 (2011-04-14) Absatz [0008] Absatz [0022] - Absatz [0031] -----	1-14
Y	CN 201 758 472 U (ACTIVE SEMICONDUCTORS SHANGHAI INTERNAT CORP; ACTIVE SEMI INTERNATIONAL) 9. März 2011 (2011-03-09) das ganze Dokument ----- -/--	1-14
<input checked="" type="checkbox"/> Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen <input checked="" type="checkbox"/> Siehe Anhang Patentfamilie		
* Besondere Kategorien von angegebenen Veröffentlichungen :		
"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist "E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt) "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist	"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist "X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden "Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist "&" Veröffentlichung, die Mitglied derselben Patentfamilie ist	
Datum des Abschlusses der internationalen Recherche	Absenddatum des internationalen Recherchenberichts	
16. Oktober 2012	24/10/2012	
Name und Postanschrift der Internationalen Recherchenbehörde Europäisches Patentamt, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Bevollmächtigter Bediensteter Kahn, Klaus-Dieter	

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
Y,P	US 2011/227484 A1 (HUYNH STEVEN [US]) 22. September 2011 (2011-09-22) Absatz [0034] - Absatz [0036] -----	1-14
A	US 2010/006868 A1 (LIN MING-TE [TW]) 14. Januar 2010 (2010-01-14) in der Anmeldung erwähnt das ganze Dokument -----	1-14

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2012/062319

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
DE 102007040152 A1	13-03-2008	CN 101137261 A	05-03-2008
		DE 102007040152 A1	13-03-2008
		JP 2008059811 A	13-03-2008
		US 2008094000 A1	24-04-2008

US 2011084619 A1	14-04-2011	CN 102045923 A	04-05-2011
		JP 2011087298 A	28-04-2011
		TW 201117665 A	16-05-2011
		US 2011084619 A1	14-04-2011

CN 201758472 U	09-03-2011	CN 102196627 A	21-09-2011
		CN 201758472 U	09-03-2011
		CN 201995158 U	28-09-2011
		US 2011227484 A1	22-09-2011
		US 2011227485 A1	22-09-2011
		US 2011227490 A1	22-09-2011

US 2011227484 A1	22-09-2011	CN 102196627 A	21-09-2011
		CN 201758472 U	09-03-2011
		CN 201995158 U	28-09-2011
		US 2011227484 A1	22-09-2011
		US 2011227485 A1	22-09-2011
		US 2011227490 A1	22-09-2011

US 2010006868 A1	14-01-2010	KEINE	
