



(12)发明专利申请

(10)申请公布号 CN 107645299 A

(43)申请公布日 2018.01.30

(21)申请号 201710851619.7

(22)申请日 2017.09.19

(71)申请人 中国人民解放军海军工程大学  
地址 430033 湖北省武汉市硚口区解放大道717号

(72)发明人 何方敏 葛松虎 李毅 孟进  
唐健 李阳 邢金岭 王青  
赵治华 张磊

(74)专利代理机构 武汉开元知识产权代理有限公司 42104

代理人 马辉

(51)Int.Cl.  
H04B 1/10(2006.01)

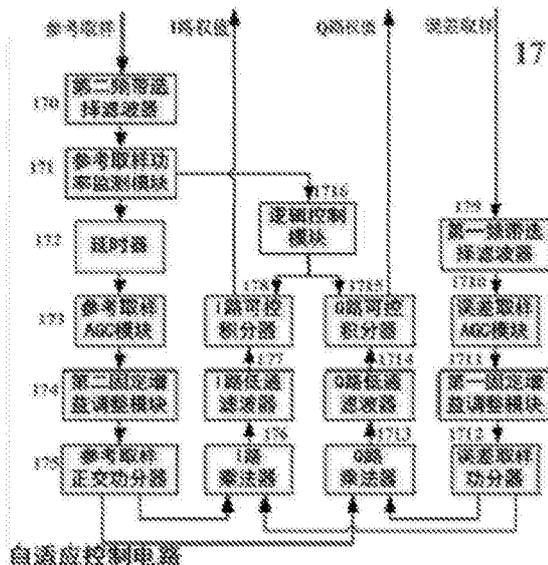
权利要求书2页 说明书9页 附图2页

(54)发明名称

用于自适应干扰对消装置的自适应控制电路及控制方法

(57)摘要

本发明公开了一种用于自适应干扰对消装置的自适应控制电路,包括第一频带选择滤波器、第二频带选择滤波器、延时器、参考取样AGC模块、误差取样AGC模块、第一固定增益调整模块、第二固定增益调整模块、误差取样功分器、参考取样正交功分器、I路乘法器、Q路乘法器、参考取样功率检测模块、逻辑控制模块、I路低通滤波器、Q路低通滤波器、I路可控积分器及Q路可控积分器。通过引入AGC技术,可有效压缩参考取样信号和误差取样信号幅度的动态范围,从而获得较稳定的干扰抑制效果;通过积分时间常数切换控制方法,对不同干扰发射功率条件下的积分时间常数进行切换,在干扰取样功率大动态变化时,可实现高干扰对消比和快速收敛的兼顾。



CN 107645299 A

1. 一种用于自适应干扰对消装置的自适应控制电路,其特征在于:包括第一频带选择滤波器、第二频带选择滤波器、延时器、参考取样AGC模块、误差取样AGC模块、第一固定增益调整模块、第二固定增益调整模块、误差取样功分器、参考取样正交功分器、I路乘法器、Q路乘法器、参考取样功率检测模块、逻辑控制模块、I路低通滤波器、Q路低通滤波器、I路可控积分器及Q路可控积分器;

所述第一频带选择滤波器输入端输入误差取样信号,第一频带选择滤波器的输出端与误差取样AGC模块的输入端相连、误差取样AGC模块的输出端与第一固定增益调整模块的输入端相连、第一固定增益调整模块的输出端与误差取样功分器的输入端联接;

所述第二频带选择滤波器输入端输入参考取样信号,第二频带选择滤波器的输出端与参考信号功率检测模块的输入端相连、参考信号功率检测模块的输出端与延时器的输入端相连、延时器的输出端与参考取样AGC模块的输入端相连、参考取样AGC模块的输出端与第二固定增益调整模块的输入端相连、第二固定增益调整模块的输出端与参考取样正交功分器的输入端相连;

所述参考取样正交功分器I输出端与I路乘法器的第二个输入端相连,参考取样正交功分器的Q输出端与Q路乘法器的第二个输入端相连;误差取样功分器的I输出端与I路乘法器的第一个输入端相连,误差取样功分器的Q输出端与Q路乘法器的第一个输入端相连;I路乘法器的输出端与I路低通滤波器的输入端相连、I路低通滤波器的输出端与I路可控积分器的第一个输入端相连、I路可控积分器的输出端输出I路权值,Q路乘法器的输出端与Q路低通滤波器的输入端相连、Q路低通滤波器的输出端与Q路可控积分器的第一个输入端相连、Q路可控积分器的输出端输出Q路权值;

所述参考功率检测模块的输出端与逻辑控制模块的输入端相连、逻辑控制模块的输出端同时与I路可控积分器的第二个输入端和Q路可控积分器的第二个输入端相连。

2. 根据权利要求1所述用于自适应干扰对消装置的自适应控制电路,其特征在于:所述I路可控积分器包括第一可调电阻、第二可调电阻、积分电容、运算放大器及隔离器,运算放大器与第一可调电阻、第二可调电阻、积分电容共同组成增益和积分时间可调的积分器;其中,第一可调电阻的输入端连接I路低通滤波器的输出端、第一可调电阻的输出端连接运算放大器的反向输入端、第二可调电阻的输出端连接运算放大器的反相输入端、第二可调电阻的输入端连接运算放大器的输出端、积分电容与第二可调电阻并联、运算放大器的输出端连接隔离器的输入端、隔离器的输出端输出I路权值。

3. 根据权利要求1所述用于自适应干扰对消装置的自适应控制电路,其特征在于:所述第一固定增益调整模块包括第一衰减器、第一射频放大器和第二衰减器,误差取样AGC模块的输出端与第一衰减器的输入端相连、第一衰减器的输出端与第一射频放大器的输入端相连、第一射频放大器的输出端与第二衰减器的输入端相连、第二衰减器的输出端与误差取样功分器的输入端相连。

4. 根据权利要求1所述用于自适应干扰对消装置的自适应控制电路,其特征在于:所述第二固定增益调整模块包括第三衰减器、第二射频放大器和第四衰减器,参考取样AGC模块的输出端与第三衰减器的输入端相连、第三衰减器的输出端与第二射频放大器的输入端相连、第二射频放大器的输出端与第四衰减器的输入端相连、第四衰减器的输出端与参考取样正交功分器的输入端相连。

5. 一种如权利要求1所述用于自适应干扰对消装置的自适应控制电路的控制方法,其特征在于:所述控制方法包括如下步骤:

步骤S1,初始化,根据干扰抑制需求和参考取样信号功率动态范围,将参考取样信号功率从小到大划分为若干个参考取样信号功率区间,每个参考取样信号功率区间设置一个对应的积分时间常数,即区间积分时间常数;逻辑控制模块存储若干个参考取样信号功率区间及每个参考取样信号功率区间与积分时间常数的对应关系;

步骤S2,根据参考取样功率监测模块监测到的当前参考取样信号功率,确定当前参考取样信号功率所在的参考取样信号功率区间;

步骤S3,根据当前参考取样信号功率所在的参考取样信号功率区间,以及参考取样信号功率区间与积分时间常数的对应关系,确定I路可控积分器和Q路可控积分器的积分时间常数;

步骤S4,重复步骤S2和S3。

6. 根据权利要求5所述用于自适应干扰对消装置的自适应控制电路的控制方法,其特征在于:所述步骤S1中,干扰抑制需求为自适应干扰对消装置应达到的干扰对消比和干扰收敛时间。

7. 根据权利要求5所述用于自适应干扰对消装置的自适应控制电路的控制方法,其特征在于:所述步骤S1中,参考取样信号功率动态范围的下限值是指对接收机造成干扰的最小干扰发射功率对应的参考取样信号功率;参考取样信号功率动态范围的上限值是指最大干扰发射功率对应的参考取样信号功率。

8. 根据权利要求5所述用于自适应干扰对消装置的自适应控制电路的控制方法,其特征在于:所述步骤S1中,区间积分时间常数指在参考取样信号功率为参考取样信号功率区间上边界值时,满足I路反馈控制环路和Q路反馈控制环路稳定性以及干扰抑制需求的最小积分时间常数。

9. 根据权利要求5所述用于自适应干扰对消装置的自适应控制电路的控制方法,其特征在于:所述步骤S1中,所述参考取样信号功率区间,由上边界值和下边界值确定;上边界值与功率较大的邻近参考取样信号功率区间的下边界值相同;下边界值指给定的区间积分时间常数,且对应的收敛时间满足干扰抑制需求的最小参考取样信号功率值。

10. 根据权利要求5所述用于自适应干扰对消装置的自适应控制电路的控制方法,其特征在于:所述I路反馈控制环路指由自适应干扰对消装置中I路电调衰减器、矢量合成器、对消合成器、误差耦合器及自适应控制电路中的误差AGC模块、第一固定增益调整模块、误差功分器、I路乘法器、I路低通滤波器、I路可控积分器依次联接构成的环路;所述Q路反馈控制环路指由自适应干扰对消装置中的Q路电调衰减器、矢量合成器、对消合成器、误差耦合器及自适应控制电路中的误差AGC模块、第一固定增益调整模块、误差功分器、Q路乘法器、Q路低通滤波器、Q路可控积分器依次联接构成的环路。

## 用于自适应干扰对消装置的自适应控制电路及控制方法

### 技术领域

[0001] 本发明属于电路设计与信号处理技术领域,具体涉及一种用于自适应干扰对消装置的自适应控制电路及控制方法。

### 背景技术

[0002] 飞机、舰船等共平台上收发天线近区辐射干扰普遍存在且日益加重。自适应辐射干扰对消技术是解决共平台收发装置天线近区辐射干扰问题的有效技术途径。自适应干扰对消装置利用干扰信号和参考信号的相关性,可自适应跟踪并滤除窄带干扰信号。自适应控制电路用于提取干扰信号和参考信号的相关性,其自适应控制方法直接影响着干扰对消装置的性能,即干扰抑制比(Interference Cancellation Ratio, ICR)和收敛时间T。

[0003] 目前实用化的自适应干扰对消装置主要基于如图1所示的正交矢量合成结构,自适应干扰对消装置包括参考正交功分器、I路耦合器、Q路耦合器、I路电调衰减器、Q路电调衰减器、矢量合成器、对消合成器、误差耦合器和自适应控制电路。其中,参考正交功分器、I路耦合器、Q路耦合器构成正交组件,参考正交功分器、I路电调衰减器、Q路电调衰减器和矢量合成器构成正交矢量合成单元;反馈控制电路用于计算误差耦合器提取的误差取样信号与I路耦合器和Q路耦合器提取的两路正交参考取样信号的相关值,并自适应调整该相关值以控制正交矢量单元,从而实现对参考信号幅度和相位的自适应调整。

[0004] 自适应控制电路结构如图1,自适应控制电路包括误差路固定增益放大器、误差取样功分器、Q路乘法器、Q路积分器、I路乘法器、I路积分器、Q路固定增益放大器、Q路延时器、I路固定增益放大器和I路延时器。其中,I路延时器和I路固定增益放大器分别调整I路参考取样信号的相位和幅度,并送入由I路乘法器和I路积分器组成的I路相关运算单元;Q路参考信号相位和幅度调整及相关值计算电路结构与I路相同;误差路固定增益放大器用于放大误差取样信号,该信号通过误差取样功分器分别送入I、Q两路相关计算单元。

[0005] 该对消装置的ICR和T可表示为

$$[0006] \quad ICR = 20 \lg K, K = K_{loop} \times k_c \times k_o \times E_s^2 \quad (1)$$

$$[0007] \quad T \approx \tau / K \quad (2)$$

[0008] 其中,K表示系统增益, $\tau$ 表示I路积分器或Q路积分器的积分时间常数, $k_o$ 为参考正交功分器的耦合系数, $k_c$ 为I路耦合器或Q路耦合器的耦合系数, $E_s$ 表示输入参考正交功分器输入端的参考信号幅度, $K_{loop}$ 表示I反馈控制环路或Q反馈控制环路的增益;其中,I反馈控制环路指图1中的I路电调衰减器、矢量合成器、对消合成器、误差耦合器、误差路固定增益放大器、误差取样功分器、I路乘法器、I路积分器依次联接构成的环路;Q反馈控制环路指图1中的Q路电调衰减器、矢量合成器、对消合成器、误差耦合器、误差路固定增益放大器、误差取样功分器、Q路乘法器、Q路积分器依次联接构成的环路。

[0009] 上述反馈控制环路受反馈电路稳定性条件的限制,当积分时间 $\tau$ 较小且 $K_{loop}$ 过高时,会导致反馈控制环路振荡。另一方面,由于反馈控制环路的增益 $K_{loop}$ 及积分时间往往是固定的,且接入干扰发射源的取样器的耦合度通常上固定的;系统增益K与参考信号功率成

正比,受参考信号幅度波动的影响,因此ICR和收敛时间会出现较大的波动。以短波干扰为例,参考信号幅度动态范围可达20dB以上。不考虑其它因素,则相较于最高ICR,当参考信号幅度降低20dB时,ICR下降40dB以上;在 $\tau$ 不变的情况下,相较于最小的收敛时间,T会增加到原来的10倍;严重降低了干扰对消的性能。因此,考虑到上述制约的因素,现有的自适应控制电路往往难以同时兼顾高ICR与快速收敛性能。

[0010] 对于反馈控制环路增益和积分时间常数固定的自适应控制电路,对消装置的ICR近似与参考信号功率的平方成正比,干扰对消装置可有效处理的干扰信号功率动态范围较小;当干扰信号降低时,ICR会以更快的速率下降,且收敛时间也会增长,导致干扰对消装置的干扰的性能下降,甚至无法有效抑制干扰。为满足实际工作要求,需要较稳定的干扰对消比和收敛时间。从自适应控制电路的角度而言,为了实现有效的干扰对消,一方面需要将系统增益稳定在较高的水平,另一方面还需要尽可能降低积分时间常数。然而受反馈控制环路稳定性条件的限制,反馈控制环路的增益带宽积往往低于一定的上限条件。

[0011] 中国专利超短波电磁干扰对消装置(申请号201010198092.0)、一种多通道干扰对消装置(申请号201518001239.6)、共址耦合干扰对消装置(申请号201518001240.9)、自适应宽带干扰对消装置(申请号201320001505.0)、一种自适应干扰对消装置及其调试方法(申请号201110223502.7)中的自适应干扰对消模块或装置均基于如图1所示的正交矢量合成电路,但其发明内容均不是针对干扰功率大动态范围变化时干扰快速收敛与高干扰对消比难以兼顾的问题。

## 发明内容

[0012] 本发明的目的就是针对上述技术的不足,提供一种可实现高干扰对消比和快速收敛的用于自适应干扰对消装置的自适应控制电路及控制方法。

[0013] 为实现上述目的,本发明所设计的用于自适应干扰对消装置的自适应控制电路,包括第一频带选择滤波器、第二频带选择滤波器、延时器、参考取样AGC模块、误差取样AGC模块、第一固定增益调整模块、第二固定增益调整模块、误差取样功分器、参考取样正交功分器、I路乘法器、Q路乘法器、参考取样功率检测模块、逻辑控制模块、I路低通滤波器、Q路低通滤波器、I路可控积分器及Q路可控积分器;

[0014] 所述第一频带选择滤波器输入端输入误差取样信号,第一频带选择滤波器的输出端与误差取样AGC模块的输入端相连、误差取样AGC模块的输出端与第一固定增益调整模块的输入端相连、第一固定增益调整模块的输出端与误差取样功分器的输入端联接;

[0015] 所述第二频带选择滤波器输入端输入参考取样信号,第二频带选择滤波器的输出端与参考信号功率检测模块的输入端相连、参考信号功率检测模块的输出端与延时器的输入端相连、延时器的输出端与参考取样AGC模块的输入端相连、参考取样AGC模块的输出端与第二固定增益调整模块的输入端相连、第二固定增益调整模块的输出端与参考取样正交功分器的输入端相连;

[0016] 所述参考取样正交功分器I输出端与I路乘法器的第二个输入端相连,参考取样正交功分器的Q输出端与Q路乘法器的第二个输入端相连;误差取样功分器的I输出端与I路乘法器的第一个输入端相连,误差取样功分器的Q输出端与Q路乘法器的第一个输入端相连;I路乘法器的输出端与I路低通滤波器的输入端相连、I路低通滤波器的输出端与I路可控积

分器的第一个输入端相连、I路可控积分器的输出端输出I路权值，Q路乘法器的输出端与Q路低通滤波器的输入端相连、Q路低通滤波器的输出端与Q路可控积分器的第一个输入端相连、Q路可控积分器的输出端输出Q路权值；

[0017] 所述参考功率检测模块的输出端与逻辑控制模块的输入端相连、逻辑控制模块的输出端同时与I路可控积分器的第二个输入端和Q路可控积分器的第二个输入端相连。

[0018] 进一步地，所述I路可控积分器包括第一可调电阻、第二可调电阻、积分电容、运算放大器及隔离器，运算放大器与第一可调电阻、第二可调电阻、积分电容共同组成增益和积分时间可调的积分器；其中，第一可调电阻的输入端连接I路低通滤波器的输出端、第一可调电阻的输出端连接运算放大器的反向输入端、第二可调电阻的输出端连接运算放大器的反相输入端、第二可调电阻的输入端连接运算放大器的输出端、积分电容与第二可调电阻并联、运算放大器的输出端连接隔离器的输入端、隔离器的输出端输出I路权值。

[0019] 进一步地，所述第一固定增益调整模块包括第一衰减器、第一射频放大器和第二衰减器，误差取样AGC模块的输出端与第一衰减器的输入端相连、第一衰减器的输出端与第一射频放大器的输入端相连、第一射频放大器的输出端与第二衰减器的输入端相连、第二衰减器的输出端与误差取样功分器的输入端相连。

[0020] 进一步地，所述第二固定增益调整模块包括第三衰减器、第二射频放大器和第四衰减器，参考取样AGC模块的输出端与第三衰减器的输入端相连、第三衰减器的输出端与第二射频放大器的输入端相连、第二射频放大器的输出端与第四衰减器的输入端相连、第四衰减器的输出端与参考取样正交功分器的输入端相连。

[0021] 一种如上述所述用于自适应干扰对消装置的自适应控制电路的控制方法，所述控制方法包括如下步骤：

[0022] 步骤S1，初始化，根据干扰抑制需求和参考取样信号功率动态范围，将参考取样信号功率从小到大划分为若干个参考取样信号功率区间，每个参考取样信号功率区间设置一个对应的积分时间常数，即区间积分时间常数；逻辑控制模块存储若干个参考取样信号功率区间及每个参考取样信号功率区间与积分时间常数的对应关系；

[0023] 步骤S2，根据参考取样功率监测模块监测到的当前参考取样信号功率，确定当前参考取样信号功率所在的参考取样信号功率区间；

[0024] 步骤S3，根据当前参考取样信号功率所在的参考取样信号功率区间，以及参考取样信号功率区间与积分时间常数的对应关系，确定I路可控积分器和Q路可控积分器的积分时间常数；

[0025] 步骤S4，重复步骤S2和S3。

[0026] 进一步地，所述步骤S1中，干扰抑制需求为自适应干扰对消装置应达到的干扰对消比和干扰收敛时间。

[0027] 进一步地，所述步骤S1中，参考取样信号功率动态范围的下限值是指对接收机造成干扰的最小干扰发射功率对应的参考取样信号功率；参考取样信号功率动态范围的上限值是指最大干扰发射功率对应的参考取样信号功率。

[0028] 进一步地，所述步骤S1中，区间积分时间常数指在参考取样信号功率为参考取样信号功率区间上边界值时，满足I路反馈控制环路和Q路反馈控制环路稳定性以及干扰抑制需求的最小积分时间常数。

[0029] 进一步地,所述步骤S1中,所述参考取样信号功率区间,由上边界值和下边界值确定;上边界值与功率较大的邻近参考取样信号功率区间的下边界值相同;下边界值指给定的区间积分时间常数,且对应的收敛时间满足干扰抑制需求的最小参考取样信号功率值。

[0030] 进一步地,所述I路反馈控制环路指由自适应干扰对消装置中I路电调衰减器、矢量合成器、对消合成器、误差耦合器及自适应控制电路中的误差AGC模块、第一固定增益调整模块、误差功分器、I路乘法器、I路低通滤波器、I路可控积分器依次联接构成的环路;所述Q路反馈控制环路指由自适应干扰对消装置中的Q路电调衰减器、矢量合成器、对消合成器、误差耦合器及自适应控制电路中的误差AGC模块、第一固定增益调整模块、误差功分器、Q路乘法器、Q路低通滤波器、Q路可控积分器依次联接构成的环路。

[0031] 与现有技术相比,本发明具有以下优点:本发明自适应控制电路采用了只提取一路参考取样信号,再进行正交变换的电路结构,与现有技术相比,该电路的优点仅需一路参考取样电路即可实现正交相关运算,不仅简化了自适应控制电路,还有效地降低了电路调试的复杂度;在电路的具体实现上,通过在参考取样支路和误差取样支路分别串入频带选择滤波器,可以有效地避免工作带外的环境电磁干扰对控制电路的影响;在性能上,一方面,本发明自适应控制电路的参考取样支路和误差取样支路均引入AGC技术,可有效压缩参考取样信号和误差取样信号幅度的动态范围,从而获得较稳定的干扰抑制效果;另一方面,通过积分时间常数切换控制方法,对不同干扰发射功率条件下的积分时间常数进行切换,在干扰取样功率大动态变化时,可实现高干扰对消比和快速收敛的兼顾。

## 附图说明

[0032] 图1为传统自适应干扰对消装置结构框图;

[0033] 图2为本发明自适应控制电路结构框图;

[0034] 图3为本实施例自适应干扰对消装置结构框图;

[0035] 图4为图2中第一固定增益调整模块结构框图;

[0036] 图5为图2中第二固定增益调整模块结构框图;

[0037] 图6为图2中I路可控积分器结构框图。

[0038] 图中各部件标号如下:

[0039] 参考取样耦合器10、参考正交功分器11、I路电调衰减器12、Q路电调衰减器13、矢量合成器14、对消合成器15、误差取样耦合器16、自适应控制电路;

[0040] 第二频带选择滤波器170、参考取样功率监测模块171、延时器172、参考取样AGC模块173、第二固定增益调整模块174、参考取样正交功分器175、I路乘法器176、I路低通滤波器177、I路可控积分器178、第一频带选择滤波器179、误差取样AGC模块1710、第一固定增益调整模块1711、误差取样功分器1712、Q路乘法器1713、Q路低通滤波器1714、Q路可控积分器1715和逻辑控制模块1716;

[0041] 第一衰减器17111、第一射频放大器17112、第二衰减器17113;

[0042] 第三衰减器1741、第二射频放大器1742、第四衰减器1743;

[0043] 第一可调电阻1781、第二可调电阻1782、积分电容1783、运算放大器1784、隔离器1785。

## 具体实施方式

[0044] 下面结合附图和具体实施例对本发明作进一步的详细说明。

[0045] 本发明的用于自适应干扰对消装置的自适应控制电路适用于处理短波和超短波频段的窄带干扰信号,可自动跟踪干扰频率的变化,如典型的短波和超短波干扰对消装置。本发明的自适应控制电路用于参考取样信号和干扰对消装置输出取样信号(下文称为‘误差取样信号’)的相关运算,其运算得到的两路相关权值分别送入自适应干扰对消装置(如图1所示)中I路电调衰减器和Q路电调衰减器,以控制它们对参考信号的衰减量和极性。

[0046] 如图2所示为自适应控制电路框图,包括第一频带选择滤波器179、第二频带选择滤波器170、延时器172、参考取样AGC(自动增益控制)模块173、误差取样AGC模块1710、第一固定增益调整模块1711、第二固定增益调整模块174、误差取样功分器1712、参考取样正交功分器175、I路乘法器176、Q路乘法器1713、参考取样功率检测模块171、逻辑控制模块1716、I路低通滤波器177、Q路低通滤波器1714、I路可控积分器178及Q路可控积分器1715。

[0047] 第一频带选择滤波器179用于滤除误差取样信号中工作频带外的信号频率分量,使得误差取样支路后续电路模块不受工作频带外信号的影响;第二频带选择滤波器170用于滤除参考取样信号中工作频带外的信号频率分量,使得误差取样支路后续电路模块不受工作频带外信号的影响;

[0048] 参考取样功率检测模块171用于实时监测参考取样信号的功率,本实施例中,参考取样功率监测模块171采用耦合器或高阻值电阻对被测信号取样,监测输出结果用作积分时间常数切换依据;

[0049] 延时器172对参考取样信号进行延时,保证I路乘法器176两个输入端的参考取样信号和误差取样信号在工作频带内时间上的一致,从而准确地获取相关信息;

[0050] 参考取样AGC模块173用于压缩参考取样信号的幅度动态范围,其动态范围不低于自适应干扰对消装置正常工作时的参考取样信号动态范围,从而降低ICR的动态范围,稳定干扰抑制效果,使得参考取样AGC模块的输出保持稳定;以线性(以dB计)增益AGC为例,在其线性控制区域内,不考虑其它非理性因素,参考取样信号功率增加(减小)1dB,ICR增加(减小)1dB,(根据现有器件水平选择)动态范围应尽可能取的大;在参考取样AGC模块173的自动增益可控动态范围内输入到I路乘法器176和Q路乘法器1713的信号为它们正常工作时所允许的最大输入电平值;

[0051] 误差取样AGC模块1710用于压缩误差取样信号的幅度动态范围;在干扰对消初始阶段误差取样信号较大,误差取样AGC模块1710用于压缩误差取样信号的幅度,以确保在输入到I路乘法器176和Q路乘法器1713的信号幅度不超过上述两个乘法器允许输入的最大值;在误差取样信号变小时,用于放大误差取样支路射频信号或增加误差取样支路的射频增益,从而维持较大的误差取样支路射频增益;

[0052] 第一固定增益调整模块1711用于分别调整输入到I路乘法器176第一个输入端和Q路乘法器1713第一个输入端的信号电平,以确保在参考取样AGC模块173的自动增益可控动态范围内,输入到I路乘法器176第一个输入端的信号等于I路乘法器176正常工作时所允许的最大输入电平值,输入到Q路乘法器1713第一个输入端的信号等于Q路乘法器1713正常工作时所允许的最大输入电平值;

[0053] 第二固定增益调整模块174用于分别调整输入到I路乘法器176第二个输入端和Q路乘法器1713第二个输入端的信号电平,以确保在误差取样AGC模块1710的自动增益可控动态范围内,输入到I路乘法器176第二个输入端的信号等于I路乘法器176正常工作时所允许的最大输入电平值,输入到Q路乘法器1713第二个输入端的信号等于Q路乘法器1713正常工作时所允许的最大输入电平值;

[0054] 误差取样功分器1712用于将输入的误差取样信号分为两路等幅同相位误差取样信号分别输送至I路乘法器176和Q路乘法器1713(即一路等幅同相位误差取样信号输送至I路乘法器的第一个输入端,另一路等幅同相位误差取样信号输送至Q路乘法器的第一个输入端);

[0055] 参考取样正交功分器175用于对参考取样信号进行正交分解,其同相路输出端与I路乘法器176的第二输入端连接,其正交输出端与Q路乘法器1713第二输入端连接;

[0056] I路乘法器176用于参考取样正交功分器同相路输出端输出的参考取样信号和一路等幅同相位误差取样信号的相乘运算,应采用四象限模拟乘法器;Q路乘法器1713用于参考取样正交功分器正交输出端输出的正交移相后参考取样信号和另一路等幅同相位误差取样信号的相乘运算,应采用四象限模拟乘法器;

[0057] I路低通滤波器177用于滤除I路乘法器176输出信号中的高频交流分量;Q路低通滤波器1713用于滤除Q路乘法器1713输出信号中的高频交流分量;

[0058] I路可控积分器178与参考取样功率监测模块171、逻辑控制模块1716配合使用,用于在自适应干扰对消装置工作过程中调整积分时间常数,并生成控制电调衰减器的电压权值;Q路可控积分器1715与I路可控积分器178结构相同;

[0059] 逻辑控制模块1716用于控制I路可控积分器178及Q路可控积分器1715的积分时间常数,实现高ICR、快速收敛的性能;可采用数字控制的方式对I路可控积分器178和Q路可控积分器1715的积分时间常数进行控制。

[0060] 再次如图2所示,第一频带选择滤波器179输入端输入误差取样信号,第一频带选择滤波器179的输出端与误差取样AGC模块1710的输入端相连、误差取样AGC模块1710的输出端与第一固定增益调整模块1711的输入端相连、第一固定增益调整模块1711的输出端与误差取样功分器1712的输入端联接;

[0061] 第二频带选择滤波器170输入端输入参考取样信号,第二频带选择滤波器170的输出端与参考信号功率检测模块171的输入端相连、参考信号功率检测模块171的输出端与延时器172的输入端相连、延时器172的输出端与参考取样AGC模块173的输入端相连、参考取样AGC模块173的输出端与第二固定增益调整模块174的输入端相连、第二固定增益调整模块174的输出端与参考取样正交功分器175的输入端相连;

[0062] 参考取样正交功分器175的I输出端与I路乘法器176的第二个输入端相连,参考取样正交功分器175的Q输出端与Q路乘法器1713的第二个输入端相连;误差取样功分器1712的I输出端与I路乘法器176的第一个输入端相连,误差取样功分器1712的Q输出端与Q路乘法器1713的第一个输入端相连;I路乘法器176的输出端与I路低通滤波器177的输入端相连、I路低通滤波器177的输出端与I路可控积分器178的第一个输入端相连、I路可控积分器178的输出端输出I路权值,Q路乘法器1713的输出端与Q路低通滤波器1714的输入端相连、Q路低通滤波器1714的输出端与Q路可控积分器1715的第一个输入端相连、Q路可控积分器

1715的输出端输出Q路权值；

[0063] 参考功率检测模块171的输出端与逻辑控制模块1716的输入端相连、逻辑控制模块1716的输出端同时与I路可控积分器178的第二个输入端和Q路可控积分器1715的第二个输入端相连。

[0064] 结合图6所示，I路可控积分器178包括第一可调电阻1781、第二可调电阻1782、积分电容1783、运算放大器1784及隔离器1785，运算放大器1784与第一可调电阻1781、第二可调电阻1782、积分电容1783共同组成增益和积分时间可调的积分器。其中，第一可调电阻1781的输入端连接I路低通滤波器177的输出端、第一可调电阻1781的输出端连接运算放大器1784的反向输入端，第二可调电阻1782的输出端连接运算放大器1784的反相输入端、第二可调电阻1782的输入端连接运算放大器1784的输出端、积分电容1783与第二可调电阻1782并联、运算放大器1784的输出端连接隔离器1785的输入端、隔离器1785的输出端输出I路权值。第一可调电阻1781和第二可调电阻1762均采用软件控制的可编程电阻或以开关矩阵控制的电阻阵列，通过逻辑控制模块1716可分别调节第一可调电阻1781和第二可调电阻1782的阻值，从而控制I路可控积分器178直流增益；同时，积分时间常数等于第二可调电阻1782乘以积分电容1783，通过比较存储在逻辑控制模块1716的参考取样信号功率，调节第二可调电阻1782来改变积分时间常数；隔离器1785介于积分器输出端和电调衰减器控制端之间，用于降低后续电路或负载对I路可控积分器178的影响。

[0065] Q路可控积分器1715与I路可控积分器178结构相同，输出Q路权值，在此不再赘述。

[0066] 逻辑控制模块1716用于控制I路可控积分器178及Q路可控积分器1715的直流增益与积分时间常数，实现高ICR、快速收敛性能；可采用逻辑门器件或软件控制的方式对I路可控积分器178和Q路可控积分器1715的可调电阻进行实时调节。逻辑控制模块1716包括信号处理单元和存储单元，其中信号处理单元用于根据参考取样功率监测模块171输出的数据将I路可控积分器178和Q路可控积分器1715中的可调电阻调整到所要求的阻值，存储器可用于存储参考取样信号功率与积分时间常数之间的映射关系。逻辑控制模块1716的软件部分为本发明的控制电路的控制方法或积分时间常数切换方法。

[0067] 结合图4所示，第一固定增益调整模块1711包括第一衰减器17111、第一射频放大器17112和第二衰减器17113，误差取样AGC模块1710的输出端与第一衰减器17111的输入端相连、第一衰减器17111的输出端与第一射频放大器17112的输入端相连、第一射频放大器17112的输出端与第二衰减器17113的输入端相连、第二衰减器17113的输出端与误差取样功分器1712的输入端相连。其中：第一衰减器17111用于对误差取样AGC模块1710与第一射频放大器17112之间进行幅度调整和阻抗匹配，可采用纯电阻衰减网络；第一射频放大器17112用于对输入信号进行固定增益放大，采用低噪声高线性度射频放大器；第二衰减器17113用于限制输入到I路乘法器176和Q路乘法器1713的最大信号幅度，保护乘法器不受损坏，第二衰减器17113还用于对第一射频放大器17112与I路乘法器176、Q路乘法器1713输入端之间进行阻抗匹配，可采用纯电阻衰减网络；

[0068] 第二固定增益调整模块174包括第三衰减器1741、第二射频放大器1742和第四衰减器1743，参考取样AGC模块173的输出端与第三衰减器1741的输入端相连、第三衰减器1741的输出端与第二射频放大器1742的输入端相连、第二射频放大器1742的输出端与第四衰减器1743的输入端相连、第四衰减器1743的输出端与参考取样正交功分器175的输入端

相连。其中：第三衰减器1741用于对参考取样AGC模块173与第二射频放大器1742之间进行幅度调整和阻抗匹配，可采用纯电阻衰减网络；第二射频放大器1742用于对输入信号进行固定增益放大，采用低噪声高线性度射频放大器；第四衰减器1743用于调整输入到I路乘法器176、Q路乘法器1713的信号幅度，使输入到I路乘法器176、Q路乘法器1713的信号为其正常工作时的最大幅度信号，第四衰减器1743还用于对第二射频放大器1742与I路乘法器176、Q路乘法器1713输入端之间进行阻抗匹配，可采用纯电阻衰减网络。

[0069] 本发明自适应控制电路的及控制方法可消除传统自适应干扰对消装置(如图1所示的干扰对消装置)性能受参考取样信号和误差取样信号动态范围影响大、且受到反馈控制环路稳定性制约的问题。在一定的参考取样信号功率和误差取样信号功率动态范围条件下，通过在自适应控制电路的射频部分引入自动增益控制技术，可压缩系统的射频增益动态范围，从而抑制ICR的动态范围，始终保持较高的ICR水平；换言之，在满足一定的对消比条件下，AGC技术可增加有效对消的干扰信号功率动态范围；此外，采用AGC技术还具有避免乘法器受损，避免电调衰减器发生饱和现象等好处。另外，为了提高干扰对消装置的收敛速度，提出了一种基于上述自适应控制电路的积分时间常数切换方法(或控制方法)。该方法在干扰发射功率较小的时候，设置较小的积分时间常数；在干扰功率较大的时候，保持较大的积分时间常数；从而使得不同的干扰发射功率条件下都可以实现较快的收敛速度。综合本发明提出的自适应控制电路及控制方法，从而实现高ICR和快速收敛性能的兼顾。

[0070] 结合图2和图3详细阐述本发明自适应控制电路的控制方法，包括下列步骤：

[0071] 步骤S1，初始化逻辑控制模块1716：根据干扰抑制需求和参考取样信号功率动态范围，将参考取样信号功率从小到大划分为若干个参考取样信号功率区间，每个参考取样信号功率区间设置一个对应的积分时间常数，即区间积分时间常数；逻辑控制模块存储若干个参考取样信号功率区间及每个参考取样信号功率区间与积分时间常数的对应关系；具体过程如下：

[0072] (1) 预设干扰抑制需求： $ICR \geq ICR_0$ ，且 $T \leq T_0$ ，其中ICR表示干扰对消比，T表示收敛时间；干扰抑制需求根据干扰发射功率、收发天线隔离度及接收机的性能指标共同决定

[0073] (2) 设置参考取样信号功率 $P_R$ 动态范围 $P_{R \min} \leq P_R \leq P_{R \max}$ ，其中 $P_{R \min}$ 表示对接收机造成干扰的最小干扰发射功率对应的参考取样信号功率， $P_{R \max}$ 表示最大干扰发射功率对应的参考取样信号功率；由于自适应干扰对消装置一般采用耦合度固定的耦合器对干扰发射信号进行取样；因此，干扰发射功率变化时，参考取样信号功率也随之变化。

[0074] (3) 划分参考取样信号功率区间 $P_{R \min} < \dots < P_n < \dots < P_{R \max}$ ， $n=0, 1, \dots, N-1$ ，其中 $P_n$ 表示划分区间的功率门限值；

[0075] (4) 确定参考取样信号功率区间 $[P_{N-1}, P_{R \max}]$ 对应的积分时间常数，即区间积分时间常数，区间积分时间常数指在参考取样信号功率为参考取样信号功率区间上边界值时，满足I路反馈控制环路和Q路反馈控制环路稳定性以及干扰抑制需求的最小积分时间常数；选择区间 $[P_{N-1}, P_{R \max}]$ 内参考取样信号功率最大时，满足I路反馈控制环路和Q路反馈控制环路稳定性的最小积分时间常数作为区间 $[P_{N-1}, P_{R \max}]$ 的积分时间常数；

[0076] (5) 确定两路可控积分器的可调电阻阻值；根据已确定的积分时间常数计算得到I路可控积分器的第二可调电阻；根据预设ICR确定I路反馈控制环路增益 $K_N$ ，进而确定I路可控积分器第一可调电阻阻值；同理，确定Q路可控积分器可调电阻阻值；

[0077] (6) 确定参考取样信号功率区间  $[P_{N-1}, P_{R_{max}}]$  下边界  $P_{N-1}$ ; 根据该区间积分时间常数  $\tau_N$ , 选择满足  $T_{N-1} \leq T_0$  的最小参考取样信号功率值为  $P_{N-1}$ , 其中  $T_{N-1}$  表示参考取样信号功率  $P_{N-1}$  对应的收敛时间; 即参考取样信号功率区间由上边界值和下边界值确定。上边界值与功率较大的邻近参考取样功率区间的下边界值相同; 下边界值指给定的区间积分时间常数, 且对应的收敛时间满足干扰抑制需求的最小参考取样功率值;

[0078] (7) 同理, 按照步骤 (4) ~ (6) 分别确定参考取样信号功率区间积分时间常数、可调电阻阻值和门限值的方法, 依次确定所有区间的门限值 ( $P_0, P_1, \dots, P_{N-1}$ )、可调电阻阻值和积分时间常数 ( $\tau_0, \tau_1, \dots, \tau_N$ );

[0079] 步骤S2, 根据参考取样功率监测模块监测到的当前参考取样信号功率, 确定当前参考取样信号功率所在的参考取样信号功率区间;

[0080] 步骤S3, 根据当前参考取样信号功率所在的参考取样信号功率区间, 以及参考取样信号功率区间与积分时间常数的对应关系, 确定I路可控积分器和Q路可控积分器的积分时间常数; 本实施例中, I路反馈控制环路指由自适应干扰对消装置中I路电调衰减器、矢量合成器、对消合成器、误差耦合器及自适应控制电路中的误差AGC模块、第一固定增益调整模块、误差功分器、I路乘法器、I路低通滤波器、I路可控积分器依次联接构成的环路; Q路反馈控制环路指由自适应干扰对消装置中的Q路电调衰减器、矢量合成器、对消合成器、误差耦合器及自适应控制电路中的误差AGC模块、第一固定增益调整模块、误差功分器、Q路乘法器、Q路低通滤波器、Q路可控积分器依次联接构成的环路;

[0081] 步骤S4, 重复步骤S2、S3。

[0082] 以上实施例仅供说明本发明之用, 而非对本发明的限制, 有关技术领域的技术人员, 在不脱离本发明的精神和范围情况下, 还可以做出各种变换或变型, 因此所有等同的技术方案也应该属于本发明的范畴, 应由各权力要求所限定。

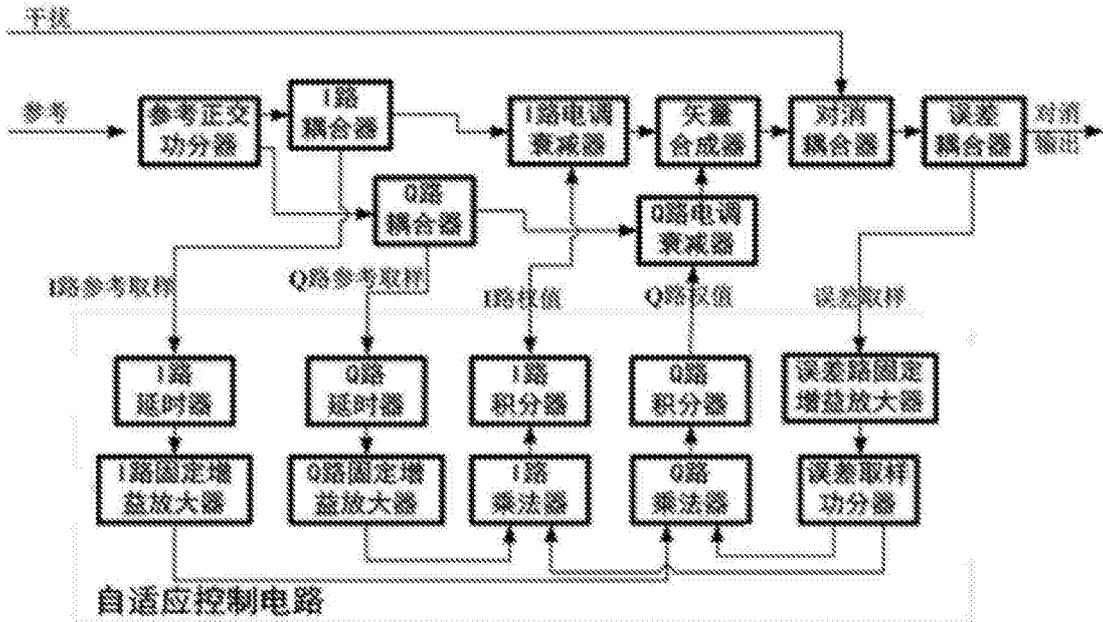


图1

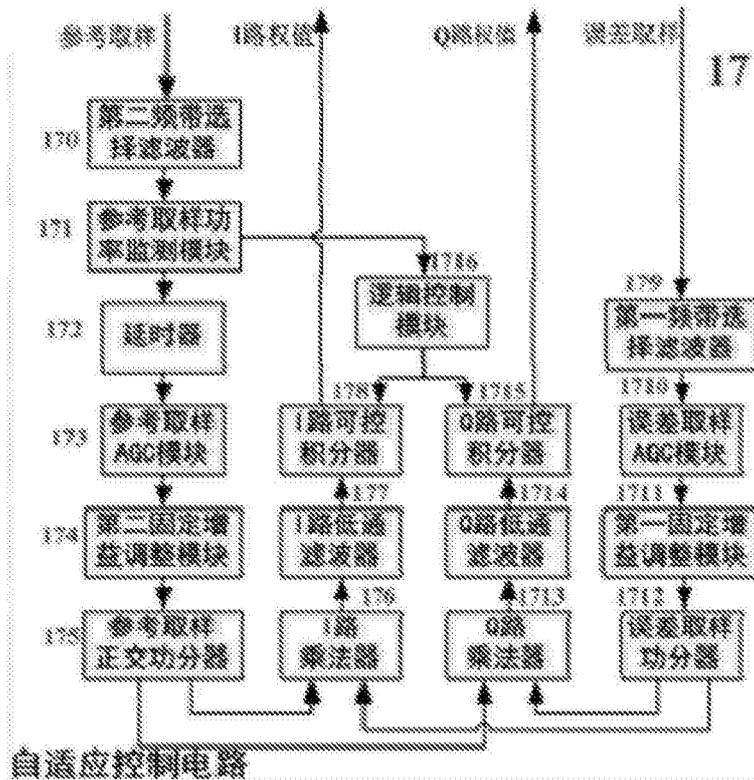


图2

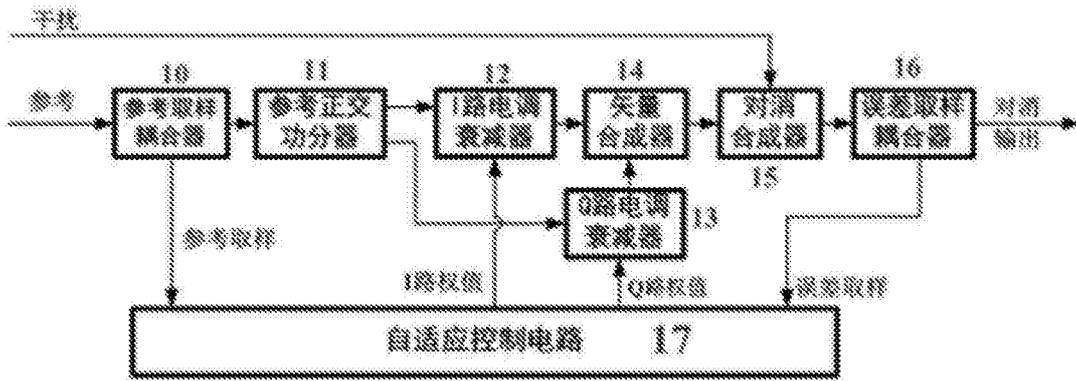


图3

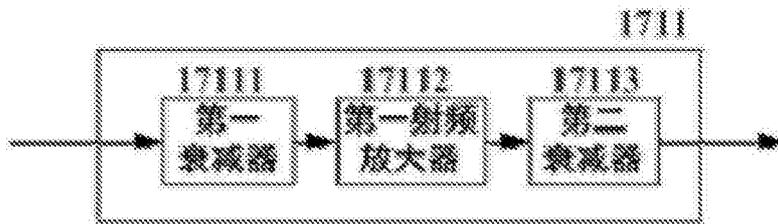


图4

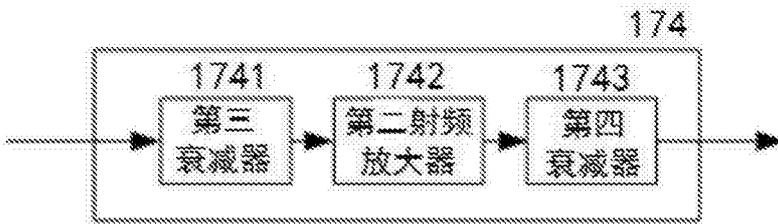


图5

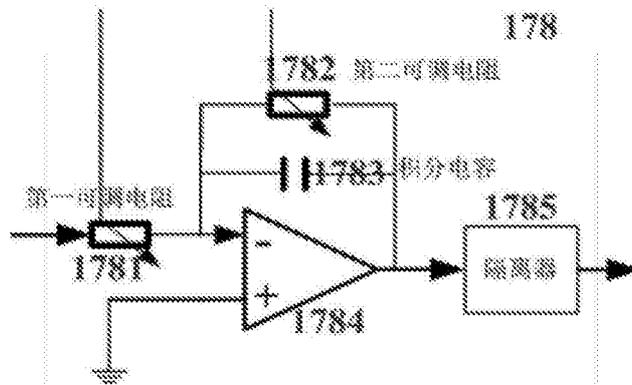


图6