

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7592799号
(P7592799)

(45)発行日 令和6年12月2日(2024.12.2)

(24)登録日 令和6年11月22日(2024.11.22)

(51)国際特許分類

F I

H 0 1 L 23/36 (2006.01) H 0 1 L 23/36 D

H 0 5 K 7/20 (2006.01) H 0 5 K 7/20 F

請求項の数 20 外国語出願 (全14頁)

(21)出願番号	特願2023-119791(P2023-119791)	(73)特許権者	507342261
(22)出願日	令和5年7月24日(2023.7.24)		トヨタ モーター エンジニアリング ア
(65)公開番号	特開2024-19059(P2024-19059A)		ンド マニファクチャリング ノース
(43)公開日	令和6年2月8日(2024.2.8)		アメリカ, インコーポレイティド
審査請求日	令和6年8月19日(2024.8.19)		アメリカ合衆国、7 5 0 2 4 テキサス
(31)優先権主張番号	17/874,488		州、ブレイノ、ダブリュ1 - 3シー・ヘ
(32)優先日	令和4年7月27日(2022.7.27)		ッドクォーターズ・ドライブ、6 5 6 5
(33)優先権主張国・地域又は機関	米国(US)	(74)代理人	100099759
早期審査対象出願			弁理士 青木 篤
		(74)代理人	100123582
			弁理士 三橋 真二
		(74)代理人	100092624
			弁理士 鶴田 準一
		(74)代理人	100147555
			弁理士 伊藤 公一

最終頁に続く

(54)【発明の名称】 電気絶縁層を有するパワーエレクトロニクスデバイスアセンブリ

(57)【特許請求の範囲】

【請求項 1】

第1金属層と、
前記第1金属層に接合される第1グラファイト層と、
前記第1グラファイト層に接合される電気絶縁層と、
前記電気絶縁層に接合される第2グラファイト層と、
前記第2グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備える第2金属層と、
を備えるSセルと、
前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、
を備えるパワーエレクトロニクスデバイスアセンブリ。

10

【請求項 2】

前記電気絶縁層は、窒化ケイ素から成る、
請求項1に記載のパワーエレクトロニクスデバイスアセンブリ。

【請求項 3】

前記Sセルは、幅より長い長さを有する、
請求項1に記載のパワーエレクトロニクスデバイスアセンブリ。

【請求項 4】

前記第1金属層と前記第1グラファイト層との間に設けられる第1活性金属ろう付け層と、

20

前記第 2 グラファイト層と前記第 1 グラファイト層との間に設けられる第 2 活性金属ろう付け層と、

前記電気絶縁層と前記第 2 グラファイト層との間に設けられる第 3 活性金属ろう付け層と、

前記第 2 グラファイト層と前記第 2 金属層との間に設けられる第 4 活性金属ろう付け層と、

をさらに備える請求項 1 に記載のパワーエレクトロニクスデバイスアセンブリ。

【請求項 5】

電気絶縁性の基材と、

前記基材に完全に埋め込まれるパワーエレクトロニクスデバイスアセンブリであって、

第 1 金属層と、前記第 1 金属層に接合される第 1 グラファイト層と、前記第 1 グラファイト層に接合される電気絶縁層と、前記電気絶縁層に接合される第 2 グラファイト層と、前記第 2 グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備える第 2 金属層と、を備える S セルと、

前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、

を備えるパワーエレクトロニクスデバイスアセンブリと、
を備える回路基板アセンブリ。

【請求項 6】

前記基材に埋め込まれる複数の導電層をさらに備える、
請求項 5 に記載の回路基板アセンブリ。

【請求項 7】

前記基材に埋め込まれ、前記パワーエレクトロニクスデバイスに熱的に結合された複数のサーマルビアをさらに備える、
請求項 5 に記載の回路基板アセンブリ。

【請求項 8】

前記電気絶縁層は、窒化ケイ素から成る、
請求項 5 に記載の回路基板アセンブリ。

【請求項 9】

前記 S セルは、幅より長い長さを有する、
請求項 5 に記載の回路基板アセンブリ。

【請求項 10】

前記 S セルは、

前記第 1 金属層と前記第 1 グラファイト層との間に設けられる第 1 活性金属ろう付け層と、

前記第 2 グラファイト層と前記第 1 グラファイト層との間に設けられる第 2 活性金属ろう付け層と、

前記電気絶縁層と前記第 2 グラファイト層との間に設けられる第 3 活性金属ろう付け層と、

前記第 2 グラファイト層と前記第 2 金属層との間に設けられる第 4 活性金属ろう付け層と、

をさらに備える、

請求項 5 に記載の回路基板アセンブリ。

【請求項 11】

コールドプレートと、

前記コールドプレートの第 1 表面に取り付けられる回路基板アセンブリであって、

電気絶縁性の基材と、

前記基材に完全に埋め込まれるパワーエレクトロニクスデバイスアセンブリであって、

第 1 金属層と、前記第 1 金属層に接合される第 1 グラファイト層と、前記第 1 グラファイト層に接合される電気絶縁層と、前記電気絶縁層に接合される第 2 グラファイト層と、前記第 2 グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備

10

20

30

40

50

える第 2 金属層と、を備える S セルと、

前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、

を備えるパワーエレクトロニクスデバイスアセンブリと、

を備える回路基板アセンブリと、

を備えるパワーエレクトロニクスアセンブリ。

【請求項 1 2】

前記回路基板アセンブリは、接合層によって前記コールドプレートの前記第 1 表面に取り付けられる、

請求項 1 1 に記載のパワーエレクトロニクスアセンブリ。

【請求項 1 3】

前記回路基板アセンブリは、締結具と熱グリース層とによって前記コールドプレートの前記第 1 表面に取り付けられる、

請求項 1 1 に記載のパワーエレクトロニクスアセンブリ。

【請求項 1 4】

前記コールドプレートの前記第 1 表面とは反対側の第 2 表面に取り付けられるコンデンサをさらに備える、

請求項 1 1 に記載のパワーエレクトロニクスアセンブリ。

【請求項 1 5】

前記コールドプレートは、流体室、流体入口、及び流体出口を備え、

前記流体入口及び前記流体出口は、前記流体室に熱的に結合される、

請求項 1 1 に記載のパワーエレクトロニクスアセンブリ。

【請求項 1 6】

前記回路基板アセンブリは、前記基材に埋め込まれる複数の導電層をさらに備える、

請求項 1 1 に記載のパワーエレクトロニクスアセンブリ。

【請求項 1 7】

前記回路基板アセンブリは、前記基材に埋め込まれ、かつ前記パワーエレクトロニクスデバイスに熱的に結合される複数のサーマルビアをさらに備える、

請求項 1 1 に記載のパワーエレクトロニクスアセンブリ。

【請求項 1 8】

前記電気絶縁層は、窒化ケイ素から成る、

請求項 1 1 に記載のパワーエレクトロニクスアセンブリ。

【請求項 1 9】

前記 S セルは、幅より長い長さを有する、

請求項 1 1 に記載のパワーエレクトロニクスアセンブリ。

【請求項 2 0】

前記 S セルは、

前記第 1 金属層と前記第 1 グラファイト層との間に設けられる第 1 活性金属ろう付け層と、

前記第 2 グラファイト層と前記第 1 グラファイト層との間に設けられる第 2 活性金属ろう付け層と、

前記電気絶縁層と前記第 2 グラファイト層との間に設けられる第 3 活性金属ろう付け層と、

前記第 2 グラファイト層と前記第 2 金属層との間に設けられる第 4 活性金属ろう付け層と、

をさらに備える、

請求項 1 1 に記載のパワーエレクトロニクスアセンブリ。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書は、一般に、パワーエレクトロニクスアセンブリに関し、より具体的には、コ

10

20

30

40

50

コンパクトなパッケージサイズを実現しつつ、全体として低い熱抵抗を有するパワーエレクトロニクスアセンブリのための装置及び方法に関する。

【背景技術】

【0002】

自動車における電子機器の使用が増加しているため、電子システムをよりコンパクトにする必要がある。このような電子システムの構成要素の1つに、インバータのスイッチとして使用されるパワーエレクトロニクスデバイスがある。パワーエレクトロニクスデバイスでは熱が発生するため、高い冷却要求がある。

【0003】

さらに、従来はシリコンで構成されていたパワーエレクトロニクスデバイスを現在は炭化ケイ素で構成する傾向がある。炭化ケイ素を使用すると、デバイスの設置面積が小さくなるため、熱流束が大きくなる。このような理由から、コンパクトなパッケージサイズを維持しながら、パワーエレクトロニクスデバイスの冷却を改善する必要性が生じている。

【発明の概要】

【0004】

一実施形態では、パワーエレクトロニクスデバイスアセンブリは、第1金属層と、第1金属層に接合される第1グラファイト層と、第1グラファイト層に接合される電気絶縁層と、電気絶縁層に接合される第2グラファイト層と、第2グラファイト層に接合される第2金属層と、を含むSセル(S-cell)を含み、第2金属層は、表面と、表面内に設けられる凹部と、を含む。パワーエレクトロニクスデバイスアセンブリは、表面の凹部に配置されるパワーエレクトロニクスデバイスをさらに含む。

【0005】

別の実施形態では、回路基板アセンブリは、電気絶縁性の基材と、基材に完全に埋め込まれるパワー・エレクトロニクスデバイスアセンブリと、を含む。パワーエレクトロニクスデバイスアセンブリは、第1金属層と、第1金属層に接合される第1グラファイト層と、第1グラファイト層に接合される電気絶縁層と、電気絶縁層に接合される第2グラファイト層と、第2グラファイト層に接合される第2金属層と、を含むSセルを含み、第2金属層は、表面と、表面内に設けられる凹部と、を含む。パワーエレクトロニクスデバイスアセンブリは、表面の凹部に配置されるパワーエレクトロニクスデバイスをさらに含む。

【0006】

さらに別の実施形態では、パワーエレクトロニクスアセンブリは、コールドプレートと、コールドプレートの第1面に取り付けられる回路基板アセンブリと、を含む。回路基板アセンブリは、電気絶縁性の基材と、基材に完全に埋め込まれるパワーエレクトロニクスデバイスアセンブリと、を含む。パワーエレクトロニクスアセンブリは、第1金属層と、第1金属層に接合される第1グラファイト層と、第1グラファイト層に接合される電気絶縁層と、電気絶縁層に接合される第2グラファイト層と、第2グラファイト層に接合される第2金属層と、を含むSセルを含み、第2金属層は、表面と、表面内に設けられる凹部と、を含む。パワーエレクトロニクスデバイスアセンブリは、表面の凹部に配置されるパワーエレクトロニクスデバイスをさらに含む。

【0007】

本明細書で説明する実施形態によって提供されるこれらの特徴及び追加の特徴は、図面と併せて以下の詳細な説明を考慮することにより、より完全に理解されるであろう。

【図面の簡単な説明】

【0008】

図面に記載された実施形態は、本質的に例示的かつ説明的であり、特許請求の範囲によって定義される主題を限定することを意図するものではない。例示的な実施形態に関する以下の詳細な説明は、同様の構造が同様の参照番号で示され、以下の図面と併せて読むと理解することができる。

【図1】図1は、本明細書で説明及び図示される1つ又は複数の実施形態によるパワーエレクトロニクスアセンブリの概略斜視図である。

10

20

30

40

50

【図 2】図 2 は、本明細書で説明及び図示される 1 つ又は複数の実施形態による、図 1 に図示された例示的なパワーエレクトロニクスアセンブリの概略分解斜視図である。

【図 3】図 3 は、本明細書で説明及び図示される 1 つ又は複数の実施形態による例示的なパワーエレクトロニクスアセンブリの概略断面図である。

【図 4】図 4 は、本明細書で説明及び図示される 1 つ又は複数の実施形態による例示的な S セルの概略断面図である。

【図 5】図 5 は、本明細書で説明及び図示される 1 つ又は複数の実施形態による例示的な S セルの概略上面斜視図である。

【図 6】図 6 は、本明細書で説明及び図示される 1 つ又は複数の実施形態による例示的なパワーエレクトロニクスデバイスアセンブリの概略分解斜視図である。

10

【図 7】図 7 は、本明細書で説明及び図示される 1 つ又は複数の実施形態による、図 6 に図示される例示的なパワーエレクトロニクスデバイスアセンブリの概略上面斜視図である。

【発明を実施するための形態】

【0009】

本明細書で説明する実施形態は、一般に、プリント回路基板などの回路基板に直接埋め込まれる 1 つ以上のパワーエレクトロニクスデバイスアセンブリを有するパワーエレクトロニクスアセンブリに向けられている。1 つ以上のパワーエレクトロニクスデバイスアセンブリを回路基板に完全に埋め込むことによって、パワーエレクトロニクスデバイスが回路基板の基材材料（例えば、FR-4）によって絶縁されるため、回路基板とパワーエレクトロニクスアセンブリのコールドプレート（cold plate）との間の電気絶縁層が除去され得る。電気絶縁層を取り除くことで、パワーエレクトロニクスデバイスとコールドプレートとの間の熱抵抗が減少し、それによって放熱性能が向上する。さらに、電気絶縁層を取り除くことで、パワーエレクトロニクスデバイスアセンブリの全体的なパッケージサイズも小さくなる。

20

【0010】

本開示のパワーエレクトロニクスデバイスアセンブリは、本明細書において S セルと呼ばれる実装基材（mounting substrate）に取り付けられるパワーエレクトロニクスデバイスを備える。以下に、より詳細に説明するように、S セルは、パワーエレクトロニクスデバイスの底部電極をパワーエレクトロニクスデバイスアセンブリの他の構成要素から電氣的に絶縁する電気絶縁層を含む。例えば、S セルの一体型電気絶縁層は、電氣的絶縁が S セル自体によって提供されるため、プリント回路基板とコールドプレートとの間の電気絶縁層の除去を可能にする。

30

【0011】

以下に、より詳細に説明するように、本開示の S セルは、コールドプレートに向かって熱流束の流れを促進するグラファイト層によって、強化された放熱特性を提供する。本明細書に記載の S セルは、コンパクトなパッケージ内に積層金属、グラファイト、及び 1 つ以上の電気絶縁層を備える。

【0012】

本明細書に記載のパワーエレクトロニクスデバイスアセンブリ、回路基板アセンブリ、及びパワーエレクトロニクスアセンブリは、電気自動車やハイブリッド電気自動車などの電動化車両、任意の電気モータ、発電機、産業用工具、家庭用電化製品などに使用することができるが、これらに限定されるものではない。本明細書に記載のパワーエレクトロニクスアセンブリは、電気モータ、及び/又はバッテリーに電氣的に結合され、直流（DC）電力を交流（AC）電力に変換するように動作可能なインバータ回路として構成され得る。

40

【0013】

本明細書で使用する「パワーエレクトロニクスデバイス」とは、直流電力を交流電力に変換するために、及びその逆に変換するために使用されるあらゆる電気部品を意味する。実施形態は、AC-AC コンバータ、及び DC-DC コンバータの用途にも使用され得る。パワーエレクトロニクスデバイスの非限定的な例としては、金属酸化膜半導体電界効果トランジスタ（MOSFET）、絶縁ゲート型バイポーラトランジスタ（IGBT）、サ

50

イリスタ、及びパワートランジスタが挙げられる。

【 0 0 1 4 】

本明細書で使用される「完全に埋め込まれる」という表現は、部品の各表面が基材によって取り囲まれている (surrounded) ことを意味する。例えば、パワーエレクトロニクスデバイスアセンブリが回路基板基材 (circuit board substrate) によって完全に埋め込まれている場合、回路基板基材の材料が回路基板基材の各表面を覆っていることを意味する。部品の 1 つ以上の表面が露出している場合、部品は「部分的に埋め込まれている」ことになる。

【 0 0 1 5 】

本明細書で使用される「Sセル」とは、パワーエレクトロニクスデバイスに取り付けることが可能な実装基板であり、金属層、グラファイト層、及び電気絶縁層のうちの 1 つ以上を含む。

10

【 0 0 1 6 】

パワーエレクトロニクスデバイスアセンブリ、回路基板アセンブリ、及びパワーエレクトロニクスアセンブリの様々な実施形態を以下に詳細に説明する。可能な限り、同じ参照番号が、同じ又は同様の部品を参照するために図面全体を通して使用される。

【 0 0 1 7 】

ここで図 1 及び図 2 を参照すると、例示的なパワーエレクトロニクスアセンブリ 1 0 0 が、それぞれ組立図及び分解図で図示されている。図 1 及び図 2 によって図示されるパワーエレクトロニクスアセンブリ 1 0 0 は、コールドプレート 1 0 2、接合層 1 0 4 (又は、いくつかの実施形態では放熱グリース層)、及び回路基板アセンブリ 1 0 6 を含む。コールドプレート 1 0 2 は、回路基板アセンブリ 1 0 6 の基材材料 (substrate material) に埋め込まれたパワーエレクトロニクスデバイス 1 4 0 (図 3 を参照) から熱流束を除去することができる任意のデバイスとすることができる。コールドプレートの非限定的な例としては、ヒートシンク、単相液体冷却、二相液体冷却、ベイパーチャンバー (vapor chamber) が挙げられる。図 1 及び図 2 は、単相液体冷却装置として構成されたコールドプレート 1 0 2 を図示している。コールドプレート 1 0 2 は、コールドプレート 1 0 2 内の流体室 1 1 5 に流体的に結合された流体入口 1 3 2 及び流体出口 1 3 4 を含む。図 3 を簡単に参照すると、リザーバ (図示せず) からの冷却液 1 3 5 は、流体入口 1 3 2 を通って流体室 1 1 5 に流入し、流体出口 1 3 4 を通って流体室 1 1 5 から流出し、冷却液から熱を除去するための熱交換器 (図示せず) を通った後などにリザーバに戻される。図示しないが、冷却液 1 3 5 への熱伝達のための追加表面積を提供するために、流体室 1 1 5 にフィンを配列してもよい。

20

30

【 0 0 1 8 】

回路基板アセンブリ 1 0 6 は、コールドプレート 1 0 2 の第 1 表面 1 0 3 に取り付けられる。図 1 及び図 2 は、回路基板アセンブリ 1 0 6 が、コールドプレート 1 0 2 のスルーホール 1 0 5、接合層 1 0 4 のスルーホール 1 0 7、及び回路基板アセンブリ 1 0 6 のスルーホールを介して配置される締結具 1 0 1 (例えば、ボルト及びナット) によって、コールドプレート 1 0 2 の第 1 表面 1 0 3 に取り付けられている状態を示している。締結具 1 0 1 が使用される場合、接合層 1 0 4 は、回路基板アセンブリ 1 0 6 とコールドプレート 1 0 2 との間の熱抵抗を低下させるための放熱グリース層としてもよい。放熱グリースとして構成された接合層 1 0 4 は、専用のスルーホールを持たないことに留意されたい。スルーホール 1 0 7 は説明のために示されている。

40

【 0 0 1 9 】

他の実施形態では、回路基板アセンブリ 1 0 6 は、はんだ層として構成される接合層 1 0 4 によってコールドプレート 1 0 2 の第 1 表面 1 0 3 に取り付けられる。例えば、回路基板アセンブリ 1 0 6 の底面は、回路基板アセンブリ 1 0 6 がはんだ層によってコールドプレート 1 0 2 の第 1 表面 1 0 3 に取り付けられることを可能にする金属層を含むことができる。他の接合方法を利用してよいことを理解されたい。

【 0 0 2 0 】

50

次に図 3 を参照すると、例示的なパワーエレクトロニクスアセンブリ 100 の断面図が図示されている。図示された実施形態では、追加の電気部品 130 がコールドプレート 102 の第 2 表面に取り付けられている。非限定的な例として、追加の電気部品 130 は、例えば、インバータ回路のコンデンサとすることができる。他の実施形態では、追加の電気部品 130 は、コールドプレート 102 に取り付けられていなくてもよいことを理解されたい。

【0021】

回路基板アセンブリ 106 は、電気絶縁材料で作られた基材 (substrate) 111 を備える。電気絶縁材料は、限定するものではないが、FR-4 などのプリント回路基板の製造に使用される材料とすることができる。回路基板アセンブリ 106 は、埋め込まれた導電層 110、複数のビア 112 (導電ビアとサーマルビアとの両方)、及び複数のパワーエレクトロニクスデバイスアセンブリ 120 をさらに備える。

10

【0022】

非限定的な例として、回路基板アセンブリ 106 は、電気自動車用のインバータ回路のための 6 つのパワーエレクトロニクスデバイスアセンブリ 120 を含むことができる。しかしながら、用途に応じて任意の数のパワーエレクトロニクスデバイスアセンブリを利用することができることを理解されたい。

【0023】

各パワーエレクトロニクスデバイスアセンブリ 120 は、S セル 121 と、S セル 121 に取り付けられるパワーエレクトロニクスデバイス 140 と、を含む。上述のように、S セル 121 は、パワーエレクトロニクスデバイス 140 が接合される基材である。これは、パワーエレクトロニクスデバイス 140 の底面の電極に接続するための導電性表面領域を提供する。S セル 121 はさらに、電氣的絶縁と同様に熱拡散機能を提供する。S セル 121 に電氣的絶縁を提供することによって、回路基板アセンブリ 106 とコールドプレート 102 との間の別個の電氣的絶縁層が不要となる。

20

【0024】

図 4 及び図 5 は、それぞれ、例示的な S セル 121 を示す断面図及び上面斜視図である。S セル 121 は、複数の積層された層を含む。特に、図 4 及び図 5 に示される S セル 121 は、第 1 金属層 122、第 1 グラファイト層 123、電気絶縁層 124、第 2 グラファイト層 125、及び第 2 金属層 126 を含む。第 2 金属層 126 は、パワーエレクトロニクスデバイス 140 を受容する寸法を有する凹部 127 を含む。以下に、より詳細に説明するように、第 2 金属層 126 は、パワーエレクトロニクスデバイス 140 の底面上の電極に電氣的接続を行うために導電性ビアが接触し得る導電性表面を提供する。

30

【0025】

非限定的な例として、S セルの層は、接合層 129 (すなわち、活性金属ろう付け層 (active metal brazing layers)) を形成する高温活性金属ろう付け法 (high-temperature active metal brazing method) によって一緒に接合されてもよい。しかしながら、種々の層は、他の既知の技術、及びまだ開発されていない技術を使用して接合され得ることが理解されるべきである。

【0026】

図示の S セル 121 は、一对のグラファイト層 (すなわち、第 1 グラファイト層 123、及び第 2 グラファイト層 125)、及び一对の金属層 (すなわち、第 1 金属層 122 及び第 2 金属層 126) を含み、Z 軸に沿って対称である S セル 121 を提供することに留意されたい。S セル 121 の対称性は、高温接合プロセス (high-temperature bonding process) 中に S セルにかかる力のバランスをとる。第 1 及び第 2 金属層 122、126 と第 1 及び第 2 グラファイト層 123、125 とは、異なる熱膨張係数を有するので、接合プロセス中に熱的に誘発される応力のバランスをとるために、対称的な基材積層体 (symmetrical substrate stack) であることが望ましい場合がある。

40

【0027】

第 1 及び第 2 金属層 122、126 は、任意の適切な金属、又は合金で作ることができ

50

る。銅、及びアルミニウムは、非限定的な例として、第 1 及び第 2 金属層 1 2 2 , 1 2 6 として使用され得る。

【 0 0 2 8 】

第 1 及び第 2 グラファイト層 1 2 3 , 1 2 5 は、S セル 1 2 1 を横切る熱とコールドプレート 1 0 2 に向かう熱の両方の拡散を促すために設けられている。グラファイトの結晶構造は、高い熱伝導率を提供し、コールドプレート 1 0 2 に向かって熱流束を伝導するのに有用である。しかしながら、グラファイトは、等温プロファイルを持たない。むしろ、グラファイトは、2 つの軸に沿って高い熱伝導率を有し、第 3 の軸では低い熱伝導率を有する非等温プロファイルを持つ。グラファイトの非等温プロファイルを考慮するため、S セル 1 2 1 は、その長さ寸法が幅寸法よりも大きくなるような長方形の形状に設計されている。図 5 を参照すると、第 1 及び第 2 グラファイト層 1 2 3 , 1 2 5 は、X 軸及び Z 軸に沿って高い熱伝導率を有する。したがって、S セル 1 2 1 は、X 軸方向の寸法が Y 軸方向の寸法よりも大きくなるように設計される。熱流束は X 軸及び Z 軸に沿って移動する。以下に、より詳細に説明するように、サーマルビア 1 1 2 は、熱流束を受け取り、それをコールドプレート 1 0 2 に向かって移動させるために、X 軸に沿った S セルの縁部に設けることができる。熱流束はまた、Z 軸に沿ってコールドプレート 1 0 2 に向かって移動する。

10

【 0 0 2 9 】

電気絶縁層 1 2 4 は、第 1 金属層 1 2 2 と第 2 金属層 1 2 6 との間に電気絶縁を提供することができる任意の材料で作製することができる。非限定的な例として、電気絶縁層 1 2 4 は、窒化ケイ素又は窒化アルミニウムなどのセラミック材料で作製することができる。電気絶縁層 1 2 4 として選択される材料は、熱流束が電気絶縁層 1 2 4 を通ってコールドプレート 1 0 2 に向かって流れるように、高い熱伝導率を有しているほうがよい。

20

【 0 0 3 0 】

いくつかの実施形態では、電気絶縁層 1 2 4 は、第 1 及び第 2 金属層 1 2 2 , 1 2 6 と、第 1 及び第 2 グラファイト層 1 2 3 , 1 2 5 によって形成される S セル 1 2 1 の縁部を越えて延びるように、積層体内の他の層よりも大きな表面積を有する。電気絶縁層 1 2 4 を、導電層を超えて延在させることによって、S セル 1 2 1 の縁部に沿ったクリープ電圧及び電流漏れが低減される。しかしながら、S セル 1 2 1 は、回路基板の電気絶縁材料に埋め込まれているため、電気絶縁層 1 2 4 の表面積が他の導電層の表面積よりも大きくなっても、S セル 1 2 1 は十分な電気絶縁性を有することができる。

30

【 0 0 3 1 】

第 2 金属層 1 2 6 は、その表面 1 2 8 に形成された凹部 1 2 7 を有する。凹部 1 2 7 は、例えば化学エッチングによって形成することができる。凹部 1 2 7 は、パワーエレクトロニクスデバイス 1 4 0 を受け入れる大きさと形状とを有する。

【 0 0 3 2 】

図 6 は、S セル 1 2 1 と、パワーエレクトロニクスデバイス 1 4 0 と、を備えるパワーエレクトロニクスデバイスアセンブリ 1 4 6 の部分分解図を示す。図 6 は、凹部 1 2 7 に対するパワーエレクトロニクスデバイス 1 4 0 及び接合層 1 4 3 を示す。図 7 は、組み立てられたパワーエレクトロニクスデバイスアセンブリ 1 4 6 を示す。接合層 1 4 3 は、例えば、はんだ層であってもよい。別の例として、接合層 1 4 3 は、液相拡散接合層 (transient liquid phase bond layer) 1 4 3 であってもよい。パワーエレクトロニクスデバイス 1 4 0 は、その上面に複数の電極 1 4 1 , 1 4 2 を含む。大きい電極 1 4 1 は電源電極であってもよく、小さい電極 1 4 2 は信号電極であってもよい。図 6 では見えないが、パワーエレクトロニクスデバイス 1 4 0 は、その底面に 1 つ以上の電極をさらに含むことに留意されたい。パワーエレクトロニクスデバイスの底面上の 1 つ以上の電極は、凹部 1 2 7 にパワーエレクトロニクスデバイス 1 4 0 を配置することによって、第 2 金属層 1 2 6 に電氣的に接続される。このように、パワーエレクトロニクスデバイス 1 4 0 の底面電極への電氣的接続は、第 2 金属層 1 2 6 を経由して行うことができる。

40

【 0 0 3 3 】

50

再び図 3 を参照すると、複数の電極 1 4 1 , 1 4 2 、及び第 2 金属層 1 2 6 への電氣的接続は、複数のビア 1 1 2 によって行われる場合がある。これらのビアは、パワーエレクトロニクスデバイス 1 4 0 に駆動信号を提供するとともに、スイッチング電流のための電流経路を提供することができる。いくつかの実施形態において、ビア 1 1 2 のいくつかは、駆動信号又はスイッチング電流を伝達しないサーマルビアとして構成されてもよいことに留意されたい。例えば、S セル 1 2 1 の第 2 金属層 1 2 6 に接触するように示されるビア 1 1 2 は、コールドプレート 1 0 2 に近い底部層に向かって熱流束を伝導するように設けられた熱伝導専用ビアであってもよい。さらに、サーマルビア 1 1 2 は、第 2 金属層 1 2 6 からコールドプレート 1 0 2 に向かって熱流束を下に移動させるために、第 2 金属層 1 2 6 の縁部に電氣的に結合されてもよい。このようにして、熱流束はパワーエレクトロニクスデバイス 1 4 0 から離れ、コールドプレート 1 0 2 に向かって最適に誘導される。図 3 に示すように、冷たい冷却液 1 3 5 は流体入口 1 3 2 からコールドプレート 1 0 2 に流入し、流体室 1 1 5 を流れ、温められた冷却液として流体出口 1 3 4 から流出する。

10

【 0 0 3 4 】

ここで、本開示の実施形態は、回路基板基材内に完全に埋め込まれた S セルを含む回路基板アセンブリ、パワーエレクトロニクスデバイスアセンブリ、及びパワーエレクトロニクスアセンブリに向けられていることを理解されたい。本明細書に記載の実施形態の S セルは、放熱性能を向上させる内部第 1 及び第 2 グラファイト層と、電氣的絶縁を提供する内部電氣的絶縁領域と、を含む。S セルの電氣的絶縁によって、回路基板とコールドプレートとの間の電氣的絶縁層の除去が可能になる。パワーエレクトロニクスデバイスアセンブリを回路基板に直接埋め込むとともに、回路基板とコールドプレートとの間の別個の電氣絶縁層を除去することによって、パワーエレクトロニクスアセンブリの全体的なサイズが大幅に縮小され、同時に放熱性能も向上する。

20

【 0 0 3 5 】

本明細書において、「実質的」及び「約」という用語は、任意の定量的な比較、値、測定、又は他の表現に起因し得る、内在する不確実性の程度を表すために利用され得ることに留意されたい。これらの用語はまた、本明細書において、定量的な表現が、問題となる主題の基本的な機能の変化をもたらすことなく、述べられた基準から変わり得る程度を表すために利用される。

【 0 0 3 6 】

特定の実施形態が本明細書で図示及び記載されているが、様々な他の変更及び修正が、請求された主題の趣旨及び範囲から逸脱することなく行われ得ることを理解されたい。更に、請求された主題の様々な態様が本明細書に記載されているが、このような態様は、組み合わせられて利用される必要はない。したがって、添付の特許請求の範囲は、請求された主題の範囲内にある全てのこのような変更及び修正を包含することが意図される。

30

【 0 0 3 7 】

特許請求の主題の精神及び範囲から逸脱することなく、本明細書に記載された実施形態に様々な修正及び変更がなされ得ることは、当業者にとって明らかであろう。したがって、本明細書は、そのような修正及び変更が添付の特許請求の範囲及びその等価物の範囲内に入ることを条件として、本明細書に記載の様々な実施形態の修正及び変更を網羅することが意図される。

40

本明細書に開示される発明は以下の態様を含む。

< 態様 1 >

第 1 金属層と、

前記第 1 金属層に接合される第 1 グラファイト層と、

前記第 1 グラファイト層に接合される電氣絶縁層と、

前記電氣絶縁層に接合される第 2 グラファイト層と、

前記第 2 グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備える

第 2 金属層と、

を備える S セルと、

50

前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、
を備えるパワーエレクトロニクスデバイスアセンブリ。

< 態様 2 >

前記電気絶縁層は、窒化ケイ素から成る、
態様 1 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 態様 3 >

前記 S セルは、幅より長い長さを有する、
態様 1 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 態様 4 >

前記第 1 金属層と前記第 1 グラファイト層との間に設けられる第 1 活性金属ろう付け層と、
前記第 2 グラファイト層と前記第 1 グラファイト層との間に設けられる第 2 活性金属ろう
付け層と、
前記電気絶縁層と前記第 2 グラファイト層との間に設けられる第 3 活性金属ろう付け層と、
前記第 2 グラファイト層と前記第 2 金属層との間に設けられる第 4 活性金属ろう付け層と、
をさらに備える態様 1 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 態様 5 >

電気絶縁性の基材と、
前記基材に完全に埋め込まれるパワーエレクトロニクスデバイスアセンブリであって、
第 1 金属層と、前記第 1 金属層に接合される第 1 グラファイト層と、前記第 1 グラファイト
層に接合される電気絶縁層と、前記電気絶縁層に接合される第 2 グラファイト層と、前
記第 2 グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備える第
2 金属層と、を備える S セルと、

前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、
を備えるパワーエレクトロニクスデバイスアセンブリと、
を備える回路基板アセンブリ。

< 態様 6 >

前記基材に埋め込まれる複数の導電層をさらに備える、
態様 5 に記載の回路基板アセンブリ。

< 態様 7 >

前記基材に埋め込まれ、前記パワーエレクトロニクスデバイスに熱的に結合された複数の
サーマルビアをさらに備える、
態様 5 に記載の回路基板アセンブリ。

< 態様 8 >

前記電気絶縁層は、窒化ケイ素から成る、
態様 5 に記載の回路基板アセンブリ。

< 態様 9 >

前記 S セルは、幅より長い長さを有する、
態様 5 に記載の回路基板アセンブリ。

< 態様 10 >

前記 S セルは、
前記第 1 金属層と前記第 1 グラファイト層との間に設けられる第 1 活性金属ろう付け層と、
前記第 2 グラファイト層と前記第 1 グラファイト層との間に設けられる第 2 活性金属ろう
付け層と、
前記電気絶縁層と前記第 2 グラファイト層との間に設けられる第 3 活性金属ろう付け層と、
前記第 2 グラファイト層と前記第 2 金属層との間に設けられる第 4 活性金属ろう付け層と、
をさらに備える、
態様 5 に記載の回路基板アセンブリ。

< 態様 11 >

コールドプレートと、
前記コールドプレートの第 1 表面に取り付けられる回路基板アセンブリであって、

10

20

30

40

50

電気絶縁性の基材と、

前記基材に完全に埋め込まれるパワーエレクトロニクスデバイスアセンブリであって、
第1金属層と、前記第1金属層に接合される第1グラファイト層と、前記第1グラファイト層に接合される電気絶縁層と、前記電気絶縁層に接合される第2グラファイト層と、前記第2グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備える第2金属層と、を備えるSセルと、

前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、

を備えるパワーエレクトロニクスデバイスアセンブリと、

を備える回路基板アセンブリと、

を備えるパワーエレクトロニクスアセンブリ。

10

< 態様 1 2 >

前記回路基板アセンブリは、接合層によって前記コールドプレートの前記第1表面に取り付けられる、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 態様 1 3 >

前記回路基板アセンブリは、締結具と熱グリース層とによって前記コールドプレートの前記第1表面に取り付けられる、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 態様 1 4 >

前記コールドプレートの前記第1表面とは反対側の第2表面に取り付けられるコンデンサをさらに備える、

20

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 態様 1 5 >

前記コールドプレートは、流体室、流体入口、及び流体出口を備え、

前記流体入口及び前記流体出口は、前記流体室に熱的に結合される、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 態様 1 6 >

前記回路基板アセンブリは、前記基材に埋め込まれる複数の導電層をさらに備える、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 態様 1 7 >

30

前記回路基板アセンブリは、前記基材に埋め込まれ、かつ前記パワーエレクトロニクスデバイスに熱的に結合される複数のサーマルビアをさらに備える、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 態様 1 8 >

前記電気絶縁層は、窒化ケイ素から成る、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 態様 1 9 >

前記Sセルは、幅より長い長さを有する、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 態様 2 0 >

40

前記Sセルは、

前記第1金属層と前記第1グラファイト層との間に設けられる第1活性金属ろう付け層と、

前記第2グラファイト層と前記第1グラファイト層との間に設けられる第2活性金属ろう付け層と、

前記電気絶縁層と前記第2グラファイト層との間に設けられる第3活性金属ろう付け層と、

前記第2グラファイト層と前記第2金属層との間に設けられる第4活性金属ろう付け層と、

をさらに備える、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

50

【図面】

【図 1】

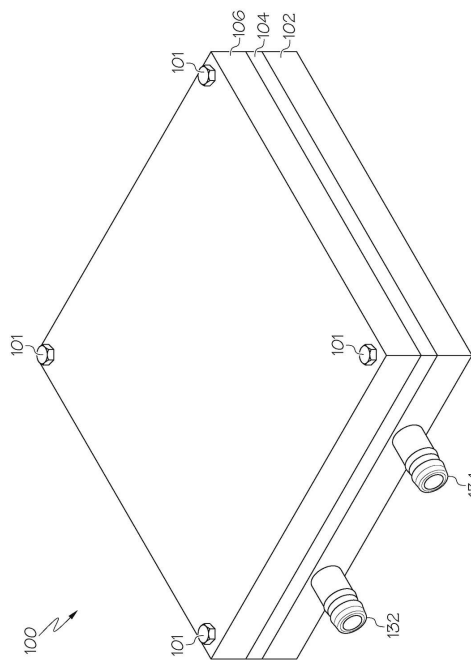


FIG. 1

【図 2】

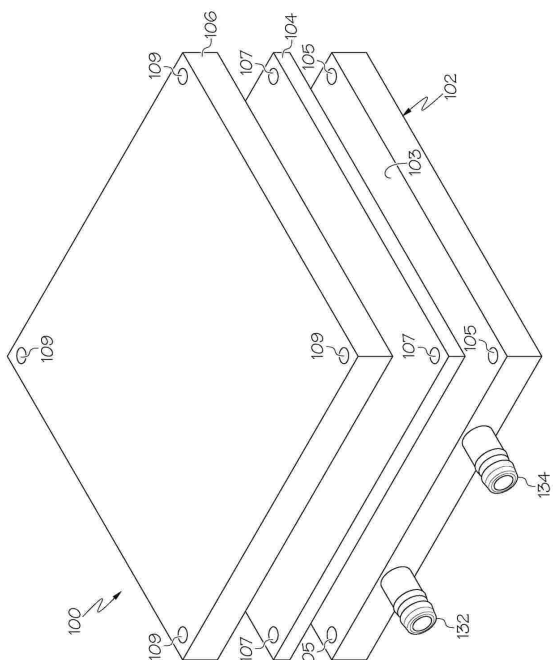


FIG. 2

【図 3】

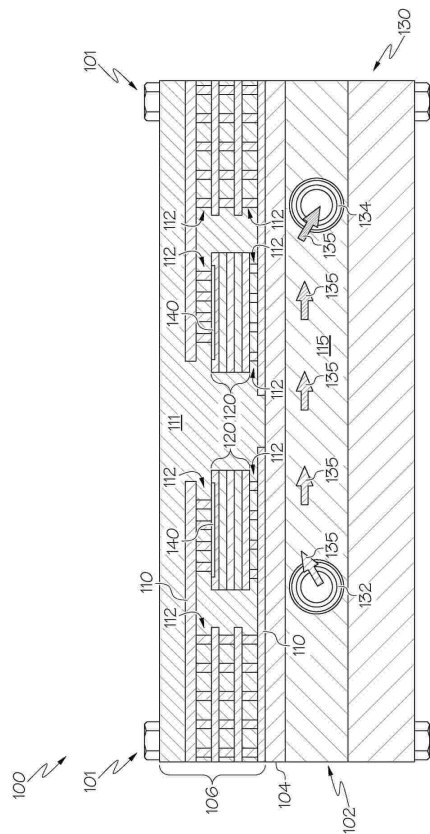


FIG. 3

【図 4】

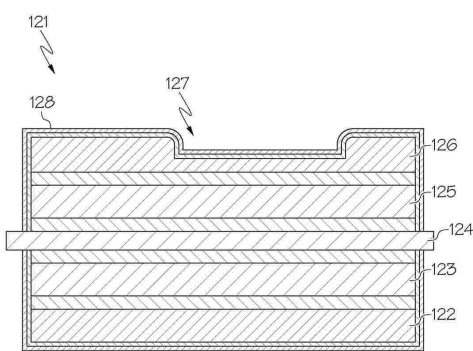


FIG. 4

10

20

30

40

50

【図 5】

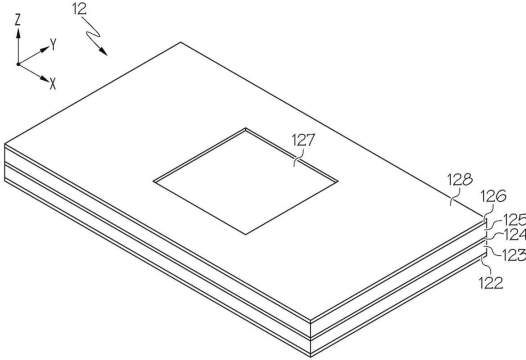


FIG. 5

【図 6】

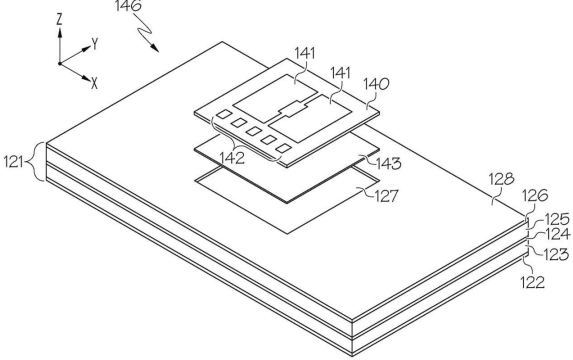


FIG. 6

【図 7】

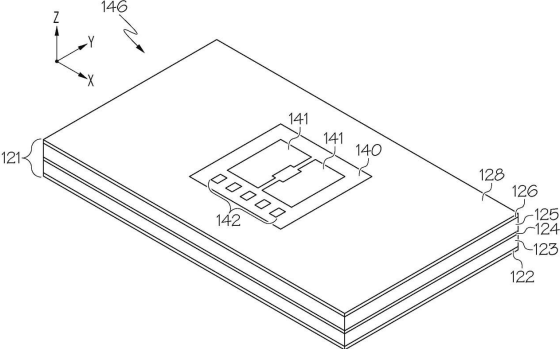


FIG. 7

10

20

30

40

50

フロントページの続き

- (74)代理人 100123593
弁理士 関根 宣夫
- (74)代理人 100133835
弁理士 河野 努
- (74)代理人 100167461
弁理士 上木 亮平
- (72)発明者 フォン チョウ
アメリカ合衆国, ミシガン 4 8 1 0 5 , アナーバー , アッシュコンブ ドライブ 2 7 9 4
- (72)発明者 請川 紘嗣
アメリカ合衆国, ミシガン 4 8 1 7 8 , サウス ライオン , ウィノーイング サークル サウス 5
8 5 7 5
- 審査官 栗栖 正和
- (56)参考文献 米国特許出願公開第 2 0 2 1 / 0 2 1 0 4 7 7 (U S , A 1)
特開 2 0 1 8 - 0 2 2 7 9 2 (J P , A)
特開昭 5 2 - 1 3 5 6 7 8 (J P , A)
米国特許出願公開第 2 0 1 2 / 0 1 5 2 5 1 0 (U S , A 1)
米国特許出願公開第 2 0 1 6 / 0 2 0 9 1 3 3 (U S , A 1)
米国特許出願公開第 2 0 0 8 / 0 2 8 6 6 0 2 (U S , A 1)
米国特許第 5 1 0 0 7 3 7 (U S , A)
- (58)調査した分野 (Int.Cl. , D B 名)
H 0 1 L 2 3 / 3 6
H 0 5 K 7 / 2 0