

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7592799号
(P7592799)

(45)発行日 令和6年12月2日(2024.12.2)

(24)登録日 令和6年11月22日(2024.11.22)

(51)国際特許分類

H 0 1 L 23/36 (2006.01)
H 0 5 K 7/20 (2006.01)

F I

H 0 1 L 23/36
H 0 5 K 7/20

D
F

請求項の数 20 外国語出願 (全14頁)

(21)出願番号 特願2023-119791(P2023-119791)
(22)出願日 令和5年7月24日(2023.7.24)
(65)公開番号 特開2024-19059(P2024-19059A)
(43)公開日 令和6年2月8日(2024.2.8)
審査請求日 令和6年8月19日(2024.8.19)
(31)優先権主張番号 17/874,488
(32)優先日 令和4年7月27日(2022.7.27)
(33)優先権主張国・地域又は機関
米国(US)

早期審査対象出願

(73)特許権者 507342261
トヨタ モーター エンジニアリング ア
ンド マニュファクチャリング ノース
アメリカ, インコーポレイティド
アメリカ合衆国、75024 テキサス
州、ブレイノ、ダブリュ1-3シー・ヘ
ッドクォーターズ・ドライブ、6565
(74)代理人 100099759
弁理士 青木 篤
(74)代理人 100123582
弁理士 三橋 真二
(74)代理人 100092624
弁理士 鶴田 準一
(74)代理人 100147555
弁理士 伊藤 公一

最終頁に続く

(54)【発明の名称】 電気絶縁層を有するパワーエレクトロニクスデバイスアセンブリ

(57)【特許請求の範囲】**【請求項1】**

第1金属層と、
前記第1金属層に接合される第1グラファイト層と、
前記第1グラファイト層に接合される電気絶縁層と、
前記電気絶縁層に接合される第2グラファイト層と、
前記第2グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備
える第2金属層と、
を備えるSセルと、
前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、
を備えるパワーエレクトロニクスデバイスアセンブリ。

【請求項2】

前記電気絶縁層は、窒化ケイ素から成る、
請求項1に記載のパワーエレクトロニクスデバイスアセンブリ。

【請求項3】

前記Sセルは、幅より長い長さを有する、
請求項1に記載のパワーエレクトロニクスデバイスアセンブリ。

【請求項4】

前記第1金属層と前記第1グラファイト層との間に設けられる第1活性金属ろう付け層
と、

前記第2グラファイト層と前記第1グラファイト層との間に設けられる第2活性金属ろう付け層と、

前記電気絶縁層と前記第2グラファイト層との間に設けられる第3活性金属ろう付け層と、

前記第2グラファイト層と前記第2金属層との間に設けられる第4活性金属ろう付け層と、

をさらに備える請求項1に記載のパワーエレクトロニクスデバイスアセンブリ。

【請求項5】

電気絶縁性の基材と、

前記基材に完全に埋め込まれるパワーエレクトロニクスデバイスアセンブリであって、

10

第1金属層と、前記第1金属層に接合される第1グラファイト層と、前記第1グラファイト層に接合される電気絶縁層と、前記電気絶縁層に接合される第2グラファイト層と、前記第2グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備える第2金属層と、を備えるSセルと、

前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、

を備えるパワーエレクトロニクスデバイスアセンブリと、

を備える回路基板アセンブリ。

【請求項6】

前記基材に埋め込まれる複数の導電層をさらに備える、

請求項5に記載の回路基板アセンブリ。

20

【請求項7】

前記基材に埋め込まれ、前記パワーエレクトロニクスデバイスに熱的に結合された複数のサーマルビアをさらに備える、

請求項5に記載の回路基板アセンブリ。

【請求項8】

前記電気絶縁層は、窒化ケイ素から成る、

請求項5に記載の回路基板アセンブリ。

【請求項9】

前記Sセルは、幅より長い長さを有する、

請求項5に記載の回路基板アセンブリ。

30

【請求項10】

前記Sセルは、

前記第1金属層と前記第1グラファイト層との間に設けられる第1活性金属ろう付け層と、

前記第2グラファイト層と前記第1グラファイト層との間に設けられる第2活性金属ろう付け層と、

前記電気絶縁層と前記第2グラファイト層との間に設けられる第3活性金属ろう付け層と、

前記第2グラファイト層と前記第2金属層との間に設けられる第4活性金属ろう付け層と、

をさらに備える、

請求項5に記載の回路基板アセンブリ。

40

【請求項11】

コールドプレートと、

前記コールドプレートの第1表面に取り付けられる回路基板アセンブリであって、

電気絶縁性の基材と、

前記基材に完全に埋め込まれるパワーエレクトロニクスデバイスアセンブリであって、

第1金属層と、前記第1金属層に接合される第1グラファイト層と、前記第1グラファイト層に接合される電気絶縁層と、前記電気絶縁層に接合される第2グラファイト層と、前記第2グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備

50

える第2金属層と、を備えるSセルと、

前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、

を備えるパワーエレクトロニクスデバイスアセンブリと、

を備える回路基板アセンブリと、

を備えるパワーエレクトロニクスアセンブリ。

【請求項12】

前記回路基板アセンブリは、接合層によって前記コールドプレートの前記第1表面に取り付けられる、

請求項11に記載のパワーエレクトロニクスアセンブリ。

【請求項13】

前記回路基板アセンブリは、締結具と熱グリース層とによって前記コールドプレートの前記第1表面に取り付けられる、

請求項11に記載のパワーエレクトロニクスアセンブリ。

【請求項14】

前記コールドプレートの前記第1表面とは反対側の第2表面に取り付けられるコンデンサをさらに備える、

請求項11に記載のパワーエレクトロニクスアセンブリ。

【請求項15】

前記コールドプレートは、流体室、流体入口、及び流体出口を備え、

前記流体入口及び前記流体出口は、前記流体室に熱的に結合される、

請求項11に記載のパワーエレクトロニクスアセンブリ。

【請求項16】

前記回路基板アセンブリは、前記基材に埋め込まれる複数の導電層をさらに備える、

請求項11に記載のパワーエレクトロニクスアセンブリ。

【請求項17】

前記回路基板アセンブリは、前記基材に埋め込まれ、かつ前記パワーエレクトロニクスデバイスに熱的に結合される複数のサーマルビアをさらに備える、

請求項11に記載のパワーエレクトロニクスアセンブリ。

【請求項18】

前記電気絶縁層は、窒化ケイ素から成る、

請求項11に記載のパワーエレクトロニクスアセンブリ。

【請求項19】

前記Sセルは、幅より長い長さを有する、

請求項11に記載のパワーエレクトロニクスアセンブリ。

【請求項20】

前記Sセルは、

前記第1金属層と前記第1グラファイト層との間に設けられる第1活性金属ろう付け層と、

前記第2グラファイト層と前記第1グラファイト層との間に設けられる第2活性金属ろう付け層と、

前記電気絶縁層と前記第2グラファイト層との間に設けられる第3活性金属ろう付け層と、

前記第2グラファイト層と前記第2金属層との間に設けられる第4活性金属ろう付け層と、

をさらに備える、

請求項11に記載のパワーエレクトロニクスアセンブリ。

【発明の詳細な説明】

【技術分野】

【0001】

本明細書は、一般に、パワーエレクトロニクスアセンブリに関し、より具体的には、コ

10

20

30

40

50

ンパクトなパッケージサイズを実現しつつ、全体として低い熱抵抗を有するパワーエレクトロニクスアセンブリのための装置及び方法に関する。

【背景技術】

【0002】

自動車における電子機器の使用が増加しているため、電子システムをよりコンパクトにする必要がある。このような電子システムの構成要素の1つに、インバータのスイッチとして使用されるパワーエレクトロニクスデバイスがある。パワーエレクトロニクスデバイスでは熱が発生するため、高い冷却要求がある。

【0003】

さらに、従来はシリコンで構成されていたパワーエレクトロニクスデバイスを現在は炭化ケイ素で構成する傾向がある。炭化ケイ素を使用すると、デバイスの設置面積が小さくなるため、熱流束が大きくなる。このような理由から、コンパクトなパッケージサイズを維持しながら、パワーエレクトロニクスデバイスの冷却を改善する必要性が生じている。

10

【発明の概要】

【0004】

一実施形態では、パワーエレクトロニクスデバイスアセンブリは、第1金属層と、第1金属層に接合される第1グラファイト層と、第1グラファイト層に接合される電気絶縁層と、電気絶縁層に接合される第2グラファイト層と、第2グラファイト層に接合される第2金属層と、を含むSセル(S-cell)を含み、第2金属層は、表面と、表面内に設けられる凹部と、を含む。パワーエレクトロニクスデバイスアセンブリは、表面の凹部内に配置されるパワーエレクトロニクスデバイスをさらに含む。

20

【0005】

別の実施形態では、回路基板アセンブリは、電気絶縁性の基材と、基材に完全に埋め込まれるパワー・エレクトロニクスデバイスアセンブリと、を含む。パワーエレクトロニクスデバイスアセンブリは、第1金属層と、第1金属層に接合される第1グラファイト層と、第1グラファイト層に接合される電気絶縁層と、電気絶縁層に接合される第2グラファイト層と、第2グラファイト層に接合される第2金属層と、を含むSセルを含み、第2金属層は、表面と、表面内に設けられる凹部と、を含む。パワーエレクトロニクスデバイスアセンブリは、表面の凹部内に配置されるパワーエレクトロニクスデバイスをさらに含む。

【0006】

30

さらに別の実施形態では、パワーエレクトロニクスアセンブリは、コールドプレートと、コールドプレートの第1面に取り付けられる回路基板アセンブリと、を含む。回路基板アセンブリは、電気絶縁性の基材と、基材に完全に埋め込まれるパワーエレクトロニクスデバイスアセンブリと、を含む。パワーエレクトロニクスアセンブリは、第1金属層と、第1金属層に接合される第1グラファイト層と、第1グラファイト層に接合される電気絶縁層と、電気絶縁層に接合される第2グラファイト層と、第2グラファイト層に接合される第2金属層と、を含むSセルを含み、第2金属層は、表面と、表面内に設けられる凹部と、を含む。パワーエレクトロニクスデバイスアセンブリは、表面の凹部内に配置されるパワーエレクトロニクスデバイスをさらに含む。

【0007】

40

本明細書で説明する実施形態によって提供されるこれらの特徴及び追加の特徴は、図面と併せて以下の詳細な説明を考慮することにより、より完全に理解されるであろう。

【図面の簡単な説明】

【0008】

図面に記載された実施形態は、本質的に例示的かつ説明的であり、特許請求の範囲によって定義される主題を限定することを意図するものではない。例示的な実施形態に関する以下の詳細な説明は、同様の構造が同様の参照番号で示され、以下の図面と併せて読むと理解することができる。

【図1】図1は、本明細書で説明及び図示される1つ又は複数の実施形態によるパワーエレクトロニクスアセンブリの概略斜視図である。

50

【図2】図2は、本明細書で説明及び図示される1つ又は複数の実施形態による、図1に図示された例示的なパワーエレクトロニクスアセンブリの概略分解斜視図である。

【図3】図3は、本明細書で説明及び図示される1つ又は複数の実施形態による例示的なパワーエレクトロニクスアセンブリの概略断面図である。

【図4】図4は、本明細書で説明及び図示される1つ又は複数の実施形態による例示的なSセルの概略断面図である。

【図5】図5は、本明細書で説明及び図示される1つ又は複数の実施形態による例示的なSセルの概略上面斜視図である。

【図6】図6は、本明細書で説明及び図示される1つ又は複数の実施形態による例示的なパワーエレクトロニクスデバイスアセンブリの概略分解斜視図である。 10

【図7】図7は、本明細書で説明及び図示される1つ又は複数の実施形態による、図6に図示される例示的なパワーエレクトロニクスデバイスアセンブリの概略上面斜視図である。

【発明を実施するための形態】

【0009】

本明細書で説明する実施形態は、一般に、プリント回路基板などの回路基板に直接埋め込まれる1つ以上のパワーエレクトロニクスデバイスアセンブリを有するパワーエレクトロニクスアセンブリに向けられている。1つ以上のパワーエレクトロニクスデバイスアセンブリを回路基板に完全に埋め込むことによって、パワーエレクトロニクスデバイスが回路基板の基材材料（例えば、FR-4）によって絶縁されるため、回路基板とパワーエレクトロニクスアセンブリのコールドプレート（cold plate）との間の電気絶縁層が除去され得る。電気絶縁層を取り除くことで、パワーエレクトロニクスデバイスとコールドプレートとの間の熱抵抗が減少し、それによって放熱性能が向上する。さらに、電気絶縁層を取り除くことで、パワーエレクトロニクスデバイスアセンブリの全体的なパッケージサイズも小さくなる。 20

【0010】

本開示のパワーエレクトロニクスデバイスアセンブリは、本明細書においてSセルと呼ばれる実装基材（mounting substrate）に取り付けられるパワーエレクトロニクスデバイスを備える。以下に、より詳細に説明するように、Sセルは、パワーエレクトロニクスデバイスの底部電極をパワーエレクトロニクスデバイスアセンブリの他の構成要素から電気的に絶縁する電気絶縁層を含む。例えば、Sセルの一体型電気絶縁層は、電気的絶縁がSセル自体によって提供されるため、プリント回路基板とコールドプレートとの間の電気絶縁層の除去を可能にする。 30

【0011】

以下に、より詳細に説明するように、本開示のSセルは、コールドプレートに向かって熱流束の流れを促進するグラファイト層によって、強化された放熱特性を提供する。本明細書に記載のSセルは、コンパクトなパッケージ内に積層金属、グラファイト、及び1つ以上の電気絶縁層を備える。

【0012】

本明細書に記載のパワーエレクトロニクスデバイスアセンブリ、回路基板アセンブリ、及びパワーエレクトロニクスアセンブリは、電気自動車やハイブリッド電気自動車などの電動化車両、任意の電気モータ、発電機、産業用工具、家庭用電化製品などに使用することができるが、これらに限定されるものではない。本明細書に記載のパワーエレクトロニクスアセンブリは、電気モータ、及び／又はバッテリに電気的に結合され、直流（DC）電力を交流（AC）電力に変換するように動作可能なインバータ回路として構成され得る。 40

【0013】

本明細書で使用する「パワーエレクトロニクスデバイス」とは、直流電力を交流電力に変換するために、及びその逆に変換するために使用されるあらゆる電気部品を意味する。実施形態は、AC-ACコンバータ、及びDC-DCコンバータの用途にも使用され得る。パワーエレクトロニクスデバイスの非限定的な例としては、金属酸化膜半導体電界効果トランジスタ（MOSFET）、絶縁ゲート型バイポーラトランジスタ（IGBT）、サ

イリスタ、及びパワートランジスタが挙げられる。

【0014】

本明細書で使用される「完全に埋め込まれる」という表現は、部品の各表面が基材によって取り囲まれている (surrounded) ことを意味する。例えば、パワーエレクトロニクスデバイスアセンブリが回路基板基材 (circuit board substrate) によって完全に埋め込まれている場合、回路基板基材の材料が回路基板基材の各表面を覆っていることを意味する。部品の1つ以上の表面が露出している場合、部品は「部分的に埋め込まれている」ことになる。

【0015】

本明細書で使用される「Sセル」とは、パワーエレクトロニクスデバイスに取り付けることが可能な実装基板であり、金属層、グラファイト層、及び電気絶縁層のうちの1つ以上を含む。

10

【0016】

パワーエレクトロニクスデバイスアセンブリ、回路基板アセンブリ、及びパワーエレクトロニクスアセンブリの様々な実施形態を以下に詳細に説明する。可能な限り、同じ参照番号が、同じ又は同様の部品を参照するために図面全体を通して使用される。

【0017】

ここで図1及び図2を参照すると、例示的なパワーエレクトロニクスアセンブリ100が、それぞれ組立図及び分解図で図示されている。図1及び図2によって図示されるパワーエレクトロニクスアセンブリ100は、コールドプレート102、接合層104（又は、いくつかの実施形態では放熱グリース層）、及び回路基板アセンブリ106を含む。コールドプレート102は、回路基板アセンブリ106の基材材料 (substrate material) に埋め込まれたパワーエレクトロニクスデバイス140（図3を参照）から熱流束を除去することができる任意のデバイスとすることができます。コールドプレートの非限定的な例としては、ヒートシンク、単相液体冷却、二相液体冷却、ベイパー・チャンバー (vapor chamber) が挙げられる。図1及び図2は、単相液体冷却装置として構成されたコールドプレート102を図示している。コールドプレート102は、コールドプレート102内の流体室115に流体的に結合された流体入口132及び流体出口134を含む。図3を簡単に参照すると、リザーバ（図示せず）からの冷却液135は、流体入口132を通って流体室115に流入し、流体出口134を通って流体室115から流出し、冷却液から熱を除去するための熱交換器（図示せず）を通った後などにリザーバに戻される。図示しないが、冷却液135への熱伝達のための追加表面積を提供するために、流体室115にフィンを配列してもよい。

20

【0018】

回路基板アセンブリ106は、コールドプレート102の第1表面103に取り付けられる。図1及び図2は、回路基板アセンブリ106が、コールドプレート102のスルーホール105、接合層104のスルーホール107、及び回路基板アセンブリ106のスルーホールを介して配置される締結具101（例えば、ボルト及びナット）によって、コールドプレート102の第1表面103に取り付けられている状態を示している。締結具101が使用される場合、接合層104は、回路基板アセンブリ106とコールドプレート102との間の熱抵抗を低下させるための放熱グリース層としてもよい。放熱グリースとして構成された接合層104は、専用のスルーホールを持たないことに留意されたい。スルーホール107は説明のために示されている。

30

【0019】

他の実施形態では、回路基板アセンブリ106は、はんだ層として構成される接合層104によってコールドプレート102の第1表面103に取り付けられる。例えば、回路基板アセンブリ106の底面は、回路基板アセンブリ106がはんだ層によってコールドプレート102の第1表面103に取り付けられることを可能にする金属層を含むことができる。他の接合方法を利用してもよいことを理解されたい。

40

【0020】

50

次に図3を参照すると、例示的なパワーエレクトロニクスアセンブリ100の断面図が図示されている。図示された実施形態では、追加の電気部品130がコールドプレート102の第2表面に取り付けられている。非限定的な例として、追加の電気部品130は、例えば、インバータ回路のコンデンサとすることができます。他の実施形態では、追加の電気部品130は、コールドプレート102に取り付けられていなくてもよいことを理解されたい。

【0021】

回路基板アセンブリ106は、電気絶縁材料で作られた基材(substrate)111を備える。電気絶縁材料は、限定するものではないが、FR-4などのプリント回路基板の製造に使用される材料とすることができます。回路基板アセンブリ106は、埋め込まれた導電層110、複数のピア112(導電ピアとサーマルピアとの両方)、及び複数のパワーエレクトロニクスデバイスアセンブリ120をさらに備える。

10

【0022】

非限定的な例として、回路基板アセンブリ106は、電気自動車用のインバータ回路のための6つのパワーエレクトロニクスデバイスアセンブリ120を含むことができる。しかしながら、用途に応じて任意の数のパワーエレクトロニクスデバイスアセンブリを利用することも可能であることを理解されたい。

【0023】

各パワーエレクトロニクスデバイスアセンブリ120は、Sセル121と、Sセル121に取り付けられるパワーエレクトロニクスデバイス140と、を含む。上述のように、Sセル121は、パワーエレクトロニクスデバイス140が接合される基材である。これは、パワーエレクトロニクスデバイス140の底面の電極に接続するための導電性表面領域を提供する。Sセル121はさらに、電気的絶縁と同様に熱拡散機能を提供する。Sセル121に電気的絶縁を提供することによって、回路基板アセンブリ106とコールドプレート102との間の別個の電気的絶縁層が不要となる。

20

【0024】

図4及び図5は、それぞれ、例示的なSセル121を示す断面図及び上面斜視図である。Sセル121は、複数の積層された層を含む。特に、図4及び図5に示されるSセル121は、第1金属層122、第1グラファイト層123、電気絶縁層124、第2グラファイト層125、及び第2金属層126を含む。第2金属層126は、パワーエレクトロニクスデバイス140を受容する寸法を有する凹部127を含む。以下に、より詳細に説明するように、第2金属層126は、パワーエレクトロニクスデバイス140の底面上の電極に電気的接続を行うために導電性ピアが接触し得る導電性表面を提供する。

30

【0025】

非限定的な例として、Sセルの層は、接合層129(すなわち、活性金属ろう付け層(active metal brazing layers))を形成する高温活性金属ろう付け法(high-temperature active metal brazing method)によって一緒に接合されてもよい。しかしながら、種々の層は、他の既知の技術、及びまだ開発されていない技術を使用して接合され得ることが理解されるべきである。

30

【0026】

図示のSセル121は、一対のグラファイト層(すなわち、第1グラファイト層123、及び第2グラファイト層125)、及び一対の金属層(すなわち、第1金属層122及び第2金属層126)を含み、Z軸に沿って対称であるSセル121を提供することに留意されたい。Sセル121の対称性は、高温接合プロセス(high-temperature bonding process)中にSセルにかかる力のバランスをとる。第1及び第2金属層122, 126と第1及び第2グラファイト層123, 125とは、異なる熱膨張係数を有するので、接合プロセス中に熱的に誘発される応力のバランスをとるために、対称的な基材積層体(symmetrical substrate stack)であることが望ましい場合がある。

40

【0027】

第1及び第2金属層122, 126は、任意の適切な金属、又は合金で作ることができ

50

る。銅、及びアルミニウムは、非限定的な例として、第1及び第2金属層122, 126として使用され得る。

【0028】

第1及び第2グラファイト層123, 125は、Sセル121を横切る熱とコールドプレート102に向かう熱の両方の拡散を促すために設けられている。グラファイトの結晶構造は、高い熱伝導率を提供し、コールドプレート102に向かって熱流束を伝導するのに有用である。しかしながら、グラファイトは、等温プロファイルを持たない。むしろ、グラファイトは、2つの軸に沿って高い熱伝導率を有し、第3の軸では低い熱伝導率を有する非等温プロファイルを持つ。グラファイトの非等温プロファイルを考慮するため、Sセル121は、その長さ寸法が幅寸法よりも大きくなるような長方形の形状に設計されている。図5を参照すると、第1及び第2グラファイト層123, 125は、X軸及びZ軸に沿って高い熱伝導率を有する。したがって、Sセル121は、X軸方向の寸法がY軸方向の寸法よりも大きくなるように設計される。熱流束はX軸及びZ軸に沿って移動する。以下に、より詳細に説明するように、サーマルビア112は、熱流束を受け取り、それをコールドプレート102に向かって移動させるために、X軸に沿ったSセルの縁部に設けることができる。熱流束はまた、Z軸に沿ってコールドプレート102に向かって移動する。

10

【0029】

電気絶縁層124は、第1金属層122と第2金属層126との間に電気絶縁を提供することができる任意の材料で作製することができる。非限定的な例として、電気絶縁層124は、窒化ケイ素又は窒化アルミニウムなどのセラミック材料で作製することができる。電気絶縁層124として選択される材料は、熱流束が電気絶縁層124を通ってコールドプレート102に向かって流れるように、高い熱伝導率を有しているほうがよい。

20

【0030】

いくつかの実施形態では、電気絶縁層124は、第1及び第2金属層122, 126と、第1及び第2グラファイト層123, 125によって形成されるSセル121の縁部を越えて延びるように、積層体内の他の層よりも大きな表面積を有する。電気絶縁層124を、導電層を超えて延在させることによって、Sセル121の縁部に沿ったクリープ電圧及び電流漏れが低減される。しかしながら、Sセル121は、回路基板の電気絶縁材料に埋め込まれているため、電気絶縁層124の表面積が他の導電層の表面積よりも大きくなくとも、Sセル121は十分な電気絶縁性を有することができる。

30

【0031】

第2金属層126は、その表面128に形成された凹部127を有する。凹部127は、例えば化学エッチングによって形成することができる。凹部127は、パワーエレクトロニクスデバイス140を受け入れる大きさと形状とを有する。

【0032】

図6は、Sセル121と、パワーエレクトロニクスデバイス140と、を備えるパワーエレクトロニクスデバイスアセンブリ146の部分分解図を示す。図6は、凹部127に対するパワーエレクトロニクスデバイス140及び接合層143を示す。図7は、組み立てられたパワーエレクトロニクスデバイスアセンブリ146を示す。接合層143は、例えば、はんだ層であってもよい。別の例として、接合層143は、液相拡散接合層(transient liquid phase bond layer)143であってもよい。パワーエレクトロニクスデバイス140は、その上面に複数の電極141, 142を含む。大きい電極141は電源電極であってもよく、小さい電極142は信号電極であってもよい。図6では見えないが、パワーエレクトロニクスデバイス140は、その底面に1つ以上の電極をさらに含むことに留意されたい。パワーエレクトロニクスデバイスの底面上の1つ以上の電極は、凹部127にパワーエレクトロニクスデバイス140を配置することによって、第2金属層126に電気的に接続される。このように、パワーエレクトロニクスデバイス140の底面電極への電気的接続は、第2金属層126を経由して行うことができる。

40

【0033】

50

再び図3を参照すると、複数の電極141, 142、及び第2金属層126への電気的接続は、複数のビア112によって行われる場合がある。これらのビアは、パワーエレクトロニクスデバイス140に駆動信号を提供するとともに、スイッチング電流のための電流経路を提供することができる。いくつかの実施形態において、ビア112のいくつかは、駆動信号又はスイッチング電流を伝達しないサーマルビアとして構成されてもよいことに留意されたい。例えば、Sセル121の第2金属層126に接触するように示されるビア112は、コールドプレート102に近い底部層に向かって熱流束を伝導するように設けられた熱伝導専用ビアであってもよい。さらに、サーマルビア112は、第2金属層126からコールドプレート102に向かって熱流束を下に移動させるために、第2金属層126の縁部に電気的に結合されてもよい。このようにして、熱流束はパワーエレクトロニクスデバイス140から離れ、コールドプレート102に向かって最適に誘導される。図3に示すように、冷たい冷却液135は流体入口132からコールドプレート102に流入し、流体室115を流れ、温められた冷却液として流体出口134から流出する。

【0034】

ここで、本開示の実施形態は、回路基板基材内に完全に埋め込まれたSセルを含む回路基板アセンブリ、パワーエレクトロニクスデバイスアセンブリ、及びパワーエレクトロニクスアセンブリに向けられていることを理解されたい。本明細書に記載の実施形態のSセルは、放熱性能を向上させる内部第1及び第2グラファイト層と、電気的絶縁を提供する内部電気的絶縁領域と、を含む。Sセルの電気的絶縁によって、回路基板とコールドプレートとの間の電気的絶縁層の除去が可能になる。パワーエレクトロニクスデバイスアセンブリを回路基板に直接埋め込むとともに、回路基板とコールドプレートとの間の別個の電気絶縁層を除去することによって、パワーエレクトロニクスアセンブリの全体的なサイズが大幅に縮小され、同時に放熱性能も向上する。

【0035】

本明細書において、「実質的」と「約」という用語は、任意の定量的な比較、値、測定、又は他の表現に起因し得る、内在する不確実性の程度を表すために利用され得ることに留意されたい。これらの用語はまた、本明細書において、定量的な表現が、問題となる主題の基本的な機能の変化をもたらすことなく、述べられた基準から変わり得る程度を表すために利用される。

【0036】

特定の実施形態が本明細書で図示及び記載されているが、様々な他の変更及び修正が、請求された主題の趣旨及び範囲から逸脱することなく行われ得ることを理解されたい。更に、請求された主題の様々な態様が本明細書に記載されているが、このような態様は、組み合わされて利用される必要はない。したがって、添付の特許請求の範囲は、請求された主題の範囲内にある全てのこののような変更及び修正を包含することが意図される。

【0037】

特許請求の主題の精神及び範囲から逸脱することなく、本明細書に記載された実施形態に様々な修正及び変更がなされ得ることは、当業者にとって明らかであろう。したがって、本明細書は、そのような修正及び変更が添付の特許請求の範囲及びその等価物の範囲内に入ることを条件として、本明細書に記載の様々な実施形態の修正及び変更を網羅することが意図される。

本明細書に開示される発明は以下の態様を含む。

<態様1>

第1金属層と、

前記第1金属層に接合される第1グラファイト層と、

前記第1グラファイト層に接合される電気絶縁層と、

前記電気絶縁層に接合される第2グラファイト層と、

前記第2グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備える第2金属層と、

を備えるSセルと、

10

20

30

40

50

前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、
を備えるパワーエレクトロニクスデバイスアセンブリ。

< 様様 2 >

前記電気絶縁層は、窒化ケイ素から成る、
態様 1 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 様様 3 >

前記 S セルは、幅より長い長さを有する、
態様 1 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 様様 4 >

前記第 1 金属層と前記第 1 グラファイト層との間に設けられる第 1 活性金属ろう付け層と、
前記第 2 グラファイト層と前記第 1 グラファイト層との間に設けられる第 2 活性金属ろう
付け層と、

10

前記電気絶縁層と前記第 2 グラファイト層との間に設けられる第 3 活性金属ろう付け層と、
前記第 2 グラファイト層と前記第 2 金属層との間に設けられる第 4 活性金属ろう付け層と、
をさらに備える態様 1 に記載のパワーエレクトロニクスデバイスアセンブリ。

< 様様 5 >

電気絶縁性の基材と、

前記基材に完全に埋め込まれるパワーエレクトロニクスデバイスアセンブリであって、
第 1 金属層と、前記第 1 金属層に接合される第 1 グラファイト層と、前記第 1 グラファイ
ト層に接合される電気絶縁層と、前記電気絶縁層に接合される第 2 グラファイト層と、前
記第 2 グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備える第
2 金属層と、を備える S セルと、

20

前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、
を備えるパワーエレクトロニクスデバイスアセンブリと、
を備える回路基板アセンブリ。

< 様様 6 >

前記基材に埋め込まれる複数の導電層をさらに備える、
態様 5 に記載の回路基板アセンブリ。

< 様様 7 >

前記基材に埋め込まれ、前記パワーエレクトロニクスデバイスに熱的に結合された複数の
サーマルビアをさらに備える、
態様 5 に記載の回路基板アセンブリ。

30

< 様様 8 >

前記電気絶縁層は、窒化ケイ素から成る、
態様 5 に記載の回路基板アセンブリ。

< 様様 9 >

前記 S セルは、幅より長い長さを有する、
態様 5 に記載の回路基板アセンブリ。

< 様様 10 >

前記 S セルは、

前記第 1 金属層と前記第 1 グラファイト層との間に設けられる第 1 活性金属ろう付け層と、
前記第 2 グラファイト層と前記第 1 グラファイト層との間に設けられる第 2 活性金属ろう
付け層と、

40

前記電気絶縁層と前記第 2 グラファイト層との間に設けられる第 3 活性金属ろう付け層と、
前記第 2 グラファイト層と前記第 2 金属層との間に設けられる第 4 活性金属ろう付け層と、
をさらに備える、

態様 5 に記載の回路基板アセンブリ。

< 様様 11 >

コールドプレートと、

前記コールドプレートの第 1 表面に取り付けられる回路基板アセンブリであって、

50

電気絶縁性の基材と、

前記基材に完全に埋め込まれるパワーエレクトロニクスデバイスアセンブリであって、第1金属層と、前記第1金属層に接合される第1グラファイト層と、前記第1グラファイト層に接合される電気絶縁層と、前記電気絶縁層に接合される第2グラファイト層と、前記第2グラファイト層に接合され、表面と、前記表面内に設けられる凹部と、を備える第2金属層と、を備えるSセルと、

前記表面の凹部内に配置されるパワーエレクトロニクスデバイスと、を備えるパワーエレクトロニクスデバイスアセンブリと、を備える回路基板アセンブリと、を備えるパワーエレクトロニクスアセンブリ。

< 様 1 2 >

前記回路基板アセンブリは、接合層によって前記コールドプレートの前記第1表面に取り付けられる、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 様 1 3 >

前記回路基板アセンブリは、締結具と熱グリース層とによって前記コールドプレートの前記第1表面に取り付けられる、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 様 1 4 >

前記コールドプレートの前記第1表面とは反対側の第2表面に取り付けられるコンデンサをさらに備える、

20

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 様 1 5 >

前記コールドプレートは、流体室、流体入口、及び流体出口を備え、

前記流体入口及び前記流体出口は、前記流体室に熱的に結合される、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 様 1 6 >

前記回路基板アセンブリは、前記基材に埋め込まれる複数の導電層をさらに備える、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 様 1 7 >

30

前記回路基板アセンブリは、前記基材に埋め込まれ、かつ前記パワーエレクトロニクスデバイスに熱的に結合される複数のサーマルビアをさらに備える、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 様 1 8 >

前記電気絶縁層は、窒化ケイ素から成る、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 様 1 9 >

前記Sセルは、幅より長い長さを有する、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

< 様 2 0 >

40

前記Sセルは、

前記第1金属層と前記第1グラファイト層との間に設けられる第1活性金属ろう付け層と、前記第2グラファイト層と前記第1グラファイト層との間に設けられる第2活性金属ろう付け層と、

前記電気絶縁層と前記第2グラファイト層との間に設けられる第3活性金属ろう付け層と、前記第2グラファイト層と前記第2金属層との間に設けられる第4活性金属ろう付け層と、をさらに備える、

態様 1 1 に記載のパワーエレクトロニクスアセンブリ。

50

【図面】

【図 1】

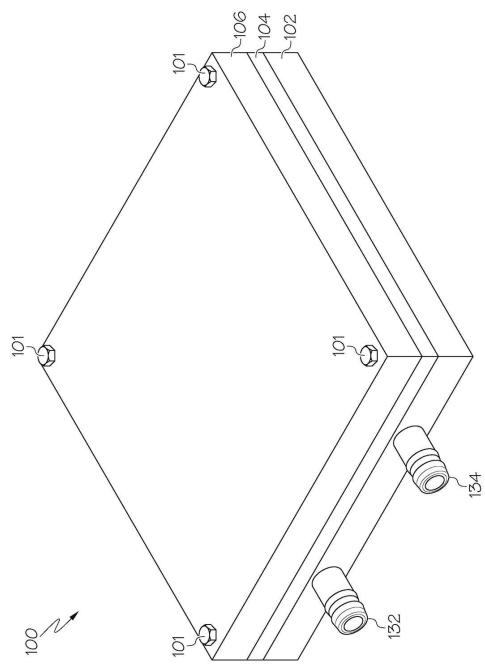


FIG. 1

【図 2】

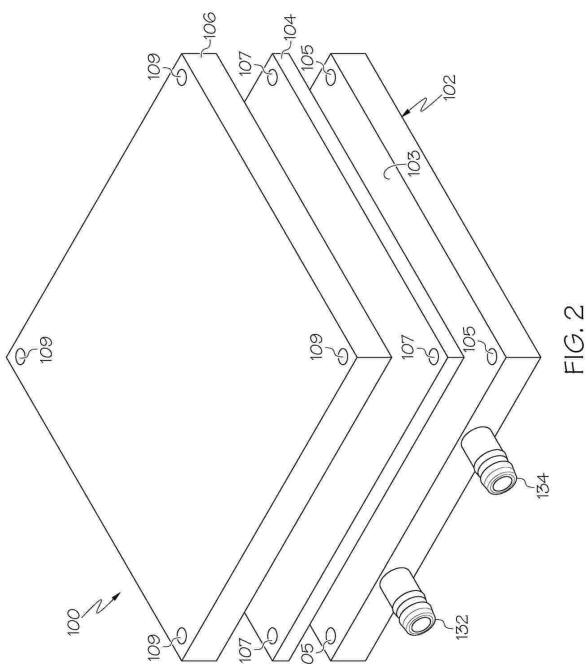


FIG. 2

10

20

【図 3】

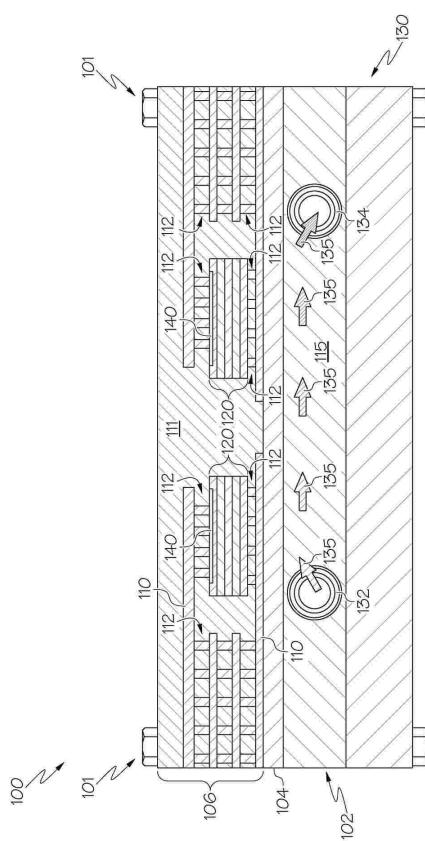


FIG. 3

【図 4】

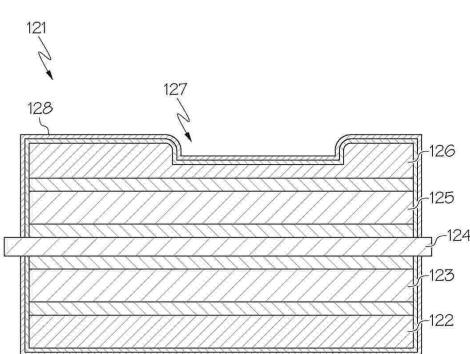


FIG. 4

30

40

50

【図 5】

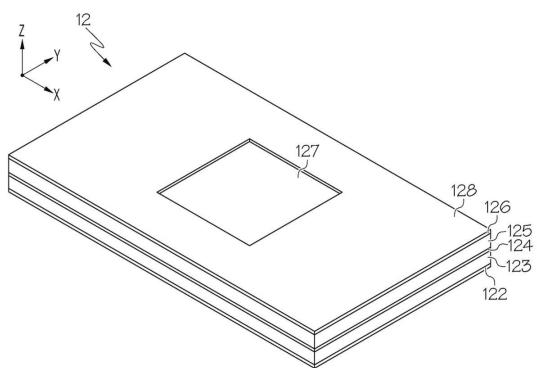


FIG. 5

【図 6】

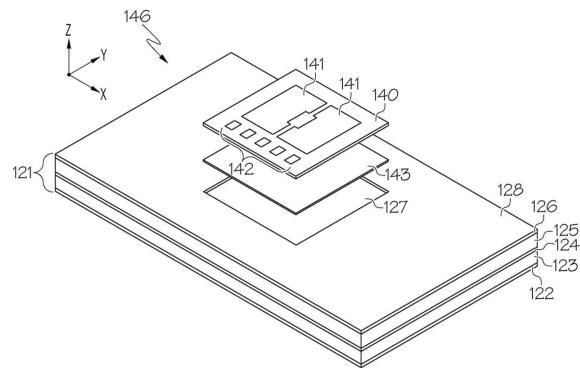


FIG. 6

10

【図 7】

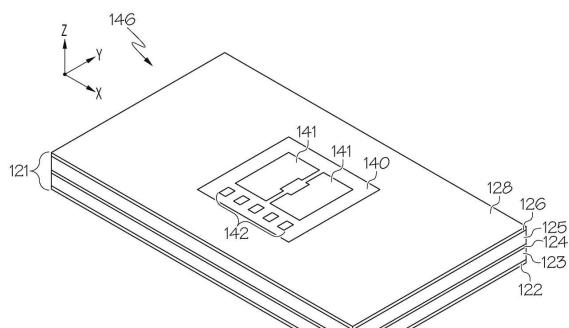


FIG. 7

20

30

40

50

フロントページの続き

(74)代理人 100123593
弁理士 關根 宣夫

(74)代理人 100133835
弁理士 河野 努

(74)代理人 100167461
弁理士 上木 亮平

(72)発明者 フォン チョウ
アメリカ合衆国, ミシガン 48105, アナーバー, アッシュコンプ ドライブ 2794

(72)発明者 諸川 紘嗣
アメリカ合衆国, ミシガン 48178, サウス ライオン, ウィノーイング サークル サウス 5
8575

審査官 栗栖 正和

(56)参考文献 米国特許出願公開第2021/0210477(US, A1)
特開2018-022792(JP, A)
特開昭52-135678(JP, A)
米国特許出願公開第2012/0152510(US, A1)
米国特許出願公開第2016/0209133(US, A1)
米国特許出願公開第2008/0286602(US, A1)
米国特許第5100737(US, A)

(58)調査した分野 (Int.Cl., DB名)
H01L 23/36
H05K 7/20