

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 12 月 22 日 (22.12.2016)



(10) 国际公布号
WO 2016/201609 A1

- (51) 国际专利分类号:
H01L 29/786 (2006.01) *H01L 27/12* (2006.01)
H01L 21/77 (2006.01)
- (21) 国际申请号: PCT/CN2015/081485
- (22) 国际申请日: 2015 年 6 月 15 日 (15.06.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (71) 申请人: 北京大学深圳研究生院 (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL) [CN/CN]; 中国广东省深圳市南山区西丽深圳大学城北大数据区, Guangdong 518055 (CN)。
- (72) 发明人: 张盛东 (ZHANG, Shengdong); 中国广东省深圳南山区西丽深圳大学城北大数据区, Guangdong 518055 (CN)。 邓伟 (DENG, Wei); 中国广东省深圳南山区西丽深圳大学城北大数据区, Guangdong 518055 (CN)。 肖祥 (XIAO, Xiang); 中国广东省深圳南山区西丽深圳大学城北大数据区, Guangdong 518055 (CN)。 贺鑫 (HE, Xin); 中国广东省深圳南山区西丽深圳大学城北大数据区, Guangdong 518055 (CN)。
- (74) 代理人: 深圳鼎合诚知识产权代理有限公司 (DHC IP ATTORNEYS); 中国广东省深圳福田区金田路与

福华路交汇处现代国际大厦 2201, Guangdong 518048 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:

— 包括国际检索报告 (条约第 21 条(3))。

(54) Title: METAL OXIDE THIN-FILM TRANSISTOR AND DISPLAY PANEL, AND PREPARATION METHODS FOR BOTH

(54) 发明名称: 金属氧化物薄膜晶体管、显示面板及两者的制备方法

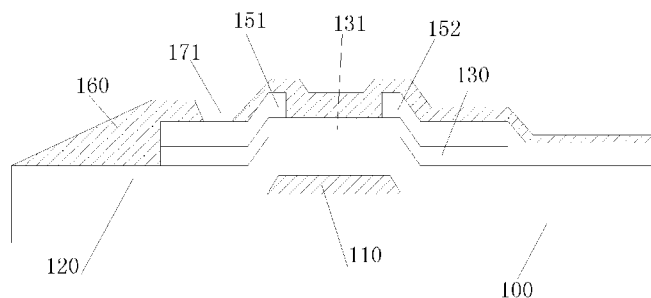


图 1

(57) Abstract: A metal oxide thin-film transistor and a display panel, and preparation methods for both, the preparation method for the thin-film transistor comprising the steps: preparing a gate electrode (110) on a substrate (100); producing in sequence a gate dielectric layer (120) and a metal oxide semiconductor active layer (130) on the substrate (100) covering the gate electrode (110); producing a metal oxide conductive layer (150) covering the active layer (130), the metal oxide conductive layer (150) using a material having a higher etch rate than the etch rate of the active layer (130); and using an etching solution to pattern the metal oxide conductive layer (150) to form a source and a drain electrode (151, 152). Using a drain electrode (152) to substitute for an IPO pixel electrode reduces the use of the rare element In; using the etching selectivity difference of the transparent conductive layer (150) and the active layer (130) prevents damage to the channel region (131); and the gate electrode (110) being used as a mask to form the source and drain electrode region pattern reduces the use of a mask plate and also enables precise alignment of the gate electrode (110) and the channel region (131), reducing the parasitic effect, and simplifying the manufacturing process.

(57) 摘要:

[见续页]



WO 2016/201609 A1



一种金属氧化物薄膜晶体管、显示面板及两者的制备方法，其中薄膜晶体管的制备方法包括步骤：在衬底(100)上制备栅电极(110)；在所述衬底(100)上覆盖所述栅电极(110)依次生成栅介质层(120)及金属氧化物半导体有源层(130)；生成覆盖所述有源层(130)的金属氧化物导电层(150)，所述金属氧化物导电层(150)采用腐蚀速率高于所述有源层(130)的腐蚀速率的材料；采用腐蚀液图形化所述金属氧化物导电层(150)形成源漏电极(151,152)。采用漏极(152)替代 ITO 像素电极，减少稀有元素 In 的使用；利用透明导电层(150)与有源层(130)之间的刻蚀选择比差异避免损伤沟道区(131)；以栅电极(110)为掩膜形成源漏电极区图形，既减少了掩膜版的使用，又能实现栅电极(110)与沟道区(131)精确对准，减小了寄生效应，简化了流程工艺。

金属氧化物薄膜晶体管、显示面板及两者的制备方法

技术领域

本发明涉及半导体器件制造领域，尤其涉及一种薄膜晶体管、显示面板及两者的制备方法。

背景技术

TFT LCD (薄膜晶体液晶显示屏) 是现代平板显示领域的主流技术。随着高帧频、高分辨和大尺寸显示的发展，以 a-IGZO (非晶铟镓锌氧化物) 为代表的非晶氧化物薄膜晶体管得到广泛关注。金属氧化物半导体 TFT (氧化物薄膜晶体管) 的迁移率一般在 $10 \text{ cm}^2/\text{Vs}$ ，是非晶硅 TFT ($0.5 \sim 1 \text{ cm}^2/\text{Vs}$) 的十几倍，因此，金属氧化物半导体 TFT 的开态电流大、驱动能力强，能够满足现代平板显示对高帧频、高分辨、窄边框的要求。不同于多晶硅，IGZO 薄膜在常温下很容易形成非晶态，由于非晶结构不存在晶界，因此能够在较大面积内保持良好的均匀性，适合大尺寸显示的应用。

在大规模生产中，金属氧化物半导体 TFT 的结构一般有两种：背沟道刻蚀 (BCE) 结构和刻蚀阻挡 (ESL) 结构。由于刻蚀阻挡层的存在，ESL 结构在工艺中很容易实现，得到的器件在应力作用下的稳定性相对较高，但 ESL 结构需要额外的掩模板，因此生产成本较高；由于套刻容差和刻蚀容差的存在，ESL 结构一般 scaling down 比较困难、寄生效应较大，这使得金属氧化物半导体 TFT 的一些优势在应用 (如高分辨显示) 中体现的并不明显。由于 BCE 结构中金属氧化物半导体上没有刻蚀阻挡层，而金属氧化物半导体薄膜一般都对酸、碱环境比较敏感，在源漏图形化过程中极易被腐蚀掉，因此 BCE 结构又是相对较难实现的。

因此实现 BCE 型的金属氧化物半导体 TFT 在降低生产成本和提高显示性能上具有重要的意义。

发明内容

本发明要解决的技术问题在于，针对现有技术制备 BCE 结构的薄膜晶体管难度大、工艺复杂且成本高，提供一种薄膜晶体管及其制备方法；本发明提供的方法源漏电极采用透明导电材料，在形成源漏区图形的同时还可以替代 ITO 作为像素电极，可以简化器件的制作工艺、节省制造成本，容易实现 Cu 等具有高电导又不易刻蚀的金属布线技术，能够进一步提高显示性能和降低成本。

本发明解决技术问题所采用的技术方案如下：根据本发明的第一方面，提供一种金属氧化物薄膜晶体管，包括栅电极；

通过栅介质层与栅电极隔离的有源层，有源层采用金属氧化物半导

体材料，所述有源层与栅电极对准的部分形成沟道区；

相互分离的源极和漏极，所述源极和漏极分别与有源层电性接触，源漏电极均为金属氧化物导电材料。

所述的晶体管，其中，源漏电极均为金属氧化物透明导电材料。

根据本发明第二方面，提供一种显示面板，包括：

金属氧化物薄膜晶体管，所述薄膜晶体管与像素对应排布，所述薄膜晶体管包括栅电极、有源层和相互分离的源极和漏极，有源层通过栅介质层与栅电极隔离，有源层采用金属氧化物半导体材料，所述源极和漏极分别与有源层电性接触，源漏电极均为金属氧化物透明导电材料；

像素电极，与像素对应排布，所述薄膜晶体管中的源漏电极中的一极与像素电极一体成型；

数据电极，所述数据电极通过互连线与源漏电极中的另一极电性连接。

所述的显示面板，还包括一覆盖所述栅介质层、有源层、源漏电极区和像素电极区的钝化层，所述钝化层为透明钝化层，所述数据电极均为金属电极，所述数据电极在经过薄膜晶体管的路段线路宽度拓宽以使其覆盖在薄膜晶体管区域的钝化层上。

根据本发明的第三方面，提供一种金属氧化物薄膜晶体管的制备方法，其特征在于，包括：

在衬底上制备栅电极；

在所述衬底上覆盖所述栅电极依次生成栅介质层及金属氧化物半导体有源层；

生成覆盖所述有源层的金属氧化物导电层，所述金属氧化物导电层采用腐蚀速率高于所述有源层的腐蚀速率的材料；

采用腐蚀液图形化所述透明导电层形成源漏电极。

所述的薄膜晶体管的制备方法，其中金属氧化物导电层为金属氧化物透明导电材料。

所述的薄膜晶体管的制备方法，其中，在生成金属氧化物导电层之前，光刻及刻蚀所述有源层形成有源区。

所述的薄膜晶体管的制备方法，其中，所述栅介质层、有源层、金属氧化物导电层连续生长，在形成所述源漏电极区后，光刻及刻蚀所述有源层形成有源区。

根据本发明第四方面，提供一种显示面板的制备方法，包括：

在衬底上制备栅电极；

在所述衬底上覆盖所述栅电极依次生成栅介质层及金属氧化物半导体有源层；

生成覆盖所述有源层和像素电极区的金属氧化物透明导电层，所述

金属氧化物透明导电层采用腐蚀速率高于所述有源层的腐蚀速率的材料；

采用腐蚀液图形化所述透明导电层形成源漏电极和像素电极，且源漏电极中的一极与像素电极相连；

在所述衬底上生成覆盖所述源漏电极、有源层和像素电极的透明钝化层，并形成源极接触孔；

在所述钝化层表面生成一金属导电布线层，并光刻及刻蚀形成数据电极和互连线，数据电极通过互连线与源漏电极中的另一极电性连接。

所述的显示面板的制备方法，其特征在于，所述数据电极在经过薄膜晶体管的路段线路宽度拓宽以使其覆盖在薄膜晶体管区域的钝化层上。

本实发明提出的一种金属氧化物薄膜晶体管、显示面板及二者的制备方法，采用金属氧化物透明导电层制备源漏电极，并由漏极替代 ITO 像素电极，减少稀有元素 In 的使用，降低生产成本；利用金属氧化物透明导电层与有源层之间的刻蚀选择比差异避免损伤沟道区，提高了产品质量；采用栅电极为掩膜形成源漏电极区图形，既减少了掩膜版的使用，又实现栅电极与沟道区精确对准，减小了寄生效应，提高了器件性能的均匀性和工作速度，简化了流程工艺，降低了生产成本，钝化层外进行布线，降低布线工艺难度，采用铜或铝等常见高电导的金属布线，且在钝化层外布线，同时遮蔽 TFT 管，无需另制矩阵块，进一步降低了生产成本。

附图说明

图 1 是本发明薄膜晶体管较佳实施例的剖面结构图；

图 2 是本发明金属氧化物薄膜晶体管制备方法较佳实施例的流程图；

图 3 (a) ~ (e) 依次示出了本发明金属氧化物薄膜晶体管制备方法较佳实施例的主要工艺步骤，其中：

(a) 为形成栅电极的工艺步骤示意图；

(b) 为形成栅介质层及有源层的工艺步骤示意图；

(c) 为形成有源区图案的工艺步骤示意图；

(d) 为形成源漏电极区的工艺步骤示意图；

(e) 为形成钝化层的工艺步骤示意图；

图 4 是本发明金属氧化物薄膜晶体管制备方法第二实施例的流程图；

图 5 (a) ~ (d) 示出了本发明薄膜晶体管制备方法第二实施例的主要工艺步骤，其中，

(a) 为连续淀积栅介质层、有源层、金属氧化物导电层及的工艺步

骤示意图；

(b)为以栅电极为掩膜光刻金属氧化物导电层的工艺步骤示意图；

(c)为制备源漏电极的工艺步骤示意图；

(d)为形成源漏电极区及有源区图形；

图 6 (a) 是本发明一种显示面板的立体结构图；

图 6 (b) 是本发明显示面板的剖面图；

图 6 (c) 是本发明显示面板另一实施例的剖面图；

图 7 是本发明显示面板制作方法实施例的流程图。

具体实施方式

为使本发明的目的、技术方案及优点更加清楚、明确，以下参照附图并举实施例对本发明进一步详细说明。应当理解，此处所描述的具体实施例仅仅用以解释本发明，并不用于限定本发明。

实施例一：

请参见图 1，本实施例给出的薄膜晶体管，包括生成于衬底 100 上的栅电极 110；生成于衬底 100 上并覆盖所述栅电极 110 的栅介质层 120；生成于所述栅介质层 120 上、通过栅介质层 120 与栅电极 110 相互隔离的有源层 130，在所述有源层 130 之上的源漏电极。其中，有源层 130 与栅电极 110 相对准的部分形成沟道区 131，源极 151 与漏极 152 相互分离的位于沟道区 131 两侧，并与有源层 130 电性接触。

进一步地，源漏电极为金属氧化物透明材料制备，且源漏电极所用的金属氧化物相对于有源层 130 具有较高的刻蚀选择比，这样在刻蚀源漏电极时可以避免沟道区 131 受到损伤。

进一步，栅介质层 120 表面还起保护作用的钝化层 160，钝化层 160 覆盖栅介质层 120、有源层 130，钝化层 160 表面对应源极处设有用于连接数据电极的接触孔 171。

实施例二：

基于上述实施例的描述，本发明还给出了上述金属氧化物薄膜晶体管的制备方法，如图 2 所示，包括以下步骤：

S110、在衬底上制备栅电极。

首先，如图 3 (a) 所示，采用热蒸发、电子束蒸发或磁控溅射法衬底 100 上生成一层 100~300 纳米厚的高导电薄膜，然后将其进行相应的处理形成栅电极 110，如可将其通过光刻和刻蚀形成栅电极 110。本实施例中栅电极 110 为铬、钼、钛或铝等金属导电材料，也可采用高电导的金属氧化物，如 ITO、AZO、BZO、ZnO 等，通过磁控溅射或反应溅射法形成高导电薄膜，在经过处理形成栅电极 110。衬底 100 为耐高温材质，如玻璃衬底，也可为非耐高温材质，如透明的塑料衬底。

S120、在衬底上覆盖栅电极连续生成栅介质层及有源层。

如图 3 (b) 所示, 在衬底 100 上生成一层 100 ~ 400 纳米厚的绝缘薄膜, 该绝缘薄采用氮化硅、氧化硅等绝缘材并覆盖整个衬底 100 及栅电极 110。其中, 生成该绝缘薄膜的方法可以采用等离子增强化学汽相淀积法或磁控溅射、反溅射法等。

接下来, 采用磁控溅射法或反应溅射法淀积在栅介质层 120 上生成一层金属氧化物半导体薄膜作为有源层 130, 其厚度可为 20 ~ 200 纳米。

进一步地, 有源层 130 采用非晶或多晶的金属氧化物半导体材料, 如氧化锌基或氧化铟基薄膜。当选用氧化铟镓锌 (IGZO) 作为材料时, 使用的靶由氧化镓、氧化铟和氧化锌的混合材料构成。当为选用氧化铟作为材料时, 所用的靶材为纯度等于或优于 99.99% 的氧化铟陶瓷靶或铟金属靶。

较佳的, 形成有源层 130 采用磁控溅射法或反应溅射法, 溅射气压在 0.1 ~ 2.5 Pa 之间, 气体为氩气和氧气的混合气体。

S130、光刻及刻蚀有源层形成有源区。

如图 3 (c) 所示, 在有源层 130 表面涂布正性光刻胶, 通过光刻及刻蚀形成有源区图形, 其中, 有源区与栅电极 110 相对准处为沟道区 131。

S140、制备源漏电极。

在栅介质层上生成覆盖所述有源层的金属氧化物导电层, 并经过处理形成源漏电极。

具体地, 如图 3(d) 所示, 在栅介质层 120 上生成一层厚度为 50 ~ 400 纳米的金属氧化物导电薄膜 150 作为金属氧化物导电层, 该金属氧化物导电薄膜 150 采用非晶或多晶的透明金属氧化物导电材料, 如 AZO 或 BZO 等制备而成。然后, 在金属氧化物导电薄膜 150 表面涂布正性光刻胶, 经曝光显影后, 露出与沟道区 131 相对应的部分, 然后通过湿法刻蚀该导电薄膜 150, 腐蚀掉与沟道区 131 对应的部分, 形成源漏电极图案, 形成相互分离的源极 151 及漏极 152。其中, 源极 151 与漏极 152 相互分离的位于沟道区 131 两侧。

较佳的, 可采用磁控溅射法或反应溅射法连续淀积生成该导电薄膜 150, 其中溅射气压在 0.1 ~ 2.5 Pa 之间, 气体为氩气和氧气的混合气体, 也可以为纯氩气。

进一步地, 为了在刻蚀导电薄膜 150 形成源漏电极过程中, 避免腐蚀液损伤沟道区 131, 导电薄膜 150 选用在酸碱腐蚀液中腐蚀速率高于有源层 130 的金属氧化物制备。同时, 该步骤湿法刻蚀选用对有源层 130 的金属氧化物半导体材料和导电薄膜 150 的金属氧化物选择比存在差异的腐蚀液。这样, 利用金属氧化物导电薄膜 150 和有源层 130 在弱酸性或弱碱性溶液中的腐蚀速率的差异, 来避免刻蚀过程中对沟道区 131 造

成损伤。

S150、制备表面钝化层。

如图 3(e)所示,生成覆盖栅介质层 120、源漏电极、沟道区 131 的钝化层 160。具体地,用等离子增强化学汽相淀积(PECVD)或磁控溅射方法淀积一层 100~300 纳米厚的氮化硅层或二氧化硅或氧化铝材料作为钝化层 160。

较佳的是,该钝化层 160 也可采用其他透明绝缘材质制备,其既能起到保护内部元器件的作用,又能使光线无损伤的穿过即可。

实施例三、

本实施例为基于实施例二给出的金属氧化物薄膜晶体管的制备方法的一种改进。本实施例与前一实施例的区别在于,本实施例以栅电极 110 为掩膜,在透明导电薄膜 150 表面涂布负性光刻胶,从衬底 100 底部向上曝光,通过光刻及刻蚀形成源漏电极区 151 及像素电极区 152。

本实施例制备薄膜晶体管的方法,如图 4 所示,包括步骤:

S111、在衬底上生成栅电极。

此步骤与前一实施例相似,请参见图 3(a)及对应的说明内容,其区别于实施例一之处是,本实施例中的栅电极 110 所用材料选择不透明的金属导电材料,也可采用高电导的不透明金属氧化物材料。衬底 100 为耐高温透明材质,如玻璃衬底,也可为非耐高温透明材质,如透明的塑料衬底。

S121、在衬底上覆盖栅电极连续生成栅介质层、有源层及金属氧化物导电层。

如图 5(a)所示,在衬底上覆盖栅电极依次淀积一层绝缘薄膜、金属氧化物半导体薄膜及金属氧化物导电薄膜 150,分别作为栅介质层 120、有源层 130 及预制备源漏电极的金属氧化物导电层。

进一步地,栅介质层 120 采用透明绝缘材料,有源层 130 采用非晶或多晶的金属氧化物半导体透明材料,金属氧化物导电层采用透明金属氧化物导电材料。其中,金属氧化物导电层选用刻蚀比高于有源层 130 的材料,即,预制备源漏电极的导电薄膜 150 在酸碱腐蚀液中的腐蚀速率高于有源层 130 的金属氧化物半导体材料。本实施例中涉及各层的淀积方法及厚度与前一实施例相同,此处不再赘述。

S131、由衬底底部向上曝光,并刻蚀金属氧化物透明导电层,初步形成源漏极图形。

如图 5(b)所示,在透明的导电薄膜 150 表面涂布负性光刻胶 154,并从衬底 100 底部向上曝光,与栅电极 110 相对部分的负性光刻胶 154 未受光而溶解,露出与栅电极 110 相对应的部分导电薄膜 150,而位于该部分两侧的负性光刻胶 154 经曝光后固化。然后对裸露出来的导电薄

膜 150 进行刻蚀，形成彼此分离的源极 151 和漏极 152，显现如图 5(c) 源漏电极图形。然后清除剩余的负性光刻胶 154。此步骤形成的源漏电极的初步图形。

S141、形成有源区图形。

采用正性光刻胶通过光刻及刻蚀导电薄膜 150 和有源层 130，形成如图 5(d) 所示的源漏电极及有源区图形。此步骤刻蚀导电薄膜 150 及有源层 130 优选湿法刻蚀，并选择能够同时腐蚀金属氧化物导电薄膜 150 及金属氧化物半导体有源层 130 的腐蚀液。此步骤形成有源区图形时，对导电薄膜 150 进行了第二次刻蚀，形成完整的源漏电极图形。

S151、制备表面钝化层。

此步骤与前一实施例相同，这里不再赘述。

本实施例给出的金属氧化物薄膜晶体管的制备方法，以栅电极 110 为掩膜，通过负性光刻胶光刻及刻蚀金属氧化物导电层，制备源漏电极，相比前一实施例，省去了光刻金属氧化物导电层所需的掩膜版，进一步降低了生产成本。此外，以栅电极 110 为掩膜，从衬底 100 底部向上曝光，这样能够实现沟道区 131 与栅电极的自对准，减小了寄生效应，提高了器件性能的均匀性和工作速度，并且降低了生产难度，缩短工艺流程。

实施例四：

基于以上实施例的描述，本实施例提供了一种显示面板，参照图 6(a)~(b)，图 6(a)为本实施例给出的显示面板中单个像素单元的结构示意图，本实施例提供的显示面板包括若干个像素单元，以及像素单元之间的数据电极 172，每个像素上对应排布有金属氧化物薄膜晶体管 10 及像素电极 153，并且薄膜晶体管 10 中的源漏电极中的一极与像素电极 153 一体成型；数据电极 172 通过互连线与源漏电极中的另一极电性连接。

进一步地，如图 6(b) 所示，薄膜晶体管 10 包括位于衬底 100 上的栅电极 110、有源层 130 和相互分离的源极 151 和漏极 152，有源层 130 通过栅介质层 120 与栅电极 110 隔离，源极 151 和漏极 152 分别与有源层 130 电性接触。其中，有源层 130 采用金属氧化物半导体材料，源漏电极为金属氧化物透明导电材料制备。

进一步地，在本实施例中，如图 6(a)~(b)所示，像素电极 153 与漏极 152 一体成型。有源层 130 与栅电极 110 相对应处设置为沟道区 131，源极 151 与漏极 152 相分离的位于沟道区 131 两侧。其中，漏极 152 背离源极 151 一端延伸并拓宽，充当像素电极 153。因此，在本实施例中，漏极 152 与像素电极 153 为一整体结构。由漏极 152 取代了 ITO 像素电极，这样就不需要单独制备 ITO 像素电极，减少了稀有元素 In 的使用，又省去了单独制备像素电极的工艺流程，降低了生产加工难度，极大地

减小了生产成本。

进一步地，如图 6(a) 所示，薄膜晶体管 10 的栅电极与扫描线 111 电性相连，源极通过接触孔 171 与数据电极 170 电性相连，漏极与像素电极 153 相连。通过扫描线 111 控制施加给栅极的电压，实现源极与漏极之间的导通与截止。通过数据电极 170 控制源极的 IC 信号输入，从而控制像素电极的发光亮度。

较佳的，为降低生产成本，又能提高产品的性能，本实施例金属布线层的导电金属薄膜采用 Mo、Cr、Al、Cu 等其中一种来制备。

实施例五：

本实施例作为前一实施例的一种改进，如图 6(c) 所示，数据电极 170 采用不透明的金属材料，薄膜晶体管 10 表面覆盖有透明钝化层，该钝化层采用透明绝缘材料制备，如氮化硅层或二氧化硅等，并覆盖栅介质层、有源层、源漏电极区及像素电极区。数据电极 170 经过薄膜晶体管 10 的路段宽度拓宽，并覆盖在整个薄膜晶体管对应的钝化层上。

由于数据电极 170 为不透明的金属电极，这样数据电极 170 在该路段又起到了现有技术中矩阵块遮光的作用，无需再单独制备遮光矩阵块。

进一步地，为降低制作成本且提高金属布线层的导电性能，本实施例采用铜为布线层。

实施例六：

本实施例提供了一种制备上述显示面板的方法，其方法的流程如图 7 所示，包括步骤：

S210、在衬底上制备栅电极。

此步骤与实施例二的步骤 S110 相近，具体可参见图 3(a) 及对应说明。

S220、在衬底上覆盖栅电极依次生成栅介质层及金属氧化物半导体有源层。此步骤与实施例二的步骤 S120 相近，其相同部分可参见图 3(b) 及其对应文字说明。

S230、光刻及刻蚀有源层形成有源区。

此步骤与实施例二的步骤 S130 相近，具体可参见图 3(c) 及对应说明。

S240、在栅介质层上生成金属氧化物导电层。

本步骤与实施例二中步骤 S140 相近，可参见图 3(d)。生成覆盖所述有源层 130 和预制备像素电极区域的金属氧化物导电层，并光刻及刻蚀形成源漏电极。本实施例区别于实施例二的是，金属氧化物导电层用于制备源漏电极的导电薄膜 150 采用透明金属氧化物导电材质，并且该导电薄膜 150 采用的材料在酸碱腐蚀液中腐蚀速率高于有源层 130 的金属氧化物半导体材料。

进一步地，透明金属氧化物材质的导电薄膜 150 层覆盖了有源层 130，还同时覆盖了预制备像素电极的区域，即像素电极区。

S250、图形化透明导电层形成源漏电极和像素电极。

采用腐蚀液图形化金属氧化物导电层形成源漏电极和像素电极，且源漏电极中的一极与像素电极相连。参见图 3 (d)，在金属氧化物导电薄膜 150 表面涂布正性光刻胶，经曝光显影后，露出与沟道区 131 对应的部分，然后通过湿法刻蚀该透明导电薄膜 150，腐蚀掉与沟道区 131 对应的部分，形成源极 151、漏极 152 及像素电极 153。其中，源极 151 与漏极 152 彼此分离，分别位于沟道区 131 两侧上方，漏极 152 与像素电极 153 电性相连。

进一步地，本实施例中，漏极 152 与像素电极 153 一体成型，即漏极 152 经拓宽延长并覆盖预留像素电极区域，由于制备源漏电极的导电薄膜为透明金属氧化物导电材料，该拓宽延伸部分就可以充当像素电极 153。当然，在本发明其他实施例中，还可以通过刻蚀形成与漏极 152 相分离的像素电极 153，然后使漏极 152 与像素电极 153 电性相连。

现有的像素电极大多采用 ITO 等材料制备，因此需要使用稀有元素 In，这样导致制造成本很高。而采用本实施例的方法，使透明的漏极 152 同时作为像素电极 153，不需要另外制作 ITO 像素电极，减少稀有元素 In 的使用，从而简化了生产工艺，减小稀有材料的使用，极大的降低了生产成本。

进一步地，为了在刻蚀金属氧化物导电层 150 形成源漏电极过程中，避免腐蚀液损伤沟道区 131，金属氧化物导电层 150 选用在酸碱腐蚀液中腐蚀速率高于有源层 130 的金属氧化物制备。同时，该步骤湿法刻蚀选用对有源层 130 的金属氧化物半导体材料和金属氧化物导电薄膜 150 选择比存在差异的腐蚀液。这样，利用金属氧化物导电薄膜 150 和有源层 130 在弱酸性或弱碱性溶液中的腐蚀速率的差异，避免刻蚀过程中对沟道区 131 造成损伤。

S260、表面钝化并制作源极接触孔。

在衬底上生成覆盖源漏电极、有源层和像素电极的透明钝化层，并形成源极接触孔。此步骤与实施例二中相同，再此不再赘述。

S270、在钝化层表面生成数据电极和互联线。

在钝化层表面生成一金属导电布线层，并光刻及刻蚀形成数据电极和互连线，数据电极通过互连线与源漏电极中的另一极电性连接。在本实施例中，数据电极与互联线由金属导电布线层刻蚀而成的整体结构，互联线通过源极接触孔与源极电性接触。

具体地，参见图 6 (a) ~ (b)，在钝化层 160 表面用磁控溅射或蒸发方法淀积一层 300 ~ 300 纳米厚的金属导电薄膜作为布线层，并光刻及

刻蚀形成数据电极 170，数据电极 170 通过接触孔 171 与源极电性接触。

进一步的，为降低生产成本，又能提高产品的性能，该布线层的导电金属薄膜采用 Mo、Cr、Al、Cu 等其中一种来制备。

源漏电极区采用导电性能越好的材料产品性能越高，而常见的高电导的金属虽然成本低，但其刻蚀难度大，刻蚀过程中难免损伤其他元器件，例如损伤沟道区，因而无法无法作为布线层。而对于其他电导率较高的稀有金属来讲，其成本远远高于铜等常见导电金属。而本发明由于数据电极 170 是在钝化层 160 生成之后形成，这样由于钝化层 160 的存在，就能避免刻蚀过程损伤源漏电极等元器件，并且更佳的电性效果。

本实施例步骤 S210~S260 也可采用实施例三中制备薄膜晶体管的方法步骤，连续生成栅介质层 120、有源层 130 及金属氧化物透明导电薄膜 150，其中，金属氧化物透明导电薄膜 150 作为透明导电层，然后以栅电极 110 为掩膜，采用负性光刻胶光刻及刻蚀该透明导电层，制备源漏电极。其主要步骤已在实施例三中描述，这里不再赘述。

实施例七：

进一步地，作为前一实施例的另一种改进，可参见图 6 (a) 及图 6 (c)，制备数据电极 170 的金属导电布线层为不透光的高电导金属薄膜，数据电极 170 在经过薄膜晶体管 10 的路段线路宽度拓宽以使其覆盖在薄膜晶体管区域的钝化层 160 上，并通过接触孔 171 与源极 151 电性相连。由于数据电极 170 为不透明的金属电极，这样数据电极 170 在该路段拓宽后既作为互联线又可作为矩阵块起到遮光的作用，因而无需再单独制备遮光矩阵块。

本发明提出的金属氧化物薄膜晶体管、显示面板及两者的制备方法，采用透明导电层制备源漏电极，并由漏极充当像素电极，替代 ITO 像素电极，减少稀有元素 In 的使用，降低生产成本；利用透明导电层与有源层之间的刻蚀选择比差异避免损伤沟道区，提高了产品质量；采用栅电极为掩膜形成源漏电极区图形，既减少了掩膜版的使用，又实现栅电极与沟道区精确对准，减小了寄生效应，提高了器件性能的均匀性和工作速度，简化了流程工艺，降低了生产成本，钝化层外进行布线，降低布线工艺难度，能够实现铜或铝等常见高电导的金属布线，进一步降低了生产成本。

应当理解的是，本发明的应用不限于上述的举例，以上应用了具体个例对本发明进行阐述，只是用于帮助理解本发明，并不用以限制本发明。对于本领域的一般技术人员，依据本发明的思想，可以对上述具体实施方式的变化。

权 利 要 求

1. 一种金属氧化物薄膜晶体管，其特征在于包括：

栅电极；

通过栅介质层与栅电极隔离的有源层，有源层采用金属氧化物半导体材料，所述有源层与栅电极对准的部分形成沟道区；

相互分离的源极和漏极，所述源极和漏极分别与有源层电性接触，源漏电极为金属氧化物导电材料。

2. 根据权利要求 1 所述的晶体管，其特征在于，源漏电极为金属氧化物透明导电材料。

3. 一种显示面板，其特征在于包括：

金属氧化物薄膜晶体管，所述薄膜晶体管与像素对应排布，所述薄膜晶体管包括栅电极、有源层和相互分离的源极和漏极，有源层通过栅介质层与栅电极隔离，有源层采用金属氧化物半导体材料，所述源极和漏极分别与有源层电性接触，源漏电极为金属氧化物透明导电材料；

像素电极，与像素对应排布，所述薄膜晶体管中的源漏电极中的一极与像素电极一体成型；

数据电极，所述数据电极通过互连线与源漏电极中的另一极电性连接。

4. 根据权利要求 3 所述的显示面板，还包括一覆盖所述栅介质层、有源层、源漏电极区和像素电极区的钝化层，所述钝化层为透明钝化层，所述数据电极为金属电极，所述数据电极在经过薄膜晶体管的路段线路宽度拓宽以使其覆盖在薄膜晶体管区域的钝化层上。

5. 一种金属氧化物薄膜晶体管的制备方法，其特征在于，包括：

在衬底上制备栅电极；

在所述衬底上覆盖所述栅电极依次生成栅介质层及金属氧化物半导体有源层；

生成覆盖所述有源层的金属氧化物导电层，所述金属氧化物导电层采用腐蚀速率高于所述有源层的腐蚀速率的材料；

采用腐蚀液图形化所述金属氧化物导电层形成源漏电极。

6. 根据权利要求 5 所述的薄膜晶体管的制备方法，其特征在于，所述金属氧化物导电层为金属氧化物透明导电材料。

7. 根据权利要求 5 所述的薄膜晶体管的制备方法，其特征在于，在生成金属氧化物导电层之前，光刻及刻蚀所述有源层形成有源区。

8. 根据权利要求 5 所述的薄膜晶体管的制备方法，其特征在于，所述栅介质层、有源层、金属氧化物导电层连续生长，在形成所述源漏电极区后，光刻及刻蚀所述有源层形成有源区。

9. 一种显示面板的制备方法，其特征在于包括：

在衬底上制备栅电极；

在所述衬底上覆盖所述栅电极依次生成栅介质层及金属氧化物半导体有源层；

生成覆盖所述有源层和像素电极区的金属氧化物透明导电层，所述金属氧化物透明导电层采用腐蚀速率高于所述有源层的腐蚀速率的材料；

采用腐蚀液图形化所述透明导电层形成源漏电极和像素电极，且源漏电极中的一极与像素电极相连；

在所述衬底上生成覆盖所述源漏电极、有源层和像素电极的透明钝化层，并形成源极接触孔；

在所述钝化层表面生成一金属导电布线层，并光刻及刻蚀形成数据电极和互连线，数据电极通过互连线与源漏电极中的另一极电性连接。

10.根据权利要求 4-7 任一所述的显示面板的制备方法，其特征在于，所述数据电极在经过薄膜晶体管的路段线路宽度拓宽以使其覆盖在薄膜晶体管区域的钝化层上。

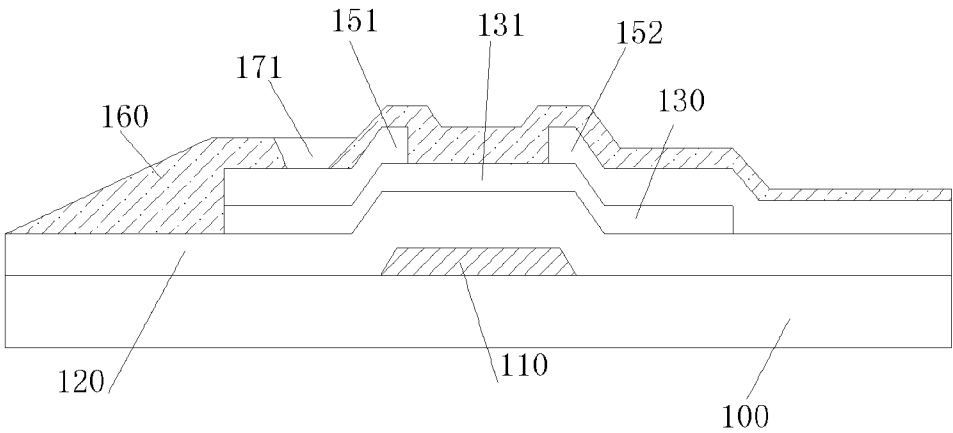


图 1

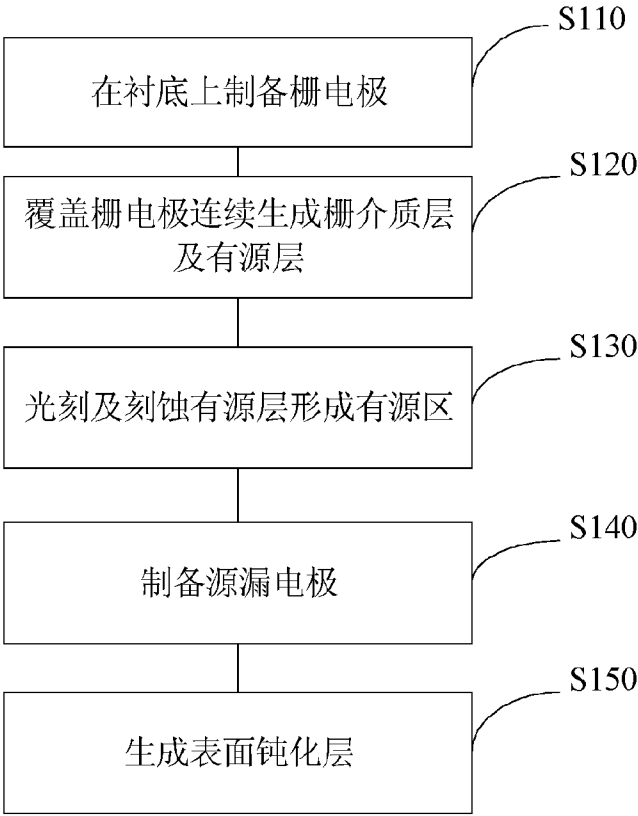


图 2

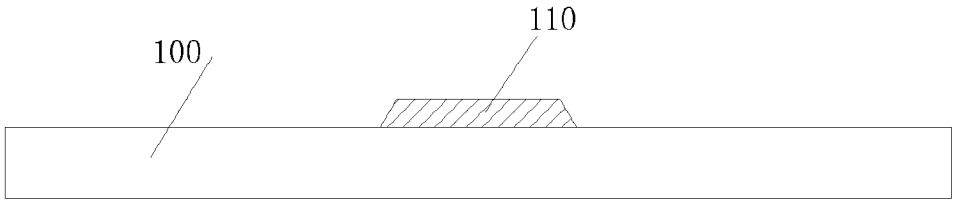


图 3 (a)

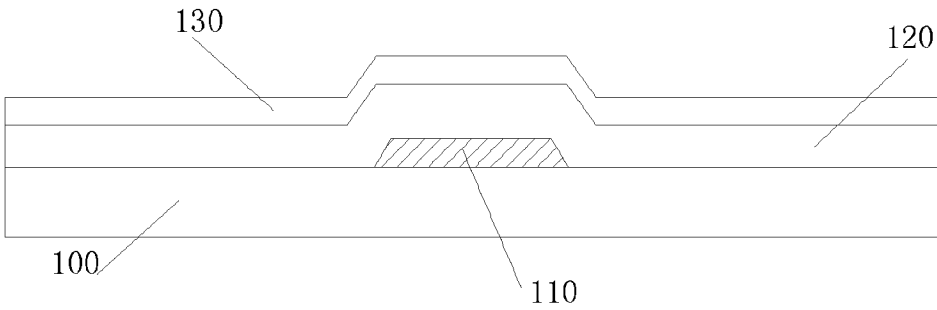


图 3 (b)

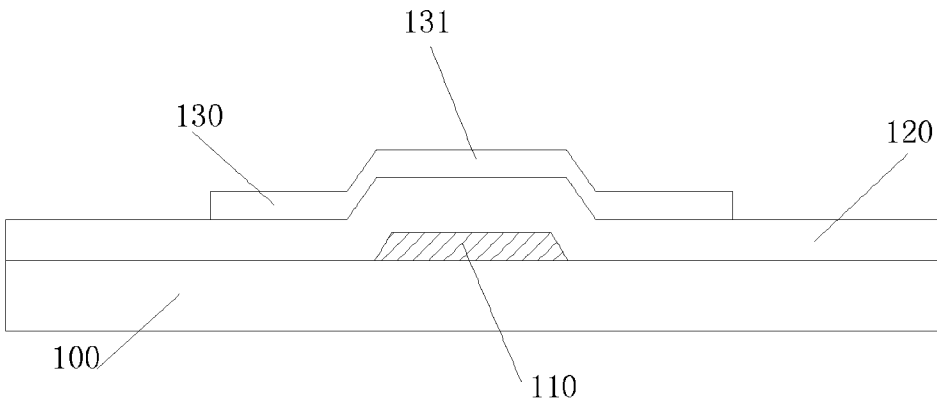


图 3 (c)

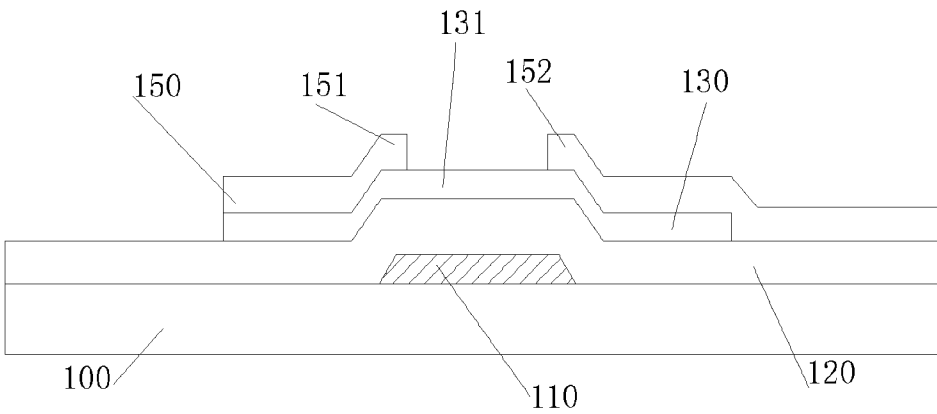


图 3 (d)

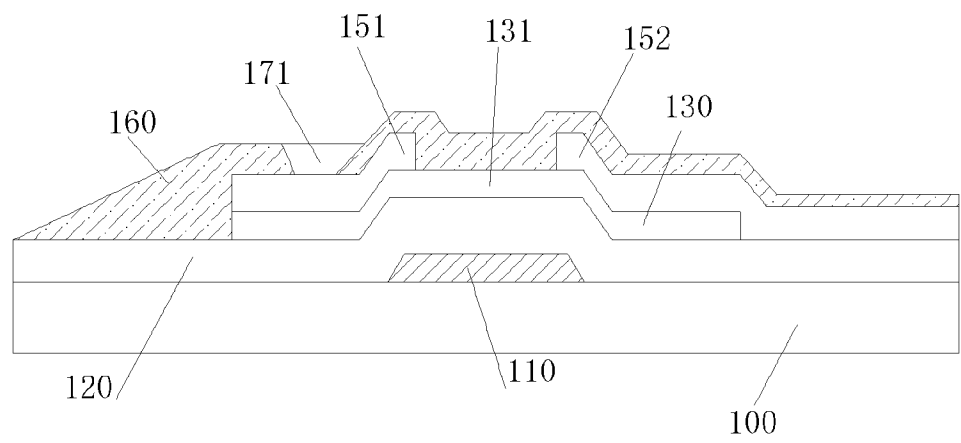


图 3 (e)

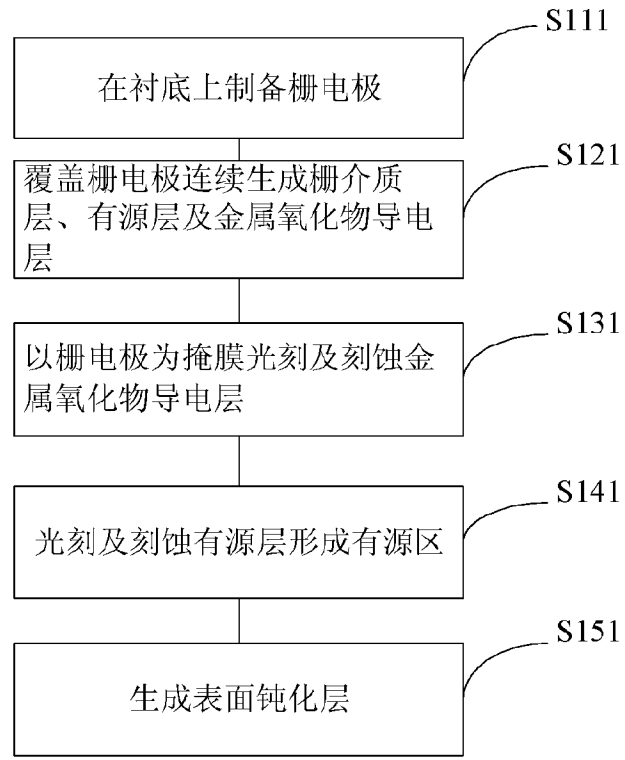


图 4

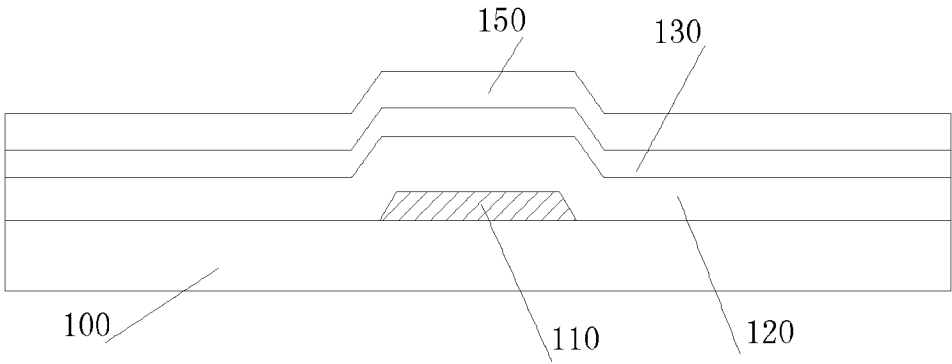


图 5 (a)

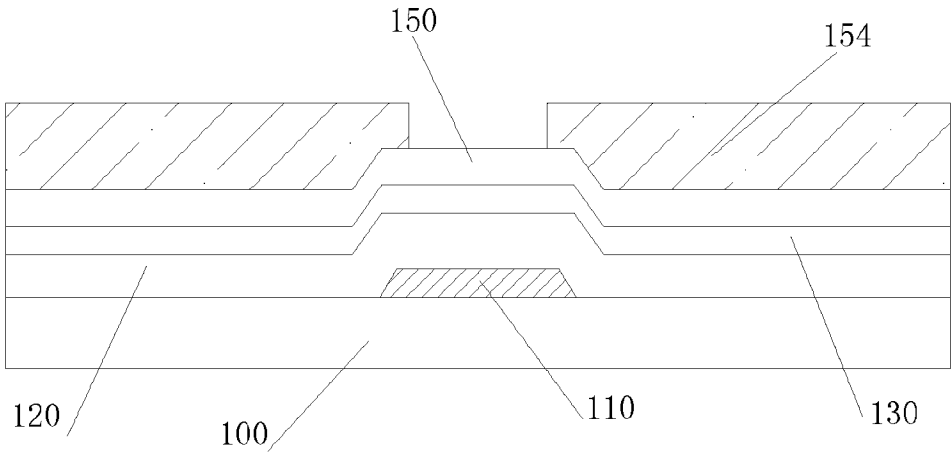


图 5 (b)

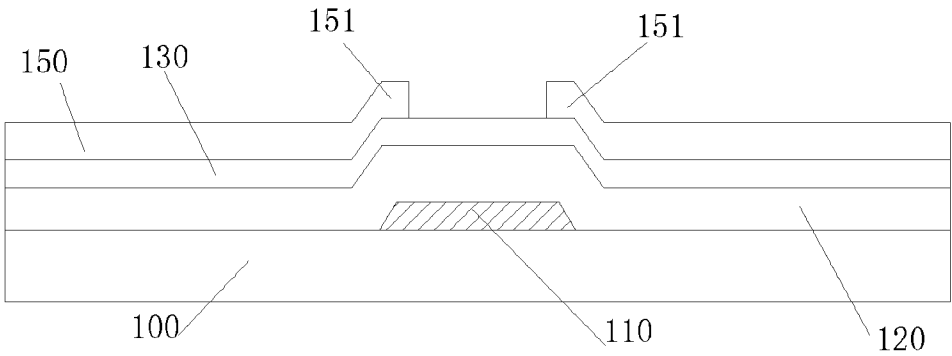


图 5 (c)

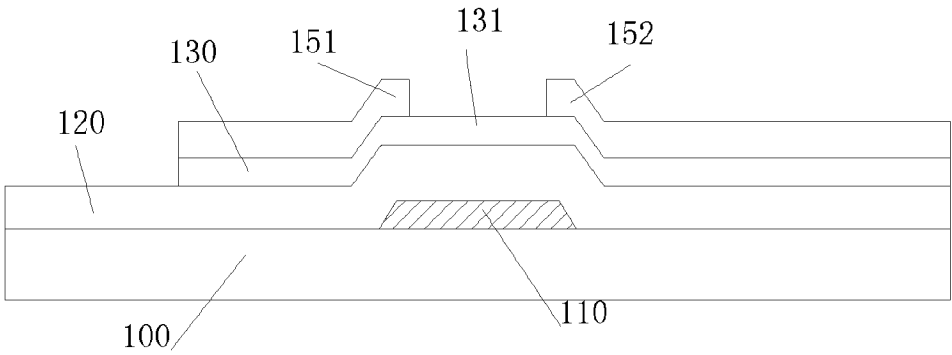


图 5 (d)

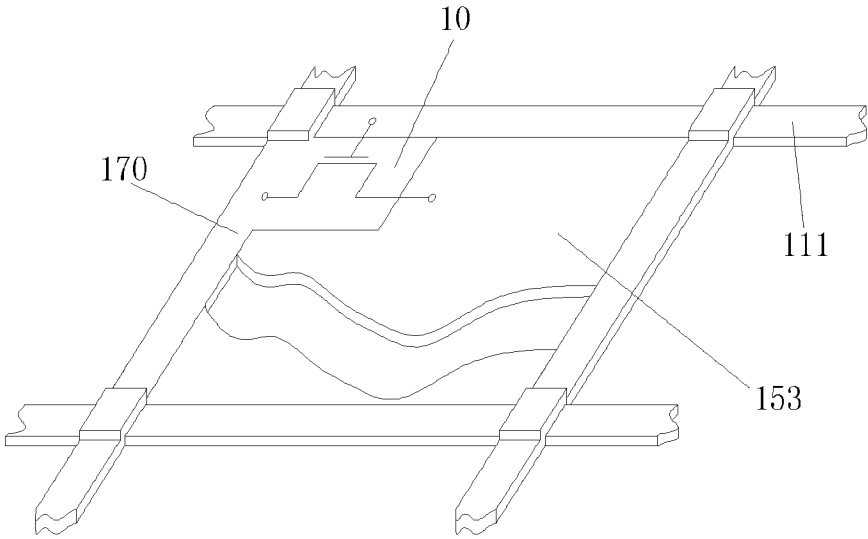


图 6 (a)

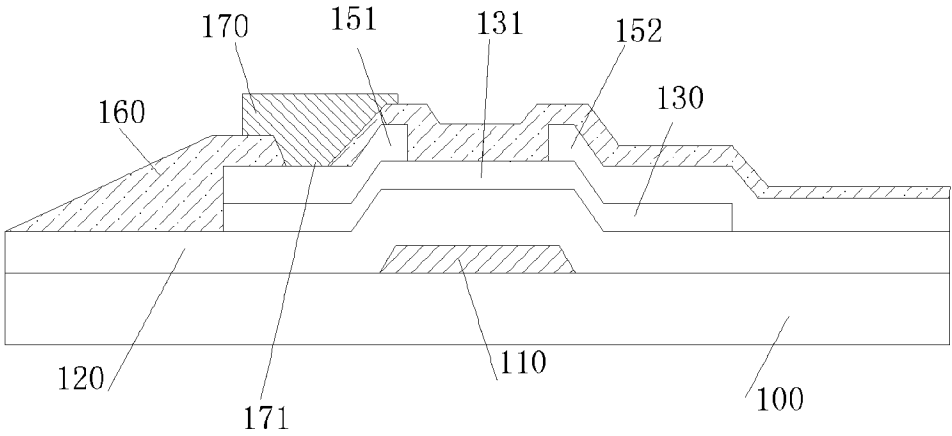


图 6 (b)

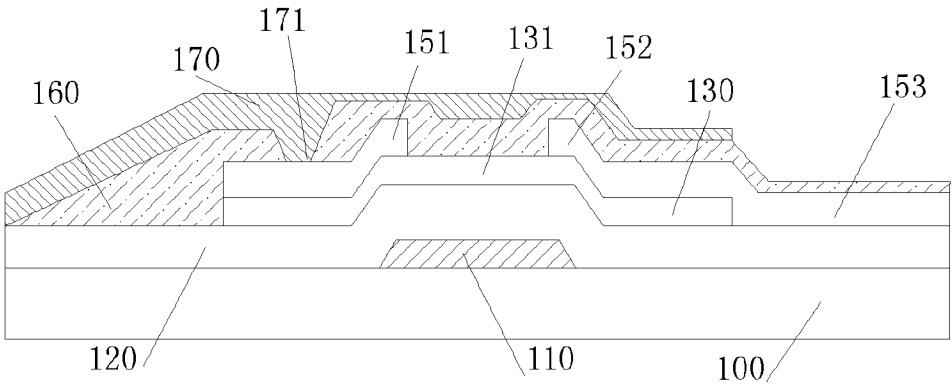


图 6 (c)

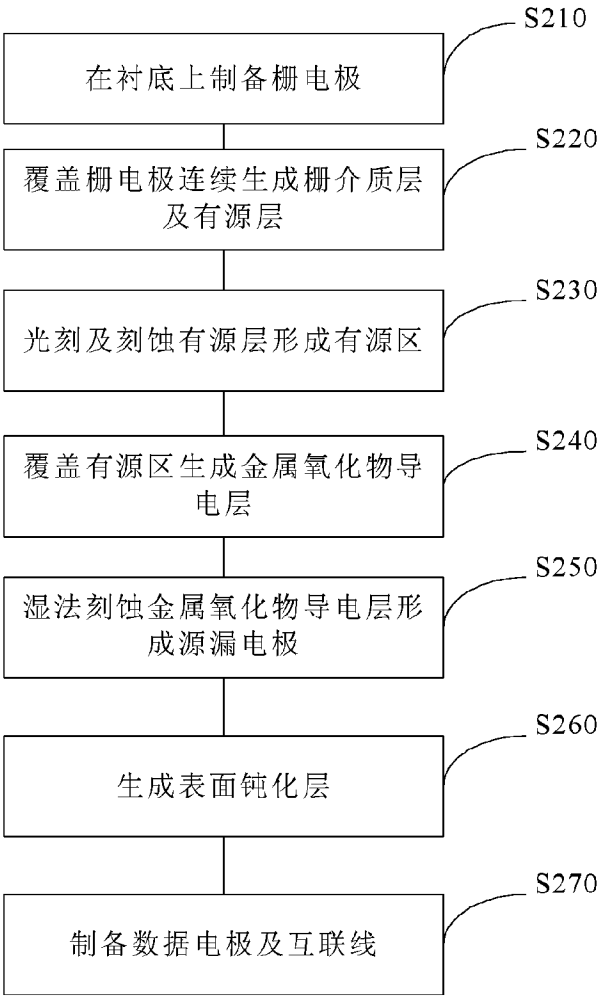


图 7

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/081485**A. CLASSIFICATION OF SUBJECT MATTER**

H01L 29/786 (2006.01) i; H01L 21/77 (2006.01) i; H01L 27/12 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC; PEKING UNIVERSITY; ZHANG, Shengdong; DENG, Wei; XIAO, Xiang; HE, Xin; metal oxide, transistor, screen, source, leak, data, conductive, TFT, OXIDE, SEMICONDUCTOR, DISPLAY, BOARD, PLATE, SUBSTRATE, PLANE, PIXEL?, TRANSPARENT

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 103337462 A (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL), 02 October 2013 (02.10.2013), description, paragraphs 70-85 and 115-126, and figures 4.1-4.10	1-2, 5-8
Y	CN 103337462 A (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL), 02 October 2013 (02.10.2013), description, paragraphs 70-85 and 115-126, and figures 4.1-4.10	3, 9
Y	CN 103456742 A (BOE TECHNOLOGY GROUP CO., LTD.), 18 December 2013 (18.12.2013), description, paragraphs 59-66 and 85, and figures 1-2	3, 9
A	CN 102116984 A (LG DISPLAY CO., LTD.), 06 July 2011 (06.07.2011), the whole document	1-10
A	CN 102122620 A (PEKING UNIVERSITY SHENZHEN GRADUATE SCHOOL), 13 July 2011 (13.07.2011), the whole document	1-10
A	JP 2014109589 A (PANASONIC LIQUID CRYSTAL DISPLAY CO., LTD.), 12 June 2014 (12.06.2014), the whole document	1-10

☒ Further documents are listed in the continuation of Box C.☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
11 January 2016 (11.01.2016)Date of mailing of the international search report
14 March 2016 (14.03.2016)Name and mailing address of the ISA/CN:
State Intellectual Property Office of the P. R. China
No. 6, Xitucheng Road, Jimenqiao
Haidian District, Beijing 100088, China
Facsimile No.: (86-10) 62019451

Authorized officer

LIU, YunliTelephone No.: (86-10) **61648434**

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/081485

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	KR 20130067592 A (LG DISPLAY CO., LTD.), 25 June 2013 (25.06.2013), the whole document	1-10

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/081485

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 103337462 A	02 October 2013	None	
CN 103456742 A	18 December 2013	WO 2015027569 A1	05 March 2015
		US 2015221674 A1	06 August 2015
		KR 20150033593 A	01 April 2015
CN 102116984 A	06 July 2011	US 8896794 B2	25 November 2014
		CN 102116984 B	01 January 2014
		US 2011157507 A1	30 June 2011
		KR 20110079434 A	07 July 2011
CN 102122620 A	13 July 2011	WO 2012097564 A1	26 July 2012
		US 8956926 B2	17 February 2015
		US 2014011329 A1	09 January 2014
JP 2014109589 A	12 June 2014	US 2015221675 A1	06 August 2015
		WO 2014083731 A1	05 June 2014
KR 20130067592 A	25 June 2013	None	

国际检索报告

国际申请号

PCT/CN2015/081485

A. 主题的分类

H01L 29/786(2006.01)i; H01L 21/77(2006.01)i; H01L 27/12(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

H01L

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT, CNKI, WPI, EPODOC: 北京大学, 张盛东, 邓伟, 肖祥, 贺薪, 金属氧化物, 晶体管, 半导体, 显示, 板, 屏, 透明, 源, 漏, 数据, 像素, 象素, 导电, TFT, OXIDE, SEMICONDUCTOR, DISPLAY, BOARD, PLATE, SUBSTRATE, PLANE, PIXEL?, TRANSPARENT

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
X	CN 103337462 A (北京大学深圳研究生院) 2013年 10月 2日 (2013 - 10 - 02) 说明书第70-85, 115-126段、图4. 1-4. 10	1-2, 5-8
Y	CN 103337462 A (北京大学深圳研究生院) 2013年 10月 2日 (2013 - 10 - 02) 说明书第70-85, 115-126段、图4. 1-4. 10	3, 9
Y	CN 103456742 A (京东方科技集团股份有限公司) 2013年 12月 18日 (2013 - 12 - 18) 说明书第59-66, 85段、图1-2	3, 9
A	CN 102116984 A (乐金显示有限公司) 2011年 7月 6日 (2011 - 07 - 06) 全文	1-10
A	CN 102122620 A (北京大学深圳研究生院) 2011年 7月 13日 (2011 - 07 - 13) 全文	1-10
A	JP 2014109589 A (PANASONIC LIQUID CRYSTAL DISPLAY CO., LTD.) 2014年 6月 12日 (2014 - 06 - 12) 全文	1-10

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 1月 11日

国际检索报告邮寄日期

2016年 3月 14日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

授权官员

刘云丽

传真号 (86-10) 62019451

电话号码 (86-10) 61648434

C. 相关文件

类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	KR 20130067592 A (LG DISPLAY CO., LTD.) 2013年 6月 25日 (2013 - 06 - 25) 全文	1-10

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/081485

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	103337462	A	2013年 10月 2日	无			
CN	103456742	A	2013年 12月 18日	WO	2015027569	A1	2015年 3月 5日
				US	2015221674	A1	2015年 8月 6日
				KR	20150033593	A	2015年 4月 1日
CN	102116984	A	2011年 7月 6日	US	8896794	B2	2014年 11月 25日
				CN	102116984	B	2014年 1月 1日
				US	2011157507	A1	2011年 6月 30日
				KR	20110079434	A	2011年 7月 7日
CN	102122620	A	2011年 7月 13日	WO	2012097564	A1	2012年 7月 26日
				US	8956926	B2	2015年 2月 17日
				US	2014011329	A1	2014年 1月 9日
JP	2014109589	A	2014年 6月 12日	US	2015221675	A1	2015年 8月 6日
				WO	2014083731	A1	2014年 6月 5日
KR	20130067592	A	2013年 6月 25日	无			

表 PCT/ISA/210 (同族专利附件) (2009年7月)