

## 一、本案已向

國家(地區)申請專利

申請日期

案號

主張專利法第二十四條第一項優先權

無

二、主張專利法第二十五條之一第一項優先權：

申請案號：

無

日期：

三、主張本案係符合專利法第二十條第一項第一款但書或第二款但書規定之期間

日期：

四、有關微生物已寄存於國外：

寄存國家：

寄存機構：

寄存日期：

寄存號碼：

無

有關微生物已寄存於國內(本局所指定之寄存機構)：

寄存機構：

寄存日期：

寄存號碼：

無

熟習該項技術者易於獲得,不須寄存。

## 五、發明說明 (1)

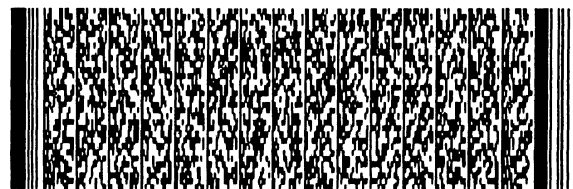
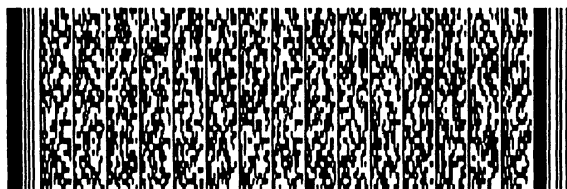
## 【發明所屬之技術領域】

本發明係關於應用在顯示器或光電元件的透明導電板。

## 【先前技術】

一般液晶顯示器面板可利用玻璃覆晶封裝技術 (Chip on Glass, COG) 將驅動積體電路 (Driver IC) 接合於透明導電基板上，由於驅動IC之端子材料 (一般為高導電率之金屬合金材料) 與透明導電材料 (一般為氧化銦錫) 之接面阻抗過高，會造成電流傳輸嚴重衰減，而使得傳遞訊號延遲，導致顯示畫面產生異常現象。為解決此一問題，通常都利用金屬膜的鍍著來提高導電度，以降低接面阻抗。

圖一A 係一習知液晶顯示器的橫截面示意圖，且揭露於美國專利案號4826297。液晶顯示單體10 (cell) 包含下基板100及上基板101，兩基板皆有由透明玻璃及透明電極102、103所構成，在兩基板之間有液晶104材料。用以驅動液晶顯示單體10的晶片11係利用玻璃覆晶封裝技術而直接接合在導電玻璃上的線路，圖一A 顯示驅動晶片11係接合在部分覆蓋於透明電極102的金屬膜12上，此設計利用金屬膜線路來與驅動IC之端子接合，將可使得接合線路間的接面阻抗降低，然後此金屬膜線路再與液晶顯示器面板之透明導電膜線路連接。不過，由於該製程係將液晶顯示面板之下基板透明導電層線路圖案完成後，再製作金屬線路圖案，以銜接與驅動晶片之連接線路，因此該製程有一



## 五、發明說明 (2)

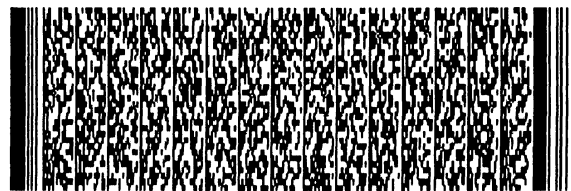
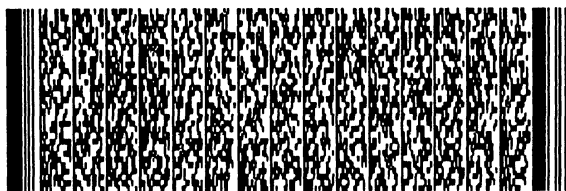
缺點，亦即當線路尺寸愈精細時，透明導電層線路與金屬線路在相銜接處會因線路重疊對準的誤差，而使得線路銜接不良，造成線路阻抗的增加。

圖一B 係一習知透明導電板的橫截面示意圖，其為美國專利案號6037005所揭露之內容。圖一B 中顯示透明玻璃13上具有透明導電膜14與金屬膜15的部分重疊電極結構，此設計方式雖可同時降低接面阻抗及提高線路的導電度，但卻會因金屬膜15會反射部分光線，而使得顯示區域整體的透光度降低；另外，由於電極在顯示器中的功能，係在每一個顯示畫素 (pixel) 中提供均勻的電場分佈，然而圖一B 所提出在同一畫素中含有部分金屬重疊的透明電極，卻會造成畫素電極的表面電場不均勻，以致於顯示器的顯示均勻度不佳。

## 【發明內容】

鑒於上述之習知技術所產生的缺點，本發明提供一種具有低接面阻抗之透明導電板及其製法。此透明導電板及其製法可以解決液晶顯示器所存在的高接面阻抗問題，同時不會影響透明導電板的透光率與顯示效果。

本發明之目的，係在端子接觸線路使用雙層結構，其中上層為金屬膜，下層為透明導電膜，其利用金屬膜與驅動IC之端子材料接觸，以有效降低接面阻抗，而在顯示面板線路則使用單層透明導電膜，以達到所需要的透光率與顯示效果。本發明之另一目的，係可以應用於高解析度顯示



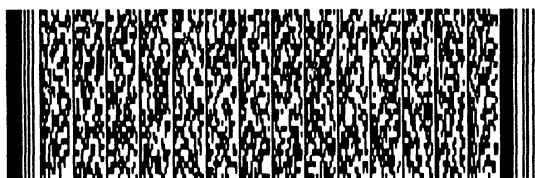
## 五、發明說明 (3)

器之微細線路的製作，當製作下層透明導電層線路時，上層金屬線路圖案可以作為遮罩 (mask)，因此在相銜處不會因線路對準誤差而造成線路銜接不良，進而可增進製程的可靠度與良率。

為達到上述目的，本發明提供一種具有低接面阻抗之透明導電板及其製作方法，其包含下列步驟：首先在透明基板上沉積一透明導電膜；然後在透明導電膜上沉積一金屬膜；接著在金屬膜上塗佈一第一光阻層；以帶有第一線路圖案的光罩，對第一光阻層進行曝光，使得第一光阻層上形成該第一線路；對第一光阻層進行顯影，在第一光阻層的表面下留下該第一線路圖案；蝕刻金屬膜，在金屬膜上形成該第一線路；除去殘餘的光阻；在透明導電膜及形成該第一線路圖案之金屬膜上，均勻塗佈一第二光阻層；以帶有第二線路圖案的光罩，對第二光阻層進行曝光，使得第二光阻層上形成該第二線路圖案；對第二光阻層進行顯影，在第二光阻層的表面下留下該第二線路圖案；蝕刻透明導電膜，在透明導電膜上形成該第二線路，最後除去殘餘的光阻，即完成本發明。

為使熟悉該項技藝人士瞭解本發明之目的、特徵及功效，茲藉由下述具體實施例，並配合所附之圖示，對本發明詳加說明如后：

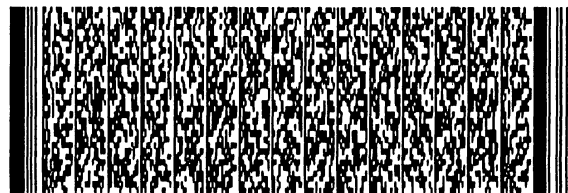
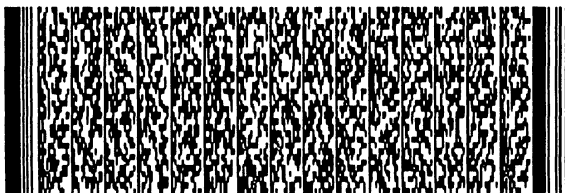
## 【實施方式】



## 五、發明說明 (4)

參考圖二A至圖二J，說明本發明的一具體實施例，製作具有低接面阻抗之透明導電板的各步驟。首先，利用真空蒸鍍或真空濺鍍 (Sputtering) 的方式將透明導電膜21沉積於透明基板20上，對本發明而言，透明基板20可為一透明玻璃板或一透明塑膠板，透明基板20之最適當厚度約0.4mm，而透明導電膜21係一透明導電氧化物，以氧化銦錫 (indium tin oxide, ITO) 為佳，透明導電膜21之最適當厚度在1000到2000埃之間。其次，同樣以真空蒸鍍或真空濺鍍的方式將金屬膜22沉積於透明導電膜21上，對本發明而言，金屬膜22的成分係銀 (Ag)、鉻 (Cr)、銅 (Cu)、鋁 (Al)、金 (Au)、鐵 (Fe)、鎳 (Ni)、鎢 (W)、鉑 (Pt)、錫 (Sn)，或上述元素之化合物或混合物，但並非限定於上述之元素，且金屬膜22之厚度在1000到2000埃之間。

接著，如圖二C所示，以旋轉塗佈的方法將第一光阻層23 (photoresist) 塗佈在金屬膜22上，第一光阻層23之厚度在8000到10000埃之間；以一種帶有一第一線路圖案的光罩 (mask)，利用黃光製程對第一光阻層23進行曝光，使得第一光阻層23上形成該第一線路圖案，再對第一光阻層23進行顯影，在第一光阻層23的表面下留下該第一線路圖案，如圖二D所示；以殘餘的第一光阻層23作為蝕刻金屬膜22的遮罩，全面且單向垂直地蝕刻金屬膜22後，在金屬膜22上形成該第一線路，如圖二E所示；殘餘的光阻可以利用習知的氧氣灰化法或用丙酮來除去，如圖二F所示。



## 五、發明說明 (5)

參考圖二G 在透明導電膜21及形成該第一線路之金屬膜22上，均勻塗佈第二光阻層24，其中第二光阻層24之厚度在8000到10000埃之間。然後以一種帶有一第二線路圖案的光罩，利用黃光製程對第二光阻層24進行曝光，使得第二光阻層24上形成該第二線路圖案；接著，對第二光阻層24進行顯影，在第二光阻層24的表面下留下該第二線路圖案，最後得到如圖二H的結構。

現在就可利用殘餘的第二光阻層24作為蝕刻遮罩，全面且單向垂直地蝕刻底下的透明的導電膜21，然後在透明導電膜21上形成該第二線路，如圖二I所示。最後，以前述之方法除去殘餘的光阻，即完成本發明之具有低接面阻抗的透明導電板，如圖二J所示。

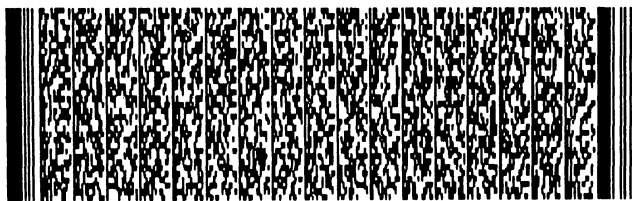
本發明的特點，係利用黃光製程及蝕刻製程，在需要高透光率的區域（如：顯示區域）製作單層的透明導電膜之線路結構，而在與外接驅動電路（如：驅動晶片）連接之區域，亦即端子連接區域，製作雙層的金屬膜及透明導電膜之線路結構。爰是，依據本發明，可以有效解決習知透明導電板與外接驅動電路之間的高接面阻抗問題，同時不會影響透明導電板的透光率。又，本發明之另一關鍵特點，係利用一種適合高解析度顯示器的製程來製造出該透明導電板，本發明利用了兩次黃光製程及蝕刻製程，第一次將顯示區域的上層金屬膜去除，且同時將端子連接區域的上層金屬膜蝕刻出所要的線路；第二次即將顯示區域的透明導電膜蝕刻出另一個線路，且將端子連接區域的下層透明導電膜蝕刻出第一次蝕刻製程後的線路圖案，因此本發



## 四、中文發明摘要 (發明名稱：一種具有低接面阻抗之透明導電板及其製法)

傳統的液晶顯示器面板普遍具有高接面阻抗的問題，為了有效降低接面阻抗，通常都利用金屬膜的鍍著來提高導電度。基於這些技術，本發明提供一種精簡製程，製作具有低接面阻抗之透明導電板，其主要係利用黃光及蝕刻製程，在需要高透光率區域製作單層的透明導電膜之線路結構，而在與外接驅動電路連接之區域，製作雙層的金屬膜及透明導電膜之線路結構，在本製程中，包含了兩次黃光及蝕刻製程，第一次將顯示區域的上層金屬膜去除，且同時將端子連接區域的上層金屬膜蝕刻出所要的線路圖案；第二次即將顯示區域的透明導電膜蝕刻出另一個線路圖案，且將端子連接區域的下層透明導電膜蝕刻出第一次蝕刻製程後的線路圖案；依據本發明，即使在高解析度產品的製程中，仍具有可靠度高及製造成本低等優點。

## 六、英文發明摘要 (發明名稱：)



四、中文發明摘要 (發明名稱：一種具有低接面阻抗之透明導電板及其製法)

五、(一)、本案代表圖為：第\_第二J\_圖

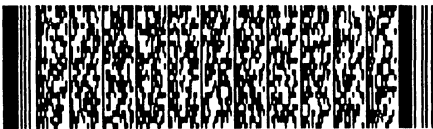
(二)、本案代表圖之元件代表符號簡單說明：

20 透明基板

21 透明導電膜

22 金屬膜

六、英文發明摘要 (發明名稱：)





## 六、申請專利範圍

空濺鍍 (Sputtering) 方式將該透明導電膜沉積於該透明基板上。

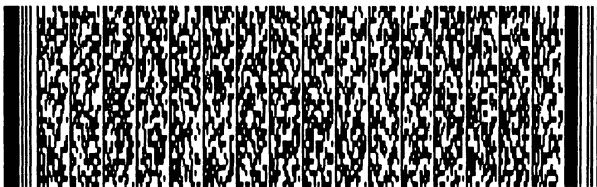
3. 如申請專利範圍第1項所述的製作具有低接面阻抗之透明導電板的方法，其中該步驟 (B) 係利用真空蒸鍍或真空濺鍍 (Sputtering) 方式將該金屬膜沉積於該透明導電膜上。

4. 如申請專利範圍第1項所述的製作具有低接面阻抗之透明導電板的方法，其中該透明基板係一透明玻璃板或一透明塑膠板。

5. 如申請專利範圍第1項所述的製作具有低接面阻抗之透明導電板的方法，其中該透明導電膜係一透明導電氧化物。

6. 如申請專利範圍第5項所述的方法，其中該透明導電氧化物係氧化銦錫 (indium tin oxide)。

7. 如申請專利範圍第1項所述的製作具有低接面阻抗之透明導電板的方法，其中該金屬膜 (22) 的成分係銀 (Ag)、鉻 (Cr)、銅 (Cu)、鋁 (Al)、金 (Au)、鐵 (Fe)、鎳 (Ni)、鎢 (W)、鉑 (Pt)、錫 (Sn)，或上述元素之化合物或混合物。



## 六、申請專利範圍

8. 如申請專利範圍第1項所述的製作具有低接面阻抗之透明導電板的方法，其中該透明基板之厚度在0.1~1.1mm之間。
9. 如申請專利範圍第1項所述的製作具有低接面阻抗之透明導電板的方法，其中該透明導電膜之厚度在500到2000埃之間。
10. 如申請專利範圍第1項所述的製作具有低接面阻抗之透明導電板的方法，其特徵在於，該金屬膜之厚度在1000到2000埃之間。
11. 如申請專利範圍第1項所述的製作具有低接面阻抗之透明導電板的方法，其特徵在於，該第一光阻層之厚度在5000到10000埃之間。
12. 如申請專利範圍第1項所述的製作具有低接面阻抗之透明導電板的方法，其特徵在於，該第二光阻層之厚度在5000到10000埃之間。
13. 一種具有低接面阻抗的透明導電板，係包含：  
一透明基板；  
一透明導電膜，具有一第二線路圖案且覆蓋於該透明



## 六、申請專利範圍

基板上；

一金屬膜，具有一第一線路圖案且覆蓋於該透明導電膜上。

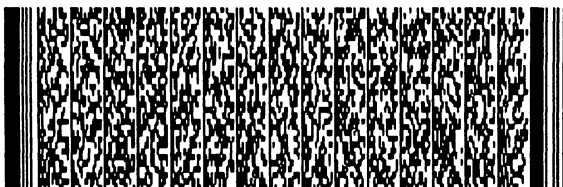
14. 如申請專利範圍第13項所述的具有低接面阻抗的透明導電板，其中該透明基板係一透明玻璃板或一透明塑膠板。

15. 如申請專利範圍第13項所述的具有低接面阻抗的透明導電板，其中該透明導電膜係一透明導電氧化物。

16. 如申請專利範圍第15項所述的具有低接面阻抗的透明導電板，其中該透明導電氧化物係氧化銦錫 (indium tin oxide)。

17. 如申請專利範圍第13項所述的具有低接面阻抗的透明導電板，其中該金屬膜的成分係銀 (Ag)、鉻 (Cr)、銅 (Cu)、鋁 (Al)、金 (Au)、鐵 (Fe)、鎳 (Ni)、鎢 (W)、鉑 (Pt)、錫 (Sn)，或上述元素之化合物或混合物。

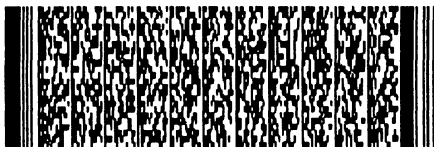
18. 如申請專利範圍第13項所述的具有低接面阻抗的透明導電板，其中該透明基板之厚度在0.1~1.1mm之間。



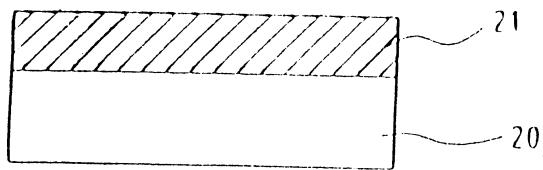
## 六、申請專利範圍

19. 如申請專利範圍第13項所述的具有低接面阻抗的透明導電板，其特徵在於，該透明導電膜之厚度在500到2500埃之間。

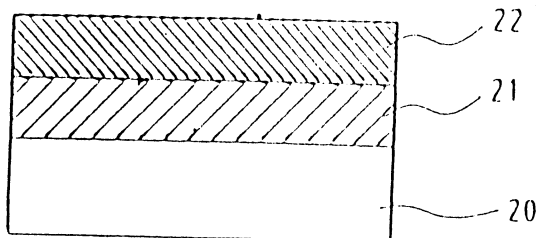
20. 如申請專利範圍第13項所述的具有低接面阻抗的透明導電板，其特徵在於，該金屬膜之厚度在1000到2000埃之間。



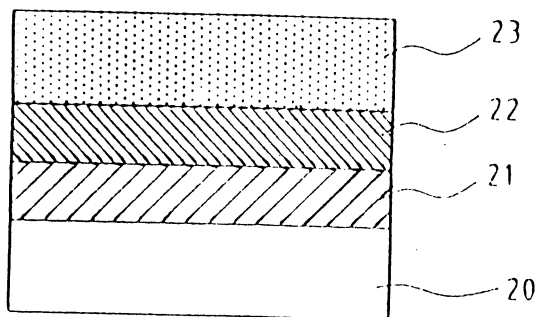
圖式



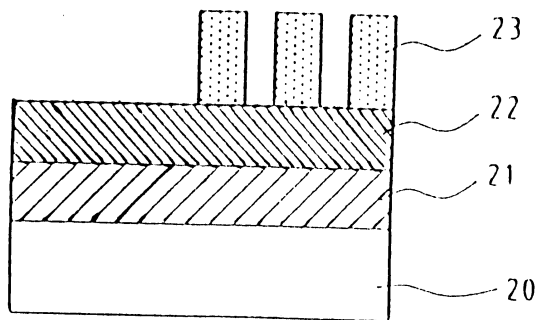
圖二A



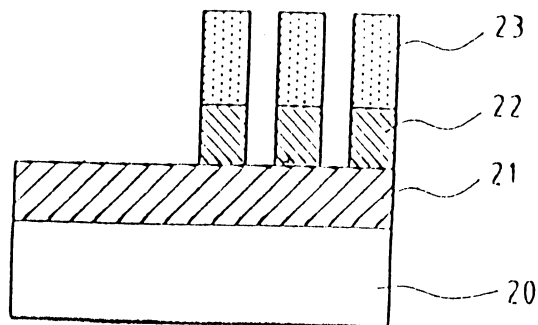
圖二B



圖二C

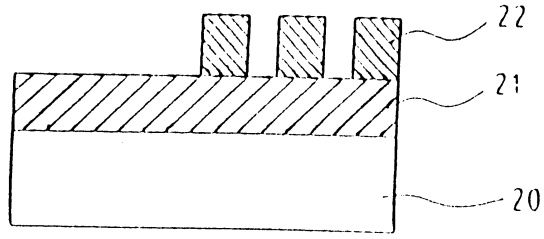


圖二D

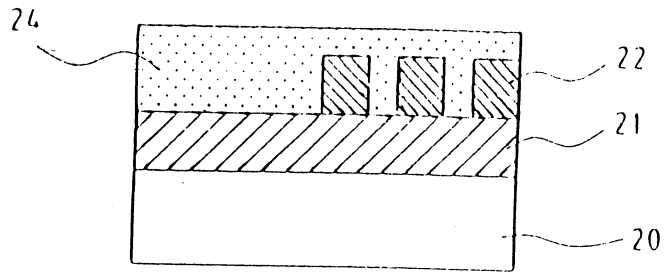


圖二E

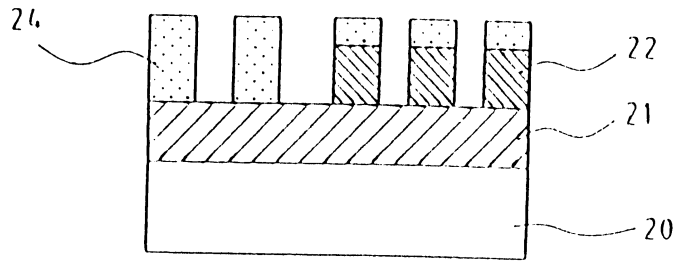
圖式



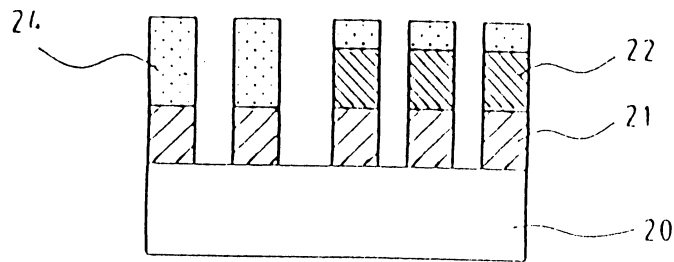
圖二F



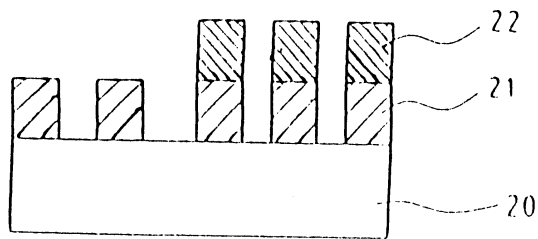
圖二G



圖二H

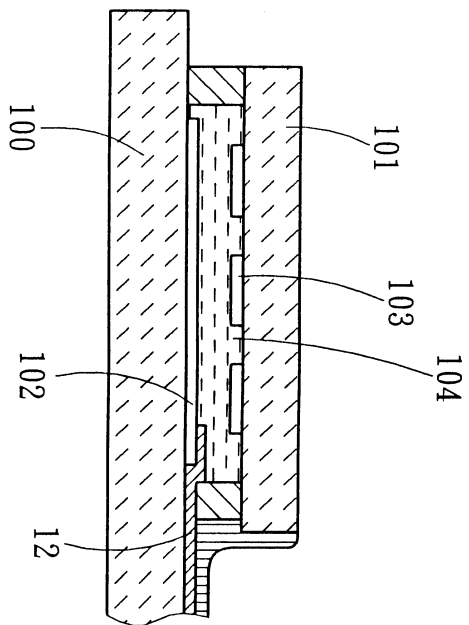


圖二I

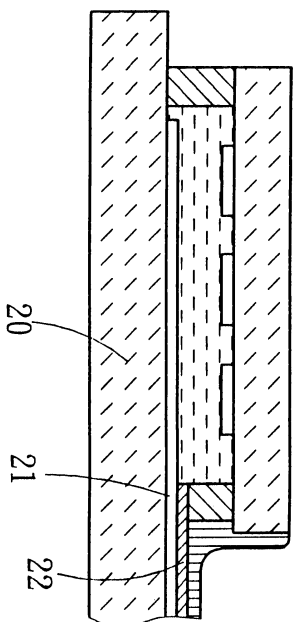


圖二J

圖式

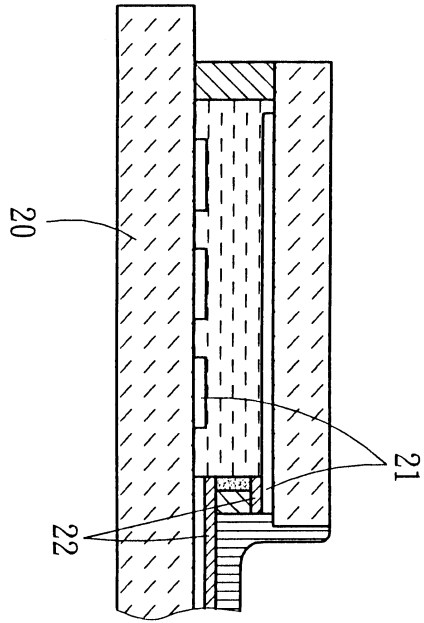


圖三



圖四

圖式



圖五



# 公告本

修正替換本  
92.3.29  
年 月 日

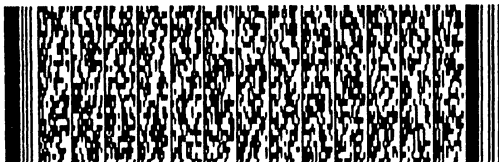
修正

申請日期：91-03-14	IPC分類	588204
申請案號：91104808	G02F 1/1343	

(以上各欄由本局填註)

## 發明專利說明書

一、 發明名稱	中文	一種具有低接面阻抗之透明導電板及其製法
	英文	
二、 發明人 (共1人)	姓名 (中文)	1. 黃敬佩
	姓名 (英文)	1.
	國籍 (中英文)	1. 中華民國
	住居所 (中文)	1. 高雄市苓雅區和昌街92巷11號
	住居所 (英文)	1.
三、 申請人 (共1人)	名稱或 姓名 (中文)	1. 勝華科技股份有限公司
	名稱或 姓名 (英文)	1. WINTEK CORPORATION
	國籍 (中英文)	1. 中華民國
	住居所 (營業所) (中文)	1. 台中縣427潭子鄉建國路9-2號 (本地址與前向貴局申請者相同)
	住居所 (營業所) (英文)	1.
	代表人 (中文)	1. 黃顯雄
	代表人 (英文)	1.

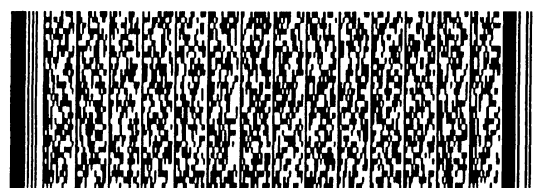
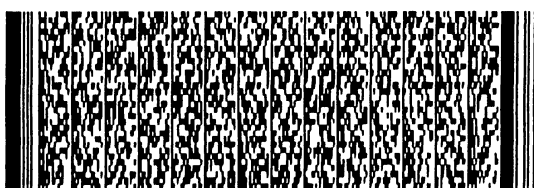




## 五、發明說明 (6)

子連接區域的線路圖案，相較於習知，請參閱比較圖三、四，係習知圖一A液晶顯示區與本發明之液晶顯示區橫截面示意圖，其圖三中金屬膜12一部分覆蓋於液晶顯示區的透明電極102，即顯示器的顯示畫素中，除透明電極線路（透明電極102），亦有金屬線路（金屬膜12）之重疊部分。而使用本發明之顯示器的顯示畫素中（如圖四所示），只包含透明電極線路（透明導電膜21），無金屬線路（金屬膜22）之重疊，另一橫截面示意圖如圖五所示。爰是，因為顯示器的畫素顯示區中無透明電極線路與金屬線路之重疊，所以不再有畫素電極之表面電場不均勻的情況產生。綜合以上所述，相較於傳統之繁複製程，本發明具有顯著的進步性及產業利用性，尤其在高解析度產品的製程中，具有可靠度高、成本低、及適合量產等優點。

雖然本發明已以一具體實施例揭露如上，然其並非用以限本發明，任何熟悉此技藝者，在不脫離本發明之精神和範圍內，當可作各種之更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。



## 圖式簡單說明

## 圖式簡單說明

圖一A係一習知液晶顯示器的橫截面示意圖。

圖一B係一習知透明導電板的橫截面示意圖。

圖二A至圖二J係本發明的一具體實施例，製作具有低界面阻抗之透明導電板的各步驟。

圖三係圖一A液晶顯示區橫截面示意圖。

圖四係本發明之液晶顯示區橫截面示意圖。

圖五係與圖四垂直方向之液晶顯示區橫截面示意圖。

## 圖號編號說明

## 10 液晶顯示單體

100 下基板

101 上基板

102 透明電極

103 透明電極

104 液晶

## 11 驅動晶片

12 金屬膜

13 透明玻璃

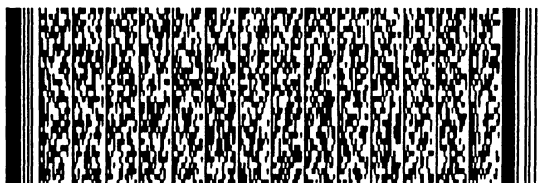
14 透明導電膜

15 金屬膜

20 透明基板

21 透明導電膜

22 金屬膜

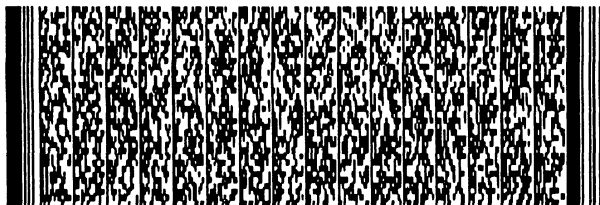


## 六、申請專利範圍

1. 一種製作具有低接面阻抗之透明導電板的方法，包含下列步驟：

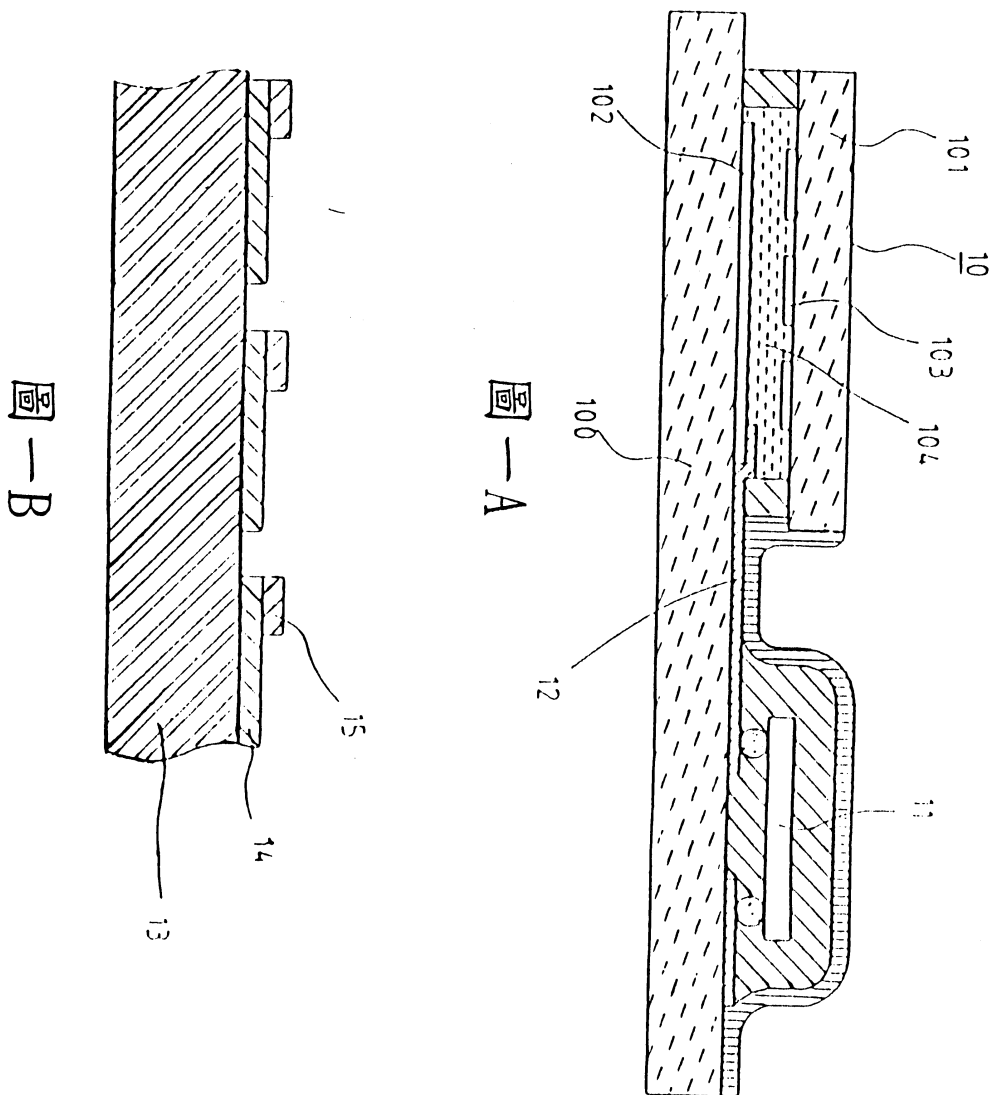
- (A) 在一透明基板上沉積一透明導電膜；
- (B) 在該透明導電膜上沉積一金屬膜；
- (C) 在該金屬膜上塗佈一第一光阻層 (photoresist)；
- (D) 以一種帶有一第一線路圖案的光罩，利用黃光製程使得該第一光阻層上形成第一線路圖案；
- (E) 對該第一光阻層進行顯影，在該第一光阻層的表面下留下該第一線路圖案；
- (F) 蝕刻該金屬膜，在該金屬膜上形成該第一線路圖案；
- (G) 除去殘餘的光阻；
- (H) 在該透明導電膜及形成該第一線路圖案之金屬膜上，均勻塗佈一第二光阻層；
- (I) 以一種帶有一第二線路圖案的光罩，利用黃光製程使得該第二光阻層上形成該第二線路圖案；
- (J) 對該第二光阻層進行顯影，在該第二光阻層的表面下留下該第二線路圖案；
- (K) 蝕刻該透明導電膜，在該透明導電膜上形成該第二線路；
- (L) 除光殘餘的光阻。

2. 如申請專利範圍第1項所述的製作具有低接面阻抗之透明導電板的方法，其中該步驟 (A) 係利用真空蒸鍍或真



修正  
92年 11月 11日  
補充

圖式



圖一A

圖一B