

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】令和3年1月14日(2021.1.14)

【公開番号】特開2018-113679(P2018-113679A)

【公開日】平成30年7月19日(2018.7.19)

【年通号数】公開・登録公報2018-027

【出願番号】特願2017-231535(P2017-231535)

【国際特許分類】

H 03 H 3/02 (2006.01)

H 03 H 9/05 (2006.01)

H 03 H 9/17 (2006.01)

H 01 L 23/02 (2006.01)

【F I】

H 03 H 3/02 C

H 03 H 9/05

H 03 H 9/17 F

H 01 L 23/02 C

【手続補正書】

【提出日】令和2年11月30日(2020.11.30)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

電子デバイスを製造する方法であって、

第1基板の底面の周縁に沿って第1側壁を形成して前記第1基板の底面に配置された電子回路を取り囲むことと、

前記第1基板の底面と前記第1基板の頂面とに連通するビアを形成することと、

第2基板の頂面の周縁に沿って第2側壁を形成することと、

前記第1基板の底面、前記第2基板の頂面、前記第1側壁、及び前記第2側壁により内部にキャビティを画定するべく前記第1側壁と前記第2側壁とを位置決めして接合することと

を含み、

前記ビアを形成することは、

前記ビアの直下で前記第1基板の底面の一部分に第1ストップ層及び第2ストップ層を順に積層することと、

前記ビアに対応するスルーホールを形成するべく、前記第1基板及び前記第1ストップ層を貫通するようにエッチングすることと

を含み、

前記第1基板のエッチング速度は前記第1ストップ層のエッチング速度よりも大きく、

前記第1ストップ層のエッチング速度は前記第2ストップ層のエッチング速度よりも大きい方法。

【請求項2】

前記第1基板は圧電体を含む請求項1の方法。

【請求項3】

前記電子回路は、圧電薄膜共振器、バルク弹性波素子、音響多層膜共振器及び弹性表面波

素子の少なくとも一つを含む請求項 1 の方法。

【請求項 4】

前記第 1 基板のエッティングはドライエッティングにより行われる請求項 1 の方法。

【請求項 5】

前記第 1 ストッパ層はチタン及びクロムの少なくとも一方を含む請求項 1 の方法。

【請求項 6】

前記第 2 ストッパ層は金を含む請求項 1 の方法。

【請求項 7】

前記第 2 ストッパ層の厚さは前記第 1 ストッパ層の厚さよりも大きい請求項 1 の方法。

【請求項 8】

前記電子回路は配線パッドを含み、

前記第 1 ストッパ層及び前記第 2 ストッパ層は前記配線パッドの上まで拡張されるように形成される請求項 1 の方法。

【請求項 9】

前記電子回路は配線パッドを含み、

前記第 1 ストッパ層及び前記第 2 ストッパ層は前記配線パッドを形成する請求項 1 の方法。

【請求項 10】

前記第 1 側壁及び前記第 2 側壁を加熱することをさらに含み、

液相拡散接合により第 1 合金層が形成され、液相拡散接合により第 2 合金層が形成される請求項 1 の方法。

【請求項 11】

前記第 1 側壁及び前記第 2 側壁を真空下で加熱することをさらに含む請求項 10 の方法。

【請求項 12】

前記第 1 側壁は第 1 金属の第 1 金属層を含み、

前記第 2 側壁は、順に積層された第 2 金属の第 2 金属層及び第 3 金属の第 3 金属層を含み、

前記第 3 金属層は、第 1 金属層及び前記第 2 金属層それぞれと前記第 1 合金層及び前記第 2 合金層を形成するべく溶融される請求項 11 の方法。

【請求項 13】

前記第 2 側壁を形成することは、

前記第 2 金属層を前記第 2 基板の頂面に成膜することと、

前記第 3 金属層を第 2 金属層に成膜することと

を含み、

前記第 3 金属層の厚さは前記第 2 金属層の厚さよりも小さい請求項 12 の方法。

【請求項 14】

前記第 1 側壁を形成することと前記第 2 側壁を形成することとは、前記第 1 側壁の幅が前記第 2 側壁の幅未満となるように形成することを含む請求項 1 の方法。

【請求項 15】

前記第 1 側壁を形成することと前記第 2 側壁を形成することとは、前記第 1 側壁及び第 2 側壁を、前記第 1 基板の周縁及び前記第 2 基板の周縁から内側に後退した所定位置に形成することを含む請求項 1 の方法。

【請求項 16】

スパッタ膜を前記第 1 基板の頂面に成膜することをさらに含む請求項 1 の方法。

【請求項 17】

前記ビアに電気的に接続された外部電極を、前記スルーホールの上にある前記スパッタ膜に形成することをさらに含む請求項 16 の方法。

【請求項 18】

前記第 1 基板の頂面が前記第 1 基板の底面よりも粗面化される請求項 1 の方法。

【請求項 19】

前記スルーホールの側面が前記第1基板の底面よりも粗面化される請求項1の方法。

【請求項20】

スパッタ膜を前記スルーホールの側面に成膜することをさらに含む請求項19の方法。

【請求項21】

前記電子回路が配置された前記第1基板の一部分が、前記第1側壁が形成された前記第1基板の一部分よりも厚く形成される請求項1の方法。

【請求項22】

前記ビアの下において前記第1基板の底面と前記第2基板の頂面との間に柱を形成することをさらに含む請求項1の方法。

【請求項23】

前記柱を形成することは、前記柱の直径が前記ビアの直径よりも大きくなるように形成することを含む請求項22の方法。

【請求項24】

前記柱を形成することは、金と錫及びインジウムの一方とを含む第1合金層を、銅と錫及びインジウムの一方とを含む第2合金層に積層することにより、前記柱を形成することを含む請求項22の方法。

【請求項25】

前記第1合金層を断面がテーパー状となるように形成することをさらに含む請求項24の方法。

【請求項26】

前記第1ストップ層及び前記第2ストップ層を、前記第1基板の底面と前記柱との間に介在させることをさらに含む請求項22の方法。

【請求項27】

前記第1基板は第1ウェハであり、

前記第2基板は第2ウェハであり、

前記方法は、

前記第1ウェハの底面の周縁まわりに第1封止壁を形成することと、

前記第2ウェハの頂面の周縁まわりに第2封止壁を形成することと、

前記第1封止壁と前記第2封止壁とを位置合わせすることと、

前記第1ウェハと前記第2ウェハとの間にウェハ封止部を形成するべく前記第1封止壁と前記第2封止壁とを接合することと

を含む請求項1の方法。

【請求項28】

前記第1封止壁と前記第2封止壁とを接合することは、

液相拡散接合により前記第1封止壁を接合することと、

液相拡散接合により前記第2封止壁を接合することと

を含む請求項27の方法。

【請求項29】

前記第1ウェハ及び前記第2ウェハの一方の周縁をトリミングすることをさらに含み、

前記第1ウェハ及び前記第2ウェハの一方の周縁をトリミングすることにより、前記第1ウェハ及び前記第2ウェハの前記一方の周縁においてウェハ封止部が露出する請求項27の方法。

【請求項30】

前記第1封止壁と前記第2封止壁とを接合することは、前記第1側壁と前記第2側壁とを接合することと同時に行われる請求項28の方法。

【請求項31】

前記柱を形成することは前記柱を前記ビアの直下に形成することを含む請求項22の方法

。

【請求項32】

前記第1基板の頂面に外部電極を配置することをさらに含む請求項18の方法。

【請求項 3 3】

前記第 1 基板及び前記第 1 ストッパ層を貫通するようにエッチングすることはさらに、前記第 2 ストッパ層の中へとエッチングするが前記第 2 ストッパ層を貫通しないようにエッチングすることを含む請求項 1 の方法。