



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2009년05월20일
(11) 등록번호 10-0898349
(24) 등록일자 2009년05월12일

(51) Int. Cl.

H03H 7/38 (2006.01) *H03F 3/20* (2006.01)

(21) 출원번호 10-2007-0133282

(22) 출원일자 2007년12월18일

심사청구일자 2007년12월18일

(65) 공개번호 10-2008-0058208

(43) 공개일자 2008년06월25일

(30) 우선권주장

JP-P-2006-00343271 2006년12월20일 일본(JP)

(56) 선행기술조사문헌

EP1605589 A1

JP06232657 A

JP2000101360 A

(73) 특허권자

가부시키가이샤 엔.티.티.도코모

일본 도쿄도 지요다쿠 나가타쵸 2쵸메 11반 1고

(72) 발명자

후쿠다 아츠시

일본 도쿄도 지요다쿠 나가타쵸 2쵸메 11반 1고

산오 파크타워가부시키가이샤 엔.티.티. 도코모
지테키자이산부 내

오카자키 히로시

일본 도쿄도 지요다쿠 나가타쵸 2쵸메 11반 1고

산오 파크타워가부시키가이샤 엔.티.티. 도코모
지테키자이산부 내

나라하시 쇼이치

일본 도쿄도 지요다쿠 나가타쵸 2쵸메 11반 1고
산오 파크타워가부시키가이샤 엔.티.티. 도코모
지테키자이산부 내

(74) 대리인

김정옥, 박종혁, 송봉식, 정삼영

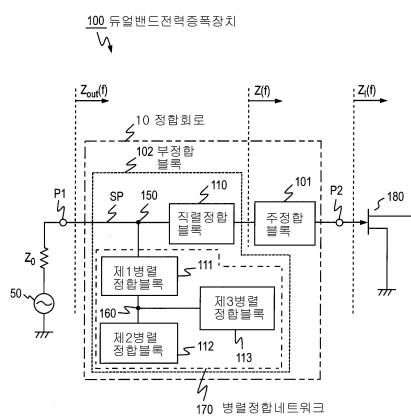
심사관 : 김남인

전체 청구항 수 : 총 8 항

(54) 정합 회로, 듀얼밴드 전력 증폭 장치

(57) 요 약

주정합 블록과 부정합 블록이 직렬로 접속된 정합 회로이며, 부정합 블록은 주정합에 일단이 직렬로 접속된 직렬 정합 블록과, 직렬 정합 블록의 타단에 접속된 병렬 정합 네트워크를 구비하고, 제1 주파수(f_1)에서는 직렬 정합 블록과 제1 병렬 정합 블록 사이의 접속점은 무선 주파 신호에 대하여 개방 상태로 되고, 제1 병렬 정합 블록과 제2 병렬 정합 블록 사이의 접속점은 무선 주파 신호에 대하여 단락 상태로 되며, 제1 주파수(f_1)에서는 주정합 블록 및 직렬 정합 블록에서 임피던스 정합을 행하도록 되어 있고, 제2 주파수(f_2)에서는 주정합 블록과 부정합 블록에서 임피던스 정합을 행하도록 되어 있다.

대 표 도 - 도3

특허청구의 범위

청구항 1

임피던스 정합을 행하는 주정합 블록과, 임피던스 정합을 행하는 부정합 블록이 주파수 비의존인 임피던스를 갖는 제1 회로와 주파수 의존인 임피던스를 갖는 제2 회로 사이의 무선 주파 신호의 신호 경로에 대하여 직렬로 접속된 정합 회로로서,

상기 부정합 블록은, 상기 주정합 블록에 직렬로 접속된 직렬 정합 블록과, 상기 직렬 정합 블록의 상기 주정합 블록이 접속된 측과 반대측에 접속되며, 상기 신호 경로에 대하여 병렬로 접속된 병렬 정합 네트워크를 포함하고,

상기 병렬 정합 네트워크는, 상기 직렬 정합 블록에 일단이 접속된 제1 병렬 정합 블록과, 상기 제1 병렬 정합 블록의 타단에 일단이 접속된 제2 병렬 정합 블록과, 상기 제1 병렬 정합 블록과 상기 제2 병렬 정합 블록 사이의 접속점에 일단이 접속된 제3 병렬 정합 블록을 포함하고, 상기 제1 병렬 정합 블록은 제1 주파수에서 상기 직렬 정합 블록과의 접속점이 무선 주파 신호에 대하여 개방 상태가 되도록 설정되어 있고,

상기 제2 병렬 정합 블록은, 상기 제1 주파수에서 상기 제1 병렬 정합 블록과의 접속점이 무선 주파 신호에 대하여 단락 상태가 되도록 설정되어 있으며,

상기 주정합 블록과 상기 직렬 정합 블록은 그 직렬 접속의 상기 제1 회로와 접속된 일단에서의 임피던스가 상기 제1 회로의 임피던스와 상기 제1 주파수에서 정합하고, 상기 직렬 접속의 타단에서의 임피던스가 그 타단에 접속된 상기 제2 회로의 임피던스와 상기 제1 주파수에서 정합되도록 설정되고, 또한, 상기 주정합 블록과 상기 부정합 블록은 그 직렬 접속의 상기 제1 회로와 접속된 일단에서의 임피던스가 상기 제1 회로의 임피던스와 상기 제1 주파수 이외의 제2 주파수에서 정합하고, 상기 직렬 접속의 타단에서의 임피던스가 그 타단에 접속된 상기 제2 회로의 임피던스와 상기 제2 주파수에서 정합되도록 설정되어 있는 것을 특징으로 하는 정합 회로.

청구항 2

제 1 항에 있어서, 해당 정합 회로의 일단에 접속된 상기 제2 회로의 임피던스를 주파수(f)에 의존인 임피던스 ($Z_1(f)$)라 하고, 해당 정합 회로의 타단에 접속된 상기 제1 회로의 임피던스를 주파수(f)에 비의존인 임피던스 (Z_0)라 하고, 상기 제1 및 제2 주파수를 각각 f_1 및 f_2 로 나타내면, 상기 주정합 블록은 상기 제1 주파수(f_1)에서 임피던스($Z_1(f_1)$)와 임피던스(Z_0) 사이에서 임피던스 정합을 행하고, 상기 제2 주파수(f_2)에서 임피던스 ($Z_1(f_2)$)를 어느 한 임피던스($Z(f_2)$)로 임피던스 변환하도록 설정되어 있고,

상기 부정합 블록은, 상기 제1 주파수에서 상기 임피던스($Z_1(f_1)$)와 상기 임피던스(Z_0) 사이에서 임피던스 정합을 유지하고, 상기 제2 주파수(f_2)에서 임피던스(Z_0)와 임피던스($Z(f_2)$) 사이에서 임피던스 정합을 행하도록 설정되어 있는 것을 특징으로 하는 정합 회로.

청구항 3

제 2 항에 있어서, 상기 직렬 정합 블록은 특성 임피던스가 상기 임피던스(Z_0)와 동일한 전송 선로이고, 상기 부정합 블록이 상기 제2 주파수(f_2)에서 임피던스(Z_0)와 임피던스($Z(f_2)$) 사이에서 임피던스 정합되도록 상기 직렬 정합 블록의 전송 선로 길이 및 상기 제3 병렬 정합 블록의 리액턴스값이 설정되어 있는 것을 특징으로 하는 정합 회로.

청구항 4

제 2 항에 있어서, 상기 제2 주파수(f_2)는 N종류(N은 2 이상의 정수)의 주파수를 채용할 수 있고,

상기 직렬 정합 블록은 1종류 이상의 임피던스 변환량 중 임의의 하나를 선택 설정 가능하게 되어 있고,

상기 제3 병렬 정합 블록은 1종류 이상의 리액턴스값 중 임의의 하나를 선택 설정 가능하게 되어 있으며,

상기 임피던스 변환량과 상기 리액턴스값의 선택 가능한 조합이 적어도 N개이고,

상기 N종류의 제2 주파수(f_2)에 N개의 상기 조합이 일대일로 대응해 있고,

상기 제2 주파수(f_2)에 대응하는 상기 조합의 임피던스 변환량과 리액턴스값을 각각 상기 직렬 정합 블록과, 상기 제3 병렬 정합 블록으로 설정함으로써, 상기 부정합 블록이 임피던스(Z_0)와 임피던스($Z(f_2)$) 사이에서 임피던스 정합을 행하도록 된 것을 특징으로 하는 정합 회로.

청구항 5

임피던스 정합을 행하는 주정합 블록과, 임피던스 정합을 행하는 N개의 부정합 블록(N은 2 이상의 정수)이 주파수 비의존인 임피던스를 갖는 제1 회로와 주파수 의존인 임피던스를 갖는 제2 회로 사이의 신호 경로에 대하여 직렬로 접속된 정합 회로로서,

각 상기 부정합 블록은 상기 신호 경로에 직렬로 접속된 직렬 정합 블록과, 상기 직렬 정합 블록의 상기 주정합 블록과 반대측에 접속된 스위치와, 상기 스위치를 통하여 상기 신호 경로에 대하여 병렬로 접속된 병렬 정합 네트워크를 포함하고, 각 상기 부정합 블록의 상기 병렬 정합 네트워크는 상기 스위치를 통하여 상기 직렬 정합 블록에 접속된 제1 병렬 정합 블록과, 상기 제1 병렬 정합 블록의 상기 스위치와 반대측에 접속된 제2 병렬 정합 블록과, 상기 제1 병렬 정합 블록과 상기 제2 병렬 정합 블록 사이의 접속점에 접속된 제3 병렬 정합 블록을 포함하고, 상기 제1 병렬 정합 블록은 제1 주파수에서 상기 스위치를 통한 상기 직렬 정합 블록과의 접속점이 무선 주파 신호에 대하여 개방 상태가 되도록 설정되어 있고,

상기 제2 병렬 정합 블록은 상기 제1 주파수에서 상기 제1 병렬 정합 블록과의 접속점이 무선 주파 신호에 대하여 단락 상태가 되도록 설정되어 있으며,

상기 제1 주파수에서, 상기 주정합 블록과 상기 N개의 부정합 블록의 상기 직렬 정합 블록은 그 직렬 접속의 상기 제1 회로와 접속된 일단에서의 임피던스가 상기 제1 회로의 임피던스와 상기 제1 주파수에서 정합하고, 상기 직렬 접속의 타단에서의 임피던스가 그 타단에 접속된 상기 제2 회로의 임피던스와 상기 제1 주파수에서 정합되도록 설정되고, 또한, 상기 제1 주파수 이외의 N개의 제2 주파수 중 선택된 1개의 제2 주파수에서는, 대응하는 스위치가 ON으로 된 하나의 부정합 블록과, 그로부터 상기 주정합 블록에 이르는 신호 경로 상의 부정합 블록의 직렬 정합 블록과, 상기 주정합 블록과의 직렬 접속의 상기 제1 회로와 접속된 일단에서의 임피던스가 상기 제1 회로의 임피던스와 상기 선택된 1개의 제2 주파수에서 정합하고, 상기 직렬 접속의 타단에서의 임피던스가 그 타단에 접속된 상기 제2 회로의 임피던스와 상기 선택된 1개의 제2 주파수에서 정합되도록 설정되어 있는 것을 특징으로 하는 정합 회로.

청구항 6

제 5 항에 있어서, 해당 정합 회로의 일단에 접속된 상기 제2 회로의 임피던스를 주파수(f)에 의존인 임피던스($Z_1(f)$)라 하고, 해당 정합 회로의 타단에 접속된 상기 제1 회로의 임피던스를 주파수(f)에 비의존인 임피던스(Z_0)라 하고, 상기 제1 주파수 및 상기 선택된 1개의 제2 주파수를 각각 f_1 및 f_2 로 나타내면, 상기 주정합 블록은 상기 제1 주파수(f_1)에서 임피던스($Z_1(f_1)$)와 임피던스(Z_0) 사이에서 임피던스 정합을 행하고, 상기 선택된 1개의 제2 주파수(f_2)에서 임피던스($Z_1(f_2)$)를 어느 한 임피던스($Z(f_2)$)로 임피던스 변환하도록 설정되어 있고,

ON으로 된 상기 스위치에 대응하는 상기 부정합 블록은, 상기 제1 주파수에서 상기 임피던스($Z_1(f_1)$)와 상기 임피던스(Z_0) 사이에서 임피던스 정합을 유지하고, 상기 선택된 1개의 제2 주파수(f_2)에서 임피던스(Z_0)와 임피던스($Z(f_2)$) 사이에서 임피던스 정합을 행하도록 설정되어 있는 것을 특징으로 하는 정합 회로.

청구항 7

제 6 항에 있어서, 각 상기 부정합 블록의 상기 직렬 정합 블록은 특성 임피던스가 상기 임피던스(Z_0)와 동일한 전송 선로이고,

상기 선택된 1개의 제2 주파수(f_2)에 대하여, 대응하는 1개의 부정합 블록의 상기 스위치를 ON 상태로 한다고 하면,

상기 1개의 부정합 블록이 상기 선택된 1개의 제2 주파수(f_2)에서 임피던스(Z_0)와 임피던스($Z(f_2)$) 사이에서 임

피던스 정합되도록 상기 선택된 1개의 제2 주파수에 대응하는 상기 부정합 블록의 상기 직렬 정합 블록의 전송 선로 길이 및 상기 제3 병렬 정합 블록의 리액턴스값이 설정되어 있는 것을 특징으로 하는 정합 회로.

청구항 8

제 1 항 내지 제 7 항 중 어느 한 항에 기재된 정합 회로와, 상기 정합 회로에 접속된 증폭 소자를 포함하며, 제1 주파수(f_1)의 신호와, 상기 제1 주파수 이외의 제2 주파수(f_2)의 무선 주파 신호를 동시 또는 선택적으로 증폭 가능하게 된 것을 특징으로 하는 듀얼밴드 전력 증폭 장치.

명세서

발명의 상세한 설명

기술 분야

<1> 본 발명은 정합 회로 및 그것을 이용한 전력 증폭 장치에 관한 것이다.

배경 기술

<2> 최근 무선 통신에 의해 제공되는 서비스의 다양화에 따라 무선기에는 복수의 주파수대의 정보를 처리할 수 있는 멀티밴드화가 요구되고 있다. 예컨대, 무선 LAN [Local Area Network] 의 규격인 IEEE [Institute of Electrical and Electronic Engineers] 802.11a/b/g의 각 규격에서는 5.2GHz대 및 2.4GHz대의 2개의 주파수대가 규정되어 있다.

<3> 무선기에 실장되어 있는 장치의 하나로서 무선 주파수대의 신호를 증폭하여 안테나에 공급하는 역할을 담당하는 전력 증폭 장치가 있다. 전력 증폭 장치는 무선 회로 중에서 소비 전력이 큰 장치의 하나이며, 고효율 동작을 행할 것이 요구된다. 일반적으로, 무선 회로의 설계에서는 특정한 하나의 주파수대에 대해서만 최적화된다. 여기서, 최적화란 예컨대 전력 증폭기의 경우, 높은 출력 전력을 얻는 것이나 높은 효율을 얻는 것 등이 포함된다. 따라서, 예컨대 상기와 같이 서로 다른 2개의 주파수대 모두에 최적화된 회로의 설계를 행하기는 어렵다. 따라서, 통상은 각 주파수대에 대하여 최적으로 설계된 회로를 스위치에 의해 전환하는 구성이 채용된다.

<4> 도 1은 2개의 주파수대의 각 신호를 증폭 가능한 전력 증폭기 [듀얼밴드 전력 증폭 장치]의 일반적으로 이용되고 있는 회로 구성예이다. 예컨대 2개의 주파수대의 중심 주파수를 각각 $f_1=5.2\text{GHz}$, $f_2=2.4\text{GHz}$ 라 한 경우, 듀얼밴드 전력 증폭 장치(900)는, 도 1에 도시한 바와 같이, 중심 주파수(f_1)의 주파수대(이하, 단순히 주파수(f_1)의 주파수대 또는 f_1 의 주파수대라 부르며, f_2 에 대해서도 동일하다) 전용으로 설계된 증폭기(921) 및 f_2 의 주파수대 전용으로 설계된 증폭기(922)를 설치하고, 동작 주파수, 즉 주파수(f_1 또는 f_2)에 따라 입력 단자(931)에 접속된 1입력 2출력 [single-pole double-throw; SPDT] 스위치(911) 및 출력 단자(932)에 접속된 SPDT 스위치(912)를 전환함으로써 증폭기(921, 922) 중 어느 하나를 선택하는 구성이다.

<5> 이러한 종래적 기술을 개시한 것으로서 예컨대 비 특허 문헌 1을 들 수 있다.

<6> 도 1에 도시한 각 증폭기(921, 922)는, 도 2에 도시한 바와 같이, 입력측 정합 회로(971), 증폭 소자(972), 출력측 정합 회로(973)를 포함하여 구성된다. 증폭기의 성능은 증폭 소자 자체의 특성과 정합 회로의 특성에 따라 결정되기 때문에 이 정합 회로를 증폭기가 사용되는 주파수대에서 최적화하는 것이 중요해진다. 도 1에 도시한 듀얼밴드 전력 증폭 장치(900)의 회로 구성에서는 증폭기마다 해당 증폭기에 전용인 주파수대에서 최적의 정합 회로를 사용할 수 있다. 그러한 최적화된 정합 회로를 갖는 2개의 증폭기를 동작 주파수대에 따라 SPDT 스위치로 전환하는 구성을 채용하고 있기 때문에, SPDT 스위치의 삽입 손실이 충분히 작으면 그만큼 고출력, 고효율의 특성을 갖는 증폭기를 실현할 수 있게 된다.

<7> [비 특허 문헌 1] Koji Chiba, Isao Hirakodama, Toru Takahashi, Naoki Naruse and Hisashi Yoshinaga, "Mobile Terminals" NTT DoCoMo Technical Journal, Vol. 14, No. 1

발명의 내용

해결 하고자하는 과제

- <8> 이러한 듀얼밴드 전력 증폭 장치에서는 f_1 용 증폭기와 f_2 용 증폭기의 총 2계통의 회로가 필요해져 입출력 정합 회로, 증폭 소자 등 부품 수가 많아진다는 문제가 있다. 부품 수의 증가는 장치의 대형화뿐만 아니라, 각 부품에서의 소비 전력에 의해 회로 전체에서의 소비 전력이 커진다는 문제도 낳는다.
- <9> 또한, 특히 출력에 사용하는 SPDT 스위치의 삽입 손실에 의해 출력 전력이 저하되어 효율이 저하된다는 문제가 발생한다.
- <10> 더욱이, 2개의 주파수대의 혼합 신호를 동시에 고효율로 증폭하는 경우에는 SPDT 스위치(911, 912)의 분배기 및 합성기를 사용할 필요가 있어, 회로 규모가 증가한다는 문제가 발생한다(예컨대 특료 2003-504929호 공보 참조).
- <11> 따라서, f_1 용 증폭기 및 f_2 용 증폭기의 2계통의 회로를 설치하지 않고 2개의 주파수대의 혼합 신호를 각 주파수 대에서 동시 증폭 가능한 듀얼밴드 전력 증폭 장치를 실현할 것이 요망된다. 그리고, 이러한 듀얼밴드 전력 증 폭 장치에 적합한 2개의 주파수대의 혼합 신호를 각 주파수대에서 동시에 임피던스 정합 가능한 정합 회로를 실 현할 것이 요망된다. 또한, 이러한 정합 회로라면, 2개의 주파수대의 신호에 대하여 임피던스 정합을 행하는 것을 필요로 하는 기기에 널리 이용할 수 있으므로, 듀얼밴드 전력 증폭 장치에 사용된다라는 한정을 받지 않게 된다.
- <12> 따라서 본 발명은, 2개의 주파수대의 혼합 신호를 각 주파수대에서 동시에 임피던스 정합 가능한 정합 회로와, 2개의 주파수대의 혼합 신호를 각 주파수대에서 동시에 증폭 가능한 듀얼밴드 전력 증폭 장치를 제공하는 것을 목 적으로 한다.

과제 해결수단

- <13> 본 발명의 정합 회로는, 임피던스 정합을 행하는 주정합 블록과 임피던스 정합을 행하는 부정합 블록이 무선 주파 신호의 신호 경로에 대하여 직렬로 접속된 정합 회로로서, 상기 부정합 블록은, 상기 주정합 블록에 직렬로 접속된 직렬 정합 블록과, 상기 직렬 정합 블록의 상기 주정합 블록이 접속된 측과 반대측에 접속되며, 상기 신호 경로에 대하여 병렬로 접속된 병렬 정합 네트워크를 포함하고,
- <14> 상기 병렬 정합 네트워크는, 상기 직렬 정합 블록에 일단이 접속된 제1 병렬 정합 블록과, 상기 제1 병렬 정합 블록의 타단에 일단이 접속된 제2 병렬 정합 블록과, 상기 제1 병렬 정합 블록과 상기 제2 병렬 정합 블록 사이의 접속점에 일단이 접속된 제3 병렬 정합 블록을 포함하고,
- <15> 상기 제1 병렬 정합 블록은 제1 주파수에서 상기 직렬 정합 블록과의 접속점이 무선 주파 신호에 대하여 개방 상태가 되도록 설정되어 있고,
- <16> 상기 제2 병렬 정합 블록은, 상기 제1 주파수에서 상기 제1 병렬 정합 블록과의 접속점이 무선 주파 신호에 대하여 단락 상태가 되도록 설정되어 있으며,
- <17> 상기 주정합 블록과 상기 직렬 정합 블록은 그 직렬 접속의 일단과 타단의 임피던스가 상기 제1 주파수에서 정합되도록 설정되고, 상기 주정합 블록과 상기 부정합 블록은 그 직렬 접속의 일단과 타단의 임피던스가 상기 제1 주파수 이외의 제2 주파수에서 정합되도록 설정되어 있다.
- <18> 이 정합 회로는 제1 주파수에서는 직렬 정합 블록과 제1 병렬 정합 블록 사이의 접속점이 무선 주파 신호에 대하여 개방 상태로 되어 있으므로 제1 주파수의 신호에게 있어 병렬 정합 네트워크는 무선 주파 신호에 대하여 무시할 수 있다. 즉, 무선 주파수가 제1 주파수인 경우에는 주정합 블록 및 직렬 정합 블록에서 임피던스 정합을 행한다. 한편, 제1 주파수 이외의 제2 주파수인 경우에는 주정합 블록 및 부정합 블록에서 임피던스 정합을 행하는 것으로 되어 있다.
- <19> 이러한 정합 회로에서 다음과 같은 구성이 가능하다. 정합 회로의 일단의 임피던스를 주파수(f)에 의존인 임피 던스($Z_l(f)$)라 하고, 해당 정합 회로의 타단의 임피던스를 주파수(f)에 비의존인 임피던스(Z_0)라 하고, 제1 및 제2 주파수를 각각 f_1 및 f_2 로 나타내면, 상기 주정합 블록과 상기 직렬 정합 블록은, 상기 제1 주파수(f_1)에서 임피던스($Z_l(f_1)$)와 임피던스(Z_0) 사이에서 임피던스 정합을 행한다. 이 때, 상기 주정합 블록에 의해 상기 제2 주파수(f_2)에서는 임피던스($Z_l(f_2)$)는 어느 한 임피던스($Z(f_2)$)로 변환된다. 그리고, 상기 부정합 블록은, 상기 제1 주파수에서 상기 임피던스($Z_l(f_1)$)와 상기 임피던스(Z_0) 사이에서 임피던스 정합을 유지하고, 상기 직렬 정

합 블록과 상기 부정합 블록에 의해 상기 제2 주파수(f_2)에서 임피던스(Z_0)와 임피던스($Z(f_2)$) 사이에서 임피던스 정합을 행하도록 설정되어 있다.

<20> 이 구성에서는, 제1 주파수(f_1)의 경우에 대하여 주정합 블록은, 임피던스($Z_1(f_1)$)와 임피던스(Z_0) 사이에서 임피던스 정합을 행하게 된다. 즉, 제1 주파수(f_1)의 경우에 대해서는, 정합 회로가 정합 대상으로 하는 임피던스간의 정합을 실질적으로 주정합 블록에서 행하는 것이다. 이 때, 주정합 블록은 제1 주파수 이외의 제2 주파수(f_2)의 경우에 대하여 임피던스 변환기의 역할을 담당한다.

<21> 또한, 상기 직렬 정합 블록은 특성 임피던스가 상기 임피던스(Z_0)와 동일한 전송 선로로 구성되고, 상기 제2 주파수(f_2)의 경우에 대하여 상기 부정합 블록이 임피던스(Z_0)와 임피던스($Z(f_2)$) 사이에서 임피던스 정합을 행하는 것으로 하여, 상기 직렬 정합 블록의 전송 선로 길이 및 상기 제3 병렬 정합 블록의 리액턴스값이 설정된 것으로 할 수 있다.

<22> 이 구성에서는, 직렬 정합 블록을 특성 임피던스(Z_0)의 전송 선로로 함으로써, 주파수가 제1 주파수인 경우에 대하여, 그 선로 길이를 임의로 설정할 수 있음과 아울러, 제1 주파수의 경우에서의 정합 조건을 봉고시키지 않고, 제1 주파수 이외의 제2 주파수(f_2)의 경우에 대하여 직렬 정합 블록의 전송 선로 길이 및 제3 병렬 정합 블록의 리액턴스값을 설정할 수 있다.

<23> 또는, 제2 주파수(f_2)로서 N종류 [N은 2 이상의 정수] 의 주파수를 채용할 수 있는 것인 경우, 상기 직렬 정합 블록은 1종류 이상의 임피던스 변환량 중 임의의 하나를 설정 가능하게 되어 있고, 상기 제3 병렬 정합 블록은 1종류 이상의 리액턴스값 중 임의의 하나를 설정 가능하게 되어 있으며, 상기 임피던스 변환량과 상기 리액턴스값의 선택 가능한 조합이 적어도 N개이고, 상기 N종류의 제2 주파수(f_2)에 N개의 상기 조합이 일대일로 대응되어 있고, 상기 제2 주파수(f_2)에 대응하는 상기 조합의 임피던스 변환량과 리액턴스값을 각각 상기 직렬 정합 블록과 상기 제3 병렬 정합 블록으로 설정함으로써, 상기 부정합 블록이 임피던스(Z_0)와 임피던스($Z(f_2)$) 사이에서 임피던스 정합을 행하도록 할 수 있다.

<24> 이 구성에서는, 직렬 정합 블록은 1종류 이상의 임피던스 변환량 중 임의의 하나를 설정 가능하고, 제3 병렬 정합 블록은 1종류 이상의 리액턴스값 중 임의의 하나를 설정 가능하며, 임피던스 변환량과 리액턴스값의 선택 가능한 조합이 적어도 N개이고, 제1 주파수 이외의 각 제2 주파수에 상기 조합이 일대일로 대응해 있으므로, 제2 주파수(f_2)에 대응하는 조합의 임피던스 변환량, 리액턴스값을 각각 직렬 정합 블록, 제3 병렬 정합 블록으로 설정함으로써, 주정합 블록 및 직렬 정합 블록에서 임피던스 정합이 이루어지는 제1 주파수(f_1)의 신호와, N종류의 제2 주파수로부터 임의로 하나 선택된 주파수(f_2)의 신호에 대하여 동시 또는 선택적으로 임피던스 정합 가능한 정합 회로를 구성할 수 있다.

<25> 또한, $N+1$ 종류 [$N \geq 2$] 의 주파수 중 제1 주파수(f_s)의 신호와 제1 주파수 이외의 주파수로부터 임의로 하나 선택된 제2 주파수(f_2)의 무선 주파 신호에 대하여 동시 또는 선택적으로 임피던스 정합 가능한 정합 회로를 다음과 같이 구성할 수도 있다.

<26> 즉, 임피던스 정합을 행하는 주정합 블록과, 임피던스 정합을 행하는 N개의 부정합 블록(N은 2 이상의 정수)이 신호 경로에 대하여 직렬로 접속된 정합 회로로서, 각 상기 부정합 블록은 상기 신호 경로에 직렬로 접속된 직렬 정합 블록과, 상기 직렬 정합 블록의 상기 주정합 블록과 반대측에 접속된 스위치와, 상기 스위치를 통하여 상기 신호 경로에 병렬로 접속된 병렬 정합 네트워크를 포함하고, 각 상기 부정합 블록의 상기 병렬 정합 네트워크는 상기 스위치를 통하여 상기 직렬 정합 블록에 접속된 제1 병렬 정합 블록과, 상기 제1 병렬 정합 블록의 상기 스위치와 반대측에 접속된 제2 병렬 정합 블록과, 상기 제1 병렬 정합 블록과 상기 제2 병렬 정합 블록 사이의 접속점에 접속된 제3 병렬 정합 블록을 포함하고, 상기 제1 병렬 정합 블록은 제1 주파수에서 상기 스위치를 통한 상기 직렬 정합 블록과의 접속점이 무선 주파 신호에 대하여 개방 상태로 되도록 설정되어 있고,

<27> 상기 제2 병렬 정합 블록은 상기 제1 주파수에서 상기 제1 병렬 정합 블록과의 접속점이 무선 주파 신호에 대하여 단락 상태가 되도록 설정되어 있으며,

<28> 상기 제1 주파수에서 상기 주정합 블록과 상기 N개의 부정합 블록의 상기 직렬 정합 블록은 그 직렬 접속의 일

단파 타단의 임피던스가 상기 제1 주파수에서 정합되도록 설정되고, 상기 제1 주파수 이외의 제2 내지 제N+1 주파수 중 선택된 제2 주파수에서는 대응하는 스위치가 ON으로 된 하나의 부정합 블록과, 그로부터 상기 주정합 블록에 이르는 신호 경로 상의 부정합 블록의 직렬 정합 블록과, 상기 주정합 블록과의 직렬 접속의 일단파 타단의 임피던스가 상기 제2 주파수에서 정합되도록 설정되어 있다.

<29> 이러한 정합 회로에서 다음과 같은 구성이 가능하다. 정합 회로의 일단의 임피던스를 주파수(f)에 의존인 임피던스($Z_l(f)$)라 하고, 해당 정합 회로의 타단의 임피던스를 주파수(f)에 비의존인 임피던스(Z_0)라 한 경우, 상기 제1 주파수(f_1)의 경우에 대하여, 상기 주정합 블록은 임피던스($Z_l(f_1)$)와 임피던스(Z_0) 사이에서 임피던스 정합을 행하는 것이고, 상기 부정합 블록은 상기 제1 주파수에서 상기 임피던스($Z_l(f_1)$)와 상기 임피던스(Z_0) 사이에서 임피던스 정합을 유지하는 것이고, 상기 제1 주파수 이외의 제2 주파수(f_2)의 경우에 대하여, 상기 주정합 블록은 임피던스($Z_l(f_2)$)를 어느 한 임피던스($Z(f_2)$)로 임피던스 변환하고, 상기 부정합 블록은 임피던스(Z_0)와 임피던스($Z(f_2)$) 사이에서 임피던스 정합을 행하는 것으로 할 수 있다.

<30> 또한, 각 상기 부정합 블록의 직렬 정합 블록은 특성 임피던스가 상기 임피던스(Z_0)와 동일한 전송 선로이고, 상기 무선 주파수가 기준 주파수 이외의 주파수(f_2)인 경우에 대하여, 해당 주파수에 대응하는 스위치를 ON 상태로 한다고 하면, 상기 부정합 블록이 상기 제2 주파수(f_2)에서 임피던스(Z_0)와 임피던스($Z(f_2)$) 사이에서 임피던스 정합되도록 상기 제2 주파수에 대응하는 상기 부정합 블록의 상기 직렬 정합 블록의 전송 선로 길이 및 상기 제3 병렬 정합 블록의 리액턴스값이 설정되는 것으로 할 수 있다.

<31> 또한, 본 발명의 듀얼밴드 전력 증폭 장치는 다음과 같은 구성이 된다. 즉, 복수 종류의 주파수 중 제1 주파수(f_1)의 신호와, 상기 제1 주파수 이외의 주파수로부터 임의로 하나 선택된 제2 주파수(f_2)의 신호에 대하여 동시에 또는 선택적으로 임피던스 정합 가능한 전술한 정합 회로와, 그 정합 회로에 접속된 증폭 소자를 포함하며, 제1 주파수(f_1)의 무선 주파 신호와 상기 제1 주파수 이외의 제2 주파수(f_2)의 신호를 동시에 또는 선택적으로 증폭 가능한 듀얼밴드 전력 증폭 장치이다.

효과

<32> 본 발명의 정합 회로에 따르면, 무선 주파수가 기준 주파수인 경우에는 주정합 블록 및 부정합 블록의 일부인 직렬 정합 블록 또는 제1 내지 제N 직렬 정합 블록에서 임피던스 정합을 행하고, 무선 주파수가 기준 주파수 이외의 주파수인 경우에는 주정합 블록 및 부정합 블록에서 임피던스 정합을 행하도록 구성되기 때문에, 2개의 주파수대의 혼합 신호를 각 주파수대에서 동시에 임피던스 정합하는 것이 실현된다.

<33> 2개의 주파수대의 혼합 신호를 각 주파수대에서 동시에 증폭 가능한 듀얼밴드 전력 증폭 장치를 설계하려면, 2개의 주파수대에서의 증폭 소자의 입출력 임피던스와 주변 회로의 입출력 임피던스 사이의 임피던스 정합이 필요해지는데, 본 발명의 정합 회로를 전력 증폭기에 사용함으로써 2개의 주파수대의 혼합 신호를 각 주파수대에서 동시에 증폭 가능한 듀얼밴드 전력 증폭 장치가 실현된다.

<34> 본 발명의 정합 회로 또는 듀얼밴드 전력 증폭 장치는 무선 주파 회로에서 사용할 수 있고, 대상으로 하는 무선 주파수에 특별한 한정은 없으나, 예컨대 준 마이크로파대~마이크로파대, 즉 100MHz 이상 30GHz 이하의 고주파수에서 동작하는 무선 주파 회로에 사용하는 경우에 유용하다.

발명의 실시를 위한 구체적인 내용

<35> 본 발명의 실시예를 도면을 참조하여 설명한다. 각 도면에서 대응하는 부분에 대해서는 동일한 참조 부호를 붙이고 중복 설명을 생략한다.

<36> 《제1 실시예》

<37> 도 3은 제1 실시예의 정합 회로(10)를 보인 도면이다. 또한 도 3은 도 14에 도시한 2개의 주파수대의 신호를 선택적으로 또는 동시에 증폭할 수 있는 듀얼밴드 전력 증폭 장치(100)의 입력측 회로 구성도 도시하고 있다. 제1 실시예는 정합 회로(10)를 증폭 소자(180)의 입력 단자측에 사용한 예이다. 여기서 "선택적으로 증폭할 수 있다"란 2개의 주파수대의 신호 중 어느 신호가 입력되는 경우라도 해당 신호를 증폭할 수 있음을 말하고, "동시에 증폭할 수 있다"란 동시에 입력된 2개의 주파수대의 신호, 즉 2개의 주파수대의 혼합 신호를 각각의 주파

수대에서 동시에 증폭할 수 있음을 말한다 [이하 동일].

<38> 일반적으로 정합 회로는 서로 다른 임피던스간의 정합을 확립하는 회로이며, 예컨대 실제로 신호를 증폭하는 FET [Field Effect Transistor] 등의 증폭 소자(180)와 그 주변 회로 사이의 임피던스 정합을 취하는 것이다. 또한, 주변 회로의 입출력의 임피던스는 일반적으로 어떤 일정한 값(Z_0)(예컨대 50Ω , 75Ω 등임.)으로 맞추어져 있으며, 이하에서는 주변 회로의 입출력의 임피던스를 "계의 임피던스"라 하기로 한다. 도 3에 도시한 회로 구성라면, 계의 임피던스는 무선 주파 신호원(50) 측의 임피던스(Z_0)에 해당하고, 정합 회로(10)는 무선 주파 신호원(50) 측의 출력 임피던스(Z_0)와 증폭 소자(180)의 입력 임피던스 사이의 정합을 확립하는 것이다.

<39> 또한, 증폭 소자(180)로는 트랜지스터(Transistor), FET, MOSFET(Metal Oxide Semiconductor FET), TFT(Thin Film Transistor) 등을 예시할 수 있다. 이하에서 설명하는 각 도면에서는 증폭 소자로서 n채널 접합형 FET를 도시하고 있으나, n채널 접합형 FET에 한정된다는 취지가 아니며, 증폭 소자의 예시에 불과하다.

<40> 도 4에 측정 주파수의 상한을 f_{max} 라 하고, 하한을 f_{min} 이라 한 경우의 증폭기에 사용되는 증폭 소자의 입출력의 산란 파라미터(S 파라미터)의 예를 도시하였다. 이 예에서는 S11은 출력 부하가 50Ω 인 경우의 증폭 소자 입력 반사 계수, S22는 입력 부하가 50Ω 인 경우의 증폭 소자 출력 반사 계수이다. 이를 반사 계수 및 스미스 차트를 사용함으로써 증폭 소자의 입출력 임피던스를 구할 수 있다. 도 4로부터 명백한 바와 같이, 증폭 소자의 입출력 임피던스는 주파수 특성을 가지며, 그 값은 S 파라미터와 계의 임피던스(Z_0)로부터 구해진다. 따라서, 예컨대 증폭 소자(180)의 입력 임피던스를 주파수(f)에 의존인 입력 임피던스로서 함수($Z_I(f)$)로 표현하기로 한다. 즉, 단자(P2)에서 증폭 소자(180) 측을 본 임피던스가 $Z_I(f)$ 이다. 마찬가지로, 증폭 소자(180)의 출력 임피던스를 주파수(f)에 의존하는 출력 임피던스로서 함수($Z_O(f)$)로 표현할 수 있다. 이하, $Z_I(f)$ 에 대하여 설명한다.

<41> 2개의 주파수대의 신호를 선택적으로 또는 동시에 증폭할 수 있는 듀얼밴드 전력 증폭 장치(100)를 설계하는 경우에는, 2개의 주파수($f=f_1$, f_2)에서의 증폭 소자(180)의 입력 임피던스($Z_I(f)$)와 계의 임피던스(Z_0) 사이의 임피던스 정합이 필요해진다. 따라서 정합 회로(10)는 증폭 소자(180)의 입력 임피던스($Z_I(f_1)$)와 계의 임피던스(Z_0) 사이의 임피던스 정합과, 증폭 소자(180)의 입력 임피던스($Z_I(f_2)$)와 계의 임피던스(Z_0) 사이의 임피던스 정합을 선택적으로 또는 동시에 행할 수 있는 것이어야 한다.

<42> 제1 실시예의 정합 회로(10)는 주정합 블록(101)과 부정합 블록(102)을 포함하여 구성되며, 주정합 블록(101)과 부정합 블록(102)은 무선 주파 신호원(50)으로부터 공급된 신호의 증폭 소자(180)를 향하는 신호 경로(SP)에 대하여 직렬로 접속된다. 부정합 블록(102)은 직렬 정합 블록(110)과 병렬 정합 네트워크(170)를 포함하여 구성되며, 병렬 정합 네트워크(170)는 제1 병렬 정합 블록(111)과 제2 병렬 정합 블록(112)과 제3 병렬 정합 블록(113)을 포함하여 구성된다. 병렬 정합 네트워크(170)는 상기 신호 경로(SP)에 대하여 병렬로 접속된다.

<43> 여기서 직렬, 병렬 등을 막론하고 정합 블록이란 정합 회로의 구성 요소이며, 분포 상수 선로, 집중 상수 소자 또는 이들의 조합, 또는 복수의 분포 상수 선로, 복수의 집중 상수 소자, 또는 그들의 조합으로 이루어지는 회로이다. 여기서 집중 상수 소자는 저항, 커패시터, 코일과 같은 선형 소자, 다이오드 등의 비선형 2단자 소자 등을 널리 포함하며, 특별한 한정은 없다.

<44> 제1 실시예의 정합 회로(10)의 주안점은 하기의 점에 있다.

<45> 먼저, 제1 주파수(f_1)에 대하여 병렬 정합 네트워크(170)의 영향이 없는 상태(무선 주파 신호에 대하여 분리된 상태)에서 주정합 블록(101)과 직렬 정합 블록(110)에 의해 증폭 소자(180)의 임피던스($Z_I(f_1)$)와 계의 임피던스(Z_0) 사이의 정합을 행하고, 주정합 블록(101)과 부정합 블록(102) 사이의 접속점에서 주정합 블록(101) 측을 보았을 때의 임피던스($Z(f_1)$)와 직렬 정합 블록(110)의 합성 임피던스가 Z_0 이 되도록 한다. 이 때, 예컨대 주정합 블록(101)에 의해 $Z(f_1)$ 이 Z_0 이 되도록 하고, 부정합 블록(102)은 주정합 블록(101)과 부정합 블록(102) 사이의 접속점에서 주정합 블록(101) 측을 보았을 때의 임피던스($Z(f_1)=Z_0$)와 계의 임피던스(Z_0)에서 정합을 유지하는 회로로 할 수도 있다. 즉, 단자(P1)에서 부정합 블록(102) 측을 본 임피던스($Z_{out}(f_1)$)가 Z_0 이다.

<46> 다음, 제2 주파수(f_2)에 대하여 주정합 블록(101)은 증폭 소자(180)의 임피던스($Z_I(f_2)$)에 대하여 임피던스 변환

기로서 기능하고, 주정합 블록(101)과 부정합 블록(102) 사이의 접속점에서 주정합 블록(101) 측을 보았을 때의 임피던스는 $Z(f_2)$ 가 된다. 여기서, 일반적으로는 $Z(f_2) \neq Z_0$ 이라 생각할 수 있다. 이 때, 부정합 블록(102)은 직렬 정합 블록(110)과 병렬 정합 네트워크(170)에 의해 주정합 블록(101)과 부정합 블록(102) 사이의 접속점에서 주정합 블록(101) 측을 보았을 때의 임피던스($Z(f_2)$)와 계의 임피던스(Z_0)에서 정합을 실질적으로 행하는 회로가 된다. 즉, 부정합 블록(102)에 의한 임피던스 정합에서, 단자(P1)에서 부정합 블록(102) 측을 본 임피던스($Z_{out}(f_2)$)가 Z_0 이 되도록 한다.

<47> 주정합 블록(101) 및 부정합 블록(102)을 상기한 기능을 하도록 구성할 수 있으면 되며, 제1 실시예의 정합 회로(10)에서는 부정합 블록(102)에서 상기 기능을 실질적으로 실현하는 것으로 되어 있다. 따라서, 이하에서는 부정합 블록(102)의 회로 구성을 중심으로 설명을 한다.

<48> 주정합 블록(101) 및 직렬 정합 블록(110)은 증폭 대상인 무선 주파 신호에 대하여, 즉 상기 신호 경로(SP)에 대하여 증폭 소자(180)와 직렬로 접속된다. 제1 실시예의 상기 주안점으로 미루어 보면, 주정합 블록(101)은 직렬 정합 블록(110)보다 증폭 소자(180)에 가까운 측에 배치된다.

<49> 제1 병렬 정합 블록(111)은 직렬 정합 블록(110)의 주정합 블록(101)이 접속되는 측과 반대측에 접속되며, 증폭 대상인 무선 주파 신호에 대하여, 즉 상기 신호 경로(SP)에 대하여 증폭 소자(180)와 병렬로 접속되어 있다. 제2 병렬 정합 블록(112)은 제1 병렬 정합 블록(111)의 직렬 정합 블록(110)에 접속되어 있는 측과 반대측에 접속되어 있다. 더욱이, 제3 병렬 정합 블록(113)은 제1 병렬 정합 블록(111)과 제2 병렬 정합 블록(112) 사이의 접속점(160)에 접속되어 있다.

<50> 정합 회로(10)는 제2 주파수(f_2)에 대해서는 주정합 블록(101)과, 부정합 블록(102)을 구성하는 직렬 정합 블록(110), 제1 병렬 정합 블록(111), 제2 병렬 정합 블록(112), 제3 병렬 정합 블록(113)으로 이루어지는 회로 전체에서 증폭 소자(180)의 입력 임피던스($Z_l(f_2)$)와 계의 임피던스(Z_0) 사이의 임피던스 정합을 행한다.

<51> 한편, 정합 회로(10)는 제1 주파수(f_1)에 대해서는 병렬 정합 네트워크(170)가 무선 주파 신호에 대하여 신호 경로(SP)로부터 분리된 상태에서 주정합 블록(101)과 직렬 정합 블록(110)에 의해 증폭 소자(180)의 입력 임피던스($Z_l(f_2)$)와 계의 임피던스(Z_0) 사이의 임피던스 정합을 행하도록 구성된다.

<52> 이와 같이 하기 위하여, 제2 병렬 정합 블록(112)을, 제1 병렬 정합 블록(111)과 제2 병렬 정합 블록(112) 사이의 접속점(160)이 제1 주파수(f_1)의 무선 주파 신호에 대하여 단락이 되도록 설계하고, 접속점(150)에 대하여 제1 병렬 정합 블록(111)의 접속이 제1 주파수(f_1)의 무선 주파 신호에서 개방이 되도록 제1 병렬 정합 블록(111)을 설계한다. 또한, 제3 병렬 정합 블록(113)은 제1 주파수(f_1)의 무선 주파 신호에 대하여 단락이 되는 접속점(160)에 접속되어 있다. 이와 같이 설계되어 있기 때문에, 제1 주파수(f_1)에서는 접속점(150)에서 본 제1 병렬 정합 블록(111) 측을 무선 주파 신호에 대하여 분리된 것으로 간주할 수 있다.

<53> 즉, 상기와 같이 정합 회로(10)를 설계하면, 제1 병렬 정합 블록(111), 제2 병렬 정합 블록(112) 및 제3 병렬 정합 블록(113)은 제1 주파수(f_1)의 신호 전송에 영향을 주지 않고 주정합 블록(101)과 직렬 정합 블록(110)에서만 임피던스 정합을 행할 수 있는 한편, 제2 주파수(f_2)의 신호 전송에 대해서는 제1 병렬 정합 블록(111), 제2 병렬 정합 블록(112) 및 제3 병렬 정합 블록(113)은 무선 주파 신호에 대하여 분리된 것으로 되지 않아 정합 회로(10) 전체에서 임피던스 정합을 행하게 되므로, 2개의 주파수대의 혼합 신호에 대하여 동시에 임피던스 정합이 가능해진다. 물론, 정합 회로(10)는 각 별도의 주파수대의 신호에 대해서도 임피던스 정합을 행할 수 있는 회로이다. 따라서, 정합 회로(10)를 구비한 듀얼밴드 전력 증폭 장치(100)는 2개의 주파수대의 신호를 선택적으로 또는 동시에 증폭할 수 있는 듀얼밴드 전력 증폭 장치로서 기능할 수 있다.

<54> 또한, 직렬 정합 블록(110)은 제1 주파수(f_1) 및 제2 주파수(f_2)의 각각의 경우에서 정합 회로(10)의 설계 파라미터를 제공하게 된다. 바꾸어 말하면, 일반적으로는 직렬 정합 블록(110)은 제1 주파수(f_1) 및 제2 주파수(f_2)의 각각의 경우에 따라 원하는 동작을 하도록 설계할 것이 요구된다. 따라서, 직렬 정합 블록(110)의 설계가 어렵고, 나아가서는 정합 회로(10)의 설계가 어려워지는 것처럼도 생각되지만 그렇지 않다.

<55> 예컨대, 주정합 블록(101)이 임피던스($Z_l(f_1)$)를 임피던스(Z_0)로 변환하도록 하고, 직렬 정합 블록(110)을 특성

임피던스가 Z_0 인 전송 선로로 하면, 제1 주파수(f_1)에서의 임피던스 정합에 대하여 전송 선로인 직렬 정합 블록(110)의 전기 길이를 임의로 할 수 있기 때문에, 제1 주파수(f_1)에서의 정합 조건을 봉괴시키지 않고 제2 주파수(f_2)의 경우에 대하여 전송 선로인 직렬 정합 블록(110)의 전기 길이와 제3 병렬 정합 블록(113)의 리액턴스 값을 설계할 수 있고, 용이하게 제2 주파수(f_2)에서의 정합 회로(10)를 구성할 수 있다.

<56> 예컨대, 도 5에 도시한 스미스 차트 상에서, 제2 주파수(f_2)에서의 증폭 소자(180)의 입력 임피던스($Z_1(f_2)$)에 대응하는 컨덕턴스가 점(A)이었다고 하자. 이 때, 이미 제1 주파수(f_1)에 대하여 설정 완료된 주정합 블록(101)에 의해 임의의 양의 임피던스 변환이 행해지므로, 직렬 정합 블록(110)과 주정합 블록(101) 사이의 접속 점에서 주정합 블록(101)을 본 임피던스($Z(f_2)$)에 대응하는 임피던스는 임의의 점(B)으로 이동하였다고 하자. 따라서, 특성 임피던스(Z_0)의 전송 선로인 직렬 정합 블록(110)의 전기 길이(따라서 그에 대응하는 선로 길이)를 조정함으로써 임피던스를 $Y=(1,0)$ (점 D)를 중심으로 정(定) VSWR을 반경으로 하는 원을 따라 $Y=(1,0)$ 를 지나는 정(定) 컨덕턴스 원과 교차하는 점(C)까지 이동시킬 수 있다.

<57> 다음, 병렬 정합 네트워크(170)의 리액턴스 설정에 의해 점(C)로부터 정 컨터턴스 원 상을 $Y=(1,0)$ 의 점(D)(특성 임피던스의 위치)으로 이동시킬 수 있다. 즉, 제2 주파수(f_2)에서도 정합 회로(10)에 의해 증폭 소자(180)와의 정합을 취할 수 있다. 이 병렬 정합 네트워크(170)에 의한 점(D)로의 리액턴스 변환은 제1 주파수(f_1)에서 제1 및 제2 병렬 정합 블록(111, 112)에 대하여 이미 설정이 행해져 있으므로, 제3 병렬 정합 블록(113)의 리액턴스를 조정함으로써 실현할 수 있다. 즉, 제1 주파수(f_1)에서의 정합 상태를 봉괴시키지 않고 제2 주파수(f_2)에서도 정합을 실현하도록 병렬 정합 네트워크(170)를 설계할 수 있음을 나타내고 있다.

<58> 제3 병렬 정합 블록(113)의 구성으로는, 사용 주파수대 등 정합 회로(10)의 설계 요구에 따라 선단 개방 선로, 선단 단락 선로 또는 일단이 접지된 집중 상수 회로 또는 이들의 조합 등을 임의로 선택할 수 있다. 직렬 정합 블록(110)은 전송 선로뿐만 아니라, 이것과 집중 상수 소자의 조합이나 집중 상수 소자만의 구성을 선택할 수도 있다.

<59> 제2 병렬 정합 블록(112)은 제1 병렬 정합 블록(111)과의 접속점(160)이 제1 주파수(f_1)의 무선 주파 신호에 대하여 단락이 되도록 하면 되기 때문에, 예컨대 전기 길이가 90도(물리 길이로는 예컨대 $\lambda_1/4$ 의 선로 길이)인 일단 개방 전송 선로로서 구성할 수 있다. 또한, λ_1 은 제1 주파수(f_1)의 파장을 나타낸다. 또한, 제1 병렬 정합 블록(111)은, 접속점(150)에 대한 제1 병렬 정합 블록(111)의 접속이 제1 주파수(f_1)의 무선 주파 신호에 대하여 개방이 되도록 하면 되기 때문에, 예컨대 전기 길이가 90도(물리 길이로는 예컨대 $\lambda_1/4$ 의 선로 길이)인 전송 선로로서 구성할 수 있다. 여기서, 상기한 조건을 만족하면, 주정합 블록(101)은 임의의 구성을 채용할 수 있다. 또한, 제1 병렬 정합 블록(111)과 제2 병렬 정합 블록(112)은 전송 선로 이외에, 이것과 집중 상수 소자의 조합이나 집중 상수 소자만의 구성을 선택할 수도 있다.

<60> 이상에서는, 정합 회로(10)를 증폭 소자(180)의 입력 단자측에 접속한 경우로 설명하였으나, 정합 회로(10)를 증폭 소자(180)의 출력 단자측에 접속할 수도 있고, 입력 단자측과 출력 단자측 모두에 접속하는 구성도 가능하다. 또한, 출력 단자측에 정합 회로를 접속하는 경우의 정합 회로의 구성은 증폭 소자에 대하여 입력 단자측에 접속한 경우의 정합 회로의 구성과 대칭적인 구성이 되는 것이 일반적이다.

<61> 제1 실시예는, 도 14에 도시한 2개의 주파수대의 신호를 선택적으로 또는 동시에 증폭할 수 있는 듀얼밴드 전력 증폭 장치(100)와, 마찬가지로 2개의 주파수대의 신호에 대하여 임피던스 정합을 행하는 정합 회로(10)를 개시하였다. 여기서, 도 14에 도시한 중심 주파수를 제1 주파수(f_1), 제2 주파수(f_2)로 하는 2개의 주파수대(SB1, SB2)에서는 $f_1 > f_2$ 라 하였으나, 제1 실시예는 보다 높은 쪽의 주파수를 제1 주파수(f_1)로서 설계하는 것에 한정되지 않는다. 즉, 보다 높은 쪽의 주파수를 제2 주파수(f_2)라 하고, 보다 낮은 쪽의 주파수를 제1 주파수(f_1)라 하여 전술한 바와 동일한 설계를 할 수 있다.

<62> 단, 예컨대 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)을 각각 전송 선로로 구성하는 경우에는, 접속 점(150)에 대한 제1 병렬 정합 블록(111)의 접속을 무선 주파 신호에 대하여 개방 상태로 하고, 접속점(160)을 무선 주파 신호에 대하여 단락 상태가 되도록 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)을 각각 선

로 길이($\lambda_1/4$)의 전송 선로로 할 수 있기 때문에 보다 높은 쪽의 주파수를 제1 주파수(f_1)로서 설계하는 것이 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)의 선로 길이를 짧게 할 수 있어 바람직하다.

<63> 《제2 실시예》

<64> 제1 실시예에서는, 2개의 주파수대의 신호를 선택적으로 또는 동시에 증폭할 수 있는 듀얼밴드 전력 증폭 장치(100)와, 마찬가지로 2개의 주파수대의 신호에 대하여 선택적으로 또는 동시에 임피던스 정합을 행하는 정합 회로(10)를 개시하였다. 제2 실시예에서는 제1 실시예의 확장적 형태로서 도 15에 도시한 N+1개(N은 2 이상의 정수)의 주파수대(SB1~SBN+1)의 신호 중 2개의 신호에 대하여 선택적으로 또는 동시에 증폭할 수 있는 듀얼밴드 전력 증폭 장치(100)와, 마찬가지로 임피던스 정합을 행하는 정합 회로(10)를 도 6에 도시하였다.

<65> 상기한 제1 실시예에서는 제1 주파수(f_1)에서의 정합 조건을 봉괴시키지 않고 제2 주파수(f_2)의 경우에 대하여 전송 선로인 직렬 정합 블록(110)의 전기 길이와 제3 병렬 정합 블록(113)의 리액턴스값을 설계하는 것이었다. 제2 실시예는 제1 주파수(f_1)를 고정하고 제2 주파수(f_2)를 가변으로 하면, N+1개의 주파수대의 신호 중 제1 주파수(f_1)의 신호와 제2~제N+1 주파수(f_2 ~ f_{N+1})로부터 임의로 하나 선택한 주파수의 신호를 선택적으로 또는 동시에 임피던스 정합을 행하는 정합 회로(10)를 구성할 수 있다는 발상에 따른 것이다.

<66> 제2 실시예의 정합 회로(10)는, 도 6에 도시한 바와 같이, 제1 실시예의 직렬 정합 블록(110)을 직렬 정합 블록(110')으로 치환하고, 제1 실시예의 제3 병렬 정합 블록(113)을 제3 병렬 정합 블록(113')으로 치환하여 구성된다. 제2 실시예에서는 제1 주파수(f_1)에서의 정합 조건을 봉괴시키지 않고, q를 2 이상 N+1 이하의 정수로 하여 각 제q 주파수(f_q)의 경우에 대하여 직렬 정합 블록(110')의 임피던스 변환량과 제3 병렬 정합 블록(113')의 리액턴스값을 설계한다. 제2 실시예의 듀얼밴드 전력 증폭 장치(100)는 이러한 정합 회로(10)를 이용하여 구성된다.

<67> 직렬 정합 블록(110')의 구체적인 구성예를 도 7에 도시하였다. 도 7에 도시한 바와 같이, 전환 스위치인 1입력 N출력의 스위치(41) 및 스위치(42) 및 최대 N개의 전송 선로(8_1 ~ 8_N)를 이용하여 직렬 정합 블록(110')을 구성할 수 있다. 각 전송 선로(8_1 ~ 8_N)는 제1 주파수(f_1)에서의 정합 조건을 봉괴시키지 않기 때문에 모두 특성 임피던스(Z_0)의 전송 선로로 한다. 또한, 각 전송 선로(8_1 ~ 8_N)의 전기 길이는 각각 다른 것이 된다. 이 구체적인 예에서는 N개의 전송 선로(8_1 ~ 8_N)는 횡렬로 배치되고, 스위치(41)의 일단은 접속점(150)에 접속되고, 스위치(42)의 일단은 주정합 블록(101)에 접속된다. 그리고, 스위치(41)의 타단 및 스위치(42)의 타단의 전환으로 동일 전송 선로(8_n)(n은 1 이상 N 이하의 정수)를 선택한다. 이 선택의 구체적인 설명 및 전송 선로의 개수를 최대 N개로 하는 이유는, 제3 병렬 정합 블록(113')의 설명 이후로 미루기로 한다.

<68> 제3 병렬 정합 블록(113')의 구체적인 구성 예 3개를 도 8, 도 9, 도 10에 도시하였다. 도 8에 도시한 바와 같이, 전환 스위치인 1입력 N출력의 스위치(71) 및 최대 N개의 리액턴스 소자(9_1 ~ 9_N)를 이용하여 제3 병렬 정합 블록(113')을 구성할 수 있다. 이 구체적인 예에서는 리액턴스값이 각각 서로 다른 N개의 리액턴스 소자(9_1 ~ 9_N)는 횡렬로 배치되고, 스위치(71)의 일단은 접속점(160)에 접속된다. 그리고, 스위치(71)의 타단의 전환으로 하나의 리액턴스 소자를 선택한다. 또한, 리액턴스 소자의 구체적인 예로서 전송 선로나 코일이나 커패시터 등을 예시할 수 있다.

<69> 또한, 도 9에 도시한 바와 같이, 제3 병렬 정합 블록(113')의 다른 구체적인 구성으로서 스위치 및 리액턴스 소자로 이루어지는 조합을 복수 개 이용하여 구성하도록 할 수도 있다. 이 구성에서는, 리액턴스값이 각각 서로 다른 최대 N개의 리액턴스 소자(9_1 ~ 9_N)와 최대 N-1개의 스위치(7_2 ~ 7_N)가 교대로 종별로 접속된다. 즉, 종별로 접속되는 리액턴스 소자 중 일측의 단에 위치하는 리액턴스 소자(9_1)의 일단은 접속점(160)에 접속되고, 리액턴스 소자(9_1)의 타단 [접속점(160)이 접속된 측과 반대측의 단부]은 스위치(7_2)의 일단에 접속된다. 또한, 종별로 접속되는 리액턴스 소자 중 끝에 위치하는 리액턴스 소자(9_N)의 일단은 스위치(7_N)에 접속된다. 각 리액턴스 소자(9_x)의 일단은 스위치(7_x)에 접속되고, 리액턴스 소자(9_x)의 타단은 스위치(7_{x+1})에 접속된다. 단, $x=2, 3, \dots, N-1$ 이다. 이러한 구성에서는, 제y+1 주파수(f_{y+1})에 대하여 스위치(7_2 ~ 7_y)를 온 상태로 하고, 스위치(7_{y+1})를 오프 상태로 하도록 설계할 수 있다. 또한, y=1의 경우에는 스위치(7_2)를 오프 상태로 한다. 이에 따

라, 스위치($7_2 \sim 7_N$)의 상태를 전환함으로써 최대 N개의 리액턴스값을 얻을 수 있다.

<70> 또는, 도 10에 도시한 바와 같이, 제3 병렬 정합 블록(113')의 다른 구체적인 구성으로서 리액턴스값을 변경 가능한 가변 리액턴스 수단을 이용할 수 있다. 여기서, 가변 리액턴스 수단으로는 예컨대 정전 용량을 변경할 수 있는 가변 커패시터(6) 등을 적용하면 된다. 도 10에 도시한 구성에서는 가변 커패시터(6)의 일단은 접속점(160)에 접속되고, 그 타단은 접지되어 있다. 예컨대 가변 커패시터(6)를 미리 정해진 N종류의 리액턴스값으로 변경 가능하게 함으로써 최대 N종류의 리액턴스값을 얻을 수 있다.

<71> 제2 실시예에서는, 전술한 바와 같이 각 제q 주파수(f_q) [$2 \leq q \leq N+1$]에 대하여 직렬 정합 블록(110')의 임피던스 변환량과 제3 병렬 정합 블록(113')의 리액턴스값을 설계한다. 바꾸어 말하면, 각 제q 주파수(f_q)에 대하여 직렬 정합 블록(110')의 임피던스 변환량 및 제3 병렬 정합 블록(113')의 리액턴스값의 조합이 일대일로 대응되어 있다. 따라서, 예컨대 직렬 정합 블록(110')을 도 7에 도시한 구성으로 하고, 제3 병렬 정합 블록(113')을 도 8~도 10에 도시한 어느 하나의 구성으로 한 경우에는, 직렬 정합 블록(110')에 포함되는 전송 선로의 전기 길이의 종류 및 제3 병렬 정합 블록(113')의 리액턴스값의 종류의 조합이 N개 있으면 충분하다. 따라서, 직렬 정합 블록(110')에 포함되는 전송 선로의 개수를 N 이하, 제3 병렬 정합 블록(113')의 리액턴스값의 종류를 N 이하로 하는 것이 가능하다. 구체적인 예로서 N=4라 하고, 예컨대 직렬 정합 블록(110')에 포함되는 전송 선로의 개수를 2라 하여 각 전기 길이를 a, b($a \neq b$)라 하고, 제3 병렬 정합 블록(113')의 리액턴스값의 종류를 2라 하여 c, d($c \neq d$)라 한 경우, (a,c), (b,c), (a,d), (b,d)의 4개의 조합을 얻을 수 있고, 각각의 세트를 각 제q 주파수(f_q) [$2 \leq q \leq 5$]에 대응시키는 설계를 할 수 있는 경우가 있다.

<72> 이상과 같이 하여 설계가 이루어진 경우, 제1 주파수(f_1)의 신호와 제q 주파수(f_q)의 신호를 선택적으로 또는 동시에 임피던스 정합을 행할 때, 바꾸어 말하면, 제1 주파수(f_1)의 신호와 제q 주파수(f_q)의 신호를 선택적으로 또는 동시에 증폭을 행할 때, 제q 주파수(f_q)에 대하여 전송 선로의 전기 길이(A) 및 제3 병렬 정합 블록(113')의 리액턴스값(B)의 조합이 대응된다고 하면, 직렬 정합 블록(110')에서는 스위치(41) 및 스위치(42)를 전환하여 전기 길이(A)의 전송 선로를 선택한다. 또한, 제3 병렬 정합 블록(113')에서는, 도 8의 구성이라면 리액턴스값(B)의 리액턴스 소자를 선택하고, 도 9의 구성이라면 리액턴스값(B)이 되도록 스위치를 ON 상태로 하고, 도 10의 구성이라면 리액턴스값(B)이 되도록 가변 리액턴스 수단의 값을 설정한다. 또한, 제1 주파수(f_1)의 신호에 대해서만 임피던스 정합/증폭을 행할 때에는, 제3 병렬 정합 블록(113')에서는 임의의 리액턴스값을 설정/선택할 수 있고, 도 7에 도시한 구성으로 된 직렬 정합 블록(110')에서는 임의의 전송 선로를 선택할 수 있다. 또한, 도 7~도 10에 도시한 구성에 한정되지 않으므로, 예컨대 직렬 정합 블록(110')에서는 전송 선로($8_1 \sim 8_N$)와 별도로 제1 주파수(f_1)의 신호용 회로 또는 회로 소자를 설치해 두고, 제1 주파수(f_1)의 신호에 대해서만 임피던스 정합/증폭을 행할 때 그 회로 또는 회로 소자를 선택하는 구성으로 할 수도 있다.

<73> 제2 실시예에 개시한 듀얼밴드 전력 증폭 장치(100)는 3 이상의 주파수대의 신호 중 2개의 신호에 대하여 선택적으로 또는 동시에 증폭할 수 있는 것인데, 직렬 정합 블록(110')의 임피던스 변환량과 제3 병렬 정합 블록(113')의 리액턴스값의 조합의 전환으로 실질적으로 3밴드 이상의 주파수대에 대응한 전력 증폭 장치가 되므로 그 본질은 멀티밴드 전력 증폭 장치인 것에 유의하여야 한다. 따라서, 듀얼밴드 전력 증폭 장치(100)에 포함되는 정합 회로(10)도 3이상의 주파수대의 신호 중 2개의 신호에 대하여 선택적으로 또는 동시에 임피던스 정합할 수 있는 것인데, 직렬 정합 블록(110')의 임피던스 변환량과 제3 병렬 정합 블록(113')의 리액턴스값의 조합의 전환으로 실질적으로 3밴드 이상의 주파수대에 대응한 정합 회로가 되므로 그 본질은 멀티 밴드 정합 회로라 하기에 적합한 것임에 유의하여야 한다.

《제3 실시예》

<75> 제3 실시예에서는 제2 실시예와는 다른, 제1 실시예의 확장적 형태로서, 3이상의 주파수대의 신호 중 2개의 주파수대의 신호에 대하여 선택적으로 또는 동시에 증폭할 수 있는 듀얼밴드 전력 증폭 장치와, 마찬가지로 2개의 주파수대의 신호에 대하여 선택적으로 또는 동시에 임피던스 정합을 행하는 정합 회로를 개시한다.

<76> 도 11은 제3 실시예의 정합 회로(10)를 도시한 도면이다. 또한 도 11은 도 15에 도시한 N+1개 [N은 2이상의 정수]의 주파수대 중 제1 주파수(f_1)의 신호와 임의의 다른 주파수의 신호를 선택적으로 또는 동시에 증폭할 수 있는 듀얼밴드 전력 증폭 장치(100)의 회로 구성도 도시하고 있다. 제3 실시예는 정합 회로(10)를 증폭 소자(180)의 입력 단자측에 사용한 예이다.

- <77> 제3 실시예의 정합 회로(10)의 개요는 제1 실시예의 부정합 블록(102)을 다음에 설명하는 부정합 블록(102')으로 치환한 구성이다. 부정합 블록(102')은 각각 제1 실시예의 부정합 블록(102)과 유사한 제1~제N 부정합 블록(102-1~102-N)을 상기 신호 경로에 대하여 직렬로 접속한 것이다. 여기서, 각 부정합 블록(102-n(n=1,2,⋯,N))은 제1 실시예의 직렬 정합 블록(110)에 대응하는 직렬 정합 블록(110-n)과 제1 실시예의 제1 병렬 정합 블록(111)에 대응하는 제1 병렬 정합 블록(111-n)을 스위치(120-n)를 통하여 접속한 구성으로 한 점을 제외하고 제1 실시예의 부정합 블록(102)과 동일하며, 제1 실시예의 직렬 정합 블록(110), 제1 병렬 정합 블록(111), 제2 병렬 정합 블록(112), 제3 병렬 정합 블록(113)은 제3 실시예의 직렬 정합 블록(110-n), 제1 병렬 정합 블록(111-n), 제2 병렬 정합 블록(112-n), 제3 병렬 정합 블록(113-n)에 각각 대응한다.
- <78> 또한, 본 명세서에서 스위치라 하면, 접점형의 스위치에 한정되지 않으며, 예컨대 다이오드, 트랜지스터, MOS 소자 등을 이용한, 회로망에 접점을 마련하지 않고 회로의 개폐 기능을 갖는 소위 스위칭 소자 [switching element]로 할 수도 있다. 구체적인 예로는, MEMS [Micro-Electro Mechanical Systems] 스위치, 스위칭 다이오드 등을 들 수 있다.
- <79> 주정합 블록(101), 제1~제N 직렬 정합 블록(110-1~110-N)은 증폭 소자(1801)에 대하여 직렬로 접속되는, 즉 상기 신호 경로(SP)에 대하여 직렬로 삽입 접속된다. 주정합 블록(101)은 제1~제N 직렬 정합 블록(110-1~110-N)보다 증폭 소자(180)에 가장 가까운 측에 배치된다.
- <80> 제3 실시예에서는 증폭 소자(180) 측부터 주정합 블록(101), 제1~제N 직렬 정합 블록(110-1~110-N)의 순서로 직렬 접속되어 있다. 또한, 제1 병렬 정합 블록(111-n), 제2 병렬 정합 블록(112-n), 제3 병렬 정합 블록(113-n)의 세트를 제n 병렬 정합 네트워크(170-n)라 호칭한다(n=1,2,⋯, N).
- <81> 도 11에 도시한 듀얼밴드 전력 증폭 장치(100)에서, N+1개의 주파수대 중 제1 주파수(f_1)의 신호와 제m 주파수(f_m)의 신호를 선택적으로 또는 동시에 증폭하는 경우, 바꾸어 말하면 제1 주파수(f_1)의 신호와 제m 주파수(f_m)의 신호를 선택적으로 또는 동시에 임피던스 정합을 행하는 경우, 정합 회로(10)에서는 N개의 스위치(120-1~120-N) 중 제[m-1] 스위치(120-[m-1])가 ON 상태가 되고, 그 이외의 스위치는 오프 상태로 된다. 단, m은 2 이상 N+1 이하의 정수라 한다. 또한, 제1 주파수(f_1)의 신호에 대해서만 임피던스 정합/증폭을 행할 때에는, 모든 스위치를 오프 상태로 할 수 있다. 물론, 어느 하나의 스위치가 ON 상태로 되어 있을 수도 있다.
- <82> 실제의 스위치는 ON 시에 삽입 손실이 생기는데, 주파수대 수(N+1)를 증가시켰다고 해도 ON 상태로 되는 스위치가 하나이기 때문에, 스위치의 삽입 손실에 따른 정합 회로(10)의 특성의 열화를 최소한으로 억제할 수 있다. 또한, 각 스위치는 아이솔레이션 특성이 양호한 것을 사용하는 것이 바람직하다.
- <83> 구체적으로는, N+1개의 주파수대 중 제1 주파수(f_1)의 신호와 제2 주파수(f_2)의 신호를 선택적으로 또는 동시에 증폭하는 경우에는, 제1 스위치(120-1)가 ON 상태로 되고, 그 이외의 스위치는 오프 상태로 된다. 따라서, 무선 주파 신호원(50)에서 증폭 소자(180)까지의 상기 신호 경로(SP)에는 제1 병렬 정합 네트워크(170-1)만이 병렬로 접속되어 있게 된다.
- <84> 이 경우, 주정합 블록(101), 제1 직렬 정합 블록(110-1) 및 제1 병렬 정합 네트워크(170-1)의 설계는 기본적으로 제1 실시예의 경우와 동일하다. 즉, 제2 병렬 정합 블록(112-1)을 제1 병렬 정합 블록(111-1)과 제2 병렬 정합 블록(112-1) 사이의 접속점(160-1)이 제1 주파수(f_1)의 무선 주파 신호에 대하여 단락이 되도록 설계하고, 제1 병렬 정합 블록(111-1)을 제1 직렬 정합 블록(110-1)과의 접속점(150-1)에 대한 접속이 제1 주파수(f_1)의 무선 주파 신호에 대하여 개방이 되도록 설계한다. 또한, 제3 병렬 정합 블록(113-1)은 제1 주파수(f_1)의 무선 주파 신호에 대하여 단락이 되는 접속점(160-1)에 접속된다.
- <85> 제2 주파수(f_2)에 대해서는, 예컨대 제1 직렬 정합 블록(110-1)을 전송 선로로 한 경우에 그 전기 길이와, 제3 병렬 정합 블록(113-1)의 리액턴스값을 도 5에서 설명한 바와 같이 적절하게 설계하면 된다. 이 때, 제1 병렬 정합 블록(111-1), 제2 병렬 정합 블록(112-1) 및 제3 병렬 정합 블록(113-1)은 제1 주파수(f_1)의 신호 전송에 영향을 주지 않고, 주정합 블록(101) 및 제1 직렬 정합 블록(110-1)에서 임피던스 정합을 행하게 되어, 접속점(150-1)의 바로 무선 주파 신호원(50) 측에서 접속점(150-1)을 본 임피던스($Z_1(f_1)$)는 Z_0 이 된다. 또한, 제2 주파수(f_2)의 신호 전송에서는 제1 병렬 정합 블록(111-1), 제2 병렬 정합 블록(112-1) 및 제3 병렬 정합 블록(113-1)은 무선 주파 신호에 대하여 분리된 것으로는 되지 않으며, 주정합 블록(101), 제1 직렬 정합 블록(110-

1), 제1 병렬 정합 블록(111-1), 제2 병렬 정합 블록(112-1) 및 제3 병렬 정합 블록(113-1)에서 임피던스 정합을 행하고, 접속점(150-1)의 바로 무선 주파 신호원(50) 측에서 접속점(150-1)을 본 임피던스($Z_1(f_2)$)는 Z_0 이 된다.

<86> 이 때, 제2~제N 직렬 정합 블록(110-2~110-N)은 접속점(150-1)의 바로 무선 주파 신호원(50) 측에서 접속점(150-1)을 본 임피던스($Z_1(f_1)=Z_0$)와 계의 임피던스(Z_0)에서 정합을 유지하는 회로가 된다. 구체적으로는, 예컨대 제2~제N 직렬 정합 블록(110-2~110-N)의 각각을 특성 임피던스가 Z_0 인 전송 선로로 할 수 있다. 이 경우, 각 전송 선로의 전기 길이는 제1 주파수(f_1) 및 제2 주파수(f_2)의 어느 경우라 하더라도 임의이다. 단, 후술하는 바와 같이, 제3 주파수(f_3), 제4 주파수(f_4), …, 제[N+1] 주파수(f_{N+1})에 대한 설계에서 구체적으로 결정된다.

<87> 다음, N+1개의 주파수대 중 제1 주파수(f_1)와 제3 주파수(f_3)의 신호를 선택적으로 또는 동시에 증폭하는 경우에는, 제2 스위치(120-2)가 ON 상태로 되고, 그 이외의 스위치는 오프 상태로 된다. 따라서, 무선 주파 신호원(50)에서 증폭 소자(180)까지의 상기 신호 경로(SP)에는 제2 병렬 정합 네트워크(170-2)만이 병렬로 접속해 있게 된다.

<88> 이 경우에도, 상기 제2 주파수(f_2)의 경우와 동일하게 설계를 하면 된다. 즉, 제3 주파수(f_3)에 대해서는 주정합 블록(101), 제1 직렬 정합 블록(110-1), 제2 직렬 정합 블록(110-2), 제1 병렬 정합 블록(111-2), 제2 병렬 정합 블록(112-2), 제3 병렬 정합 블록(113-2)으로 이루어지는 회로에서 증폭 소자(180)의 입력 임피던스($Z_1(f_3)$)와 계의 임피던스(Z_0) 사이의 임피던스 정합을 행한다.

<89> 한편, 제1 주파수(f_1)에 대해서는 주정합 블록(101), 제1 직렬 정합 블록(110-1), 제2 직렬 정합 블록(110-2)에서 증폭 소자(180)의 입력 임피던스($Z_1(f_1)$)와 계의 임피던스(Z_0) 사이의 임피던스 정합을 행한다. 따라서, 제2 병렬 정합 블록(112-2)을 제1 병렬 정합 블록(111-2)과 제2 병렬 정합 블록(112-2)의 접속점(160-2)이 제1 주파수(f_1)의 무선 주파 신호에 대하여 단락이 되도록 설계하고, 제1 병렬 정합 블록(111-2)을 제2 직렬 정합 블록(110-2)과의 접속점(150-2)에 대한 접속이 제1 주파수(f_1)의 무선 주파 신호에 대하여 개방이 되도록 설계한다. 또한, 제3 병렬 정합 블록(113-2)은 제1 주파수(f_1)의 무선 주파 신호에 대하여 단락이 되는 접속점(160-2)에 접속되어 있다.

<90> 이와 같이 설계되어 있기 때문에, 제1 주파수(f_1)에서는 접속점(150-2)에서 본 제1 병렬 정합 블록(111-2) 측을 무선 주파 신호에 대하여 분리된 것으로 간주할 수 있다. 그리고, 제3 주파수(f_3)에 대해서는, 예컨대 제2 직렬 정합 블록(110-2)을 전송 선로로 한 경우에 그 전기 길이와 제3 병렬 정합 블록(113-2)의 리액턴스값을 적절하게 설계하면 된다. 이 때, 제1 주파수(f_1)에서의 정합 조건을 봉괴시키지 않고 제2 직렬 정합 블록(110-1)을 전송 선로로 한 경우의 전기 길이는 제2 주파수(f_2)에 대하여 설계 완료인 것에 유의하여야 한다.

<91> 이 때, 제2 병렬 정합 네트워크(170-2)의 제1, 제2 및 제3 병렬 정합 블록(111-2, 112-2 및 113-2)은 제1 주파수(f_1)의 신호 전송에 영향을 주지 않고 주정합 블록(101), 제1 직렬 정합 블록(110-1) 및 제2 직렬 정합 블록(110-2)에서 임피던스 정합을 행하게 되어, 접속점(150-2)의 바로 무선 주파 신호원(50) 측에서 접속점(150-2)을 본 임피던스($Z_2(f_1)$)는 Z_0 이 된다. 또한, 제3 주파수(f_3)의 신호 전송에서는 제1, 제2 및 제3 병렬 정합 블록(111-2, 112-2 및 113-2)은 무선 주파 신호에 대하여 분리된 것으로 되지 않아 주정합 블록(101), 제1 직렬 정합 블록(110-1), 제2 직렬 정합 블록(110-2), 제1, 제2 및 제3 병렬 정합 블록(111-2, 112-2 및 113-2)에서 임피던스 정합을 행하게 되어 접속점(150-2)의 바로 무선 주파 신호원(50) 측에서 접속점(150-2)을 본 임피던스($Z_2(f_3)$)는 Z_0 이 된다.

<92> 이하, 제m 부정합 블록(102-m(m=3,4,…,N))에 대해서도 제1 주파수(f_1)와 제m 주파수(f_m)에 대하여 동일하게 설계할 수 있다.

<93> 제3 실시예에 개시한 듀얼밴드 전력 증폭 장치(100)는 3이상의 주파수대의 신호 중 2개의 신호에 대하여 선택적으로 또는 동시에 증폭할 수 있는 것인데, 스위치의 전환으로 실질적으로 3밴드 이상의 주파수대에 대응한 전력

증폭기가 되므로 그 본질은 멀티 밴드 전력 증폭 장치인 것에 유의하여야 한다. 따라서, 듀얼밴드 전력 증폭 장치(100)에 포함되는 정합 회로(10)도 3이상의 주파수대의 신호 중 2개의 신호에 대하여 선택적으로 또는 동시에 임피던스 정합할 수 있는 것인데, 스위치의 전환으로 실질적으로 3밴드 이상의 주파수대에 대응한 정합 회로로 되므로 그 본질은 멀티 밴드 정합 회로라 하기에 적합한 것임에 유의하여야 한다.

<94> 《제2 실시예 및 제3 실시예의 변형예》

<95> 제2 실시예 및 제3 실시예에는 도 15에 도시한 N+1개의 주파수대의 신호 중 2개의 신호를 선택적으로 또는 동시에 증폭할 수 있는 듀얼밴드 전력 증폭 장치와, 마찬가지로 듀얼밴드 임피던스 정합을 행하는 정합 회로를 개시하였다. 여기서, 도 15에 도시한 중심 주파수를 제1~제N+1 주파수(f_1, \dots, f_{N+1})로 하는 N+1개의 주파수대에서는 $f_1 > f_2 > \dots > f_{N+1}$ 로 하였으나, 제2 실시예 및 제3 실시예는 가장 높은 주파수인 제1 주파수(f_1)를 기준 주파수 [3 이상의 주파수대에서 선택된 2개의 주파수대의 어느 하나에 반드시 포함하는 주파수대의 중심 주파수]로서 설계하는 것에 한정되지 않는다.

<96> 제2 실시예에서는 $f_1 > f_2 > \dots > f_{N+1}$ 이라 하고, 임의의 주파수($f_q (q=1, 2, \dots, N+1)$)를 기준 주파수로 할 수 있다. 즉, 이 기준 주파수에 대하여 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)을, 제1 병렬 정합 블록(111)의 접속점(150)에 대한 접속이 무선 주파 신호에 대하여 개방 상태로 되고, 접속점(160)이 무선 주파 신호에 대하여 단락 상태가 되도록 설계할 수도 있다.

<97> 제3 실시예에서도 마찬가지로, 임의의 주파수(f_q)를 기준 주파수로 하고 각 병렬 정합 네트워크(170-1~170-N)의 제1 병렬 정합 블록(111-n) 및 제2 병렬 정합 블록(112-n)을, 제1 병렬 정합 블록(111-n)의 접속점(150-n)에 대한 접속이 무선 주파 신호에 대하여 개방 상태가 되고, 접속점(160-n)이 무선 주파 신호에 대하여 단락 상태가 되도록 설계하면 된다.

<98> 단, 예컨대 제2 실시예의 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)을 각각 전송 선로로 하는 경우, 또는 제3 실시예의 각 부정합 블록(102-n) 내의 제1 병렬 정합 블록(111-n) 및 제2 병렬 정합 블록(112-n)을 각각 전송 선로로 하는 경우에는, 가장 높은 주파수를 기준 주파수(파장(λ))로서 설계하는 것이 바람직하다. 제2 실시예의 부정합 블록(102)의 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)은 기준 주파수에 대하여 제1 병렬 정합 블록(111)의 접속점(150)에 대한 접속을 무선 주파 신호에 대하여 개방 상태로 하고 접속점(160)을 무선 주파 신호에 대하여 단락 상태가 되도록 설계하기 위하여, 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)을 각각 선로 길이($\lambda/4$)의 전송 선로라 하면, 가장 높은 주파수를 기준 주파수로서 설계하는 것이 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)의 각 선로 길이를 짧게 할 수 있다.

<99> 마찬가지로, 제3 실시예의 각 부정합 블록(102-n)의 제1 병렬 정합 블록(111-n) 및 제2 병렬 정합 블록(112-n)은 기준 주파수에 대하여, 제1 병렬 정합 블록(111-n)의 접속점(150-n)에 대한 접속을 무선 주파 신호에 대하여 개방 상태로 하고, 접속점(160-n)을 무선 주파 신호에 대하여 단락 상태가 되도록 설계하기 위하여, 제1 병렬 정합 블록(111-n) 및 제2 병렬 정합 블록(112-n)을 각각 선로 길이($\lambda/4$)의 전송 선로라 하면, 가장 높은 주파수를 기준 주파수로서 설계하는 것이 제1 병렬 정합 블록(111-n) 및 제2 병렬 정합 블록(112-n)의 각 선로 길이를 짧게 할 수 있다.

<100> 《멀티밴드화》

<101> 제2 실시예, 제3 실시예 및 그들의 각 변형예에서는 기준 주파수에 대하여 특정한 접속점이 무선 주파 신호에 대하여 개방 상태/단락 상태가 되도록 설계하였다. 따라서, 3이상의 주파수대에서 선택된 2개의 주파수대의 어느 하나는 기준 주파수를 중심 주파수로 하는 주파수대이었다. 바꾸어 말하면, N+1개의 주파수대에서 선택할 수 있는 2개의 주파수대의 조합은 N개이었다.

<102> 따라서, 제2 실시예 또는 그 변형예에서 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)을 각각 회로 상수를 변경 가능한 가변 회로로 한다. 예컨대, 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)을 각각 가변 커패시터 등의 가변 소자를 이용하여 구성함으로써 각각의 정합 블록의 회로 상수를 변경 가능하게 한다. 그리고, 제1 병렬 정합 블록(111) 및 제2 병렬 정합 블록(112)의 회로 상수를 변경함으로써 f_1, f_2, \dots, f_{N+1} 의 각 주파수에 대하여, 제1 병렬 정합 블록(111)의 접속점(150)에 대한 접속을 무선 주파 신호에 대하여 개방 상태로 하고, 접속점(160)을 무선 주파 신호에 대하여 단락 상태가 되도록 할 수 있다. 또한, 제3 실시예 또는 그 변형예에서도 마찬가지로 각 부정합 블록(102-n)의 제1 병렬 정합 블록(111-n) 및 제2 병렬 정합 블록(112-n)을 각각 회로 상수를 변경 가능한 가변 회로로 한다. 그리고, 제1 병렬 정합 블록(111-n) 및 제2 병렬 정합 블록

(112-n)의 회로 상수를 변경함으로써 f_1, f_2, \dots, f_{N+1} 의 각 주파수에 대하여, 제1 병렬 정합 블록(111-1~111-N)의 접속점(150-1~150-N)에 대한 접속을 무선 주파 신호에 대하여 개방 상태로 하고 접속점(160-1~160-N)을 무선 주파 신호에 대하여 단락 상태가 되도록 할 수 있다. 이 경우, N+1개의 주파수대에서 선택할 수 있는 2개의 주파수대의 조합은 $N+1C_2 = (N+1) \times N/2$ 개가 된다.

<103> <제4 실시예>

<104> 도 12에 1.0GHz 및 4.9GHz에 대응하는 듀얼밴드 전력 증폭 장치(100)의 구체적인 설계예를 도시하였다. 여기에 도시한 것은 제1 실시예의 정합 회로(10)를 증폭 소자(180)의 입력 단자측에 입력측 정합 회로(10A)로서, 증폭 소자(180)의 출력 단자측에 출력측 정합 회로(10B)로서 사용한 경우의 예이며, 제1 실시예에 해당한다. 여기서, 제1 주파수(f_1)=4.9GHz, 제2 주파수(f_2)=1.0GHz라 생각하면 된다.

<105> 이 설계예에서는 입력측 정합 회로(10A) 및 출력측 정합 회로(10B)에서, 직렬 정합 블록(110A), 제1 병렬 정합 블록(111A), 제2 병렬 정합 블록(112A), 제3 병렬 정합 블록(113A), 직렬 정합 블록(110B), 제1 병렬 정합 블록(111B), 제2 병렬 정합 블록(112B), 제3 병렬 정합 블록(113B)을 모두 특성 임피던스($Z_0 (=50\Omega)$)의 전송 선으로 구성하였다. 또한, 주정합 블록(101A) 및 주정합 블록(101B)은 모두 4.9GHz용 정합 회로로 하였다.

<106> 더욱이, 제1 병렬 정합 블록(111A), 제2 병렬 정합 블록(112A), 제1 병렬 정합 블록(111B), 제2 병렬 정합 블록(112B)의 각 전송 선로의 전기 길이는 주파수 4.9GHz에서 90도(즉 $\lambda/4=11.05mm$)로 하였다. 따라서, 입력측 정합 회로(10A)에서는 직렬 정합 블록(110A)과 제1 병렬 정합 블록(111A) 사이의 접속점이 제1 주파수(f_1)=4.9GHz에서 무선 주파 신호에 대하여 개방이 되고, 제3 병렬 정합 블록(113A)이 접속되는 제1 병렬 정합 블록(111A)과 제2 병렬 정합 블록(112A) 사이의 접속점이 제1 주파수(f_1)에서 무선 주파 신호에 대하여 단락이 된다. 출력측 정합 회로(10B)도 마찬가지이다.

<107> 직렬 정합 블록(110A), 제3 병렬 정합 블록(113A), 직렬 정합 블록(110B), 제3 병렬 정합 블록(113B)의 각 전송 선로 길이(물리 길이)는 제2 주파수(f_2)=1.0GHz에 대하여 입력측 정합 회로(10A), 출력측 정합 회로(10B)의 각각에서 임피던스 정합을 행할 수 있도록 적당히 설계할 수 있다. 본 예에서는 입력측 정합 회로(10A)의 직렬 정합 블록(110A)의 전송 선로 길이를 9mm, 제3 병렬 정합 블록(113A)의 전송 선로 길이를 21.3mm로 하였다. 또한, 출력측 정합 회로(10B)의 직렬 정합 블록(110B)의 전송 선로 길이를 20mm, 제3 병렬 정합 블록(113B)의 전송 선로 길이를 5.8mm로 하였다.

<108> 도 12에 도시한 회로에 대하여 회로 시뮬레이션을 행한 주파수 특성의 결과를 도 13에 도시하였다. 파선은 산란 파라미터(S11)(입력측의 반사 계수), 실선은 산란 파라미터(S21)(입력측에서 출력측으로의 투과 계수), 일점 쇄선은 산란 파라미터(S22)(출력측의 반사 계수)의 주파수 특성을 나타내고 있다. 설계 주파수인 1GHz 및 4.9GHz에서 입력측, 출력측 모두 임피던스 정합이 취해진 구성이면서, 각각의 주파수대에서 충분한 이득을 얻어지고 있음을 알 수 있다.

도면의 간단한 설명

<109> 도 1은 2개의 주파수대의 각 신호를 증폭 가능한 전력 증폭 장치 [듀얼밴드 전력 증폭 장치]의 회로 구성의 일례.

<110> 도 2는 도 1의 듀얼밴드 전력 증폭 장치에 포함되는 증폭기의 구성예.

<111> 도 3은 제1 실시예의 정합 회로(10)를 포함하는 듀얼밴드 전력 증폭 장치(100)의 블록도.

<112> 도 4는 증폭 소자의 입출력 임피던스의 주파수 특성을 보인 도면.

<113> 도 5는 제2 주파수에서의 정합을 실현하는 설정을 설명하기 위한 도면.

<114> 도 6은 제2 실시예의 정합 회로(10) 및 듀얼밴드 전력 증폭 장치(100)의 블록도.

<115> 도 7은 제2 실시예의 직렬 정합 블록의 구성예를 보인 도면.

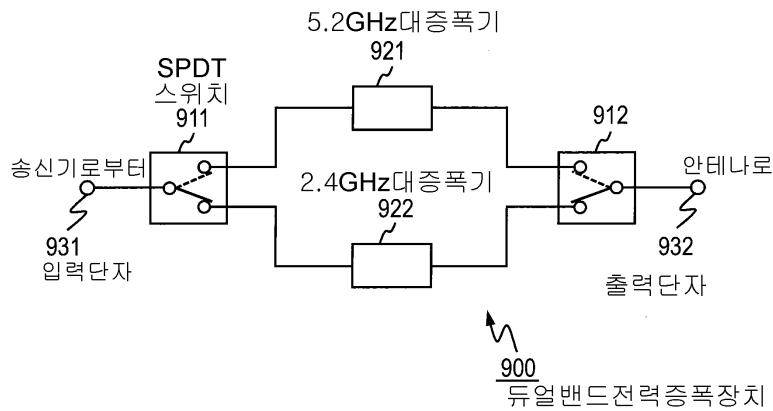
<116> 도 8은 제2 실시예의 제3 병렬 정합 블록의 구성예를 보인 도면.

<117> 도 9는 제2 실시예의 제3 병렬 정합 블록의 다른 구성예를 보인 도면.

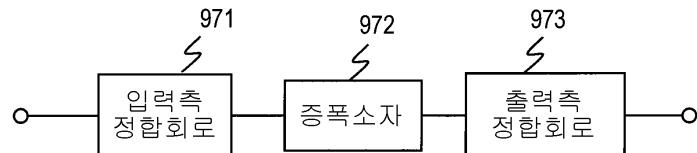
- <118> 도 10은 제2 실시예의 제3 병렬 정합 블록의 또 다른 구성예를 보인 도면.
- <119> 도 11은 제3 실시예의 정합 회로(10)를 포함하는 듀얼밴드 전력 증폭 장치(100)의 블록도.
- <120> 도 12는 제4 실시예의 듀얼밴드 전력 증폭 장치(100)를 보인 블록도.
- <121> 도 13은 도 12의 듀얼밴드 전력 증폭 장치(100)에 있어서, 제1 주파수(f_1) 및 제2 주파수(f_2)에 대한 S 파라미터의 시뮬레이션 결과를 보인 도면.
- <122> 도 14는 중심 주파수를 f_1 , f_2 로 하는 2개의 주파수대의 개념을 보인 도면.
- <123> 도 15는 중심 주파수를 f_1, \dots, f_{N+1} 로 하는 N+1개의 주파수대의 개념을 보인 도면.

도면

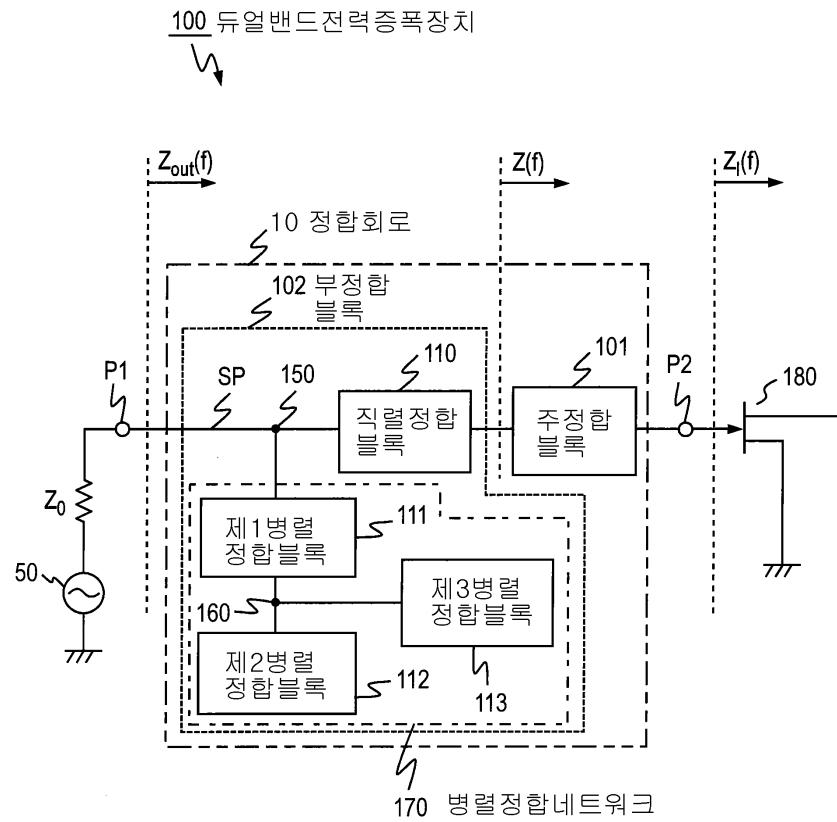
도면1



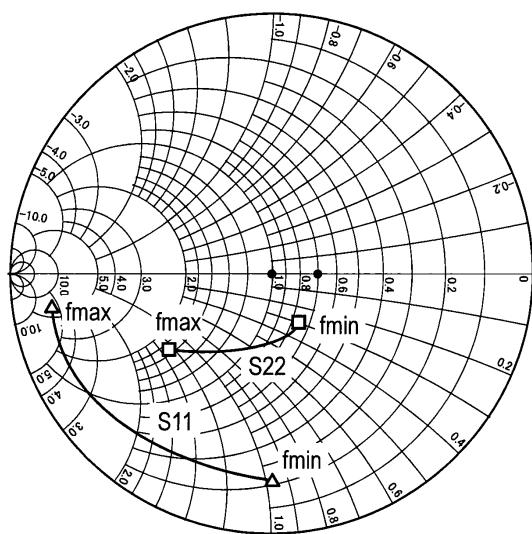
도면2



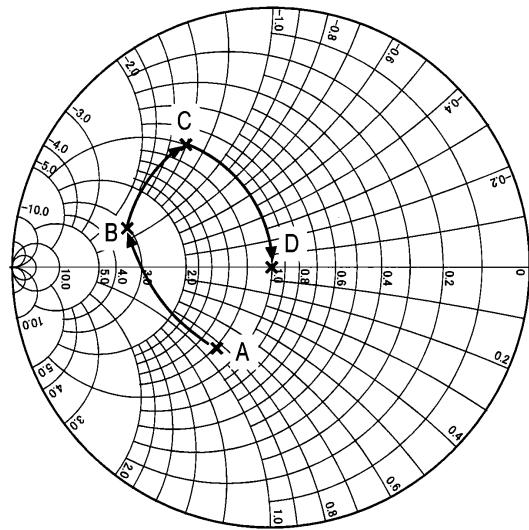
도면3



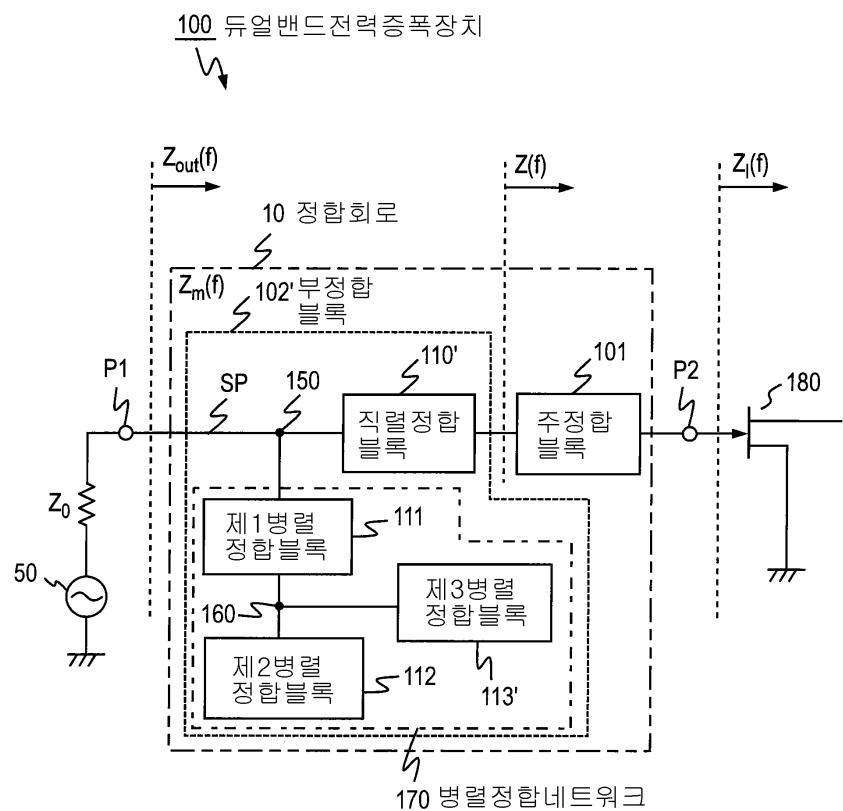
도면4



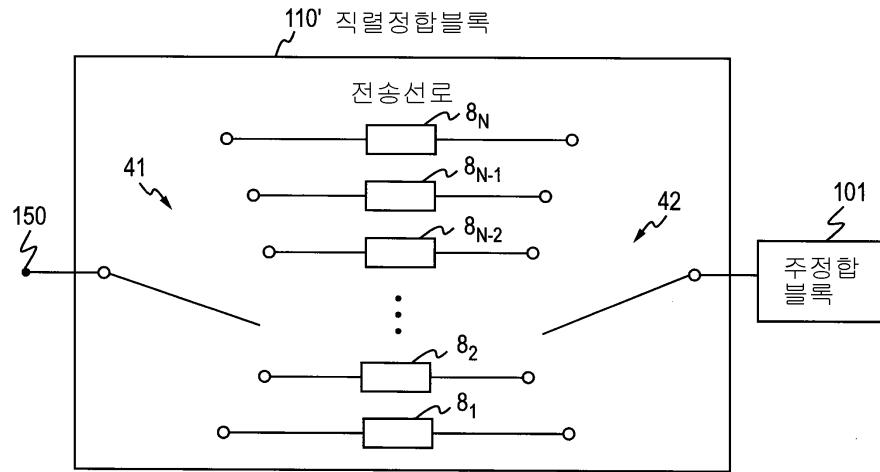
도면5



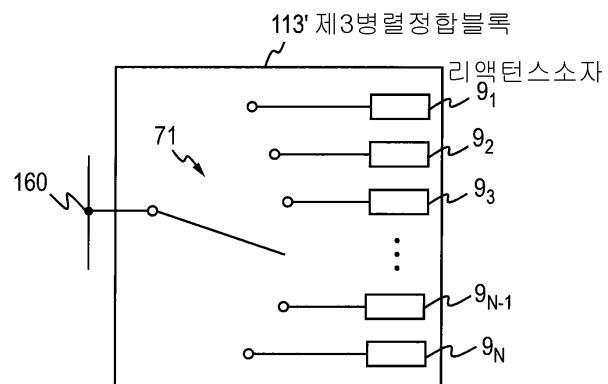
도면6



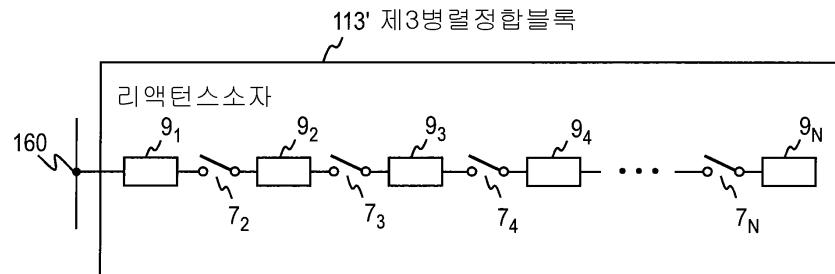
도면7



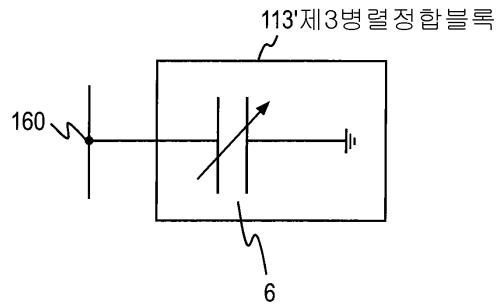
도면8



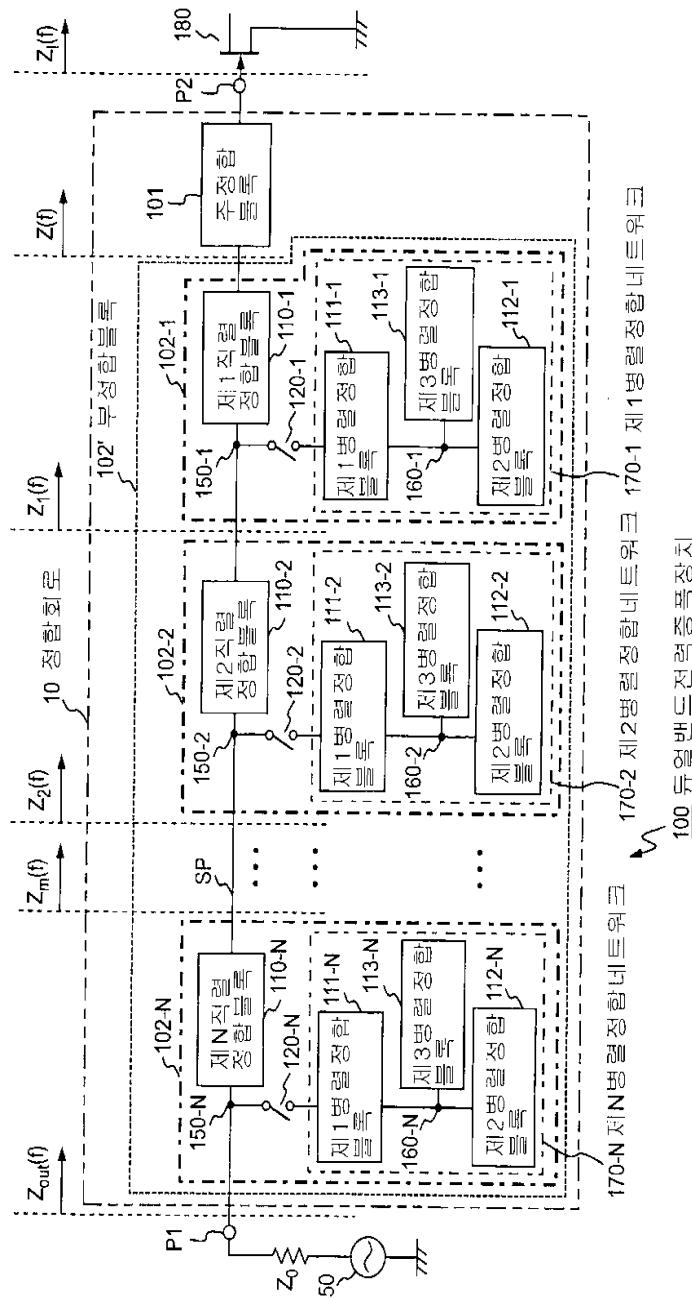
도면9



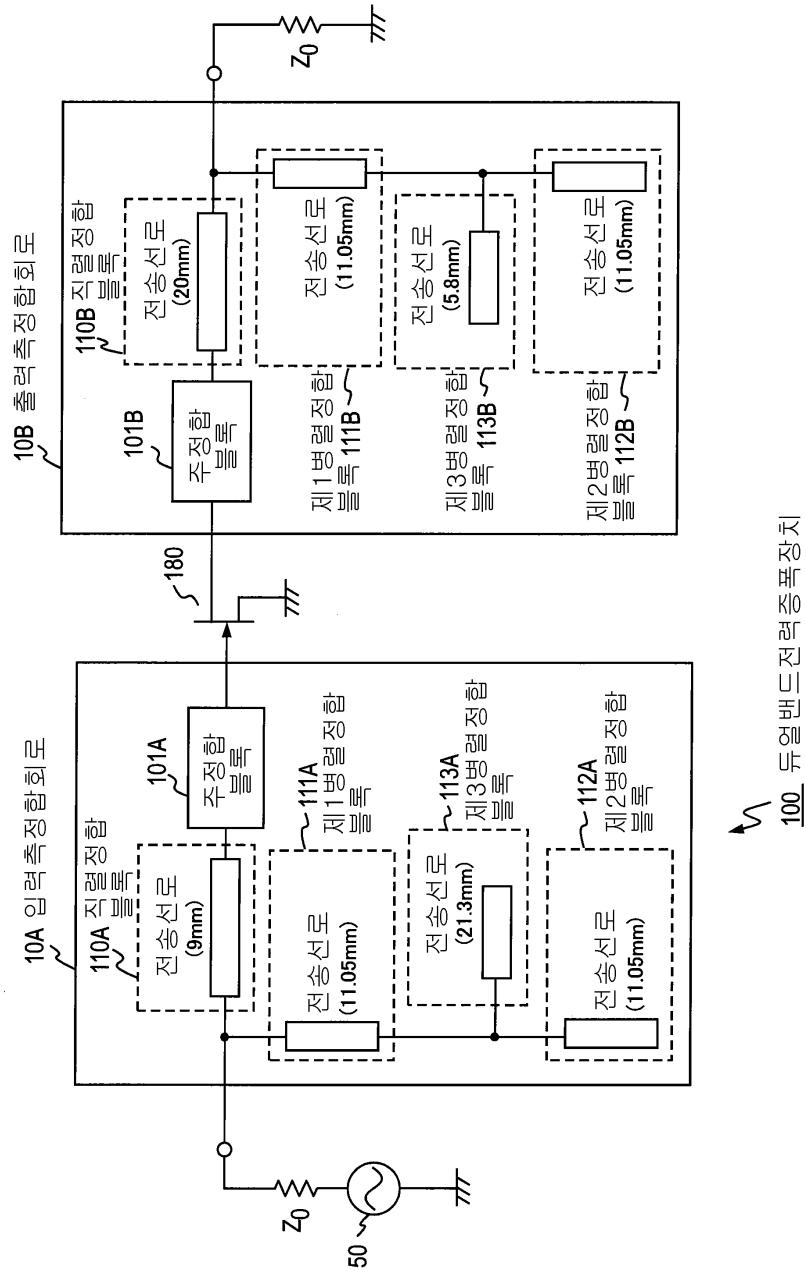
도면10



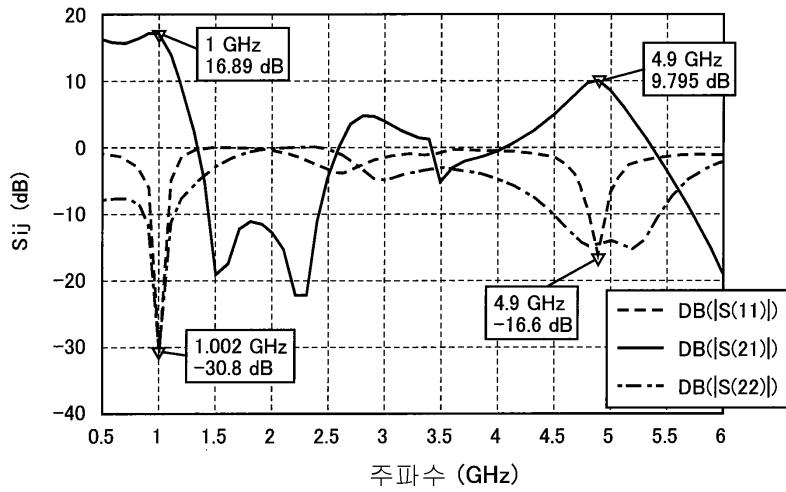
도면11



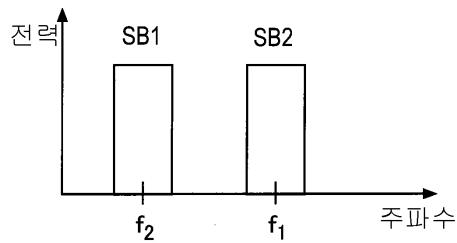
도면12



도면13



도면14



도면15

