

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
 【部門区分】第 7 部門第 4 区分  
 【発行日】平成 23 年 6 月 16 日 (2011.6.16)

【公開番号】特開 2008-48472 (P2008-48472A)  
 【公開日】平成 20 年 2 月 28 日 (2008.2.28)  
 【年通号数】公開・登録公報 2008-008  
 【出願番号】特願 2006-218927 (P2006-218927)  
 【国際特許分類】

H 0 2 M 7/48 (2007.01)

【F I】

H 0 2 M 7/48 M

H 0 2 M 7/48 U

【手続補正書】

【提出日】平成 23 年 4 月 25 日 (2011.4.25)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

高電圧の上側ラインと低電圧の下側ラインとの間に直列接続した 2 つのスイッチング素子を有し、各々のスイッチング素子に逆並列接続された還流ダイオードを有し、スイッチング素子をオンオフし、直列接続したスイッチング素子が共にオンしないようにデッドタイムが設定され、2 つのスイッチング素子の中点から出力を取り出す電力変換回路であって、

前記中点の電圧  $V_o$  と、前記上下ライン間の電圧  $V_c$  と、予め決定された閾値電圧  $V$  と、が入力され、 $V_o - V$  と、 $V_o - (V_c - V)$  の値によって、 $V_o$  の状態を検出する電圧センサを含み、

電圧センサの検出結果に基づいて、前記スイッチング素子のスイッチングを制御するための指令についてデッドタイム補償を行うことを特徴とする電力変換回路。

【請求項 2】

請求項 1 に記載の電力変換回路において、

前記電圧センサは、

$V_o$  と  $V$  とが入力され、これらを比較する第 1 コンパレータと、

$V_c$  と  $V$  とが入力され、これらの差を出力するオペアンプを利用した減算器と、

この減算器の出力と  $V_o$  が入力され、これらを比較する第 2 コンパレータと、

を含むことを特徴とする電力変換回路。

【請求項 3】

請求項 2 に記載の電力変換回路において、

前記電圧センサは、

前記第 1 コンパレータの比較結果を取り込む第 1 フリップフロップと、

前記第 2 コンパレータの比較結果を取り込む第 2 フリップフロップと、

を含み、

第 1 フリップフロップと第 2 フリップフロップの出力を検出結果として出力することを特徴とする電力変換回路。

【請求項 4】

請求項 3 に記載の電力変換回路において、

前記第 1 フリップフロップは、上側電源ライン側のスイッチング素子がオンするタイミングで第 1 コンパレータの比較結果を取り込み、

前記第 2 フリップフロップは、下側電源ライン側のスイッチング素子がオンするタイミングで第 2 コンパレータの比較結果を取り込むことを特徴とする電力変換回路。

【請求項 5】

請求項 4 に記載の電力変換回路において、

前記電圧センサは、

前記第 2 コンパレータの比較結果を上側電源ライン側のスイッチング素子がオンするタイミングで取り込む第 3 フリップフロップをさらに含み、

第 1 ～ 第 3 フリップフロップの出力を検出結果として出力することを特徴とする電力変換回路。

【請求項 6】

請求項 1 ～ 5 のいずれか 1 つに記載の電力変換回路において、

前記電圧  $V_o$  および  $V_c$  は、同一の分圧比で、抵抗分圧して低電圧化した電圧であることを特徴とする電力変換回路。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0015

【補正方法】変更

【補正の内容】

【0015】

また、前記電圧センサは、前記第 2 コンパレータの比較結果を上側電源ライン側のスイッチング素子がオンするタイミングで取り込む第 3 フリップフロップをさらに含み、第 1 ～ 第 3 フリップフロップの出力を検出結果として出力することが好適である。