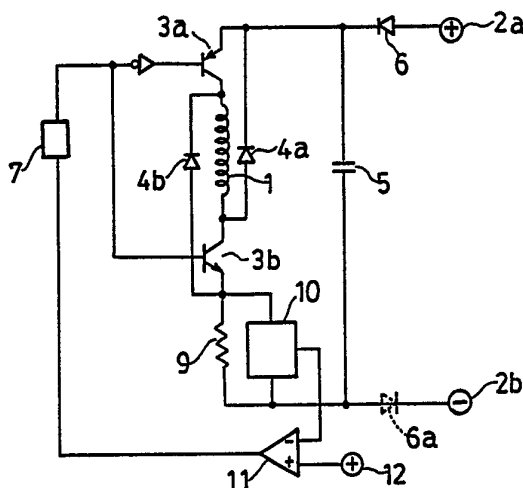




PCT

特許協力条約に基づいて公開された国際出願

(51) 国際特許分類⁵ H02P 8/00, 7/29	A1	(11) 国際公開番号 WO 91/03870 (43) 国際公開日 1991年3月21日 (21. 03. 1991)
(21) 国際出願番号 PCT/JP90/01127 (22) 国際出願日 1990年9月4日 (04. 09. 90) (30) 優先権データ 特願平1/233046 1989年9月11日 (11. 09. 89) JP (71) 出願人 (米国を除くすべての指定国について) 株式会社 セコー技研 (KABUSHIKIGAISSYA SEKOGIKEN) [JP/JP] 〒150 東京都渋谷区神宮前2丁目27番12号 Tokyo, (JP) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてのみ) 伴 五紀 (BAHN, Itsuki) [JP/JP] 〒177 東京都練馬区東大泉3丁目50番18号 Tokyo, (JP) (74) 代理人 弁理士 竹本松司, 外 (TAKEMOTO, Shoji et al.) 〒105 東京都港区虎ノ門1丁目1番11号 虎一ビル6階 Tokyo, (JP) (81) 指定国 AT (欧州特許), BE (欧州特許), CH (欧州特許), DE (欧州特許)*, DK (欧州特許), ES (欧州特許), FR (欧州特許), GB (欧州特許), IT (欧州特許), LU (欧州特許), NL (欧州特許), SE (欧州特許), US. 添付公開書類 国際調査報告書		

(54) Title: POWER SUPPLY CONTROL APPARATUS OF INDUCTANCE LOAD**(54) 発明の名称** インダクタンス負荷の通電制御装置**(57) Abstract**

A power supply control apparatus of an inductance load which makes power supply control such that a power supply current having a specified waveform is supplied to an armature coil during the high-speed revolution of a motor. Since a large inductance load needs a long time for the accumulation and discharge of magnetic energy, a chopper circuit is used for making power supply control with high response. The present invention serves to make power supply control of an inductance load with a low impressed voltage but with better response by use of reverse blocking diodes (6, 6a) and a capacitor (5) having a small capacitance.

* 追って通知があるまで、出願日が1990年10月3日より前の国際出願におけるDEの指定は、先のドイツ民主共和国の領域を除く、ドイツ連邦共和国の領域において有効である。

(57) 要約

本発明は、電動機が高速回転のときに、電機子コイルの通電電流を指定した波形の通電制御を行うインダクタンス負荷の通電制御装置で、大きいインダクタンス負荷は、磁気エネルギーの蓄積と放出に時間を要するので、応答性の良い通電制御を行なうためにチョッパ回路を利用するが、逆流防止用ダイオード（6，6a）および小容量のコンデンサ（5）等により印加電圧が低くて、しかも、応答性のより良好なインダクタンス負荷の通電制御を行なうことができる。

情報としての用途のみ

PCTに基づいて公開される国際出願のパンフレット第1頁にPCT加盟国を同定するために使用されるコード

AT オーストリア	ES スペイン	MG マダガスカル
AU オーストラリア	FI フィンランド	ML マリ
BB バルバドス	FR フランス	MR モーリタニア
BE ベルギー	GA ガボン	MW マラウイ
BF ブルキナ・ファソ	GB イギリス	NL オランダ
BG ブルガリア	GR ギリシャ	NO ノルウェー
BJ ベナン	HU ハンガリー	PL ポーランド
BR ブラジル	IT イタリア	RO ルーマニア
CA カナダ	JP 日本	SD スーダン
CF 中央アフリカ共和国	KP 朝鮮民主主義人民共和国	SE スウェーデン
CG コンゴ	KR 大韓民国	SN セネガル
CH スイス	LI リヒテンシュタイン	SU ソビエト連邦
CM カメルーン	LK スリランカ	TD チャード
DE 西ドイツ	LU ルクセンブルグ	TG トーゴ
DK デンマーク	MC モナコ	US 米国

明 細 書

インダクタンス負荷の通電制御装置

5 技術分野

本発明は、出力が30ワット以上位の電動機の電機子コイルの通電電流を高速度回転のときに、指定した波形の通電制御を行なう場合に用られるインダクタンス負荷の通電制御装置に関する。

10

背景技術

磁気軸受の電磁石の電流の制御は、その励磁コイルのインダクタンスが大きいので、回転子を浮上せしめるための通電電流の急速な変化が困難となる。

15 インダクタンス負荷の通電電流のチョッパ回路の応答性を良好とするためには、インダクタンス負荷が大きい場合には、対応して電源電圧を高くして、通電電流の立上りを急速とし、インダクタンスによる蓄積磁気エネルギーを電源に還流することにより、通電電流の降下を急速
20 として応答性を速くして通電電流の制御を行なっている。

発明の開示

しかし、チョッパ回路による大きいインダクタンス負荷の通電電流の応答性を高速とするには、電源電圧を高く
25 くする手段があるが、より高速な応答性を得るために

は、電源電圧が著しく高くなり、実用性が失われる問題点がある。

例えば、出力500ワットの誘導電動機、リラクタン
ス型の電動機の場合に、電機子電流のチョッパ制御のバ
ルス巾を数マイクロ秒位とするためには、駆動トルク
を得るための印加電圧の5～10倍の電圧が必要とな
り、実用性が失われる不都合がある。

そこで、本発明は、印加電圧が低くても応答性の良好
なインダクタンス負荷の通電制御を行なうことができる
インダクタンス負荷の通電制御装置を提供することを目
的とする。

本発明は、インダクタンス負荷の両端に接続された第
1、第2の半導体スイッチング素子と、該第1、第2の
半導体スイッチングを介して該インダクタンス負荷に供
電する直流電源と、該第1の半導体スイッチング素子お
よび該インダクタンス負荷との直列接続体に逆接続され
た第1のダイオードと、該第2の半導体スイッチング素
子および該インダクタンス負荷との直列接続体に逆接続
された第2のダイオードと、該インダクタンス負荷の通
電電流を検出して検出電圧を得る電流検出回路と、設定
される任意の波形の電圧を有する基準電圧と、該インダ
クタンス負荷に供电する該直流電源側に順方向に挿入さ
れた逆流防止用の第3のダイオードと、該第1、第2の
半導体スイッチング素子および該インダクタンス負荷お
よび該電流検出回路の直列接続体に並列に接続された小

容量のコンデンサと、該電流検出回路の検出電圧が該基準電圧を越えると該第 1, 第 2 の半導体スイッチング素子を不導通に転化して、該インダクタンス負荷の蓄積磁気エネルギーが、該直流電源正極側に流入することを逆流防止用の第 3 のダイオードにより阻止し、該第 1, 第 2 のダイオードを介して該蓄積磁気エネルギーが小容量の該コンデンサの静電エネルギーとして転換せしめることにより、急速に該通電電流を降下せしめ、所定値まで降下すると該第 1, 第 2 の半導体スイッチング素子を導通せしめて、小容量の該コンデンサの高電圧により、該通電電流の立上りを急速とするチョッパ回路と、

より構成されたことを特徴とするインダクタンス負荷の通電制御回路である。

本発明によれば、第 1 図 (a) においてインダクタンス負荷 1 の励磁電流 (抵抗 9 の電圧降下) が基準電圧 (端子 1 2 の電圧) を越えると、オペアンプ 1 1 の出力は、ローレベルとなり、増巾回路 7 を介する出力の消滅により、トランジスタ 3 a, 3 b は不導通となる。

負荷 1 の蓄積磁気エネルギーは、ダイオード 4 a, 4 b により、電源正極 2 a に還流しようとするが、ダイオード 6 により阻止され、コンデンサ 5 を充電する。

コンデンサ 5 は小容量なので電圧が上昇し、励磁電流は急速に降下し、所定値まで降下すると、オペアンプ 1 1 のヒステリシス特性により、出力がハイレベルに復帰する。

従って、トランジスタ 3 a , 3 b は導通するので、コンデンサ 5 の高電圧により、励磁電流は急速に上昇し、次に電源電圧により更に上昇する。

励磁電流が基準電圧を越えると再びトランジスタ 3 a , 3 b は不導通となるチョッパ回路となる。

コンデンサ 5 を小容量とする程チョッパ周波数を大きくできる。従って電源電圧は、インダクタンス負荷 1 の通電電流値に対応した電圧ですみ、周知の手段のような高電圧を不要とする作用がある。

10 このため、本発明は、以下の効果を有する。

大きいインダクタンス負荷は、磁気エネルギーの蓄積と放出に時間を要するので、応答性の良い通電制御を行なうために印加電圧を高くするチョッパ回路を利用する周知の手段があるが、実用的には応答性に限界がある。

15 本発明によると、印加電圧を低くして、しかも応答性のより良好なインダクタンス負荷の通電制御を行なうことができる効果が有る。

図面の簡単な説明

20 第 1 図 (a) (b) は、本発明装置の実施例の電気回路図、第 2 図は、第 1 図 (a) (b) の回路の各部分の電気信号のタイムチャートである。

発明を実施するための最良の形態

25 以下、本発明を図面を参照してその実施例に基づいて

説明する。

第 1 図 (a) (b) は、本発明の一実施例の電気回路図である。

インダクタンス負荷 1 は、例えば、電動機の 1 個の電機子コイル若しくは磁気軸受の励磁コイルである。コイルの磁心は省略して図示していない。

負荷 1 の両端には、トランジスタ 3 a , 3 b が接続され、ダイオード 4 a , 4 b が、各トランジスタ 3 a , 3 b と負荷 1 とに逆接続されている。

10 励磁電流 (電機子電流と考えてもよい。) は、抵抗 9 の電圧降下として検出され、絶対値回路 (整流回路) 10 により整流され、その出力は、オペアンプ 11 の - 端子に入力されている。 + 端子の入力は端子 12 の基準電圧となっている。

15 基準電圧は、第 2 図のタイムチャートの曲線 14 として一例が示されている。

直流電源端子 2 a , 2 b により、負荷 1 は、順方向に接続されたダイオード 6 を介して供电される。

20 曲線 14 で示す基準電圧がオペアンプ 11 に入力されると、オペアンプ 11 の出力はハイレベルとなり、増巾回路 7 でその出力が増幅され、反転回路を介して、トランジスタ 3 a が導通する。同時にトランジスタ 3 b も導通する。

従って、負荷 1 は通電され、励磁電流は、第 2 図の点線曲線 15 に示すように立上って通電が開始される。

抵抗 9 の電圧降下（励磁電流に比例している。）が、オペアンプ 11 の＋端子の電圧を越えると、オペアンプ 11 の出力はローレベルに転化するので、トランジスタ 3 a, 3 b は不導通となる。

5 負荷 1 に蓄積された大きい磁気エネルギーは、ダイオード 4 a, 4 b を介して電源正極 2 a 側に還流されて、消滅せしめるのが、周知の手段であるが、本発明装置では、逆流防止用のダイオード 6 により、上記した還流が阻止されるので、コンデンサ 5 を充電して高電圧とする。
10

従って、電流は急速に降下し、所定値だけ降下すると、オペアンプ 11 のヒステリシス特性により、その出力がハイレベルに復帰する。

従って、トランジスタ 3 a, 3 b が導通し、コンデンサ 5 の充電電圧により、励磁電流は急速に立上るが、曲線 14 の電圧まで、絶対値回路 10 の出力が増大すると、トランジスタ 3 a, 3 b は再び不導通となる。かかるサイクルを繰返すチョッパ回路となり、負荷 1 の励磁電流の曲線 15 は、曲線 14（基準電圧）に比例したものとなる。
15
20

上述したチョッパ作用を点線 16 の近傍のみを時間的に拡大して示したのがその下段の電流曲線である。

点線 14 a は、基準電圧 14 に比例した励磁電流を拡大して示したものである。曲線 15 a, 15 b, … は、
25 負荷 1 に実際に流れる脈流を示したものである。

トランジスタ 3 a, 3 b が導通すると、曲線 1 5 a に示すように電流が立上るが、このときに、コンデンサ 5 に蓄積された静電エネルギーによる高電圧により電流の立上りは急速となる。

5 点線 1 4 a まで立上ると、トランジスタ 3 a, 3 b は不導通となるので、電流は曲線 1 5 b に示すように降下する。このときに、負荷 1 に蓄積された磁気エネルギーは、コンデンサ 5 を充電して高電圧とするので、降下は急速となる。

10 かかるサイクルを繰返して、励磁電流は曲線 1 4 a を上限値として変化するものである。曲線 1 5 a, 1 5 b, ... の時間幅は、コンデンサ 5 の容量により変化され、容量が小さい程時間幅が小さくなる特徴がある。

以上の事実は、負荷 1 とコンデンサ 5 は並列共振回路
15 と相似した性質があるので、コンデンサ 5 の容量が小さくなる程共振周波数が大きくなることから推定されるものである。

負荷 1 の抵抗によるジュール損失分だけは、直流電源より電流の立上り部の末期において供給される。

20 周知の手段によると、直流電源電圧を高くして、磁気エネルギーの蓄積を急速とすることにより電流の立上りを急速とし、蓄積磁気エネルギーを電源に還流することにより降下を急速としている。

従って、印加電圧は高い電圧となり、チョッパ周波数
25 (曲線 1 5 a, 1 5 b, ... の時間幅) を小さくすること

には限界がある。

従って、基準電圧曲線 14 の矢印 8 の幅が小さく
100 マイクロ秒位となると、曲線 14 の図示の
ような凹凸に対応する時定数の小さい応答は不可能とな
5 る欠点がある。

本発明装置によると、印加電圧を低くしても、コンデ
ンサ 5 の容量を小さくすることにより、応答性を高速度
とすることができる効果がある。

実測によると、出力 300 ワット位のリラクタンس型
10 の電動機の磁極の励磁コイルの通電制御を行なった場合
に、印加直流電圧 100 ボルトで、曲線 15 a ,
15 b , ... の幅は 0.5 マイクロ秒となる。この
ときのコンデンサ 5 の容量は、0.1 マイクロファラッド
である。

15 従って、大きいインダクタンス負荷の場合でも、励磁
電流の応答性のよい通電制御を行なうことができるの
で、磁気軸受の励磁コイルの通電制御を行なうことによ
り、回転体の磁気浮上をより正確に行なうことができる
作用効果がある。

20 トランジスタ 3 a , 3 b の代りに、IGBT のような
高速度スイッチング素子を使用すると、上述した応答性
は更に良好となる。

第 2 図の曲線 14 をサイン波とすると、インバータに
本発明手段を利用できるので、高速度で振動の少ない高
25 速誘導機を得ることができる。

第 1 図 (a) において、ダイオード 6 は電源正極 2 a 側に挿入されているが、電源負極 2 b 側の点線 6 a で示す位置に、順方向に挿入しても本発明を実施することができる。

5 第 1 図 (b) の実施例は、チョッパ回路を変形したものである。第 1 図 (b) において、励磁電流が増大して、抵抗 9 の電圧降下が、基準電圧端子 1 2 の電圧 (第 2 図の曲線 1 4) を越えると、オペアンプ 1 1 の出力がハイレベルに転化する。

10 この出力は、微分回路 1 1 a により立上り部の微分パルスが得られ、微分パルスは単安定回路 1 3 を付勢するので所定の時間幅の電気パルスが得られる。

この電気パルスは、反転回路 1 3 a で反転されて、トランジスタ 3 a , 3 b を付勢して不導通とする。

15 上述した電気パルスの時間幅は、第 2 図の曲線 1 5 b , 1 5 d , … の幅と等しくされる。

かかる電気パルスの時間幅は、コンデンサ 5 の容量に対応して定められ、所要の応答性のチョッパ回路を構成することができるので、本発明を実施する他の手段とな

20 るものである。

産業上の利用可能性

本発明は、出力が 3 0 ワット以上位の電動機の電機子コイルの通電電流を高速度回転のときに、指定した波形
25 の通電制御を行なう場合に用られる。

請求の範囲

インダクタンス負荷の両端に接続された第1、第2の半導体スイッチング素子と、

5 該第1、第2の半導体スイッチングを介して該インダクタンス負荷に供電する直流電源と、

 該第1の半導体スイッチング素子および該インダクタンス負荷との直列接続体に逆接続された第1のダイオードと、

10 該第2の半導体スイッチング素子および該インダクタンス負荷との直列接続体に逆接続された第2のダイオードと、

 該インダクタンス負荷の通電電流を検出して検出電圧を得る電流検出回路と、

15 設定される任意の波形の電圧を有する基準電圧と、

 該インダクタンス負荷に供電する該直流電源側に順方向に挿入された逆流防止用の第3のダイオードと、

20 該第1、第2の半導体スイッチング素子および該インダクタンス負荷および該電流検出回路の直列接続体に並列に接続された小容量のコンデンサと、

 該電流検出回路の検出電圧が該基準電圧を越えると該第1、第2の半導体スイッチング素子を不導通
25 に転化して、該インダクタンス負荷の蓄積磁気エネ

1 1

ルギが、該直流電源正極側に流入することを逆流防止用の第3のダイオードにより阻止し、該第1、第2のダイオードを介して該蓄積磁気エネルギーが小容量の該コンデンサの静電エネルギーとして転換せしめることにより、急速に該通電電流を降下せしめ、所定値まで降下すると該第1、第2の半導体スイッチング素子を導通せしめて、小容量の該コンデンサの高電圧により、該通電電流の立上りを急速とするチョッパ回路と、

10 より構成されたことを特徴とするインダクタンス負荷の通電制御回路。

15

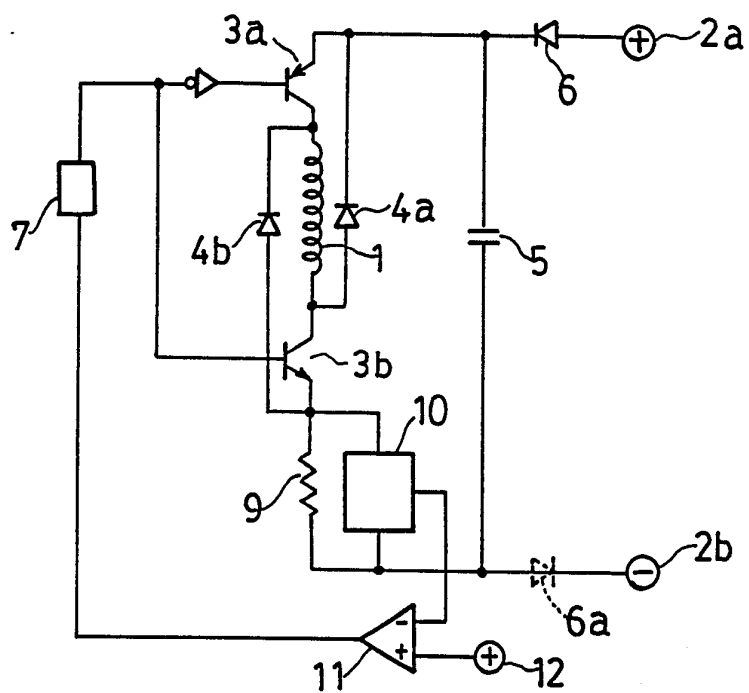
$\frac{1}{2}$ 

FIG. 1 (a)

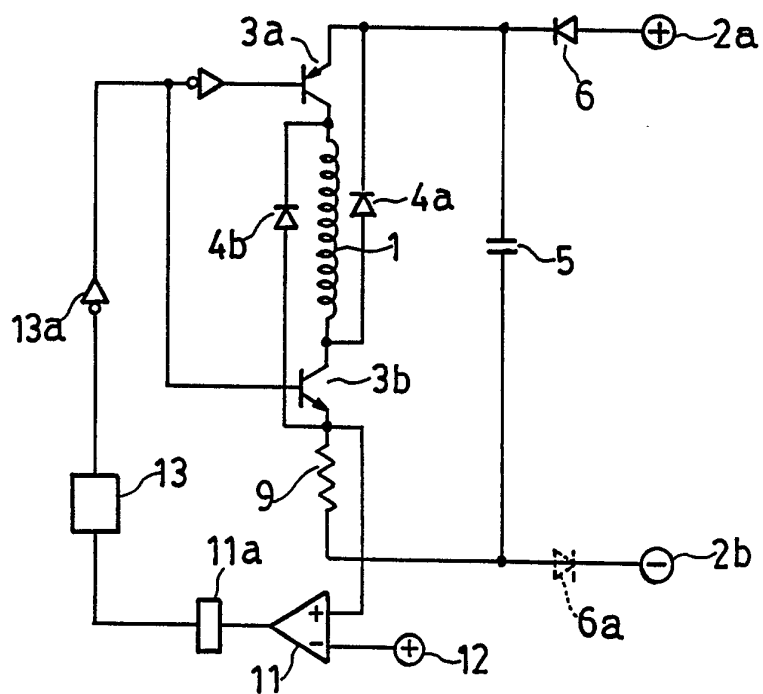


FIG. 1 (b)

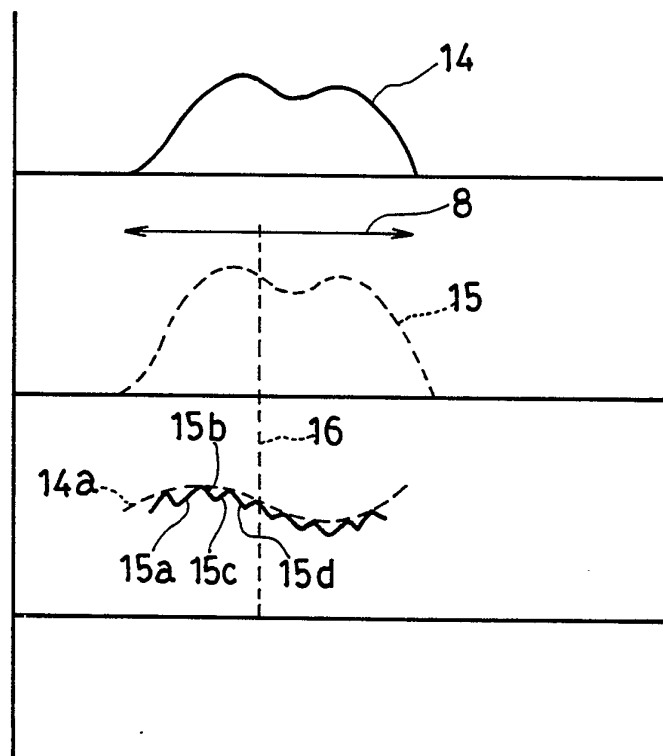
$\frac{2}{2}$ 

FIG. 2

INTERNATIONAL SEARCH REPORT

International Application No PCT/JP90/01127

I. CLASSIFICATION OF SUBJECT MATTER (if several classification symbols apply, indicate all) ⁶		
According to International Patent Classification (IPC) or to both National Classification and IPC		
Int. Cl ⁵ H02P8/00, H02P7/29		
II. FIELDS SEARCHED		
Minimum Documentation Searched ⁷		
Classification System	Classification Symbols	
IPC	H02P8/00	
Documentation Searched other than Minimum Documentation to the Extent that such Documents are Included in the Fields Searched ⁸		
Jitsuyo Shinan Koho	1960 - 1989	
Kokai Jitsuyo Shinan Koho	1971 - 1989	
III. DOCUMENTS CONSIDERED TO BE RELEVANT ⁹		
Category *	Citation of Document, ¹¹ with indication, where appropriate, of the relevant passages ¹²	Relevant to Claim No. ¹³
X	JP, A, 63-294297 (Hitachi Electronic Engineering K.K.), 30 November 1988 (30. 11. 88) (Family: none)	1
* Special categories of cited documents: ¹⁰ "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier document but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
IV. CERTIFICATION		
Date of the Actual Completion of the International Search	Date of Mailing of this International Search Report	
November 13, 1990 (13. 11. 90)	December 3, 1990 (03. 12. 90)	
International Searching Authority	Signature of Authorized Officer	
Japanese Patent Office		

I. 発明の属する分野の分類		
国際特許分類 (IPC) Int. Cl. ⁸ H02P8/00, H02P7/29		
II. 国際調査を行った分野		
調査を行った最小限資料		
分類体系	分類記号	
IPC	H02P8/00	
最小限資料以外の資料で調査を行ったもの		
日本国実用新案公報 1960-1989年 日本国公開実用新案公報 1971-1989年		
III. 関連する技術に関する文献		
引用文献の カテゴリー ※	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	請求の範囲の番号
X	JP, A, 63-294297 (日立電子エンジニアリング株式会社), 30.11月.1988 (30.11.88) (ファミリーなし)	1
※ 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 先行文献ではあるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願の日の後に公表された文献 「T」 国際出願日又は優先日の後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリーの文献		
IV. 認 証		
国際調査を完了した日 13.11.90	国際調査報告の発送日 03.12.90	
国際調査機関 日本国特許庁 (ISA/JP)	権限のある職員 特許庁審査官 小川 謙	5 H 9 0 6 3