



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2012년03월15일
(11) 등록번호 10-1122511
(24) 등록일자 2012년02월24일

(51) 국제특허분류(Int. Cl.)
G11C 16/02 (2006.01) G11C 16/08 (2006.01)
(21) 출원번호 10-2005-7007417
(22) 출원일자(국제) 2003년10월09일
심사청구일자 2008년09월25일
(85) 번역문제출일자 2005년04월28일
(65) 공개번호 10-2005-0083850
(43) 공개일자 2005년08월26일
(86) 국제출원번호 PCT/US2003/032050
(87) 국제공개번호 WO 2004/040586
국제공개일자 2004년05월13일
(30) 우선권주장
60/422,173 2002년10월28일 미국(US)
(56) 선행기술조사문헌
EP0544252 A2
US6167483 A
US5963474 A

(73) 특허권자
샌디스크 코퍼레이션
미합중국, 캘리포니아주 95035, 밀피타스, 맥카시
블레바드 601
(72) 발명자
곤잘레스, 카를로스, 제이.
미국, 캘리포니아 95032, 로스 가토스, 멧슨 애비
뉴 249
콘레이, 케빈, 엠.
미국, 캘리포니아 95120, 산 호세, 엘바라도 코트
5983
(74) 대리인
박경제

전체 청구항 수 : 총 13 항

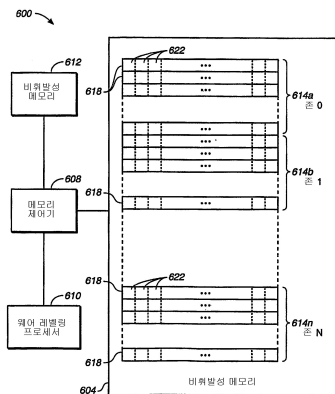
심사관 : 손윤식

(54) 발명의 명칭 비휘발성 저장 시스템들에서 자동 웨어 레벨링

(57) 요약

비휘발성 메모리 시스템에서 웨어 레벨링(wear leveling)을 수행하는 방법들 및 장치가 서술되어 있다. 내용을 지닌 제1 메모리 요소를 갖는 제1 존 및 제2 존을 포함하는 메모리 시스템에서 웨어 레벨링을 수행하는 방법은 제1 메모리 요소를 식별하는 단계 및 상기 제1 존으로부터 상기 제1 메모리 요소를 분리시키면서 상기 제1 메모리 요소의 내용을 상기 제2 존과 관계시키는 단계를 포함한다. 일 실시예에서, 상기 제1 메모리 요소의 내용을 상기 제2 존과 관계시키는 단계는 제2 메모리 요소의 내용을 제3 메모리 요소로 이동시키고 나서, 상기 제1 메모리 요소의 내용을 상기 제2 메모리 요소로 복사시키는 단계를 포함한다.

대표도 - 도6



특허청구의 범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

삭제

청구항 10

삭제

청구항 11

삭제

청구항 12

삭제

청구항 13

삭제

청구항 14

삭제

청구항 15

소거 가능하고 재프로그램 가능한 비휘발성 메모리 셀들의 시스템을 동작시키는 방법으로서, 상기 메모리 셀들은 복수의 물리 블록들로 편성되고, 각각의 물리 블록들은 동시에 소거 가능한 최소수의 메모리 셀들이고, 인입 데이터는 상기 복수의 물리 블록들 중 소거 블록 풀로서 유지되는 소거 블록들에 프로그램되는, 상기 방법은,

각 시간 웨어 레벨링이 적어도 하나의 미리 식별된 물리 블록들에서 수행된 후, 웨어 레벨링 교환을 위해 소거 블록들 보다는 복수의 물리 블록들 중 적어도 하나를 미리 결정된 방식으로 순환적으로 식별하는 단계;로서, 상기 순환적으로 식별함에 의해, 시스템이 동작한다면, 소거 블록들을 제외한 모든 복수의 물리 블록들이 미리 결정된 방식으로 반복적으로 식별되는 것을 특징으로 하는, 순환적으로 식별하는 단계; 및

각 시간 미리 결정된 웨어 레벨링 기준이 만족될 때, 소거 블록들의 수에 대응하는 데이터를 가지는 복수의 물리 블록들 중 현재 식별된 적어도 하나의 물리 블록의 데이터를 교환하여 웨어 레벨링 절차를 수행하는 단계;를 포함하는 비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 16

제15항에 있어서,

상기 데이터를 교환하는 것은

상기 복수의 물리 블록들 중 상기 현재 식별된 적어도 하나의 물리 블록으로부터의 데이터를 상기 대응하는 수의 소거 블록들에 복사하는 단계와,

상기 적어도 하나의 복수의 물리 블록들로부터의 적어도 하나의 논리 블록 어드레스 매핑을 상기 대응하는 수의 소거 블록들로 변경하는 단계를 포함하는

비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 17

제16항에 있어서, 상기 복사하는 단계 후,

상기 복수의 물리 블록들 중 상기 현재 식별된 적어도 하나의 물리 블록을 소거하는 단계와,

상기 소거된 적어도 하나의 물리 블록을 상기 소거 블록 풀에 배치하는 단계를 더 포함하는 비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 18

제15항에 있어서,

상기 현재 식별된 적어도 하나의 복수의 물리 블록들 상에서 상기 웨어 레벨링을 수행하는 것은

개개의 물리 블록에 의해 경험되는 소거 사이클의 수에 무관하게 달성되는 것을 특징으로 하는 비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 19

제15항에 있어서,

상기 소거 블록 풀 내의 복수의 물리 블록들 중 미리 결정된 수가 데이터 내에서 프로그램되면,

상기 미리 결정된 웨어 레벨링 기준을 만족하는 것을 특징으로 하는

비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 20

제15항에 있어서, 상기 순환적으로 식별하는 단계 및 웨어 레벨링 절차를 수행하는 단계는

상기 물리 블록들의 단일 존(single zone)에 대해 수행되는 것을 특징으로 하는

비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 21

제15항에 있어서, 상기 순환적으로 식별하는 단계 및 웨어 레벨링 절차를 수행하는 단계는

존(zone)의 경계들을 변경하지 않고,

상기 물리 블록들의 다중 존들(multiple zones)에 대해 수행되는 것을 특징으로 하는 비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 22

제15항에 있어서, 상기 순환적으로 식별하는 단계는

물리 어드레스 순서에 따라 차례로 상기 물리 블록들을 통해 포인터를 증가시킴에 따라 이루어지는 것을 특징으로 하는

비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 23

제15항에 있어서, 상기 순환적으로 식별하는 단계 및 웨어 레벨링 절차를 수행하는 단계는

2 이상의 물리 블록들에서 각각 수행되는 것을 특징으로 하는

비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 24

복수의 물리 블록들로 편성된 소거 가능하고 재프로그램 가능한 비휘발성 메모리 셀들의 시스템을 동작시키는 방법으로서, 각각의 물리 블록은 동시에 소거 가능한 최소수의 메모리 셀이고, 상기 방법은,

한 범위의 논리적 블록 어드레스들을, 상기 복수의 물리 블록들 중 소거 블록 풀을 제공하는 물리 블록들 이외의 물리적 블록들의 어드레스들에 맵핑하는 단계;

상기 한 범위의 논리적 블록 어드레스들 중 적어도 하나의 논리 블록 어드레스에 데이터를 저장하는 요청들에 응답하여, 상기 적어도 하나의 논리 블록 어드레스를 상기 소거 블록 풀에 있는 적어도 하나의 물리 블록의 어드레스로 변환하고, 그 후 상기 데이터를 상기 소거 블록 풀에 있는 상기 적어도 하나의 물리적 블록에 기입하는 단계;

웨어 레벨링 교환을 위해 상기 복수의 물리 블록들 중 하나의 물리 블록을 식별하는 단계;

주어진 수의 메모리 프로그램 동작 후, 상기 복수의 물리 블록들 중 상기 식별된 하나의 물리적 블록으로부터의 데이터를 상기 소거 블록 풀에 있는 물리 블록들 중 하나의 물리 블록으로부터의 데이터와 교환하는 단계; 및

미리 결정된 방식으로 상기 복수의 물리 블록들 중 다른 물리 블록들의 데이터를 순환적으로 식별하고 교환하는 단계;를 포함하며,

상기 순환적으로 식별하는 것은, 소거 블록 풀의 물리 블록들을 제외한, 모든 복수의 물리 블록들이 미리 결정된 방식으로 반복적으로 식별되는 것을 특징으로 하는

비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 25

제24항에 있어서, 상기 물리 블록들을 식별하는 단계는 상기 식별된 물리 블록이 상기 소거 블록 풀 내에 있는지 또는 프로그램 동작 중인지를 결정하는 단계를 포함하고, 상기 두 가지 경우 중 어느 하나에 해당한다고 결정되는 경우 상기 식별된 물리 블록은 교환되지 않는 것을 특징으로 하는 비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 26

제24항에 있어서, 상기 데이터를 교환하는 단계는, 상기 복수의 물리 블록들 중 상기 식별된 물리 블록으로부터의 데이터를 상기 소거 블록 풀 내의 대응하는 수의 물리 블록에 복사하는 단계와 상기 복수의 물리 블록들 중 상기 식별된 물리 블록으로부터 상기 소거 블록 풀 내의 상기 대응하는 수의 물리 블록으로 적어도 하나의 논리적 블록 어드레스의 맵핑을 변경하는 단계를 더 포함하는 비휘발성 메모리 셀들의 시스템 동작 방법.

청구항 27

제26항에 있어서, 상기 데이터를 복사하는 단계 후, 상기 복수의 물리 블록들 중 상기 식별된 물리 블록을 소거하는 단계와 상기 소거된 물리적 블록을 상기 소거 블록 풀에 배치하는 단계를 더 포함하는 비휘발성 메모리의 셀들의 시스템 동작 방법.

명세서

기술분야

[0001] 본 발명은 일반적으로 대량 디지털 데이터 저장 시스템들에 관한 것이며, 특히, 비휘발성 저장 시스템 내의 저장 에리어들과 관련된 웨어(wear)를 저장 에리어에 걸쳐서 자동적으로 확산시키는 시스템들 및 방법들에 관한 것이다.

배경기술

[0002] 플래시 메모리 저장 시스템들과 같은 비휘발성 메모리 시스템들의 사용은, 이와 같은 메모리 시스템들의 물리적인 크기를 소형화하고 비휘발성 메모리가 반복적으로 재프로그래밍되도록 하는 성능 때문에 증가하고 있다. 플래시 메모리 저장 시스템들의 콤팩트한 물리적인 크기가 장치들 내에 이와 같은 저장 시스템의 사용을 용이하게 함으로, 이 저장 시스템의 사용은 증가 일로에 있다. 플래시 메모리 저장 시스템들을 사용하는 장치들은 디지털 카메라들, 디지털 캠코더들, 디지털 음악 플레이어들, 휴대 개인용 컴퓨터들 및 위성 위치확인 장치들을 포함하지만 이에 국한되지 않는다. 플래시 메모리 저장 시스템들에 포함된 비휘발성 메모리를 반복적으로 재프로그래밍 하는 성능은 플래시 메모리 저장 시스템들이 사용 및 재사용되도록 한다.

[0003] 비휘발성 메모리, 특히, 플래시 메모리 시스템들 내의 비휘발성 메모리 저장 셀들이 반복적으로 재프로그래밍될 수 있고 소거될 수 있지만, 각 셀 또는 물리적인 위치는 셀이 닳아 없어지기(wear out) 전 단지 특정 횟수 소거될 수 있다. 일부 시스템들에서, 셀이 닳아 없어질 것이라고 간주되기 전, 셀은 최대 대략 1만회 소거될 수 있다. 다른 시스템들에서, 셀이 닳아 없어질 것이라고 간주되기 전, 셀은 최대 대략 10만회 또는 심지어 최대 백만 회 소거될 수 있다. 셀이 닳아 없어졌을 때, 플래시 메모리 시스템의 전체 저장량의 일부분에 대한 사용 손실 또는 수행성능의 상당한 저하를 초래하여, 예를 들어 저장된 데이터의 손실 또는 데이터를 저장할 수 없는 성능으로 인해 이 플래시 메모리 시스템의 사용자에게 나쁜 영향을 미칠 수 있다.

[0004] 플래시 메모리 시스템 내의 셀들 또는 물리적인 위치들에 대한 웨어는 셀들 각각이 얼마나 자주 프로그램되는 지에 따라서 다르다. 셀 또는 일반적으로, 메모리 요소가 1회 프로그램되고 나서 효율적으로 결코 재프로그래밍되지 않는다면, 이 셀과 관련된 웨어는 통상, 상대적으로 낮게될 것이다. 그러나, 셀이 반복적으로 기록되고 소거되면, 이 셀과 관계되는 웨어는 통상, 상대적으로 높게될 것이다. 논리적인 블록 어드레스들(LBAs)이 호스트들, 예를 들어 플래시 메모리 시스템에 액세스하거나 이를 사용하는 시스템들에 의해 사용되어, 플래시 메모리 시스템에 저장된 데이터에 액세스 할 때, 호스트가 상기 LBAs를 사용하여 데이터를 기록 및 중복기록하는 경우, 플래시 메모리 시스템 내의 상기 물리적인 위치들 또는 셀들은 당업자에게 인지되는 바와 같이 반복적으로 기록 및 소거된다.

[0005] 일부 셀들이 상대적으로 닳아 없어지지 않은 동안 다른 셀들이 효율적으로 닳아 없어졌을 때, 닳아 없어진 셀들의 존재는 통상, 플래시 메모리 시스템의 전체 수행성능을 손상시킨다. 닳아 없어진 셀들 자체들과 관련된 수행 성능 저하 이외에도, 닳아 없어지지 않은 셀들의 불충분한 수가 원하는 데이터를 저장하는데 이용되는 경우, 플래시 메모리 시스템의 전체 수행성능에 나쁜 영향을 미칠 수 있다. 종종, 임계 수의 닳아 없어진 셀들이 플래시 메모리 시스템에 제공될 때, 심지어 플래시 메모리 시스템 내의 많은 다른 셀들이 상대적으로 웨어되지 않았을 때조차도, 플래시 메모리 시스템은 사용될 수 없는 것으로 간주될 수 있다.

[0006] 플래시 메모리 시스템 내에서 셀들이 상당히 균일하게 웨어될 확률을 증가시키기 위하여, 웨어 레벨링(wear leveling) 동작들이 종종 수행된다. 웨어 레벨링 동작들은 일반적으로, 특정 LBAs와 관련된 셀들을 변경시키도록 배치되어, 동일한 LBAs가 항상 동일한 셀들과 관련되지 않도록 한다. LBAs의 셀 관련성을 변경시키므로써, 다른 셀들이 닳아 없어지기 전 특정 셀이 충분히 닳아 없어질 수 있는 가능성을 줄인다.

[0007] 한 가지 종래 웨어 레벨링 공정은 고객 또는 호스트 LBAs의 2개의 상대적으로 큰 부분들이 매핑되는 물리적인 위치를 스와핑(swapping)하는 단계를 포함한다. 즉, 저장 셀들의 상대적으로 큰 섹션들과 관계된 LBAs가 스와핑된다. 이와 같은 스와핑은 고객으로부터의 수동 명령을 통해서, 예를 들어, 호스트의 사용을 통해서 초기화되고, 이에 따라서, 고객에게 투명(transparent)하게 되지 않는다. 또한, 저장 셀들의 2개의 상대적으로 큰 섹션

들 간에 데이터를 이동시키는 단계를 포함하는 스와핑 동작들은 시간 소모적임으로 비효율적이다. 게다가, 전체 플래시 메모리 시스템과 관련된 예를 들어 시간 및 처리력과 같은 상당한 자원들을 소모하는 상대적으로 긴 지속기간의 스와핑 동작들로 인해, 전체 플래시 메모리 시스템의 수행성능은 나쁜 영향을 받을 수 있다. 제1 위치로부터 데이터를 이동시키는 단계는 통상, 이 데이터를 또 다른 위치로 복사하는 단계 및 이 제1 위치로부터 데이터를 소거하는 단계를 포함한다.

[0008] 셀들을 단지 웨어시킴으로써 웨어 레벨링을 피하도록 할 수 있다. 셀들이 효율적으로 닳아 없어지면, 섹터들과 관련된 어드레스들을 스페어 에리어들에 매핑시킴으로써 셀들에 할당된 섹터들은 재할당될 수 있다. 스페어 에리어들 또는 셀들의 수가 제한되고 가치를 지니고 있기 때문에, 사용될 수 없는 셀들과 관련된 섹터들이 매핑될 수 있는 스페어 에리어들이 항상 존재할 수 없다. 게다가, 셀들을 사용할 수 없는 이후에 만, 효율적으로 재매핑한 섹터들은 일반적으로, 전체 플래시 메모리 시스템의 수행성능을 저하시킨다.

[0009] 그러므로, 플래시 메모리 저장 시스템 내에서 웨어 레벨링을 효율적으로 그리고 투명하게 수행하는 방법 및 장치가 바람직하다. 즉, 플래시 메모리 저장 시스템과 관련된 물리적인 위치들에서 더욱 균일한 웨어를 증진시키면서 플래시 메모리 저장 시스템의 수행성능에 나쁜 영향을 미치지 않는 자동 웨어 레벨링 공정이 필요로 된다.

발명의 상세한 설명

[0010] 본 발명은 비휘발성 메모리 시스템에서 자동 웨어 레벨링을 수행하는 시스템 및 방법에 관한 것이다. 본 발명의 한 양상을 따르면, 내용을 지닌 제1 메모리 요소를 갖는 제1 존 및 제2 존을 포함하는 메모리 시스템에서 웨어 레벨링을 수행하는 방법은 제1 메모리 요소를 식별하는 단계 및 상기 제1 존으로부터 상기 제1 메모리 요소를 분리시키면서 상기 제1 메모리 요소의 내용을 상기 제2 존과 관계시키는 단계를 포함한다. 일 실시예에서, 상기 제1 메모리 요소의 내용을 상기 제2 존과 관계시키는 단계는 제2 메모리 요소의 내용을 제3 메모리 요소로 복사시키고 나서, 상기 제1 메모리 요소의 내용을 상기 제2 메모리 요소로 이동시키는 단계를 포함한다.

[0011] 일 실시예에서, 웨어 레벨링 공정동안 점진적이며 자동 웨어-레벨링 공정을 사용하여 상대적으로 작은 량의 데이터를 상이한 메모리 요소들, 예를 들어, 물리적인 블록들로 이동시킴으로써, 종종 기록되고 소거되는 논리적인 블록 어드레스들과 관계되는 메모리 요소들이 종종 기록되고 소거되는 논리적인 블록 어드레스들과 관계되기 전 종종 기록되고 소거되지 않은 메모리 요소들로 대체될 수 있기 때문에, 메모리 장치 내의 메모리 요소들의 더욱 균일한 웨어가 성취될 수 있다. 마찬가지로, 드물게 기록되고 소거되는 논리적인 블록 어드레스들과 관계된 메모리 요소들은 보다 자주 기록되고 소거되는 논리적인 블록 어드레스들과 관계되는 메모리 요소들로 대체될 수 있음으로써, 메모리 요소들의 웨어가 더욱 균일하게 되도록 한다.

[0012] 본 발명의 또 다른 양상을 따르면, 메모리 시스템에서 자동 웨어 레벨링을 수행하는 방법은 제1 메모리 요소 및 제2 메모리 요소를 포함하는 직접 어드레싱 방식을 포함하는데, 이 방식은 제1 메모리 요소에 포함된 제1 세트의 정보를 제2 메모리 요소에 제공하는 단계 및 제2 메모리 요소에 포함되는 제2 세트의 정보를 제1 메모리 요소에 제공하는 단계를 포함한다. 예를 들어 메모리 시스템에 액세스하는 호스트 시스템으로부터 제1 세트의 정보에 대한 액세스가 바람직할 때, 그 후, 제2 메모리 요소가 액세스될 수 있고, 제2 세트의 정보에 대한 액세스가 바람직할 때, 제1 메모리 요소가 액세스될 수 있다. 일 실시예에서, 메모리 시스템과 관련된 매핑 정보는 갱신되어 제1 세트의 정보가 제2 메모리 요소에 포함된다는 것을 표시하고 제2 세트의 정보가 제1 메모리 요소에 포함된다는 것을 표시한다.

[0013] 본 발명의 또 다른 실시예를 따르면, 존 이동 방식에서, 정보를 저장하는 메모리 시스템은 제1 메모리 요소를 지닌 제1 존 및 제2 메모리 요소를 지닌 제2 존을 포함한다. 제1 메모리 요소는 내용, 예를 들어, 데이터 정보를 포함하도록 배치된다. 메모리 시스템의 웨어 레벨링 프로세서는 제1 메모리 요소를 식별하여 제1 메모리 요소의 내용을 2 메모리 요소와 관계시키도록 배치된다. 일 실시예에서, 제2 존은 제3 메모리 요소를 포함하고, 웨어 레벨링 프로세서는 제2 메모리 요소의 내용을 제3 메모리 요소로 복사시키며, 제2 메모리 요소를 소거하고 제1 메모리 요소의 내용을 제2 메모리 요소로 복사시킨다. 이와 같은 실시예에서, 메모리 시스템은 웨어 레벨링 프로세서에 의해 갱신되어 제2 메모리 요소가 제1 존과 관계된다는 것을 표시하고 제1 메모리 요소가 제1 존으로부터 분리된다는 것을 표시하는 매핑 정보를 포함할 수 있다.

[0014] 본 발명의 또한 다른 양상을 따르면, 메모리 시스템에서 자동 웨어 레벨링을 수행하는 방법은 메모리 시스템과 관계되는 제1 존을 식별하는 단계 및 또한 메모리 시스템과 관계되는 제2 존을 식별하는 단계를 포함하는 존 스와핑 방식을 포함한다. 제1 존은 제1 내용을 포함하는 제1 메모리 요소를 포함하고, 제2 존은 제2 내용을 포함하는 제2 메모리 요소를 포함한다. 이 방법은 또한 제1 내용을 제2 메모리 요소로 저장하는 단계 및 제2 내용을

제1 메모리 요소로 저장하는 단계를 포함한다. 내용이 저장되면, 제1 내용이 액세스될 때, 제1 내용은 제2 메모리 요소에 액세스되고, 제2 내용이 액세스될 때, 제2 내용은 제1 메모리 요소에 액세스 된다. 일 실시예에서, 제1 존 내의 메모리 요소들의 실질적으로 모든 원래 내용들은 제2 존 내의 메모리 요소들에 저장되고, 제2 존 내의 메모리 요소들의 실질적으로 모든 원래 내용은 제1 존 내의 메모리 요소들 내로 저장된다.

[0015] 본 발명의 부가적인 양상들, 장점들 및 특징들은 전형적인 예들에 대한 이하의 설명들에 포함된다. 본원에 참조된 모든 특허들, 특허 출원들, 물품들, 특허 공개들 및 이외 다른 공개들은 본원 전반에 참조되어 있다.

[0016] 본 발명은 첨부한 도면을 참조한 이하의 설명에 의해 최적으로 이해할 수 있을 것이다.

실시예

[0036] A. 메모리 구성 및 기본 정의들

[0037] 본 발명들은 소거 및 기록 사이클들의 수가 증가될 때 시간에 따라서 수행성능이 저하될 수 있는 메모리 시스템들에서의 웨어 레벨링과 관계된다. 본원에 서술된 실시예들이 비휘발성 EEPROM 기반으로 한 메모리 시스템들을 설명하지만, 본 발명들의 각종 양상들은 "웨어"에 민감할 수 있는 임의 유형의 저장 매체에 적용될 수 있다. 예를 들어, 최신 비휘발성 메모리 기술은 상-변화 메모리(phase-change memory)이다. 정보는 소정 재료의 상을 변경시킴으로써 저장된다. 이와 같은 시스템들은 또한 "웨어"되는 경향이 있을 수 있는데, 이 웨어로 인해 저장 매체는 매체가 순환되는 횟수가 증가할 때 정보를 덜 저장할 수 있다. 본 발명들은 이와 같은 기술들에 손쉽게 적용될 수 있다.

[0038] 일 실시예에서, 플래시 저장 시스템들 내의 비휘발성 메모리 저장 셀들은 반복적으로 프로그램되고 소거될 수 있지만, 셀들이 닳아 없어지기 전, 각 셀은 단지 특정 횟수 소거될 수 있다. 셀이 닳아 없어졌을 때, 닳아 없어진 셀을 포함하는 플래시 메모리 저장 시스템의 전체 저장 볼륨의 부분과 관련된 수행성능의 상대적으로 큰 저하가 발생되어 이 부분에 저장된 데이터가 손실될 수 있으며, 또는 이 부분에 데이터를 저장하는 것이 불가능하게 될 수 있다. 플래시 메모리 저장 시스템의 수행성능에 나쁜 영향을 미치지 않는 자동 웨어 레벨링 공정은 웨어 레벨링이 효율적으로 그리고 상당히 규칙적으로 이루어지도록 한다. 따라서, 플래시 메모리 저장 시스템과 관계된 셀들은 더욱 균일하게 닳아 없어질 수 있는데, 즉 특정 셀들이 대체로, 다른 셀들 보다 훨씬 더 신속하게 닳아 없어지지 않도록 한다. 그러므로, 플래시 메모리 저장 시스템의 수명은 수행성능에 큰 패널티를 주지 않고도 확장될 수 있다. 게다가, 웨어 레벨링이 실질적으로 자동적으로 이루어지기 때문에, 사용자가 웨어 레벨링 공정을 초기화하는 것을 기억할 필요가 없게 된다.

[0039] 우선 도1a를 참조하면, 비휘발성 메모리 장치, 예를 들어 콤팩트플래시 메모리 카드와 같은 메모리 카드를 포함하는 범용 호스트 시스템이 설명될 것이다. 호스트 또는 컴퓨터 시스템(100)은 일반적으로, 마이크로프로세서(108), 랜덤 액세스 메모리(RAM)(112) 및 입력 출력 회로들(116)을 통신시키는 시스템 버스(104)를 포함한다. 호스트 시스템(100)은 일반적으로, 다른 구성요소들, 예를 들어 도시되지 않은 디스플레이 장치들 및 네트워크 장치를 포함할 수 있다는 것을 인지하여야 만 된다.

[0040] 일반적으로, 호스트 시스템(100)은 정지 화상 정보, 오디오 정보, 및 비디오 영상 정보를 포함하지만 이에 국한되지 않은 정보를 포착 또는 저장할 수 있다. 이와 같은 정보는 실시간으로 포착될 수 있고 무선 방식으로 호스트 시스템(100)에 전송될 수 있다. 호스트 시스템(100)이 실질적으로 임의의 시스템일 수 있지만, 호스트 시스템(100)은 통상적으로, 디지털 카메라, 비디오 카메라, 셀룰러 통신 장치, 휴대용 계산 장치, 오디오 플레이어 또는 비디오 플레이어와 같은 시스템이다. 그러나, 호스트 시스템(100)은 일반적으로, 데이터 또는 정보를 저장하고 데이터 또는 정보를 검색하는 실질적으로 모든 시스템일 수 있다. 이는 또한 단지 데이터를 포착하거나 단지 데이터를 검색하는 시스템일 수 있다. 즉, 호스트 시스템(100)은 데이터를 저장하는 전용 시스템일 수 있거나, 호스트 시스템(100)은 데이터를 판독하는 전용 시스템일 수 있다. 예로서, 호스트 시스템(100)은 단지 데이터를 기록 또는 저장하도록 배치된 메모리 라이터일 수 있다. 대안적으로, 호스트 시스템(100)은 통상적으로 데이터를 판독 또는 검색하고 데이터를 포착하지 않도록 배치된 MP3 플레이어와 같은 장치일 수 있다.

[0041] 비휘발성 메모리 장치(120)는 버스(104)와 인터페이스하도록 배치되어 정보를 저장한다. 선택적인 인터페이스 회로 블록(130)은 비휘발성 메모리 장치(120)가 버스(104)와 통신하도록 할 수 있다. 제공될 때, 인터페이스 회로 블록(130), 예를 들어, 인터페이스는 버스(104)상의 부하를 감소시키도록 작용한다. 비휘발성 메모리 장치(120)는 비휘발성 메모리(124) 및 메모리 제어 시스템(128)을 포함한다. 일 실시예에서, 비휘발성 메모리 장치(120)는 단일 칩 또는 다이 상에서 구현될 수 있다. 대안적으로, 비휘발성 메모리 장치(120)는 다수 칩 모듈 또는 다수 이산 구성요소들 상에서 구현될 수 있다. 비휘발성 메모리 장치(120)의 한 가지 실시예가 도1b와 관련

하여 이하에 보다 상세하게 설명될 것이다. 비휘발성 메모리 장치(120)는 실질적으로 임의의 적절한 비휘발성 메모리 장치, 예를 들어, 제거가능한 메모리 카드 또는 임베드된 서브시스템일 수 있다.

[0042] 비휘발성 메모리(124)는 데이터가 필요에 따라서 액세스되어 관독될 수 있는 데이터를 저장하도록 배치된다. 데이터를 저장, 데이터를 관독 및 데이터를 소거하는 공정들은 일반적으로, 메모리 제어 시스템(128)에 의해 제어된다. 일 실시예에서, 메모리 제어 시스템(128)은 비휘발성 메모리(124)의 동작을 관리하여, 근본적으로 비휘발성 메모리(124)의 섹션들이 실질적으로 동일하게 닳아 없어지도록 함으로써 이 메모리의 수명을 실질적으로 최대가 되게 한다.

[0043] 비휘발성 메모리 장치(120)는 일반적으로, 메모리 제어 시스템(128), 즉 제어기를 포함하는 것으로서 설명되었다. 특히, 비휘발성 메모리 장치(120)는 비휘발성 메모리(124) 및 제어기(128) 기능들을 위한 별도의 칩들을 포함할 수 있다. 예로서, PC 카드들, 콤팩트플래시 카드들, 멀티미디어 카드들, 및 보안 디지털 카드들을 포함하지만 이에 국한되지 않는 비휘발성 메모리 장치들은 별도의 칩 상에서 구현될 수 있는 제어기들을 포함할 수 있지만, 다른 비휘발성 장치들은 별도의 칩상에서 구현되는 제어기들을 포함하지 않을 수 있다. 비휘발성 메모리 장치(120)가 별도의 메모리 및 제어기 칩들을 포함하지 않도록 하는 실시예에서, 메모리 및 제어기 기능들은 단일 칩내로 집적될 수 있다. 게다가, 제어기는 호스트 시스템 상에 위치될 수 있고, 비휘발성 메모리 장치(120)는 커넥터 또는 이외 다른 어떤 유형의 인터페이스를 통해서 호스트 상의 제어기에 접속될 수 있다. 여하튼, 본 발명의 범위는 메모리 시스템의 모든 상이한 형태들 및 조합들을 포함하는데, 메모리 매체 내의 웨어 레벨은 제어 시스템에 의해 제어된다. 예를 들어, 제어기는 호스트 시스템의 마이크로프로세서 상의 소프트웨어 내에서 구현될 수 있다.

[0044] 도1b를 참조하면, 비휘발성 메모리 장치(120)는 본 발명의 실시예에 따라서 보다 상세하게 설명될 것이다. 도1b는 단일 플래시 메모리 칩(124) 및 별도의 제어기(128)를 포함하는 비휘발성 메모리 장치(120)의 실시예를 도시한다는 것을 인지하여야만 된다. 메모리(124)는 반도체 기판상에 형성된 적절한 어드레싱 및 제어 회로와 함께 메모리 셀들의 어레이일 수 있는데, 데이터의 하나 이상의 비트들은 메모리 셀들의 각 메모리 요소들에 전하의 분포들 또는 2개이상의 레벨들 중 한 레벨을 저장함으로써 각 메모리 셀들에 저장된다. 비휘발성 플래시 전기적으로 소거가능한 프로그램가능한 관독 전용 메모리(EEPROM)은 이와 같은 시스템들을 위한 통상적인 메모리 유형의 일예이다.

[0045] 서술된 실시예에서, 제어기(128)는 버스(15)를 통해서 호스트 컴퓨터 또는 메모리 시스템을 사용하여 데이터를 저장하는 다른 시스템과 통신한다. 버스(15)는 일반적으로 도1a의 버스(104)의 일부분이다. 제어 시스템(128)은 또한, 메모리(124)의 동작을 제어하는데, 이 메모리는 메모리 셀 어레이(1)를 포함하여 호스트에 의해 제공되는 데이터를 기록하며, 호스트에 의해 요청되는 데이터를 관독하고 동작 메모리(124)에서 각종 하우스키핑 기능들을 수행한다. 제어 시스템(128)은 메모리, 각종 논리 회로들 등을 관리시키는 범용 마이크로프로세서 또는 마이크로제어기를 포함할 수 있다. 하나 이상의 상태 기계들은 또한 종종, 특정 루틴들의 수행성능을 제어하는데 포함된다.

[0046] 메모리 셀 어레이(11)는 통상적으로, 어드레스 디코더들(17)을 통해서 제어 시스템(128)에 의해 어드레스 된다. 디코더들(17)은 교정 전압들(correct voltages)을 어레이(11)의 워드 및 비트 라인들에 인가하여 제어 시스템(128)에 의해 어드레스되는 메모리 셀들의 그룹에 데이터를 프로그램, 이 그룹으로부터 데이터를 관독 또는 이 그룹을 소거한다. 추가적인 회로들(19)은 관독 또는 기록되는 데이터를 일시적으로 저장하는 데이터 레지스터들, 어드레스된 셀들의 그룹 내로 프로그램되는 데이터에 따라서 어레이의 요소들에 인가되는 전압들을 제어하는 프로그래밍 구동기들, 및 각종 전압들 및 제어 신호들의 시퀀스를 제어하는 상태 기계들을 포함할 수 있다. 회로들(19)은 또한, 어드레스된 메모리 셀들의 그룹으로부터 데이터를 관독하는데 필요한 감지 증폭기들 및 이외 다른 회로들을 포함할 수 있다. 어레이(11) 내로 프로그램될 데이터 또는 어레이(11)로부터 최근에 관독되는 데이터는 통상적으로, 제어 시스템(128) 내의 버퍼 메모리(1)에 저장된다. 제어 시스템(128)은 또한 통상적으로, 명령 및 상태 데이터 등을 일시적으로 저장하는 각종 레지스터들을 포함한다.

[0047] 한 가지 특정 실시예에서, 어레이(11)는 메모리 셀들의 많은 수의 블록들(0-N)로 분할된다. 바람직한 실시예에서, 블록은 모두 소거되는 메모리 셀들의 최소수인, 소거 유닛이다. 각 블록은 통상적으로, 도1b에 또한 도시된 바와 같은 다수의 페이지들로 분할된다. 페이지는 최소 프로그래밍 유닛이고, 사용자 데이터의 하나 이상의 섹터들은 통상 각 페이지 내에 저장된다. 섹터는 호스트가 비휘발성 메모리에 또는 이로 부터 어드레스하거나 전달할 논리적인 데이터의 최소 유닛이다. 디스크 드라이브 장치들에서, 이는 전형적으로 512 바이트들이다. 일부 비휘발성 메모리들은 부분적 페이지 프로그래밍을 허용하는데, 이 부분적 페이지 프로그래밍에서, 제1 프로그래

밍 이후의 소거된 상태로 남아 있는 각 비트들은 이 페이지를 먼저 소거함이 없이 다음 페이지 프로그램 동작들로 프로그램될 수 있다. 일부 다수상태 메모리들은 심지어, 보다 낮은 프로그램된 상태로 이미 프로그램된 비트들을 다음 페이지 프로그램 동작들에서 보다 높은 상태로 프로그램시킬 수 있다. 이들 메모리들에서, 섹터들 또는 심지어 섹터들의 부분들은 서로 다른 시간에서 프로그램될 수 있다. 그럼에도 불구하고, 한 페이지는 프로그래밍의 기본 유닛을 유지하며; 이는 단지 일부 비트들이 나중에 마스킹되어 제거되고 프로그램된다는 것이다. 본 발명들은 소거, 판독 및/또는 기록 유닛들의 물리적인 구현과 관계없이 임의의 적절한 메모리 시스템에 적용될 수 있다.

[0048] 서술된 실시예의 도1b에 도시된 바와 같이, 한 페이지는 사용자 데이터 및 오버헤드 데이터 둘 다를 포함할 수 있다. 오버헤드 데이터는 통상, 페이지 내에 포함된 사용자 데이터로부터 계산되는 에러 정정 코드(ECC)를 포함하고, ECC는 오버헤드 데이터의 일부 또는 전부를 포함할 수 있다. 제어 시스템(128)의 일부(23)는 데이터가 어레이(11) 내로 프로그램될 때 ECC를 계산하고 또한 데이터가 어레이(11)로부터 판독될 때 ECC를 검사한다. 오버헤드 데이터는 또한, 사용자 데이터의 논리적인 어드레스, 페이지 및/또는 블록의 물리적인 어드레스들, 어드레스 맵 정보, 물리적인 블록에 의해 겪게되는 소거 사이클들의 수, 암호화 정보 및/또는 다른 통계들 또는 데이터를 포함할 수 있다. 오버헤드 데이터의 부분 또는 전부는 도1b에 도시된 바와 같이 각 페이지에 저장될 수 있다. 대안적으로, 오버헤드 데이터의 부분 또는 전부는 각 블록 내의 특정 위치에 저장될 수 있거나, 이는 심지어 사용자 데이터로부터 분리되는 블록에 저장될 수 있다.

[0049] 데이터의 한 섹터는 각 페이지에 가장 보편적으로 포함되지만, 2개 이상의 섹터들은 대신에 페이지를 형성하거나, 페이지는 섹터보다 작을 수 있다. 예를 들어, 본원에 전반적으로 참조된 미국 특허들 5,890,192호 및 5,430,859호는 청크들의 유닛들(units of chunks)로 데이터를 프로그래밍하고 판독하는 것을 서술하는데, 여기서 청크는 섹터의 프랙션이다. 일부 메모리 시스템들에서, 한 섹터는 한 페이지에 포함되고, 한 페이지는 블록을 형성할 수 있다. 통상적으로, NAND 메모리 시스템들에서, 하나 이상의 섹터들은 각 페이지에 형성되고, 8, 16 또는 32 페이지들은 블록을 형성한다. 다른 메모리 시스템들에서, 블록들은 상대적으로 많은 수, 즉 512, 1024와 같은 페이지들 또는 심지어 이 보다 많은 페이지들로부터 형성된다. 블록들의 수는 메모리 시스템에 소망의 데이터 용량을 제공하도록 선택된다. 어레이(11)는 통상, 몇개의 서브-어레이들(도시되지 않음)로 분할되는데, 이 어레이들 각각은 블록들의 부분을 포함하는데, 이는 다소 서로에 대해 독립적으로 동작하여 각종 메모리 동작들의 실행시에 병렬화 정도를 증가시킨다. 다수의 서브-어레이들의 사용 예는 앞서 언급된 미국 특허 5,890,192호에 서술되어 있다.

[0050] 비휘발성 메모리(124)의 특정 섹션, 예를 들어 메모리 요소들의 그룹이 반복적으로 프로그램되고 소거될 때, 특정 섹션은 일반적으로 연속적으로 프로그램되지 않은 섹션 보다 빠르게 닳아 없어진다. 비휘발성 메모리(124) 내의 여러 어레이들의 웨어를 효율적으로 "균일"하게 하기 위하여, 웨어 레벨링을 자동 수행함으로써, 반복적으로 프로그램 되는 섹션들이 덜 프로그램 되도록 하는 반면, 반복적으로 프로그램되는 섹션들을 과도하게 순환시키는 것이 아니라 이 보다 덜 프로그램되는 섹션들을 사용할 수 있도록 한다.

[0051] 일반적으로, 웨어 레벨링을 수행하기 위하여, 하나 이상의 물리적인 위치들, 예를 들어, 소정 횟수 프로그램되는 하나 이상의 셀들 또는 메모리 요소들과 관계되는 논리적인 어드레스(예를 들어, 논리적인 블록 어드레스 및/또는 실린더-헤드-섹터 어드레스)는 반복적으로 프로그램 되지 않는 상이한 물리적인 위치와 재관계될 수 있다. 예를 들어, 최상위 프로그램된 물리적인 위치의 내용은 최하위 프로그램된 물리적인 위치의 내용과 스와핑되어, 물리적인 위치들의 웨어가 근본적으로 균일하게 되도록 한다. 이와 같은 공정은 직접 매핑 어드레싱 웨어 레벨링 방식으로 이루어질 수 있는데, 이 방식에서 소정 논리적인 어드레스는 웨어 레벨링과 같은 어떤 특정 이벤트에 의해 재할당될 때까지의 "긴" 시간 기간 동안 특정 물리적인 위치와 관계된다. 이 방식을 때때로 (정적) 어소시에이티브 매핑(associative mapping)이라 칭한다.

[0052] 웨어 레벨링은 또한, 간접 어드레싱을 사용하여 시스템들에서 수행되어 논리적인 어드레스를 물리적인 어드레스에 매핑시킬 수 있다. 이들 시스템들에서, 소정 논리적인 어드레스는 상이한 시간에서 상이한 물리적인 위치들에 매핑되어, 각 논리적인 갱신으로 인해 변경된다. 통상, 일시적으로 사용되지 않지만 물리적인 소거되는 블록들의 집합은 소거 풀(erase pool)을 형성한다. 소거-풀링 웨어 레벨링 방식들에서, 어떤 영역에서 가장 닳아해진 물리적인 위치의 내용은 동일한 영역 내에서 소거된 물리적인 위치로 이동되어, 가장 닳아해진 물리적인 위치가 닳아 없어지는 속도를 n 추거나, 이 존들이 스와핑되거나 재규정되어 특정 물리적인 위치들이 다른 물리적인 위치들 보다 훨씬 빠른 속도로 닳아 없어지는 것을 방지한다.

[0053] 본 발명들은 또한, 물리적인 메모리의 존들을 사용하여 시스템들에서 구현될 수 있다. 존은 특정 범위의 논리적

인 블록들이 매핑되는 물리적인 메모리 또는 메모리 시스템의 임의의 세분된 서브셋일 수 있다. 존에 매핑되는 논리적인 블록들의 수 보다 많은 수의 물리적인 블록들이 존에 포함되어, 과다 사전-소거된 블록들을 제공한다. 예를 들어, 64 메가바이트의 데이터를 저장할 수 있는 메모리 시스템은 존 당 16 메가바이트의 데이터를 저장하는 4개의 존으로 세분될 수 있다. 그 후, 논리적인 블록들의 범위는 4개의 그룹들로 분할되는데, 한 그룹은 4개의 존들 각각의 물리적인 블록들을 위한 것이다. 논리적인 블록들은 전형적인 구현방식에서 제한되어, 각 데이터가 논리적인 블록들이 매핑되는 단일 물리적인 존의 외부에 결코 기록되지 않도록 한다. 자신들의 어드레싱, 프로그래밍 및 관독 회로들을 각각 갖는 평면들(서브-어레이들)로 분할되는 메모리 셀 어레이에서, 각 존은 다수의 평면들로부터의 블록들, 전형적으로 평면들 각각으로부터의 동일한 수의 블록들을 포함하는 것이 바람직하다. 존들은 주로, 논리적인 대 물리적인 변환과 같은 어드레스 관리를 간단화하여, 보다 작은 변환 테이블들을 생성시키며, 이들 테이블들을 유지하는데 필요로 되는 RAM 메모리를 작게하고, 현재 메모리의 활성 영역을 어드레스 하도록 하는 액세스 시간을 보다 빠르게 하는데 사용될 수 있지만, 이들의 제한적인 특성으로 인해 웨어 레벨링을 다소간 최적화하지 못한다.

[0054] 메모리 시스템들의 크기들(현재 1기가바이트의 메모리를 초과)이 증가함에 따라서, 전체 물리적인 메모리에 걸쳐서 웨어 레벨링은 성가시며, 시간 소모적일 수 있고, 웨어 통계치(wear statistics)를 유지하기 위하여 과도한 메모리 공간을 필요로 할 수 있다. 그러나, 웨어 레벨링은 존 내의 소거 유닛들을 웨어 레벨링함으로써 존(내부 존) 내에서 또는 존들 간의 소거 유닛들을 웨어 레벨링함으로써 존들(내부 존) 간에서 수행될 수 있거나, 한 존이 또 다른 존 보다 더 많이 닳아해진 경우에 전체 존들을 스와핑할 수 있다. 또 다른 변형으로서, 동적 또는 오프셋 존 웨어 레벨링이 구현될 수 있다. 이와 같은 실시예에서, 존의 크기 및/또는 위치는 정적이 아니다. 예를 들어, 제1 존으로부터 제2 존으로 하나 이상의 소거 유닛들을 할당하여 제2 존이 제1 존 보다 크게 되도록 하는 데 유용할 수 있다. 게다가, 존의 물리적인 위치는 초기에, 메모리의 한 물리적인 부분에서 시작될 수 있지만, 웨어 레벨링 동작 후, 존은 오프셋 만큼 또는 완전하게 메모리 내에서 이동될 수 있다. 이는 다른 존들을 유사하게 오프셋 만큼 또는 이외 다른 어떤 증분 만큼 이동시켜 전체 물리적인 메모리를 이용하게 한다.

[0055] 직접 매핑 어드레싱 방식이 도2 내지 도5와 관련하여 후술되는 반면에, 소거-폴링 방식이 도6 내지 도10과 관련하여 후술될 것이다.

[0056] B. 직접 매핑 웨어 레벨링

[0057] 직접 매핑 어드레싱 방식에서, 특정 호스트 논리 어드레스(예를 들어, 논리적인 블록 어드레스 또는 LBA)과 관련된 데이터는 일반적으로 반복된 기록/소거 사이클들 후조차도 특정 물리적인 위치에 저장된다. 서술된 실시예는 논리 블록 어드레스들과 관련하여 서술되지만, 임의 유형의 논리 어드레스가 사용될 수 있다. 호스트 시스템이 동일한 논리 블록 어드레스에 기록 또는 재기록될 때, 데이터는 동일한 물리적인 어드레스에 기록된다. 전형적으로, 물리적인 어드레스에 위치되는 물리적인 메모리는 소거되고 나서, LBA와 관련된 새롭고 및/또는 갱신된 데이터로 재기록된다. 논리적인 대 물리적인 어드레스 관계는 일반적으로, LBA와 관련된 매핑이 예를 들어 웨어 레벨링 절차에 따라서 변경될 때까지 유지된다. 특정 LBAs가 반복적으로 프로그램될 수 있기 때문에, 이들 LBAs와 관련된 물리적인 위치들은 상대적으로 신속하게 닳아 없어질 수 있다. 반복적으로 재프로그램된 LBAs를 드물게 프로그램되어 드물게 소거되는 물리적인 위치와 사전에 관련된 물리적인 위치에 재매핑함으로써, 2개의 물리적인 위치들 상에서의 웨어는 균일하게 될 수 있다.

[0058] 도2는 직접 어드레싱 웨어 레벨링 방식이 구현될 수 있는 비휘발성 메모리 시스템을 도시한 도면이다. 비휘발성 메모리 시스템(200)은 메모리 제어기(208)에 의해 제어되며, 예를 들어 할당되는 비휘발성 메모리(204)를 포함한다. 웨어 레벨링 기능성을 포함할 수 있는 펌웨어(211) 또는 웨어 레벨링 프로세서(212)는 메모리 제어기(208)와 협동하여, 비휘발성 메모리(204)에 대한 웨어 레벨링 공정을 수행한다. 대안적으로, 웨어 레벨링은 회로, 펌웨어, 소프트웨어, 또는 이들의 임의의 조합에 의해 수행될 수 있다. 매핑 정보(214)는 메모리 제어기(208)에 의해 사용되어, LBAs를 비휘발성 메모리(204) 내의 물리적인 위치들에 매핑시킨다.

[0059] 비휘발성 메모리(204)는 일반적으로, 평면들(218a-218d)로 분할된다. 각 평면은 임의 수의 소거 유닛들, 예를 들어, 물리적인 페이지들을 포함하는 블록들을 포함할 수 있다. 블록(226a)은 평면(218a)과 관련된 여러 블록들 중 한 블록이다. 유사하게 블록(226b)은 평면(218b)와 관련된 여러 블록들 중 한 블록이다. 각 블록은 하나 이상의 페이지들, 즉 페이지(222a) 및 페이지(222b)를 포함하는데, 이들 페이지는 평면(218a)의 최상부 블록과 관계되는 2개의 페이지들이다. 2개 이상의 상이한 평면들 각각으로부터의 한 블록은 메타블록을 형성하기 위하여 결합될 수 있다. 예를 들어, 블록들(226a, 226b, 226c, 및 226d)는 메타블록(226)을 형성하기 위하여 결합될 수 있다. 서술된 실시예에서, 웨어 레벨링 프로세서(212)와 협동하는 메모리 제어기(208)는 블록들 또는 메타블록

들을 효율적으로 스왑하도록 배치된다. 스와핑 블록들은 블록들 내에서 데이터 내용들을 스와핑하는 것을 수반하여, 블록들의 물리적인 위치 및 어떤 예들에선, 메타블록들이 섹터들, 블록들 또는 메타블록들과 관련된 LBAs에 대해서 변경되도록 한다. 직접 매핑은 통상적으로, 일부 NOR 메모리들에서 사용되는데, 이 메모리에서 단일 페이지는 블록을 형성하기 기록 및 소거 둘 다의 기본 유닛은 1 페이지이다.

[0060] 도3a는 물리적인 위치들 및 세트들을 포함하는 비휘발성 메모리 실시예를 도시한 도면이다. 비휘발성 메모리(304)는 섹터들(310)의 세트들 내의 데이터를 포함하는 물리적인 위치들(306)을 포함한다. 실질적으로 섹터들(310)의 임의의 세트들이 스와핑되거나 그렇지 않다면 변경될 수 있지만, 가장 많이 닳아해지거나 최고 사이클 카운트를 갖는 물리적인 위치(306)에 위치한 섹터들(310)의 세트는 통상, 가장 적게 닳아해진 또 다른 물리적인 위치(306)에 위치한 섹터들(310)의 세트와 스와핑된다. 사이클 카운트 정보의 부재시에, 위치들은 랜덤하게 선택될 수 있거나 알고리즘적으로 선택될 수 있다는 것을 인지하여야 한다.

[0061] 설명을 위하여, 물리적인 위치 "0"(306a)은 가장 많이 닳아해진 반면, 물리적인 위치 "N"(306a)은 가장 적게 닳아해진다. 즉, 물리적인 위치 "0"(306a) 내에 포함된 데이터는 상당히 자주 소거되는 반면, 물리적인 위치 "N"(306c) 내에 포함된 데이터는 보다 덜 소거된다. 그러므로, 비휘발성 메모리(304) 내의 물리적인 위치들(306)과 관련된 웨어를 균일하게 하기 위하여, 물리적인 위치 "0"(306a)의 내용은 웨어 레벨링 공정에서 물리적인 위치 "N"(306c)의 내용과 스와핑될 수 있다. 다른 말로서, 섹터들 "A"(310a)의 세트는 섹터들 "B"(310c)의 세트와 스와핑되어, 도3b에 도시된 바와 같이, 섹터들 "A"(310a)의 세트가 물리적인 위치 "N"(306c)에 저장되도록 하고 섹터들 "B"(310c)의 세트가 물리적인 위치 "0"(306a)에 저장되도록 하는데, 이는 또한 스와핑되는 호스트 논리적인 블록 어드레스들과 관련된다. 그러므로, 다음 섹터들 "A"(310a)의 세트는 소거되어야만 되며, 소거 절차는 물리적인 위치 "N"(306c)에 대해서 발생될 것이다. 따라서, 물리적인 위치 "N"(306c)과 관련된 사이클 카운트는 증분될 것인데, 그 이유는 사이클 카운트가 일반적으로, 특정 물리적인 위치(306)와 관련된 소거 및 기록 사이클들의 수를 추적하기 때문이다.

[0062] 일반적으로, 직접 어드레싱 방식 내에서, 웨어 레벨링 공정은 트리거링 상태가 정합될 때 자동적으로 초기화 된다. 트리거링 상태는 하나 이상의 물리적인 위치들의 사이클 카운트가 상대 또는 절대 임계 레벨에 도달되는 소정 시간 기간의 끝 일 수 있거나, 하나 이상의 물리적인 위치들이 상당히 저하된 수행능력 레벨을 나타낸다고 결정될 때일 수 있다. 이는 특정 수의 호스트 기록 동작들이 발생될 때 트리거될 수 있다. 웨어 레벨링 공정을 초기화하기 위하여 사용되는 다른 방법들은 다수의 호스트 동작들을 추적하여 호스트 동작들의 수가 특정 수에 도달할때 웨어 레벨링을 초기화하는 단계, 및 웨어 레벨링 공정들을 개시하도록 사용되는 랜덤 또는 의사-랜덤 수들을 발생시키는 단계를 포함하지만 이에 국한되지 않는다.

[0063] 도4를 참조하면, 웨어 레벨링 공정을 겪어야만 되는 비휘발성 메모리 내의 하나 이상의 섹터들을 식별하는 단계와 관련된 단계들이 설명될 것이다. 스와핑되어야만 되는 하나 이상의 섹터들을 식별하는 공정(400)은 트리거링 상태가 정합되는지 여부를 결정하는 단계(404)에서 시작된다. 즉, 웨어 레벨링 공정이 초기화되는 지에 대한 결정이 행해진다. 이와 같은 결정은 비휘발성 메모리를 제어하는 메모리 제어기에 의해 행해질 수 있다. 서술된 실시예에서, 트리거링 상태가 정합되는지에 대한 결정은 소정 시간 기간이 예를 들어 최종 웨어 레벨링 공정 이후에 경과되었는 지에 대한 결정이다. 대안적으로, 호스트 시스템은 웨어 레벨링 공정을 초기화할 때를 결정할 수 있다. 또한 다른 실시예에서, 사용자는 웨어 레벨을 초기화하는 옵션을 가질 수 있고, 이와 같은 실시예에서, 메모리 제어기 또는 호스트 시스템은 적절한 시간에서 사용자가 웨어 레벨 동작을 프롬프트하도록 할 수 있다.

[0064] 소정 시간 기간이 경과되지 않는 다라고 결정하면, 또 다른 결정이 예를 들어 다소 늦은 시간에서 행해져 소정 시간 기간이 경과되었는 지를 결정할 수 있다. 대안적으로, 소정 시간 기간이 경과되었다라고 결정하면, 단계(408)에서, 비휘발성 메모리 내의 각 물리적인 위치 또는 일부 범위 내의 각 물리적인 위치에 대한 핫 카운트들(hot counts) 또는 사이클 카운트들이 구해져 탐색 시간을 제한시킨다. 핫 카운트들이 구해지면, 가장 많이 알려진 웨어를 표시하는 최고값을 지닌 핫 카운트는 단계(412)에서 식별된다. 유사하게, 최저 값 또는 가장 적게 알려진 웨어를 지닌 핫 카운트는 단계(416)에서 식별된다. 물론, 최고 또는 최저 핫 카운트에 대한 근사화(가령 충분히 높거나 충분히 낮은)는 특히 탐색 알고리즘이 사용될 때 사용될 수 있다.

[0065] 단계(420)에서, 최고 핫 카운트를 지닌 물리적인 위치에 저장된 하나 이상의 섹터들은 섹터들 "A"의 세트로서 식별되는 반면에, 최저 핫 카운트를 지닌 물리적인 위치에 저장된 섹터들의 세트는 단계(424)에서 섹터 "B"의 세트로서 식별된다. 섹터들 "A" 세트 및 섹터들 "B"의 세트가 식별되면, 웨어 레벨링 공정은 최고 및 최저 핫 카운트들을 지닌 물리적인 위치들에 대해서 단계(428)에서 식별된다. 한 가지 적절한 웨어 레벨링 공정이 도5와

관련하여 후술될 것이다. 웨어 레벨링 공정이 수행된 후, 웨어 레벨링 공정을 겪어야만 되는 섹터들의 세트들을 식별하는 공정이 완료된다.

[0066] 도5는 웨어 레벨링 공정과 관련된 단계들의 일예, 즉 도4의 실시예의 단계(428)를 도시하는 공정 흐름도이다. 웨어 레벨링 공정(428)은 섹터들 "A"의 세트가 예를 들어 최고 핫 카운트를 지닌 물리적인 에리어로부터 스페어 에리어, 즉 실질적으로 정보가 현재 저장되지 않은 비휘발성 메모리 내의 에리어로 복사되는 단계(504)에서 시작된다. 섹터들 "A"의 세트가 스페어 에리어로 복사되면, 원래 섹터들 "A"의 세트와 관련된 물리적인 위치는 단계(508)에서 소거된다. 단계(512)에서, 섹터들 "B"의 세트는 섹터들 "A"의 세트에 의해 사전에 점유된 물리적인 위치로 복사된다. 섹터들 "B"의 세트가 복사되면, 섹터들 "B"의 세트를 복사하는 물리적인 위치는 단계(516)에서 소거된다. 섹터들 "B"의 세트를 복사하는 물리적인 위치가 소거된 후, 스페어 에리어에 저장되는 섹터들 "A"의 세트는 단계(520)에서 섹터들 "B"의 세트에 의해 사전 점유되는 물리적인 위치로 복사된다. 그 후, 단계(524)에서, 스페어 에리어가 소거될 수 있다.

[0067] 비휘발성 메모리에 액세스하는 호스트, 즉 보다 구체적으로, 호스트 컴퓨터 시스템이 웨어 레벨링이 발생된 후 비휘발성 메모리 내에서 요청된 정보를 탐색할 수 있도록 하기 위해선, 메모리 제어기가 정확한 정보에 액세스하도록 하는 매핑 정보가 단계(528)에서 갱신된다. 매핑 정보는 갱신되어, 섹터들 "A" 및 "B"의 세트들에 저장된 정보에 액세스하도록 사용되는 호스트 LBAs가 새로운 물리적인 위치들에 액세스하도록 갱신되는데, 이 물리적인 위치들에서 섹터들 "A" 및 "B"의 세트는 웨어 레벨링 공정이 발생된 후 저장된다. 매핑 정보가 갱신되면, 웨어 레벨링 절차를 수행하는 공정이 완료된다. 매핑 정보는 도2에서 처럼 휘발성 RAM 내의 테이블(214)에 저장될 수 있으며, 및/또는 부분적으로 또는 전체적으로 비휘발성 메모리에 포함될 수 있다.

[0068] 직접 어드레싱 컨텍스트에서 웨어 레벨링 공정이 2개의 섹터들의 세트들을 스와핑하는 것으로서 서술되었지만, 이와 같은 웨어 레벨링 공정은 일반적으로 임의의 수의 섹터들의 세트들을 스와핑하는 단계를 포함한다. 예를 들어, 최고 핫 카운트와 관련된 물리적인 위치 내의 섹터들의 세트와 최저 핫 카운트와 관련된 물리적인 위치 내의 섹터들의 세트를 스와핑하는 것 이외에도, 제2 최고 핫 카운트와 관련된 물리적인 위치 내의 섹터들의 세트는 또한 제2 최저 핫 카운트와 관련된 물리적인 위치 내의 섹터들의 세트와 스와핑될 수 있다. 즉, 웨어 레벨링 공정의 여러 반복들은 병렬 또는 직렬중 어느 하나로 수행될 수 있다. 게다가, 웨어 레벨링 공정 동안 최고 핫 카운트와 관계된 물리적인 위치 내의 섹터들의 세트를 최저 핫 카운트와 관계된 물리적인 위치 내의 섹터들의 세트와 스와핑하는 대신에, 실질적으로 임의의 2개의 섹터들의 세트들은 스와핑될 수 있고 이들은 랜덤하게 또는 어떤 결정론적 방법을 토대로 선택될 수 있다.

[0069] C. 소거 폴링

[0070] 앞서 언급된 바와 같이, 웨어 레벨링 공정을 직접 어드레싱 방식과 결합시키는 것이 아니라 오히려, 웨어 레벨링 공정은 대신, 소거-폴링 방식과 결합될 수 있다. 에리-폴링 방식에서, 섹터들은 통상적으로, 물리적인 블록들과 비통계적으로 관련된 논리 블록들로 그룹화된다. 논리 블록들은 일반적으로, 호스트 LBAs의 범위를 위한 데이터를 포함하지만, 데이터가 이들 LBAs에 기록되거나 갱신될 때마다 플래시 메모리 시스템 내의 서로 다른 물리적인 위치들에 저장된다. 각 물리적인 블록은 논리적인 어드레스 필드 또는 이 물리적인 내용의 어떤 다른 식별을 포함할 수 있다. 이와 같은 매핑 정보를 제어기에 의해 간편하게 액세스되는 휘발성 메모리 에리어 내의 테이블에 유지시키는 것이 종종 편리하다. 일부 실시예들에서, 이 테이블은 플래시 메모리 시스템이 파워-온될 때마다 형성되어, 상이한 LBAs가 액세스될 때 상이한 논리적인 블록들을 계속해서 탐색하도록 하는 필요성을 감소시킨다. 이와 같은 테이블을 구성하는데 필요한 정보는 또한, 실제 사용자 데이터 또는 이와 별도로 비휘발성 메모리에 저장될 수 있다.

[0071] 한 유형의 비휘발성 메모리 시스템에서, 어레이는 존들로 구성된다. 도6은 이와 같은 존들을 포함하는 비휘발성 메모리 시스템을 도시한 도면이다. 비휘발성 메모리 시스템(600)은 메모리 제어기(608)에 의해 제어될 수 있는 비휘발성 메모리(604)를 포함한다. 메모리 제어기(608)는 웨어 레벨링 프로세서(610)를 사용하여 비휘발성 메모리(204)에 대한 웨어 레벨링 공정을 수행한다. 메모리 제어기(608)에 의해 액세스될 수 있는 휘발성 메모리(612)는 논리적인 대 물리적인 어드레스 맵과 같은 매핑 정보를 포함할 수 있다. 비휘발성 메모리(604)는 존들(614)로 분할된다. 존들(614)의 크기 뿐만 아니라 존들(614)의 수는 비휘발성 메모리(604)의 크기 및 비휘발성 메모리 시스템(600)의 요구조건들에 따라서 가변될 수 있다. 존들은 일반적으로 물리적인 블록들(618)로 분리되는데, 이 블록들은 일 실시예에서 상술된 바와 같이 메타블록들로 그룹화될 수 있다. 각 블록 또는 메타블록은 하나 이상의 데이터 섹터들 각각의 하나 이상의 그룹들(페이지들)(622)을 포함한다. 메모리 셀 어레이 존들의 전형적인 사용에서, 호스트 논리적인 블록 어드레스들(LBAs)의 특정 중첩하지 않은 범위는 물리적인 존들 각각

에 매핑되고, 이 매핑은 변경되지 않는다. 존은 이 방식으로 규정되어 다수의 평면들을 사용하는 메모리 아키텍처에서 2개 이상의 평면들로부터의 블록들을 포함하도록 할 수 있는데, 각 존은 전형적으로 각 존들 내의 동일한 상대 물리적인 어드레스들과 동일한 수의 블록들을 포함한다. 물리적인 존은 호스트 LBAs의 이산 범위들 중 어느 한 범위가 매핑되는 블록으로 규정되고, 이와 같이 논리적으로 재구성될 수 있다. 전형적으로, 물리적인 블록 어드레스들은 각 존에 인접하게 되도록 선택되지만 이는 요구조건이 아니다.

[0072] 소거-폴링 방식에서, 웨어 레벨링은 존(614) 내 또는 존들(614)간에서 발생될 수 있다. 예로서, 존(614) 내에, 한 그룹의 섹터들(622)은 물리적인 블록들(618) 간에서 이동되어, 단일 물리적인 블록(618)이 동일한 존(614) 내의 다른 물리적인 블록들(618)보다 훨씬 신속하게 닳아 없어지지 않도록 할 수 있다. 이와 같은 내부 존 소거-폴링 방식은 도7과 관련하여 후술될 것이다. 웨어 레벨링이 2개의 존들(614)간에 발생될 때, 존들(614)의 위치는 이동되어, 도8 및 도9와 관련하여 후술되는 바와 같이 각 존(614)이 다른 존들(614) 보다 훨씬 빠르게 닳아 없지는 것을 실질적으로 방지한다.

[0073] 1. 내부 존 웨어 레벨링

[0074] 내부 존 웨어 레벨링 공정 동안, 논리적인 블록들은 일반적으로, 단일 존 내에 유치되고, 이에 따라서, 존을 정하는 존 경계들은 효율적으로 이동되지 않는다. 그러나, 존 내의 물리적인 어드레스들과의 논리적인 관계들은 이동된다. 도12a는 내부 존 웨어 레벨링 공정이 발생되기 전 물리적인 블록들을 포함하는 존을 도시한 것이다. 존(1200) 내의, 물리적인 블록들(1202)은 논리적인 내용 또는 논리적인 블록들(1206)과 관련된 내용을 포함할 수 있다. 초기에, 물리적인 블록(1202a)은 논리적인 블록(1206a)에 속하는 데이터를 포함할 수 있는 반면, 물리적인 블록(1202b)은 효율적으로 소거될 블럭일 수 있는데, 즉 논리적인 블록(1206b)은 실질적으로 내용을 갖지 않는다. 내부-존 웨어 레벨링은 도12b에 도시된 바와 같이 논리적인 블록들(1206)이 효율적으로 존(1200) 내에서 이동되도록 한다. 도시된 바와 같이, 내부-존 웨어 레벨링이 발생되면, 논리적인 블록(1206a)의 내용은 물리적인 블록(1202b) 내로 이동됨으로써, 물리적인 블록(1202a)을 소거시킨다. 소거된 물리적인 블록(1202a)는 내용을 실질적으로 갖지 않는 논리적인 블록(1206b)을 실질적으로 포함한다. 그러므로, 물리적인 블록(1202a)은 소거된 블록인 반면에, 물리적인 블록(1206b)은 논리적인 블록(1206a)와 관련된다. 존(1200)과 관련된 매핑 정보를 포함하는 데이터 구조가 논리적인 블록(1206a)과 관련된 새로운 데이터의 위치를 유지하도록 갱신될 수 있다.

[0075] 도7을 참조하여, 내부-존 소거-폴링 컨텍스트에서 일예의 일반적인 웨어 레벨링 공정과 관련된 단계들이 서술될 것이다. 공정(700)은 단계(702)에서 시작되는데, 이 단계에서 웨어 레벨링 공정이 수행되는지 여부를 결정한다. 이와 같은 결정은 각종 상이한 방법들 또는 직접 어드레싱 웨어 레벨링 공정에서 상술된 바를 포함하는 트리거링 이벤트들을 사용하여 행해질 수 있지만, 서술된 실시예에서, 이와 같은 결정은 랜덤 또는 의사 랜덤수들을 사용함으로써 행해진다. 일 실시예에서, 존은 전체 장치 또는 여러 장치를 포함할 수 있다.

[0076] 웨어 레벨링이 수행되어야 하는지가 단계(703)에서 결정된다. 서술된 실시예에서, 이와 같은 결정은 마스크를 사용하여 트리거링 이벤트에 실제 응답할 확률을 감소시키는 것을 포함할 수 있다. 예를 들어, '1' 및 '0'의 어떤 조합들을 포함하는 수가 마스크로서 사용되어 특정 트리거링하기 위하여 사용되는 랜덤수에 대해 AND하면, 특정 트리거링 이벤트들은 무시되고 웨어 레벨링은 수행되지 않을 것이다. 그리고 나서, 공정 흐름은 웨어 레벨링을 수행하는데 적절한지 여부에 대한 또 다른 결정을 행하는 단계(702)로 복귀한다. 대안적으로, 웨어 레벨링이 수행되는지가 단계(703)에서 결정되면, 웨어 레벨링 절차는 섹터들 "A"의 세트를 섹터들 "A"의 세트와 동일한 존 내에 위치되는 소거 풀로 복사하는 단계(704)에서 시작된다. 소거 풀은 존 내의 모든 다른 소거된 블록들이다. 섹터들 "A"의 세트는 일반적으로 거의 모든 방법을 사용하여 선택될 수 있다. 예를 들어, 섹터들 "A"의 세트는 랜덤하게 선택될 수 있거나, 섹터들 "A"의 세트는 결정론적으로 선택될 수 있다.

[0077] 섹터들 "A"의 세트가 소거 풀 내로 복사된 후, 단계(708)에서, 섹터들 "A"의 세트를 사전에 포함하는 물리적인 위치는 소거된다. 이와 같이, 소거된 물리적인 위치 또는 블록은 효율적으로 소거 풀의 부분이 된다. 섹터들 "A"의 세트를 사전에 포함하는 물리적인 위치가 소거되면, 소거-폴링 방식의 부분으로서 웨어-레벨링 공정을 수행하는 공정은 완료된다. 매핑 정보를 포함하는 임의의 데이터 구조들은 일반적으로 섹터들 "A"의 세트의 새로운 위치를 반영하도록 갱신된다는 것을 이해하여야 한다.

[0078] 내부-존 웨어 레벨링은 일반적으로, 소정 존 내에서 웨어가 실질적으로 균일하게 확산되도록 한다. 그러나, 소정 존이 다른 존들 보다 훨씬 더 자주 프로그램되거나 소거될 때, 이 웨어는 웨어 레벨링 공정 동안 상이한 존들에 걸쳐서 확산될 수 있다. 논리적인 존들이 통상, 고정된 범위들의 호스트 LBAs를 포함하기 때문에, 상이한 존들에 걸쳐서 웨어를 확산시키는 것은 존들의 물리적인 경계들을 이동시키는 것을 포함할 수 있다.

- [0079] 본원에 서술된 내부-존 웨어 레벨링 기술들이 단일 존을 갖는 메모리 시스템에 적용될 수 있다는 점에 유의하여야 한다. 게다가, 단일 또는 내부-존 웨어 레벨링의 또 다른 예는 이하의 4장에 서술되어 있다.
- [0080] 2. 존 스와핑
- [0081] 실질적으로 장치의 단지 한 부분만이 과도하게 사용될 것으로 예측되는 물리적인 블록들의 웨어가 존재할 때, 과도하게 닳아해진 존을 약간 닳아해진 존과 스와핑하는 단계를 포함하는 웨어 레벨링 공정이 유용하게 사용될 수 있다. 존 스와핑을 사용하는 웨어 레벨링 공정은 2개의 존들의 물리적인 위치들을 스와핑 시킨다. 웨어 레벨링 공정 또는 동작이 초기화 되면, 각 존 내의 블록들의 내용은 다른 존 내로 복사된다. 전형적으로, 상대적으로 많은 량의 데이터를 포함하는 존들이 스와핑하는데 상당량의 시간이 걸릴 수 있기 때문에, 존 스와핑은 비휘발성 메모리 장치를 포함하는 표준 활동도(activities)의 배경에서 수행될 수 있다는 것을 인지하여야 한다.
- [0082] 이동되는 데이터가 액세스되는 것을 실질적으로 방지하기 위하여, 또한, 웨어 레벨링 동작 중에 비휘발성 메모리 장치의 전원 차단이 비휘발성 메모리 장치의 내용이 액세스될 수 없도록 하는 것을 방지하기 위하여, 각종 데이터 구조들이 구현될 수 있다. 예를 들어, 데이터 구조들은 웨어 레벨링 공정의 어느 스테이지가 웨어 레벨링 공정의 현재 스테이지에 따라서 데이터로의 액세스가 실질적으로 제한되도록 하는 지를 표시할 수 있다. 각종 데이터 구조들은 또한 스와핑 동작이 진행중일 때에 대한 결정을 행하도록 할 수 있고 차단된 스와핑 동작을 계속하도록 사용될 수 있는 정보를 포함할 수 있다.
- [0083] 2개의 존들이 웨어 레벨링 공정 동안 위치들을 교환시키도록 랜덤하게 또는 결정론적으로 선택될 때, 각 존으로부터의 블록들은 다른 블록들로 복사될 수 있다. 존 스와핑 동안, 블록들은 한 존의 시작에서 또 다른 존으로 교호적으로 복사되어, 존 스와핑 동안 각 존의 물리적인 시작이 다른 존에 속하는 블록들을 포함하도록 한다. 도 13a는 존 스와핑 웨어 레벨링 공정 전, 물리적인 블록들을 포함하는 일예의 존을 도시한 도면이다. 물리적인 존들(1300)은 물리적인 블록들(1310, 1320)을 포함한다. 특히, 존 "A" (1300a)은 물리적인 블록들(1310)을 포함하는 반면에, 존 "B"(1300b)은 물리적인 블록들(1320)을 포함한다. 초기 상태에서, 논리적인 블록(1314a)을 포함하는 제1 논리적인 존은 실질적으로 완전히 존 "A"(1300a) 내에 있는 반면에, 논리적인 블록들(1314b-d)를 포함하는 제2 논리적인 존은 실질적으로 완전히 존 "B"(1300b) 내에 있다. 도시된 바와 같이, 물리적인 블록(1320c)은 초기에 소거된 블록이다.
- [0084] 존 스와핑 동안, 논리적인 블록들(1314)의 내용은 존들(1300)간에서 이동된다. 특정 예에서, 물리적인 블록(1320a)에 저장된 논리적인 블록(1314b)과 관련된 내용은 물리적인 블록(1320c)와 같은 동일한 존 내의 이용가능한 소거된 블록으로 이동되어 스와핑을 시작한다. 그 후, 물리적인 블록(1320a)은 소거된다. 논리적인 블록(1314a)와 관련된 내용은 물리적인 블록(1310a)로부터 소거된 물리적인 블록(1320a)으로 존들 간에서 이동되고, 논리적인 블록(1314c)의 내용은 물리적인 블록(1320c)로부터 물리적인 블록(1310a) 내로 이동된다. 그 후, 물리적인 블록(1310c)은 소거될 수 있고, 존들 간에서 데이터 스와핑을 위한 다음 라운드에 이용될 수 있다. 도 13b는 존들(1300a 및 1300b) 간의 데이터(1314a 및 1314c)의 2개의 논리적인 블록들의 스와핑을 포함하는 이들 초기 단계들 이후의 도 13a의 존들(1300)을 도시한다. 도시된 바와 같이, 논리적인 블록(1314c)은 존 "A"(1300a)와 관련된 반면에, 논리적인 블록(1314a)은 존 "B"(1300b)와 관련된다. 존 스와핑 공정 후, 논리적인 블록들(1314b, 1314d)은 존 "B"(1300b)와 관련되어 유지되지만, 논리적인 블록들(1314b, 1314d)은 상이한 물리적인 블록들(1320) 내에 포함된다.
- [0085] 일반적으로, 스와핑 경계는 존 스와핑 중에 이동된다. 스와핑 경계는 데이터를 포함하는 실질적으로 모든 사전 블록들이 또 다른 존으로부터 복사되는 데이터를 갖도록 하는 경계를 묘사하는 소정의 존 내의 블록이다. 도 13a에 도시된 존 스와핑과 관련된 초기 단계들 전에, 존 "A"(1300a) 내의 스와핑 경계는 물리적인 블록(1310a)이고 존 "B"(1300b) 내의 스와핑 경계는 물리적인 블록(1320a)이다. 그러나, 초기 단계들이 도 13b에 도시된 바와 같은 존 스와핑과 관련된 이후에, 존 "A"(1300a) 내의 스와핑 경계는 물리적인 블록(1310b)인 반면에, 존 "B"(1300b) 내의 스와핑 경계는 물리적인 블록(1320b)이다.
- [0086] 다음에 도 8을 참조하면, 존 스와핑을 포함하는 웨어 레벨링을 수행하는 일 예의 방법과 관련된 단계들이 서술될 것이다. 공정(800)은 단계(802)에서 시작되는데, 이 단계에서 웨어 레벨링 공정이 수행되는지 여부가 결정된다. 상술된 바와 같이, 이와 같은 결정이 각종 상이한 방법들을 사용하여 행해질 수 있지만, 서술된 실시예에서, 이와 같은 결정은 랜덤 또는 의사-랜덤 수들을 사용하여 행해진다. 단계(802)에서 조사된 정보를 토대로, 웨어 레벨링이 수행되어야 하는지에 관한 결정이 단계(803)에서 행해진다. 웨어 레벨링이 수행되지 않았다고 결정하면, 공정 흐름은 단계(802)로 복귀하는데, 이 단계에서 웨어 레벨링이 적절하게 수행되는지 여부에 대한 또 다

른 결정이 행해진다. 이와 같은 다음 결정은 일부 시간 량 이후에 행해질 수 있다.

- [0087] 대안적으로, 웨어 레벨링이 수행되었다라고 단계(803)에서 결정하면, 웨어 레벨링 절차는 제1 존, 예를 들어 존 "B"와 관련된 스왑 경계에서의 존 "B" 내의 물리적인 블록의 내용을 존 "B" 내의 소거된 블록으로 복사하는 단계(804)에서 시작된다. 존 경계에서의 물리적인 블록이 이미 소거되면, 이 단계는 필요로 되지 않는다. 공정 (800)의 시작 전 스왑 경계는 존 "B"의 제1 물리적인 블록일 수 있다. 물리적인 블록의 내용이 단계(804)에서 복사되면, 존 "B" 내의 스왑 경계에서의 물리적인 블록은 단계(808)에서 소거된다. 존 "B" 내의 스왑 경계에서의 물리적인 블록을 소거하는 것은, 존 "B"의 시작에서의 공간을 효율적으로 제거한다. 존 "B" 내의 스왑 경계에서의 물리적인 블록이 소거된 후, 제2 존, 예를 들어, 스왑 경계에서의 존 "A" 내의 스왑 경계에서의 물리적인 블록의 내용은 단계(812)에서 존 "B" 내의 스왑 경계에서의 소거된 물리적인 블록으로 복사된다. 즉, "소스 블록"의 내용은 목적지 블록 내로 복사된다. 존 "A" 내의 스왑 경계에서의 물리적인 블록의 내용이 복사되면, 존 "A" 내의 스왑 경계에서의 물리적인 블록은 단계(816)에서 소거된다. 그 후, 단계(820)에서, 매핑 정보는 갱신된다. 일반적으로, 매핑 정보를 갱신하는 단계는 데이터가 복사되는 블록들 뿐만 아니라 소거되는 블록들의 소거된 상태에 대한 매핑 정보를 포함하는 임의의 데이터 구조들을 갱신하는 단계를 포함한다. 이와 같은 매핑 정보는 제어기의 비휘발성 메모리 또는 휘발성 메모리에 저장될 수 있다.
- [0088] 매핑 정보를 갱신시, 존 "B"와 관계된 스왑 경계에서의 물리적인 블록의 내용은 단계(824)에서 존 "A" 내의 스왑 경계에서의 소거된 블록 내로 복사된다. 존 "A"와 관련된 내용이 존 "B"와 관련된 원래 스왑 경계에서의 물리적인 블록 내로 복사될 때 스왑 경계가 효율적으로 이동되기 때문에, 단계(824)에서 존 "B"와 관련된 스왑 경계가 단계(804)에서 존 "B"와 관련된 스왑 경계와 상이하다는 점에 유의하여야 한다. 유사하게, 존 "A"와 관련된 스왑 경계는 또한, 존 "B"와 관련된 내용이 사전에 존 "A"의 부분이 되는 물리적인 블록 내로 복사될 때 효율적으로 이동한다.
- [0089] 단계(828)에서, 존 "B"와 관련된 스왑 경계에서의 물리적인 블록은 소거되는데, 즉 단계(824)에서 내용을 복사하는 소스 블록은 소거된다. 그 후, 단계(832)에서, 특정 정보, 예를 들어, 복사된 내용이 위치되는 물리적인 위치들을 식별하기 위하여 그리고 소거되는 물리적인 블록들과 관련된 소거된 상태를 식별하기 위하여, 매핑 정보는 갱신된다. 그 후, 존 "A" 및 존 "B"가 완전히 스와핑되었는지에 관한 결정을 단계(836)에서 행한다. 즉, 사전 존 "A" 내에 있는 모든 내용이 존 "B" 로 복사되는지 여부 및 사전에 존 "B"에 있는 모든 내용이 존 "A"로 복사되었는 지 여부가 결정된다.
- [0090] 존 "A" 및 존 "B"가 완전히 스와핑되었다 라고 단계(836)에서 결정할 때, 존 스와핑에서 웨어 레벨링을 수행하는 공정은 완료된다. 대안적으로, 존 "A" 및 존 "B"가 완전히 스와핑되지 않았다라고 단계(836)에서 결정하면, 공정 흐름은 존 "A"의 스왑 경계에서의 물리적인 블록의 내용을 존 "B" 내의 스왑 경계에서의 소거 블록을 복사하는 단계(812)로 복귀한다. 비휘발성 테이블 기록 프로그램스는 웨어 레벨링 공정 동안 유지되어, 이 공정이 전력 손실 이후에 또는 웨어 레벨링 공정이 일시적으로 호스트 액세스에 의해 차단되는 경우 계속되도록 할 수 있다.
- [0091] 존 스와핑이 발생하는 레이트는 폭넓게 변동될 수 있다. 일 실시예에서, 블록들이 내용이 스와핑되는 레이트는 스와핑이 호스트 동작들의 수에 걸쳐서 점진적으로 변동되도록 조정될 수 있다. 스와프 동작이 호스트 동작들의 배경에서 수행되면, 존들이 스와핑되는 공정에 있는 동안 동작들이 발생될 수 있다는 것을 인지하여야 한다. 이와 같은 경우에, 메모리 장치의 동작은 존의 내용의 비연속적인 물리적인 위치가 메모리 장치의 동작에 거의 영향을 미치지 않도록 된다. 즉, 존은 일시적으로 2개의 해체된 물리적인 에리어들(disjointed physical areas)를 포함하지만, 존 관리를 지시하는 알고리즘들은 동일한 방식으로 동작될 수 있다.
- [0092] 한 존으로부터의 논리적인 블록들이 다른 존 내로 복사되도록, 존 스와핑은 2개의 존들의 위치들의 교환과 관련하여 서술되었다. 일반적으로, 존 스와핑은 2개 이상의 존들의 위치들을 교환하는 것을 포함할 수 있다. 예를 들어, 제1 존의 내용은 제2 존으로 복사될 수 있으며, 제2 존의 내용은 제3 존으로 복사될 수 있고, 제3 존의 내용은 제1 존으로 복사될 수 있다. 실질적으로 임의수의 존들의 위치들은 효율적으로 교환될 수 있지만, 존들의 수는 수용가능한 수행성능 페널티라고 간주되는 것을 토대로 결정될 수 있다는 것을 이해하여야 한다. 즉, 한 번에 2개 이상의 존들의 위치들의 스와핑은 어떤 경우들에선 수용될 수 없다라고 간주되는 수행성능 페널티를 발생시킬 수 있다.
- [0093] 유사하게, 하나 이상의 블록의 내용은 전체 존 스와핑 공정 동안 존들간에서 스와핑될 수 있다. 다른 말로서, 존 스와핑 공정이 존들 간에서 한번에 한 블록 씩 내용 스와핑을 포함하는 것으로서 서술되었지만, 2개 이상의 블록들의 내용이 대신 존들 간에서 한번에 스와핑될 수 있다는 것을 인지하여야 한다.

[0094] 3. 존 경계 이행

[0095] 존들, 예를 들어 존 스왑 웨어 레벨링 공정 동안 가장 작게 웨어링된(worn) 존과 가장 많이 웨어링된 존을 완전히 스와핑하는 것이 아니라 오히려, 존들은 대신 존 이동 웨어 레벨링 공정의 일부로서 효율적으로 이동될 수 있다. 즉, 존들과 관련된 경계들은 시프트되어, 원래 하나의 존의 일부인 물리적인 블록 또는 물리적인 블록들이 또 다른 존의 일부가 되도록 시프트될 수 있다. 존 경계들을 시프트시킴으로써, 사전에 반복적으로 프로그램되고 소거되는 물리적인 존들과 관련된 물리적인 블록들은 덜 빈번하게 프로그램 되고 소거되는 물리적인 블록들이 될 수 있다. 그러므로, 메모리 장치 내의 물리적인 블록들의 웨어는 장치에 걸쳐서 더욱 균일하게 확산될 수 있다. 장치에 걸쳐서 물리적인 블록들의 웨어를 확산시키는 것은 카드의 여러 에어리어들이 상대적으로 과다하게 사용될 것이라 예측될 때 특히 유용하다. 이동 기간이 충분히 짧은 경우, 최소량의 웨어 레벨링이 실질적으로 보장될 수 있다.

[0096] 존 경계 이동 또는 논리적인 존 경계들을 효율적으로 이동시키는 웨어 레벨링 공정은 논리적인 존들의 물리적인 위치들을 점진적으로 변경시킨다. 존 경계들은 존 크기와 실질적으로 동일한 간격들에서 블록들로부터 섹터들을 판독함으로써 위치될 수 있다. 각 블록과 관련된 헤더는 존 필드를 도시할 수 있다. 존 으로부터의 한 블록이 위치되면, 경계들은 각 방향에서 각 인접 존들의 블록이 발견될 때까지 적어도 인접 블록들의 헤더들을 판독함으로써 발견될 수 있다. 대안적으로, 실질적으로 모든 매핑 정보는 비휘발성 메모리 내에 테이블들에 저장될 수 있다. 하나의 존의 존 경계들이 고정되고, 고정된 존 크기가 공지될 때, 다른 존들과 관련된 존 경계들은 일반적으로 고정된 크기의 존들과 실질적으로 동일한 간격에서 블록들로부터 섹터들을 판독함이 없이 결정될 수 있다. 즉, 존들의 크기 및 순서가 공지되면, 논리적인 블록수 및 논리적인 존과 관련된 존 정보를 포함하는 헤더를 갖는 하나의 블록을 내용들을 판독하여 존 경계들이 위치설정되도록 할 수 있게 된다. 일반적으로, 블록의 헤더는 블록의 위치를 결정하도록 하는 절대 논리 블록수 또는 존 정보에 사용될 수 있는 상대 논리 블록 수를 포함하여, 존들의 물리적인 위치 결정을 용이하게 한다.

[0097] 도9를 참조하여, 존 경계 이동을 사용하여 웨어 레벨링의 일 예의 방법과 관련된 단계들이 설명될 것이다. 공정(900)은 웨어 레벨링 공정이 수행되는 지 여부를 결정하는 단계(920)에서 시작한다. 이와 같은 결정은 각종 상이한 방법들, 예를 들어, 결정론적 방법들을 사용하여 행해질 수 있는데, 서술된 실시예에서, 이와 같은 결정은 랜덤 또는 의사 랜덤 수들의 사용을 통해서 행해진다.

[0098] 웨어 레벨링이 수행되는지 여부가 단계(903)에서 결정된다. 웨어 레벨링이 수행되지 않는다고 결정되면, 공정 흐름은 웨어 레벨링이 적절하게 수행되는지 여부에 대한 또 다른 결정을 행하는 단계(902)로 복귀된다. 대안적으로, 웨어 레벨링이 수행된다라고 단계(903)에서 결정하면, 웨어 레벨링 절차는 논리적인 존 "X" 내에 위치한 제1 물리적인 블록이 소거되는지 여부에 관한 결정을 행하는 단계(904)에서 효율적으로 시작된다. 즉, 논리적인 존 "X"의 시작에서, 즉 존 "X"의 하부 존 경계에서 제1 물리적인 블록이 소거되는지 여부를 결정한다.

[0099] 존 "X" 내의 제1 물리적인 블록이 소거되지 않았다고 결정되면, 이 표시는 존 "X" 내의 제1 물리적인 블록이 정보를 포함한다는 것이다. 따라서, 공정 흐름은 논리적인 존 "X"의 시작에서 물리적 블록의 내용이 존 "X" 내에서 실질적으로 이용가능한 모든 블록으로 복사되는 단계(908)로 이동된다. 물리적인 블록의 내용이 존 "X" 내의 소거된 블록 내로 복사되면, 존 "X"의 시작에서의 물리적인 블록은 단계(912)에서 소거된다.

[0100] 존 "X"의 시작에서 물리적인 블록이 단계(912)에서 소거된 후, 논리적인 존 "X-1"의 시작에서 제1 물리적인 블록의 내용은 존 "X" 내의 새롭게 소거된 블록으로 복사된다. 예로서, 도6을 참조하면, 존 "0"(614a)의 시작에서 물리적인 블록이 소거된 후, 존 "N"(614c)의 시작에서 제1 물리적인 블록의 내용은 소거된 블록으로 복사된다. 따라서, 논리적인 존 "X" 및 논리적인 존 "X-1" 각각은 하나의 물리적인 블록으로 효율적으로 시프트된다. 그 후, LBAs를 특정 존들 내의 물리적인 블록들로 매핑하는 것은 단계(920)에서 갱신되어, 단계(908)에서 존 "X"의 제1 물리적인 블록내에 있는 내용들이 이동되고 존 "X-1"의 시작에서 제1 물리적인 블록의 내용이 또한 이동되었다는 것을 표시한다.

[0101] 물리적인 위치들의 매핑이 갱신되면, 보다 많은 존들이 시프트되는지 여부에 관한 결정이 단계(924)에서 행해진다. 시프트될 존들이 더이상 존재하지 않는다고 결정되면, 이 표시는 모든 존들이 물리적인 블록으로 시프트되고, 존 경계들이 근본적으로 이동되도록 하는 존들을 시프트하는 공정이 완료된다. 대안적으로, 시프트할 부가적인 존들이 존재하지 않는다고 결정하면, 새로운 존 "X" 및 새로운 존 "X-1"은 단계(928)에서 식별된다. 그 후, 공정 흐름은 존 "X" 내의 제1 물리적인 블록이 소거되었는지 여부를 결정하는 단계(904)로 복귀된다.

[0102] 단계(904)로 복귀하면, 존 "X" 내의 제1 물리적인 블록이 소거되었다라고 결정하면, 이 표시는 존 "X" 내의 제1

물리적인 블록이 복사되도록 이용될 수 있다는 것이다. 이와 같이, 공정 흐름은 존 "X-1"의 시작에서의 제1 물리적인 블록의 내용을 존 "X" 내의 제1 물리적인 블록 내로 복사하는 단계(904)로부터 단계(916)로 진행한다.

[0103] 도10은 이 예의 존 경계 이동 공정 또는 공정들, 예를 들어 도9의 공정(900) 이후에 메모리 장치의 초기 상태 및 상태를 도시한 도면이다. 장치(1000')는 초기에 임의수의 존들(1004'), 예를 들어 5개의 존들로 분할된다. 존 경계 이동의 하나 이상의 사이클들 또는 반복들이 완료된 후, 예를 들어, 각 존은 하나 이상의 물리적인 블록으로 효율적으로 시프트된 후, 장치(1000") 내의 존들(1004")들이 근본적으로 하나 이상의 물리적인 블록들로 이동되도록 존 경계들은 이동된다. 도시된 바와 같이, 존 경계 이동은 존 "4" (1004e'을 비인접 물리적인 블록들로 시프트시켜 존 "4"(1004e"및 1004e'")을 형성한다.

[0104] 일반적으로, 존 경계 이동 공정은 소정 존 내에 초기에 존재하는 물리적인 블록들이 존 경계 이동 공정의 다수 반복들 후 이 존내에 유지되도록 반복될 수 있다. 즉, 존들의 물리적인 위치들은 전체 메모리 장치에 걸쳐서 점진적으로 한번에 한 물리적인 블록으로 이동될 수 있다. 존 경계들은 또한 존 이동 공정의 다수 반복들 이후에 어떤 지점에서, 존들의 물리적인 위치들이 존 경계 이동 공정이 초기화되기 전 존들의 물리적인 위치들과 동일하게 되도록, 존 경계들은 또한 이동될 수 있다.

[0105] 연속적인 존 경계 이동 공정들 간의 시간량은 전체 시스템의 요구조건들에 따라서 가변할 수 있다. 일 실시예에서, 존 경계 이동 공정을 사용하여 존들을 시프트시키는 레이트는 조정되어, 메모리 장치의 수명의 끝까지 소정 존이 전체 장치를 실질적으로 더이상 횡단(traverse)하지 않도록 한다. 또 다른 실시예에서, 이 레이트는 가능한 낮게되어, 존 경계 이동 공정 자체로 인해 웨어 레벨링과 관련된 수행성능 패널티를 실질적으로 최소화하고 임의의 부가적인 웨어를 효율적으로 최소화한다. 그러나, 존들이 시프트되는 레이트는 수행성능 고려사항들로 인해 조정되거나 이 레이트는 임의로 설정될 수 있다는 것을 이해하여야 한다.

[0106] 도11a-c를 참조하면, 존 경계 이동 공정 동안 존 경계의 이동 예가 설명될 것이다. 도11a에 도시된 바와 같이, 물리적인 장치(1100)는 초기에 임의 수의 논리 존(1104)으로 분할된다. 서술된 실시예에서, 장치 (1100)는 3개의 논리 존들을 포함하지만, 이 존들의 수(1104)는 폭넓게 가변될 수 있다. 각각의 논리 존들(1104)은 전형적으로, 시스템 정보를 저장하기 위한 일부 블록들의 할당, 소거 폴로의 할당 및 결함 블록들의 존재로 인한 존들 전체에 걸쳐서 산재될 수 있는 과다 블록들을 제외한 존 경계들에 의해 분리되는 인접 물리적인 어드레스들을 지닌 다수의 블록들로 형성된다. 각 논리적인 존(1104)은 특정 식별된 물리적인 블록들(1106)을 포함하도록 한정된다. 호스트 데이터 논리적인 블록 어드레스들(LBAs)의 전체 범위는 전형적으로 물리적인 메모리 존들의 수와 동일한 인접 LBAs의 다수의 세그먼트들로 분할되는데, 각 LBA 세그먼트는 상이한 하나의 논리적인 존들(1104)로 매핑된다.

[0107] 도11b는 서술된 실시예에 따라서 초기 존 경계 이동 단계들 동안 도11a의 장치(1100)를 도시한 도면이다. 초기에, 블록(1106a)의 내용, 즉 스왑 경계(1108c)에 위치되는 존의 제1 물리적인 블록은 화살표(124)로 표시되는 단계(1)처럼 소거된 블록(1106c)로 이동된다. 존 (1104a) 내에 이용가능한 소거된 블록이 존재하지 않으면, 우선 전체 존에 대해 통합 공정이 수행되어 유효 데이터의 페이지들을 소수의 블록들로 채워넣어 그 후 소거되는 하나 이상의 블록들을 해제시킨다. 이는 소거된 블록을 발생시키는데 실패한 경우와 달리, 존 내의 하나의 사용된 블록이 또 다른 존으로 이동되어야만 되거나 존 경계는 소거된 블록을 발견할 수 있는 부가적인 블록들을 포함하도록 확장된다. 단계(2)에서처럼, 블록 (1106e), 즉 스왑 경계(1108b)에 위치되는 존(1104c)과 관계되는 제1 물리적인 블록의 내용은 화살표(1126)으로 표시된 바와 같이 블록(1106a)으로 이동되고 나서, 존(1104c)의 제1 물리적인 블록(1106e)은 소거된다.

[0108] 단계(3) 블록(1106d), 즉 스왑 경계(1108a)에 위치되는 존(1104b)의 제1 물리적인 블록의 내용은 존(1104c)과 관계되는 제1 물리적인 블록으로 이동됨으로써, 화살표(1128)로 표시한 바와 같이 존(1104d)의 제1 물리적인 블록을 유효하게 소거한다. 스왑 경계(1108a)에서 물리적인 블록과 관계되는 블록 (1106d)의 내용이 이동되면, 단계(4)는 블록(1106b)의 내용을 화살표(1130)로 표시된 바와 같이 존(1104b)의 제1 물리적인 블록(1106d)으로 이동시킨다.

[0109] 도11c에 도시된 바와 같이, 블록 (1106)의 내용이 이동되거나 복사 및 소거되면, 논리적인 존 경계들은 효율적으로 시프트된다. 논리적인 존들(1104) 각각의 물리적인 존 경계들은 한 물리적인 블록으로 효율적으로 시프트된다. 예를 들어, 존(1104a)이 시프트되도록 논리적인 존 경계들(1108c 및 1108a)은 시프트되거나 이동된다. 마찬가지로, 존들(1104b, 1104c) 각각은 논리적인 존 경계들(1108a, 1108b 및 1108c)의이동으로 인해 또한 시프트된다. 이 시프팅 또는 이동은 서술된 바와 같이 블록들 간에 데이터를 이동시키고, 또한 각 존을 위한 LBAs의 범위를 존에 부가되는 블록을 포함하는 블록들의 세트 내로 재매핑하지만 이 존으로부터 제거되는 블록을 제거

함으로써 성취된다. 존 경계 이동이 한번에 한 물리적인 블록으로 존의 경계가 이동하는 것으로 서술되었지만, 존 경계는 한번에 하나 이상의 블록으로 이동되지만, 존 내의 블록들의 수의 매우 작은 비율, 가령 10, 5 또는 심지어 2%로 이동될 수 있다. 이 목표는 호스트가 프로그램되거나 판독될 데이터를 요청하지 않을 때 및 그렇지 않다면 제어기가 보다 높은 우선순위 동작들을 수행하지 않을 때의 기간들 동안 한번에 소수의 블록들을 경계 이동을 수행하도록 한다. 따라서, 웨어 레벨링은 메모리의 전체 수행성능에 나쁜 영향을 미치지 없이 수행된다.

[0110] 게다가, 존 경계 이동과 관련하여, 메모리 장치와 관련된 소거된 블록들이 분리된 풀에 유지되면, 예를 들어, 각 존들 내에 유지되지 않으면, 소거된 블록들의 풀은 존 경계 이동 동안 존으로서 처리될 수 있다.

[0111] 4. 단일 존 웨어 레벨링

[0112] 도9 내지 도11c와 관련하여 서술된 공정과 유사한 웨어 레벨링 공정은 또한 단일 존을 지닌 메모리 시스템에 적용될 수 있다. 상술된 시프팅되는 논리적인 경계들은 웨어 레벨링 공정을 위하여 이들에 바로 인접한 블록들을 식별하는 물리적인 포인터들이다. 단일 존으로 인해, 이와 같은 포인터는 가령 물리적인 어드레스들의 순서로 한번에 하나씩 블록들을 통해서 증분됨으로써 어떤 결정론적 방식으로 메모리 셀 블록들을 통해서 순환된다. 이 기준이 웨어 레벨링 공정을 수행하는데 부합될 때, 공정은 현재 가리키는 블록으로 초기화된다. 블록이 소거되지 않으면, 블록의 내용은 소거된 상태에 있는 존 내의 블록, 즉 소거 풀 내의 블록으로 복사된다. 그 후, 어드레스 테이블들은 복사된 데이터를 위한 위치 변경을 반영하도록 갱신되고 원래 블록은 소거된다. 그 후, 포인터는 다음 블록으로 이동하여, 다음 웨어 레벨링 사이클의 초기화를 대기하는데, 이 때에 이 공정은 다음 블록으로 반복된다. 포인터된 블록이 초기에 소거된 상태이면, 포인터는 단지 웨어 레벨링이 발생됨이 없이 다음 블록상으로 이동된다. 포인터가 메모리 시스템의 수명이 끝나기 전 존 내의 모든 블록들을 통해서 스텝되면 (stepped), 이는 자신의 사이클을 반복할 수 있다.

[0113] 이 웨어 레벨링 공정은 각 블록들이 소거되고 재프로그램되는 횟수(핫 카운트들)과 관계함이 없이 수행된다는 것을 인지할 것이다. 웨어 레벨링 동작을 수행하는 임계 조건은 최종 웨어 레벨링 동작 이후에 소거 풀 내에서 소정수의 블록들의 프로그래밍일 수 있다. 즉, 웨어 레벨링 동작들은 소정수의 블록들 프로그래밍 동작들의 간격에서 지정된 블록들에 대해서 수행된다. 한번에 취급되는 단일 블록들 대신에, 2개 이상의 블록들이 각 웨어 레벨링 동작들에 교호적으로 포함될 수 있다.

[0114] 이 장의 앞서의 절들에서 서술된 공정들은 또한 웨어 레벨링이 존 경계들을 변경시키지 없이 각 존 내에서 발생되는 다수-존 시스템에 적용될 수 있다.

[0115] 5. 핫 카운트들

[0116] 물리적인 블록들을 토대로 핫 카운트들을 유지하는 대신에, 핫 카운트들은 논리적인 블록들에 대해서 유지될 수 있다는 것을 인지하여야 한다. 논리적인 블록들에 대한 핫 카운트들을 유지하는 것은, 예를 들어 상대적인 핫 카운트들을 유지하는 것은, 가장 많이 최근에 이동되고 가장 적게 최근에 이동되는 논리적인 블록들이 추적되도록 한다. 일 실시예에서, 논리적인 블록들은, 블록들이 최근에 얼마나 이동되었는지를 토대로 한 세트들로 효율적으로 그룹화될 수 있다. 존 내의 모든 블록들은 초기 상대 핫 카운트 값을 제공받을 수 있고 블록이 이동될 때마다, 상대 핫 카운트는 가장 많이 최근에 이동된 세트 또는 그룹으로 갱신될 수 있는데, 이는 일반적으로 기본 값(base value)를 초과하는 값이다. 특정 수의 블록들이 가장 많이 최근에 이동된 그룹에 있다면, 가장 많이 최근에 이동된 그룹 값은 증분되고, 다음에 이동되는 임의의 블록들은 새로운 그룹 값으로 갱신될 수 있다. 따라서, 논리적인 또는 물리적인 블록들의 별개의 그룹들 또는 빈들(bins)은 가장 많이 최근에 이동되고 가장 적게 최근에 이동되는 블록들 간에 상대적으로 명확하게 구별하게 할 수 있다. 일반적으로, 블록의 상대적인 핫 카운트 값은 롤 오버(roll over) 되도록 하여 상대적으로 작은 수의 필드들을 사용하도록 한다. 이 값들은, 가장 많이 최근에 그리고 가장 적게 최근에 사용되는 값들 간의 많은 세트의 사용되지 않은 값들이 최근에 롤 오버 수치 필드로 실질적으로 항상 가장 적게 최근에 이동되는 블록을 표시하는 저값 및 가장 많이 최근에 이동되는 블록을 표시하는 저값간을 구별하도록 관리될 수 있다.

[0117] 상대적인 핫 카운트들이 구현될 때, 실질적으로 모든 블록들은 8개의 가능한 값들, 특정 예에서, 예를 들어 0 내지 7의 값들이 있을 때 '0'의 기본 값에서 시작될 수 있다. 8개의 값들중 7개의 값이 사용될 수 있는 반면에, 한 값은 저장되어 가장 오래된 데이터를 포함하는 블록들을 식별하는 값으로부터 가장 최근에 프로그램된 블록들을 표시하는 값 간에 갭을 제공한다. 이 예에서, 기록되는 블록들은 '1'의 새로운 값을 수신하여 이들이 가장 최근에 프로그램되었다는 것을 표시한다. 특정한 소정수의 블록들이 새로운 값 '1'로 갱신되면, 재프로그램되는 블록들은 '2'의 새로운 값을 수신할 수 있다. 동일하거나 상이한 소정수의 블록들이 '2'의 값을 갖는다면, '

3'의 값은 결국 새롭게 재프로그램된 블록들로 할당될 수 있다. 이는 각 소정수의 블록들이 재프로그램된 후 재프로그램되는 블록들에 다음 빈수를 할당하는 것을 계속한다. 어떤 지점에서, 카운트는 롤오버되는데, 그 결과 가장 적게 최근에 사용되는 블록들이 '2'의 값을 갖도록 하며, 가장 최근에 이동되는 블록들이 '0'의 값을 갖도록 하고, 가장 오래되고 가장 새로운 데이터를 지닌 블록들의 값들이 명백하게 식별되도록 값 '1'이 2 사이에 갭을 제공한다.

[0118] 결국, 가장 오래된 빈 내의 모든 블록들이 재기록될 것이다. 호스트, 스크러빙 또는 이외 다른 어떤 메커니즘을 통해서 기록되지 않는다면, 웨어 레벨링에 의해 기록된다. 상기 예에서, 가장 오래된 블록들을 포함하는 빈 "2"는 비워질 것이고 이 값은 갭으로서 작용하는 반면, 빈 "1"은 가장 최근에 기록된 블록들을 식별하도록 사용될 수 있다. 값들(빈들)의 사용 범위를 간에서 1 보다 큰 갭은 적절하게 최근에 이동된 그룹으로부터의 블록들이 웨어 레벨링 동작이 가장 적게 최근에 이동된 블록들을 이동시키는 것 보다 빠른 호스트 또는 어떤 다른 메커니즘에 의해 갱신되는 경우로부터 발생될 수 있다. 시스템이 논리적인 또는 물리적인 블록 사용 정보를 사용하여 관정들을 행하는 경우에 절대 핫 카운트들이 사용될 수 있다.

[0119] 내부-존 웨어 레벨링 방식에서, 블록은 소거된 블록으로 이동되도록 선택될 수 있다. 상대 논리적인 핫 카운트들이 구현될 때, 내부-존 웨어 레벨링 방식은 가장 적게 최근에 이동되는 그룹, 즉 최저값을 지닌 그룹으로부터 논리적인 블록을 선택할 수 있다. 선택된 블록이 이동되면, 선택된 블록은 가장 많이 최근에 이동된 그룹의 값을 수신한다. 일반적으로, 호스트에 의해 가장 빈번하게 액세스되는 논리적인 블록들은 블록들이 최근에 이동되었다는 것을 표시하는 값을 가져 이동될 웨어 레벨링 시스템에 의해 선택될 수 없다. 동시에, 호스트에 의해 가장 덜 빈번하게 액세스되는 논리적인 블록들은 보다 낮은 값을 갖는 경향이 있는데, 이 값은 결국 블록들이 가장 적게 최근에 이동되었다는 것을 표시한다. 가장 적게 최근에 이동되는 값을 지닌 논리적인 블록들은 통상 어떤 시간 동안 액세스되지 않고 이에 따라서, 다른 블록들은 동일한 기간에서 보다 높은 레벨의 웨어에 도달될 것이다. 덜 빈번하게 액세스되는 논리적인 블록들이 소거된 물리적인 블록들로 이동되면, 덜 빈번하게 액세스되는 논리적인 블록들은 전형적으로, 웨어 레벨링에 의해 또 다시 이동될 때까지 자신들의 현재 물리적인 위치할 것이다. 즉, 덜 빈번하게 액세스되는 논리적인 블록이 존재하는 물리적인 블록은 일반적으로 액세스되지 않는 반면에, 사전에 점유된 물리적인 블록은 장치 사용을 위하여 소거 풀로 전달됨으로 더 많은 웨어를 수신할 수 있다.

[0120] 소거된 물리적인 블록들의 소거 풀은 일반적으로 존 내에 포함되는 것으로서 서술되었다. 일 실시예에서, 소거된 블록들의 풀은 메모리 장치내의 존들로부터 분리되어 유지될 수 있다. 이와 같이 소거된 블록들은 메모리 장치상의 물리적으로 인접한 블록들의 그룹으로부터 필요에 따라서 할당될 수 있다.

[0121] D. 요약

[0122] 본 발명의 각종 양상들이 일반적으로 섹터들의 세트와 관련하여 서술되었지만, 섹터들의 세거터 내의 수는 1 보다 크거나 같은 임의의 적절한 수일 수 있다. 그러나, 섹터들의 세트 내의 가장 유효한 섹터들의 수는 전형적으로 소거 유닛 내의 섹터들의 수 및 물리적 메모리 어레이 내의 소거 유닛들의 수에 좌우된다.

[0123] 각종 웨어 레벨링 공정은 플래시 메모리 카드들과 같은 비휘발성 메모리 시스템들에 대해서 구현하는데 적합한 것으로서 서술되었다. 일반적으로, 웨어 레벨링 공정들은 실질적으로 임의의 적절한 비휘발성 메모리 시스템에 적용될 수 있다. 적절한 비휘발성 메모리 시스템들은 임베드된 메모리 및 메모리 드라이브들을 포함하지만 이에 국한되지 않는다. 일 실시예에서, 이와 같은 비휘발성 메모리 시스템들은 호스트 시스템들에 제거가능하게 결합될 수 있고, 또 다른 실시예에서, 비휘발성 메모리 시스템은 호스트 시스템 내에서 임베드된 시스템일 수 있다. 게다가, 웨어 레벨링 공정들은 각종 비휘발성 메모리 시스템들에 적용될 수 있다.

[0124] 비휘발성 메모리 시스템들이 메모리 제어기들을 포함하는 것으로서 서술되었지만, 웨어 레벨링 공정들은 메모리 제어기들을 포함하지 않는 비휘발성 메모리 시스템들에 적용될 수 있다. 제어기들을 사용하는 적절한 메모리 시스템들은 PC 카드들, 콤팩트플래시 카드들, 멀티미디어 카드들 및 보안 디지털 카드들을 포함하지만 이로 제한되지 않는다. 상술된 웨어 레벨링 공정들을 사용할 수 있고 메모리 시스템들과 관련되는 제어기들을 사용하지 않는 메모리 시스템들은 호스트, 예를 들어 호스트 컴퓨터 시스템과 관련된 제어기들을 사용하여, 스마트미디어 카드들 및 메모리스틱 카드들과 같은 웨어 레벨링을 구현한다. 다른 말로서, 호스트는 웨어 레벨링을 발생시키는 직접 메모리를 어드레스하고 관리한다. 게다가, 호스트 시스템 상에 놓이는 주 프로세서는 메모리 시스템이 제어기를 포함하는 것과 상관없이 메모리 시스템을 위한 메모리 제어기로서 작용한다.

[0125] 본 발명에 대해서 단지 몇가지 실시예들이 서술되었지만, 본 발명의 원리 또는 범위를 벗어남이 없이 많은 다른

특정 형태들로 본 발명을 구현할 수 있다는 것을 이해하여야만 한다. 예로서, 직접 어드레싱에서 웨어 레벨링 및 소거 폴링은 실질적으로 자동 공정들로서 서술되었지만, 웨어 레벨링은 사용자-구동 공정일 수 있다. 다른 말로서, 사용자는 호스트 인터페이스를 통해서 명령을 발부함으로써 웨어 벨링 공정을 개시할 때를 결정할 수 있다.

[0126] 일반적으로, 웨어 레벨링의 각종 공정들 및 방법들과 관련된 단계들은 폭넓게 변할 수 있다. 단계들은 일반적으로 본 발명의 원리 또는 범위를 벗어남이 없이 부가, 제거, 변경 및 기록될 수 있다. 예로서, 존 경계들이 이동되거나 존들이 스왑될 때 매핑 정보르 갱신하는 것을 필요로 하지 않을 수 있다. 각 물리적인 블록들이 어느 논리적인 존이 물리적인 블록들에 속하는지에 대한 어떤 표시자를 가지면, 스왑 또는 이동의 진행을 효율적으로 로그(log)하는 것이 필요로되지 않을 수 있다. 단계들은 또한 각종 방법 및 공정들에 부가되어 본 발명의 원리 또는 범위를 벗어남이 없이 각종 논리적인 블록들의 탐색을 용이하게 하는 데이터 구조들 또는 매핑들의 갱신을 수용한다. 게다가, 특정 구현방식이 다수의 실시예들에 포함될 수 있다.

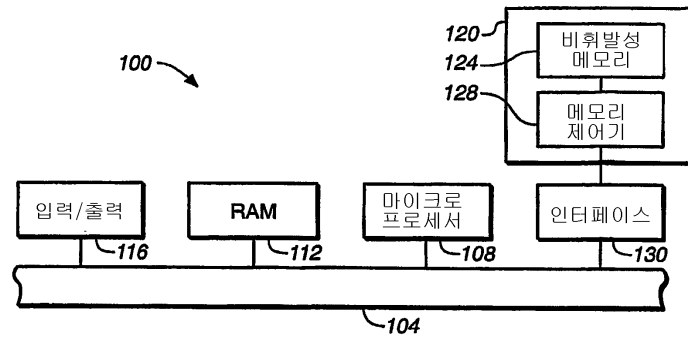
[0127] 그러므로, 본 예들은 예시를 위한 것이지 제한하고자 하는 것이 아니고, 본 발명은 본원에 제공된 상세사항들로 제한되는 것이 아니라 첨부된 청구범위 영역내에서 수정될 수 있다.

도면의 간단한 설명

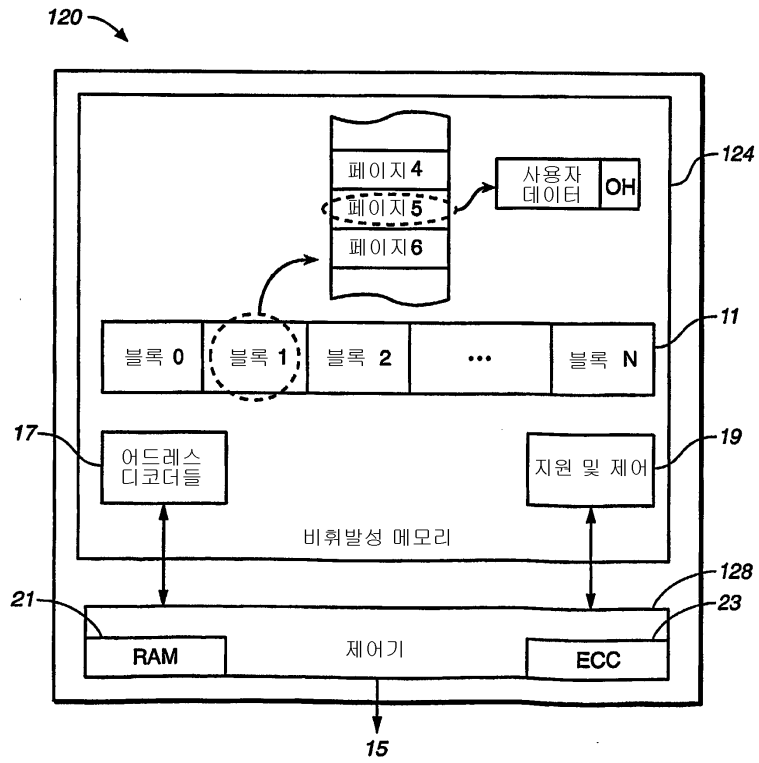
- [0017] 도1a은 비휘발성 메모리 장치를 포함하는 범용 호스트 시스템을 도시한 도면.
- [0018] 도1b는 메모리 시스템, 예를 들어 도1a의 메모리 장치(120)를 도시한 도면.
- [0019] 도2는 직접 어드레싱 웨어 레벨링 방식을 구현할 수 있는 비휘발성 메모리 시스템의 실시예를 도시한 도면.
- [0020] 도3a는 물리적인 위치들 및 섹터들의 세트들을 포함하는 비휘발성 메모리의 실시예를 도시한 도면.
- [0021] 도3b는 섹터들의 세트들이 스와핑 된 후, 물리적인 위치들 및 섹터들의 세트들, 예를 들어, 도3a의 비휘발성 메모리(304)를 포함하는 비휘발성 메모리의 실시예를 도시한 도면.
- [0022] 도4는 웨어 레벨링 공정을 겪어야만 되는 비휘발성 메모리 내에서 섹터들의 세트들을 식별하는 단계와 관련된 단계들을 도시한 공정 흐름도.
- [0023] 도5는 웨어 레벨링 공정과 관련된 단계들, 즉 도4의 단계(428)를 도시한 공정 흐름도.
- [0024] 도6은 존들을 포함하는 비휘발성 메모리 시스템의 실시예를 도시한 도면.
- [0025] 도7은 내부 존 소거-폴링 컨텍스트에서 일반적인 웨어 레벨링 공정과 관계된 단계들을 도시한 공정 흐름도.
- [0026] 도8은 존 스와핑의 컨텍스트에서 웨어 레벨링을 수행하는 한 방법과 관계된 단계들을 도시한 공정 흐름도.
- [0027] 도9는 존 경계 이동을 사용하여 웨어 레벨링의 한 방법과 관계되는 단계들을 도시한 공정 흐름도.
- [0028] 도10은 존 경계 이동 공정, 예를 들어 도9의 공정(900) 또는 공정들 이후 메모리 장치의 초기 상태 및 메모리 장치의 상태를 도시한 도면.
- [0029] 도11a는 존 경계 이동 공정 전 메모리 장치의 초기 상태를 도시한 도면.'
- [0030] 도11b는 초기 존 경계 이동 단계들 동안 메모리 장치, 즉 도11a의 메모리 장치(1100)을 도시한 도면.
- [0031] 도11c는 초기 존 경계 이동 단계들이 발생된 후 메모리 장치, 즉 도11a의 메모리 장치(1100)을 도시한 도면.
- [0032] 도12a는 내부 존 웨어 레벨링 공정 전 물리적인 블록들을 포함하는 존을 도시한 도면.
- [0033] 도12b는 내부 존 웨어 레벨링 공정 후 물리적인 블록들을 포함하는 존, 즉 도12a의 존(1200)을 도시한 도면.
- [0034] 도13a는 존 스와핑 웨어 레벨링 공정 전 물리적인 블록들을 포함하는 존들을 도시한 도면.
- [0035] 도13b는 존 스와핑 웨어 레벨링 공정 후 물리적인 블록들을 포함하는 존들, 즉 도13a의 존들(1300)을 도시한 도면.

도면

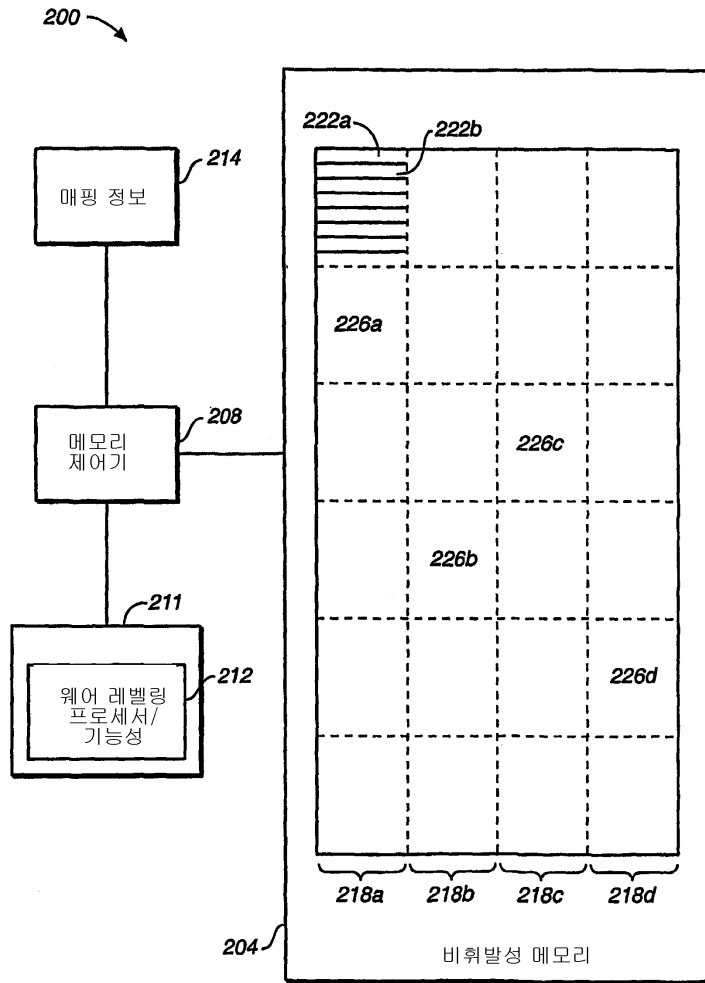
도면1a



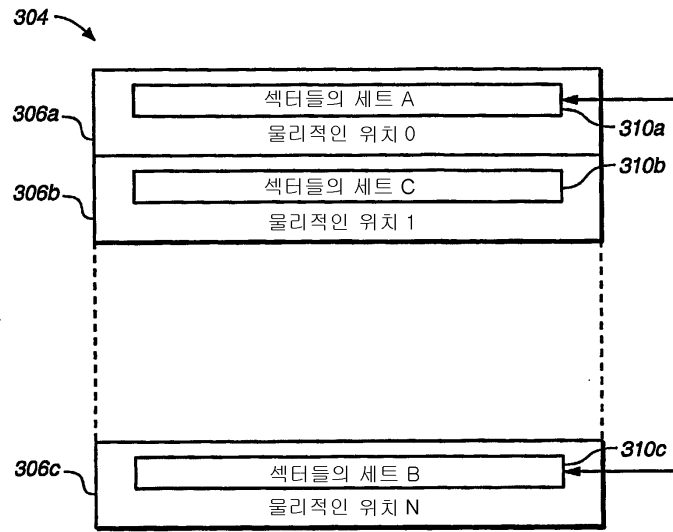
도면1b



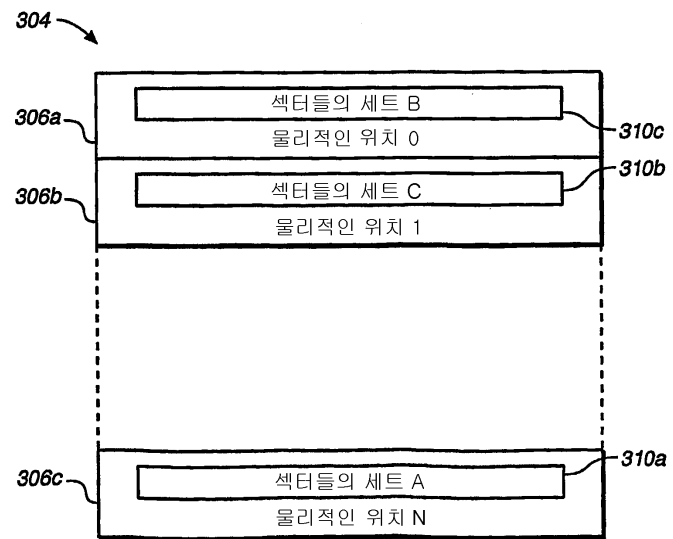
도면2



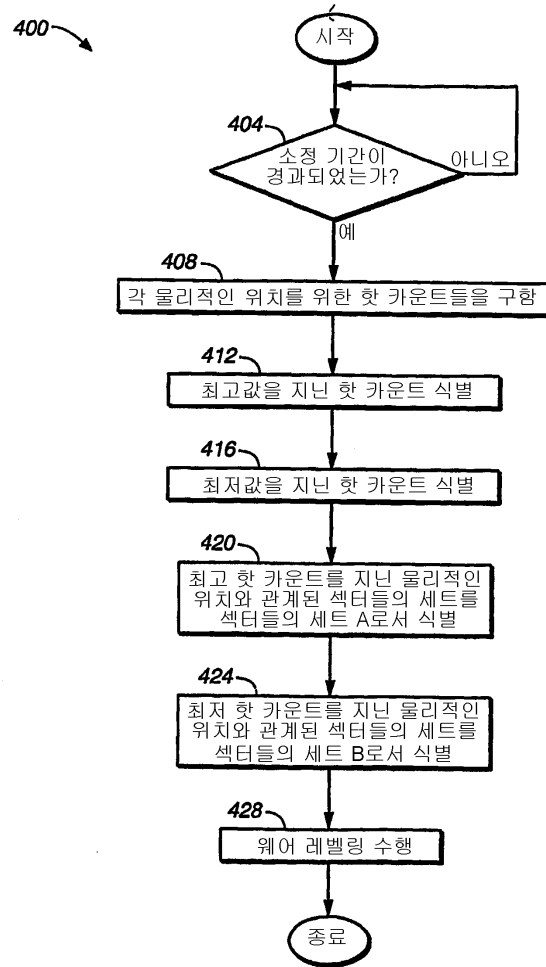
도면3a



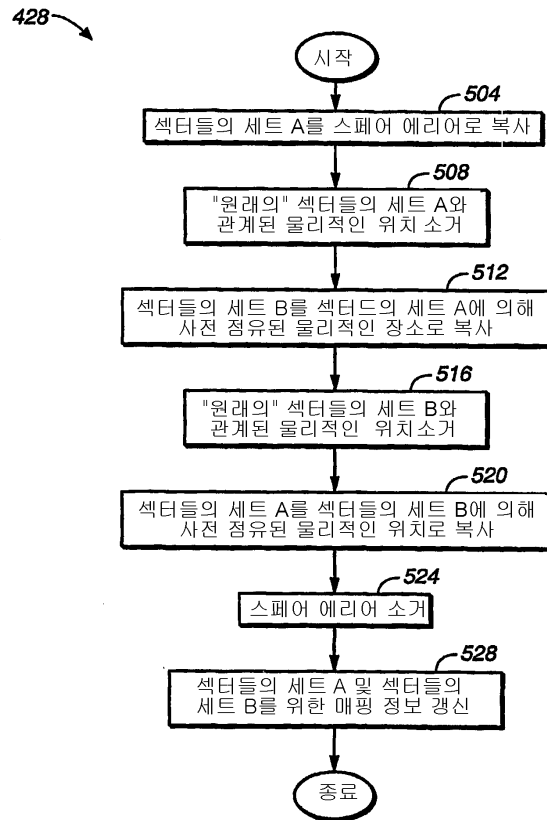
도면3b



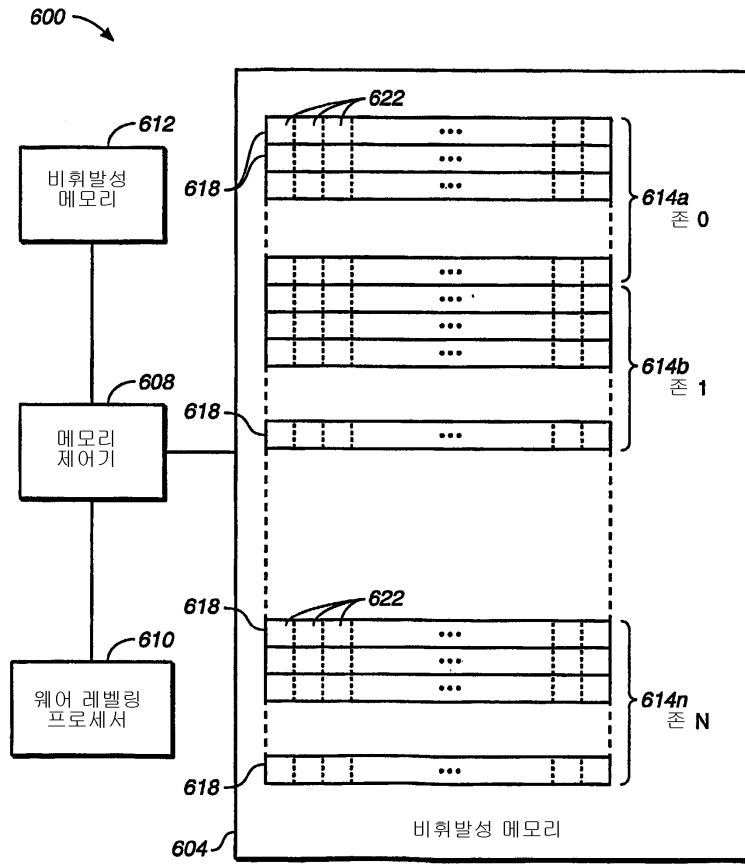
도면4



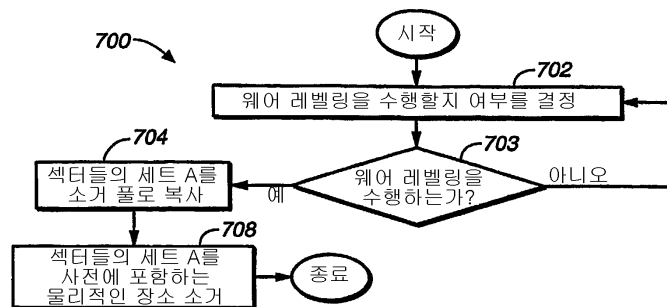
도면5



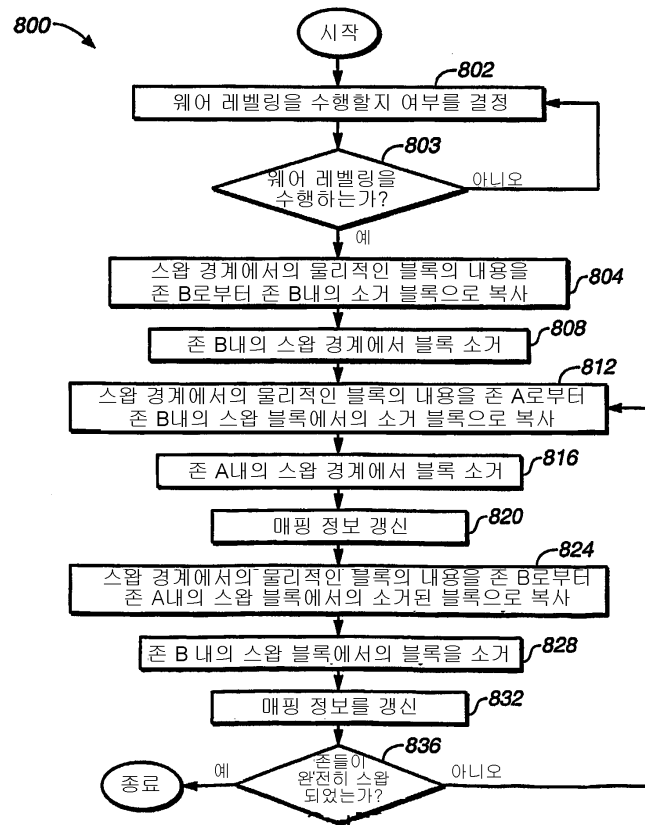
도면6



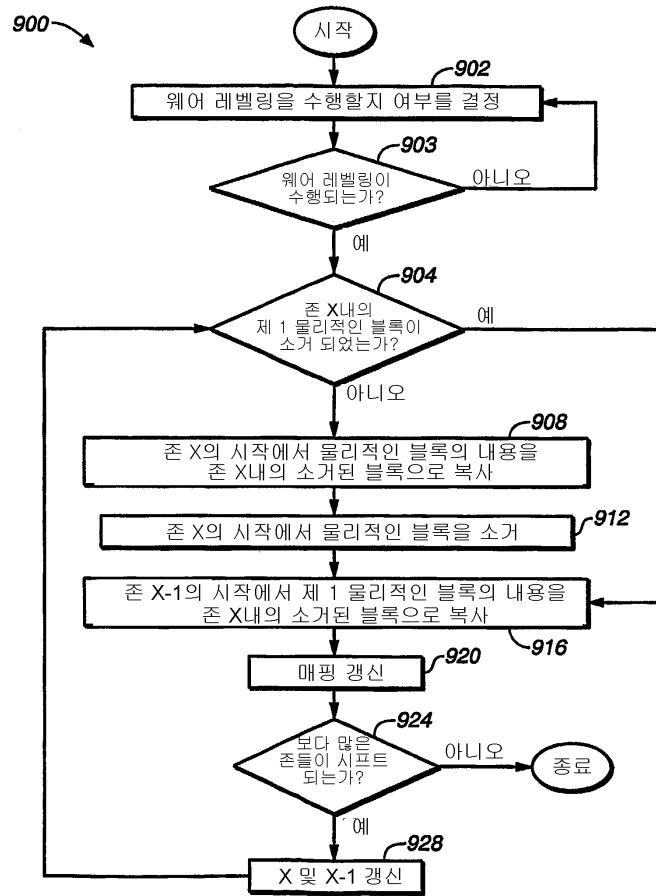
도면7



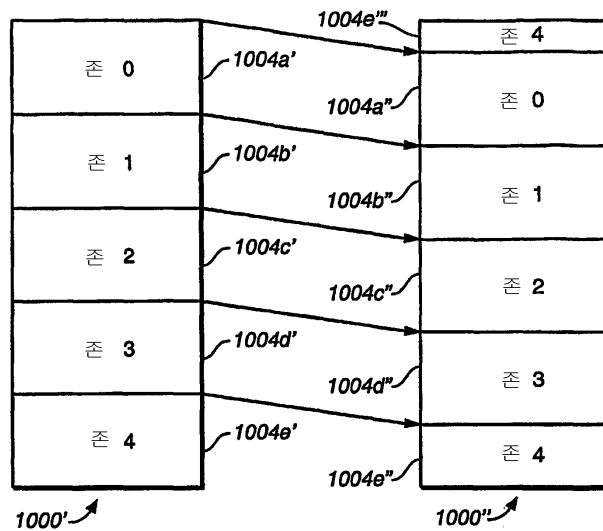
도면8



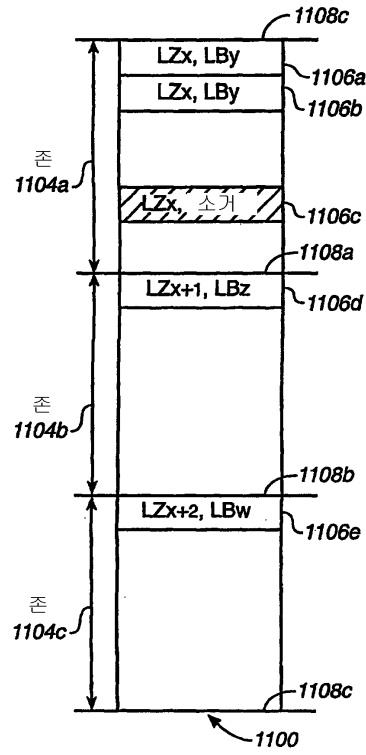
도면9



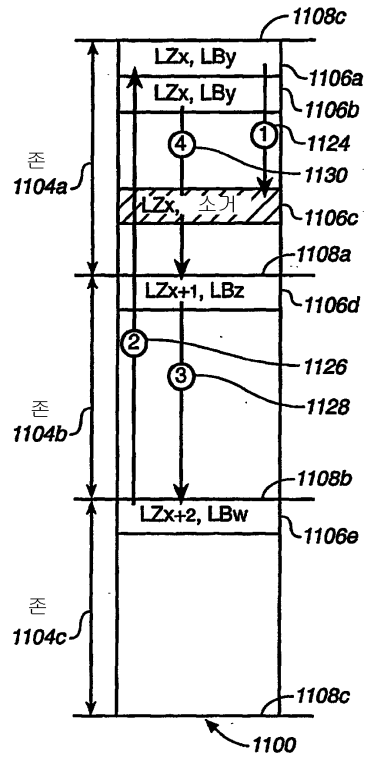
도면10



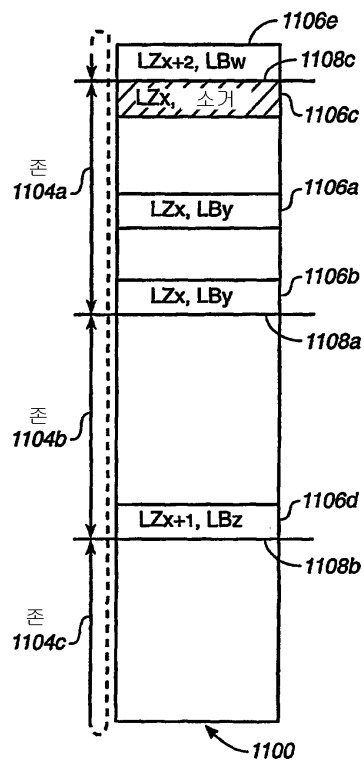
도면11a



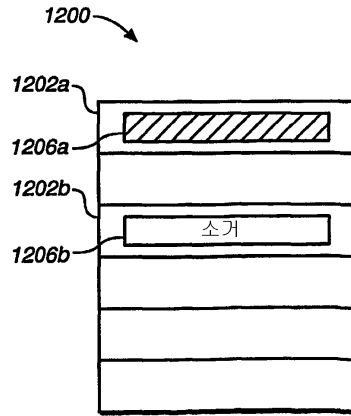
도면11b



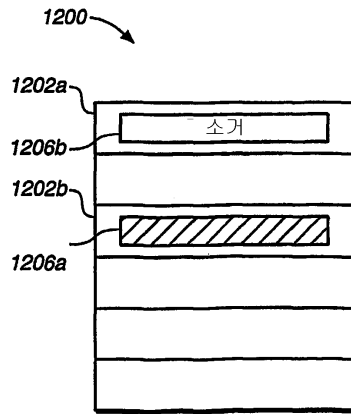
도면11c



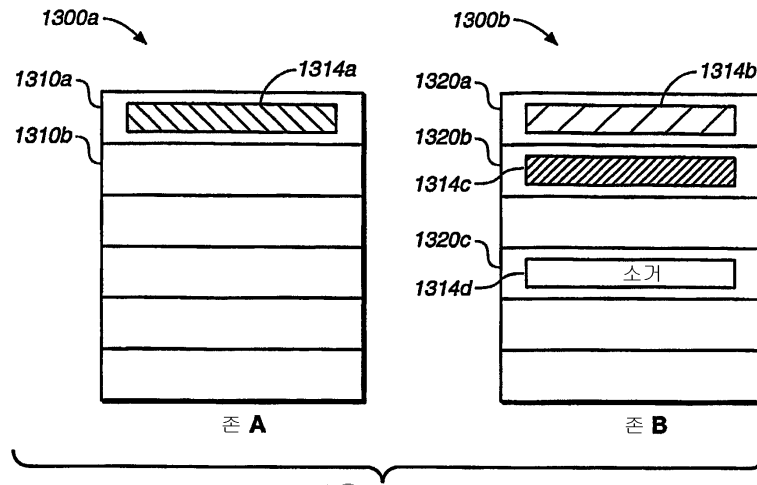
도면12a



도면12b



도면13a



도면13b

