

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7516883号
(P7516883)

(45)発行日 令和6年7月17日(2024.7.17)

(24)登録日 令和6年7月8日(2024.7.8)

(51)国際特許分類

F I

H 0 1 L	23/12	(2006.01)	H 0 1 L	23/12	5 0 1 P
H 0 1 L	23/29	(2006.01)	H 0 1 L	23/36	A
H 0 1 L	23/36	(2006.01)	H 0 1 L	23/36	C
H 0 1 L	25/07	(2006.01)	H 0 1 L	25/04	C
H 0 1 L	25/18	(2023.01)			

請求項の数 14 (全27頁)

(21)出願番号 特願2020-98220(P2020-98220)
 (22)出願日 令和2年6月5日(2020.6.5)
 (65)公開番号 特開2021-190670(P2021-190670
 A)
 (43)公開日 令和3年12月13日(2021.12.13)
 審査請求日 令和5年4月3日(2023.4.3)

(73)特許権者 000004260
 株式会社デンソー
 愛知県刈谷市昭和町1丁目1番地
 (74)代理人 110001128
 弁理士法人ゆうあい特許事務所
 (72)発明者 大澤 青吾
 愛知県刈谷市昭和町1丁目1番地 株式
 会社デンソー内
 (72)発明者 大倉 康嗣
 愛知県刈谷市昭和町1丁目1番地 株式
 会社デンソー内
 審査官 正山 旭

最終頁に続く

(54)【発明の名称】 半導体装置、半導体モジュールおよび半導体装置の製造方法

(57)【特許請求の範囲】

【請求項1】

表面(11a)に第1電極パッド(111)および複数の第2電極パッド(112)を有し、前記表面と裏面(11b)とを繋ぐ方向に電流が生じる半導体素子(11)と、絶縁性の樹脂材料で構成され、前記半導体素子の前記表面の一部および側面(11c)を覆う封止材(12)と、

前記半導体素子の上であって、前記封止材の内部または前記封止材の上に配置され、前記第2電極パッドと電氣的に接続されると共に、前記半導体素子の外郭の内側から外側まで延設されている延設配線(152)と、を備え、
前記封止材のうち前記半導体素子の前記表面の側を覆う面を一面(12a)として、前記一面は、前記封止材とは異なる絶縁性の樹脂材料で構成された絶縁層(151)により覆われている、半導体装置。

10

【請求項2】

前記第1電極パッドに接続されると共に、前記第1電極パッドの真上に向かって延設され、前記封止材から露出する第1導体部(13、181)と、

前記第2電極パッドに接続されると共に、前記第2電極パッドの上部に向かって延設され、前記封止材から露出する第2導体部(14、182)と、をさらに備え、

前記延設配線は、前記第2導体部に接続されている、請求項1に記載の半導体装置。

【請求項3】

前記第1導体部は、単一の部材で構成され、前記第1電極パッドに接続された側の面と

20

は反対側の面が外部に露出しており、

前記第 2 導体部は、一部が前記延設配線であり、前記第 1 導体部と同一の材料によりなる単一の部材で構成されると共に、前記第 2 電極パッドに接続された側の面とは反対側の面が外部に露出している、請求項 2 に記載の半導体装置。

【請求項 4】

前記第 1 電極パッドに電氣的に接続され、前記第 1 電極パッドとは反対側において外部に露出する電極部分を第 1 外部電極 (1 5 3) とし、前記第 2 電極パッドに電氣的に接続され、前記第 2 電極パッドとは反対側において外部に露出する部分を第 2 外部電極 (1 5 4) として、

前記第 1 外部電極は、前記第 2 外部電極と距離を隔てて配置され、前記第 2 外部電極よりも平面サイズが大きい、請求項 1 ないし 3 のいずれか 1 つに記載の半導体装置。

10

【請求項 5】

前記延設配線は、Cu、Al、Ti、Au、Ag、Pd、W、Ni、Zn、Pbのうちいずれか 1 つを主成分とする導電性材料により構成されている、請求項 1 ないし 4 のいずれか 1 つに記載の半導体装置。

【請求項 6】

前記絶縁層のうち前記延設配線よりも前記一面の側の部分を第 1 層 (1 5 1 1) として、前記第 1 層の厚みは、前記絶縁層のうち前記延設配線よりも上に位置する部分の厚みよりも大きい、請求項 1 ないし 5 のいずれか 1 つに記載の半導体装置。

【請求項 7】

表面 (1 1 a) に第 1 電極パッド (1 1 1) および複数の第 2 電極パッド (1 1 2) を有し、前記表面と裏面 (1 1 b) とを繋ぐ方向に電流が生じる半導体素子 (1 1) と、絶縁性の樹脂材料で構成され、前記半導体素子の前記表面の一部および側面 (1 1 c) を覆う封止材 (1 2) と、

20

前記半導体素子の上であって、前記封止材の内部または前記封止材の上に配置され、前記第 2 電極パッドと電氣的に接続されると共に、前記半導体素子の外郭の内側から外側まで延設されている延設配線 (1 5 2) と、

前記第 1 電極パッドに接続されると共に、前記第 1 電極パッドの真上に向かって延設され、前記封止材から露出する第 1 導体部 (1 3 、 1 8 1) と、

前記第 2 電極パッドに接続されると共に、前記第 2 電極パッドの上部に向かって延設され、前記封止材から露出する第 2 導体部 (1 4 、 1 8 2) と、を備え、

30

前記延設配線は、前記第 2 導体部に接続されており、

前記第 2 導体部は、一部が前記延設配線であり、前記第 1 導体部とは異なる導電性材料から構成されている、半導体装置。

【請求項 8】

表面 (1 1 a) に第 1 電極パッド (1 1 1) および複数の第 2 電極パッド (1 1 2) を有し、前記表面と裏面 (1 1 b) とを繋ぐ方向に電流が生じる半導体素子 (1 1) と、絶縁性の樹脂材料で構成され、前記半導体素子の前記表面の一部および側面 (1 1 c) を覆う封止材 (1 2) と、

前記半導体素子の上であって、前記封止材の内部または前記封止材の上に配置され、前記第 2 電極パッドと電氣的に接続されると共に、前記半導体素子の外郭の内側から外側まで延設されている延設配線 (1 5 2) と、を備え、

40

前記封止材のうち前記半導体素子の前記表面の側を覆う面を一面 (1 2 a) とし、前記半導体素子の前記表面の上に位置する面であって、前記一面に繋がる面を内壁面 (1 2 c) として、

前記内壁面のうち前記一面と交差する上端部分の断面形状は、湾曲した曲面形状である、半導体装置。

【請求項 9】

表面 (1 1 a) に第 1 電極パッド (1 1 1) および複数の第 2 電極パッド (1 1 2) を有し、前記表面と裏面 (1 1 b) とを繋ぐ方向に電流が生じる半導体素子 (1 1) と、

50

絶縁性の樹脂材料で構成され、前記半導体素子の前記表面の一部および側面（11c）を覆う封止材（12）と、

前記半導体素子の上であって、前記封止材の内部または前記封止材の上に配置され、前記第2電極パッドと電氣的に接続されると共に、前記半導体素子の外郭の内側から外側まで延設されている延設配線（152）と、を備え、

前記封止材のうち前記半導体素子の前記表面の側を覆う面を一面（12a）とし、前記半導体素子の前記表面の上に位置する面であって、前記一面に繋がる面を内壁面（12c）とし、前記内壁面と前記一面と交差する上端部分の角度を交差角度（ ）として、

前記内壁面の断面形状は、前記交差角度が鈍角となる形状である、半導体装置。

【請求項10】

表面（11a）に少なくとも1つ以上の第1電極パッド（111）および少なくとも1つ以上の第2電極パッド（112）を有し、前記表面と裏面（11b）とを繋ぐ方向に電流が生じる半導体素子（11）と、絶縁性の樹脂材料で構成され、前記表面の一部を含む前記半導体素子の周囲を覆う第1の封止材（12）と、前記半導体素子の上であって、前記第1の封止材の内部または前記第1の封止材の上に配置され、前記第2電極パッドと電氣的に接続されると共に、前記半導体素子の外郭の内側から外側まで延設されている延設配線（152）と、を備える半導体装置（1）と、

前記半導体装置のうち前記第1の封止材から露出する前記裏面に接合材（5）を介して接続される第1放熱部材（2）と、

前記半導体装置のうち前記第1電極パッドに前記接合材を介して電氣的に接続される第2放熱部材（3）と、

前記半導体装置のうち前記延設配線に前記接合材を介して電氣的に接続されるリードフレーム（4）と、

前記半導体装置、前記第1放熱部材の一部、前記第2放熱部材の一部および前記リードフレームの一部を覆う第2の封止材（6）と、を備える、半導体モジュール。

【請求項11】

前記半導体装置の一部は、前記第2放熱部材の外郭よりも外側に位置する露出領域であり、

前記リードフレームは、前記露出領域において前記接合材を介して前記延設配線に電氣的に接続されている、請求項10に記載の半導体モジュール。

【請求項12】

前記第1放熱部材のうち前記半導体装置に向き合う面とは反対面である上面（2a）は、前記第2の封止材から露出しており、

前記第2放熱部材のうち前記半導体装置に向き合う面とは反対面である下面（3b）は、前記第2の封止材から露出している、請求項10または11に記載の半導体モジュール。

【請求項13】

前記第1放熱部材および前記第2放熱部材は、一部または全部が、電気伝導部（71）と、絶縁部（72）と、熱伝導部（73）とがこの順に積層された伝熱絶縁基板（7）であり、前記電気伝導部が前記半導体装置に接続されている、請求項10ないし12のいずれか1つに記載の半導体モジュール。

【請求項14】

ファンアウトパッケージ構造の半導体装置の製造方法であって、

表面（11a）に少なくとも1つ以上の第1電極パッド（111）および少なくとも1つ以上の第2電極パッド（112）を備える半導体素子（11）を用意することと、

厚肉部（191）と、前記厚肉部の上端から外部に向かって延設され、前記厚肉部よりも厚みが小さい第1薄肉部（192）と、前記第1薄肉部の先端に設けられ、前記厚肉部よりも厚みが小さく、かつ前記第1薄肉部よりも厚みが大きい中肉部（193）と、前記中肉部から前記厚肉部の下端の側に向かって延設され、前記厚肉部よりも厚みが小さい第2薄肉部（194）とを備える導電部材（19）を用意することと、

前記半導体素子の裏面（11b）を支持基板（200）に貼り付けることと、

10

20

30

40

50

前記半導体素子の前記第1電極パッドに前記導電部材のうち前記厚肉部の下端側の面を接続し、前記半導体素子の前記第2電極パッドに前記導電部材のうち前記第2薄肉部の先端を接続することと、

前記導電部材が接続され、前記支持基板に貼り付けられた前記半導体素子を前記導電部材ごと覆う封止材(12)を形成することと、

前記封止材のうち前記導電部材を覆う側の面から前記封止材を除去し、前記導電部材の前記厚肉部および前記中肉部を前記封止材から露出させることと、を含み、

前記封止材を形成することにおいては、絶縁性の樹脂材料を用い、

前記封止材を除去することにおいては、前記導電部材のうち前記第1薄肉部を除去し、前記厚肉部と、前記中肉部および前記第2薄肉部とを分離させる、半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、ファンアウトパッケージ構造の半導体装置およびこれを用いた半導体モジュール並びに当該半導体装置の製造方法に関する。

【背景技術】

【0002】

従来、パワー半導体素子を有する半導体装置およびこれを用いた両面放熱構造の半導体モジュールとしては、例えば特許文献1に記載のものが挙げられる。

【0003】

特許文献1に記載の半導体モジュールは、パワー半導体素子としての半導体装置と、当該半導体装置を挟んだ両側に配置される2つのヒートシンクと、リード端子と、当該半導体装置とリード端子とを繋ぐワイヤとを備える。また、この半導体モジュールは、ワイヤとヒートシンクとの接触による短絡を防ぐため、半導体装置のうちワイヤが接続される側の面とこの面と向き合うヒートシンクとの間に熱伝導性の高い材料で構成された放熱ブロックが配置されている。

【先行技術文献】

【特許文献】

【0004】

【文献】特開2001-156225号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

しかしながら、上記の半導体モジュールは、放熱ブロックにより半導体装置とヒートシンクとの隙間を所定以上とすることでワイヤとヒートシンクとの接触を防止する構造であるため、放熱ブロックが薄型化の阻害要因となっている。また、半導体装置とヒートシンクとの間に放熱ブロックを配置するため、放熱ブロックの分だけ熱抵抗が増加し、半導体モジュールの放熱性が低下してしまう。

【0006】

そこで、本発明者らは、この種の半導体モジュールの薄型化および高放熱化のため、半導体装置並びに半導体モジュールの構造について鋭意検討を行った。その結果、半導体装置を再配線層が形成されたファンアウトパッケージ構造とし、当該半導体装置の両面に放熱ブロックを介さずにヒートシンクを接合しつつ、再配線層にワイヤを介さずにリード端子を接続した構造の半導体モジュールを考案するに至った。これにより、放熱ブロックおよびワイヤを有さず、薄型化および高放熱化がなされた両面放熱構造の半導体モジュールとなる。

【0007】

本発明者らがさらに鋭意検討を進めたところ、考案したファンアウトパッケージ構造の半導体装置において、半導体素子の側面とこれを覆う封止材との段差に起因して、半導体装置における絶縁性が不足し得ることが判明した。具体的には、この半導体装置において

10

20

30

40

50

、半導体素子の側面とこれを覆う封止材との間に段差が生じると、再配線層を構成する絶縁膜のうち当該段差を覆う領域にて当該段差に起因するクラックが生じるおそれがある。このような絶縁膜のクラックが生じると、当該段差部分の上に形成される配線と半導体素子の端部との絶縁性が確保できなくなってしまう。

【0008】

本発明は、上記の点に鑑み、ファンアウトパッケージ構造の半導体装置において半導体素子の上に配置される延設配線と半導体素子との短絡を抑制し、絶縁性を向上することを目的とする。また、絶縁性が向上した半導体装置を用い、信頼性が高く、薄型化および高放熱化がされた両面放熱構造の半導体モジュールを提供することを目的とする。

【課題を解決するための手段】

【0009】

上記目的を達成するため、請求項1に記載の半導体装置は、表面(11a)に第1電極パッド(111)および複数の第2電極パッド(112)を有し、表面と裏面(11b)とを繋ぐ方向に電流が生じる半導体素子(11)と、絶縁性の樹脂材料で構成され、半導体素子の表面の一部および側面(11c)を覆う封止材(12)と、半導体素子の上であって、封止材の内部または封止材の上に配置され、第2電極パッドと電気的に接続されると共に、半導体素子の外郭の内側から外側まで延設されている延設配線(152)と、を備え、封止材のうち半導体素子の表面の側を覆う面を一面(12a)として、一面は、封止材とは異なる絶縁性の樹脂材料で構成された絶縁層(151)により覆われている。

【0010】

これによれば、半導体素子の側面および表面の一部が絶縁性の樹脂材料によりなる封止材に覆われることで、半導体素子の側面とこれを覆う封止材との段差が生じない構造となる。そのため、半導体素子の側面と封止材との境界上に形成される延設配線が半導体素子の側面と封止材との段差影響を受けることがなくなる。したがって、当該段差に起因する絶縁不良が抑制され、延設配線と半導体素子との短絡が抑制され、絶縁性が向上する。

【0011】

請求項10に記載の半導体モジュールは、表面(11a)に少なくとも1つ以上の第1電極パッド(111)および少なくとも1つ以上の第2電極パッド(112)を有し、表面と裏面(11b)とを繋ぐ方向に電流が生じる半導体素子(11)と、絶縁性の樹脂材料で構成され、表面の一部を含む半導体素子の周囲を覆う第1の封止材(12)と、半導体素子の上であって、第1の封止材の内部または第1の封止材の上に配置され、第2電極パッドと電気的に接続されると共に、半導体素子の外郭の内側から外側まで延設されている延設配線(152)と、を備える半導体装置(1)と、半導体装置のうち第1の封止材から露出する裏面に接合材(5)を介して接続される第1放熱部材(2)と、半導体装置のうち第1電極パッドに接合材を介して電気的に接続される第2放熱部材(3)と、半導体装置のうち延設配線に接合材を介して電気的に接続されるリードフレーム(4)と、半導体装置、第1放熱部材の一部、第2放熱部材の一部およびリードフレームの一部を覆う第2の封止材(6)と、を備える。

【0012】

これによれば、請求項1に記載の半導体装置を挟んで、第1放熱部材と、第2放熱部材とが対向配置され、半導体装置の延設配線に接合材を介してリードフレームが接続された半導体モジュールとなる。半導体装置とリードフレームとが接合材を介して接合され、第2放熱部材と半導体装置との間に隙間確保のための放熱ブロックのない、薄型化および高放熱化がされた構造となる。また、半導体装置における延設配線と半導体素子との短絡が抑制されるため、より信頼性が向上する。また、請求項11に記載の半導体モジュールのように、半導体装置のうち第2放熱部材の外郭より外側に位置する露出領域において、接合材を介して延設配線とリードフレームとが接続された構成としてもよい。この場合であっても、構成がより簡素化されると共に、薄型化および高放熱化がなされた半導体モジュールとなる。

【0013】

10

20

30

40

50

請求項 1 4 に記載の半導体装置の製造方法は、ファンアウトパッケージ構造の半導体装置の製造方法であって、表面 (1 1 a) に少なくとも 1 つ以上の第 1 電極パッド (1 1 1) および少なくとも 1 つ以上の第 2 電極パッド (1 1 2) を備える半導体素子 (1 1) を用意することと、厚肉部 (1 9 1) と、厚肉部の上端から外部に向かって延設され、厚肉部よりも厚みが小さい第 1 薄肉部 (1 9 2) と、第 1 薄肉部の先端に設けられ、厚肉部よりも厚みが小さく、かつ第 1 薄肉部よりも厚みが大きい中肉部 (1 9 3) と、中肉部から厚肉部の下端の側に向かって延設され、厚肉部よりも厚みが小さい第 2 薄肉部 (1 9 4) とを備える導電部材 (1 9) を用意することと、半導体素子の裏面 (1 1 b) を支持基板 (2 0 0) に貼り付けることと、半導体素子の第 1 電極パッドに導電部材のうち厚肉部の下端側の面を接続し、半導体素子の第 2 電極パッドに導電部材のうち第 2 薄肉部の先端を接続することと、導電部材が接続され、支持基板に貼り付けられた半導体素子を導電部材ごと覆う封止材 (1 2) を形成することと、封止材のうち導電部材を覆う側の面から封止材を除去し、導電部材の厚肉部および中肉部を封止材から露出させることと、を含み、封止材を形成することにおいては、絶縁性の樹脂材料を用い、封止材を除去することにおいては、導電部材のうち第 1 薄肉部を除去し、厚肉部と、中肉部および第 2 薄肉部とを分離させる。

10

【 0 0 1 4 】

これによれば、半導体素子の第 1 電極パッドおよび第 2 電極パッドに導電部材を接合した後、封止材を形成し、封止材と第 1 薄肉部とを除去して導電部材のうち厚肉部と、中肉部および第 2 薄肉部とを分離する。これにより、1 つの導電部材から第 1 電極パッドに接続される部分と、第 2 電極パッドに接続される延設配線とを形成し、ファンアウトパッケージ構造の半導体装置を製造する。そのため、封止材の形成前に延設配線を含む導電部材が予め第 2 電極パッドに接続されることに加え、導電部材ごと半導体素子の表面および側面を覆う封止材を形成することから、半導体素子の側面と封止材との境界で段差が生じることもない。よって、半導体素子の側面と封止材との段差およびこれに起因する延設配線と半導体素子との短絡が生じることがなくなり、絶縁性が向上した半導体装置を製造できる。

20

【 0 0 1 5 】

なお、各構成要素等に付された括弧付きの参照符号は、その構成要素等と後述する実施形態に記載の具体的な構成要素等との対応関係の一例を示すものである。

30

【 図面の簡単な説明 】

【 0 0 1 6 】

【 図 1 】 第 1 実施形態の半導体装置の構成を示す断面図である。

【 図 2 】 図 1 の半導体装置を表面側から見た様子を示す斜視図である。

【 図 3 A 】 第 1 実施形態の半導体装置の製造工程のうち半導体基板の仮固定工程を示す断面図である。

【 図 3 B 】 図 3 A に続く製造工程を示す断面図である。

【 図 3 C 】 図 3 B に続く製造工程を示す断面図である。

【 図 3 D 】 図 3 C に続く製造工程を示す断面図である。

【 図 3 E 】 図 3 D に続く製造工程を示す断面図である。

40

【 図 3 F 】 図 3 E に続く製造工程を示す断面図である。

【 図 3 G 】 図 3 F に続く製造工程を示す断面図である。

【 図 3 H 】 図 3 G に続く製造工程を示す断面図である。

【 図 3 I 】 図 3 H に続く製造工程を示す断面図である。

【 図 3 J 】 図 3 I に続く製造工程を示す断面図である。

【 図 4 A 】 第 1 実施形態の半導体装置の再配線層についての他の製造方法の一例を示す図であって、図 3 D に続く製造工程を示す断面図である。

【 図 4 B 】 図 4 A の製造工程の変形例を示すものであって、図 3 D に続く製造工程を示す図である。

【 図 5 】 従来の半導体装置の構成を示す断面図である。

50

【図 6】図 5 中の VI 領域を示す拡大断面図である。

【図 7】第 1 実施形態の半導体装置を用いた半導体モジュールの一例を示す断面図である。

【図 8】第 1 実施形態の半導体装置を用いた半導体モジュールの他の一例を示す断面図である。

【図 9】第 2 実施形態の半導体装置の構成を示す断面図である。

【図 10 A】第 2 実施形態の半導体装置の製造工程のうち表面保護材を備える半導体基板の仮固定工程を示す断面図である。

【図 10 B】図 10 A に続く製造工程を示す断面図である。

【図 10 C】図 10 B に続く製造工程を示す断面図である。

【図 10 D】図 10 C に続く製造工程を示す断面図である。

10

【図 10 E】図 10 D に続く製造工程を示す断面図である。

【図 10 F】図 10 E に続く製造工程を示す断面図である。

【図 10 G】図 10 F に続く製造工程を示す断面図である。

【図 10 H】図 10 G に続く製造工程を示す断面図である。

【図 10 I】図 10 H に続く製造工程を示す断面図である。

【図 10 J】図 10 I に続く製造工程を示す断面図である。

【図 10 K】図 10 J に続く製造工程を示す断面図である。

【図 11】封止材のうち内壁面の上端の断面形状が直角形状である場合における絶縁層の段切れを説明するための説明図である。

【図 12】図 11 中の X I I 領域を示す拡大断面図である。

20

【図 13】封止材の内壁面が他の断面形状とされた一例を示す拡大断面図である。

【図 14】第 3 実施形態の半導体装置の構成を示す断面図である。

【図 15 A】半導体基板に接合される導電部材を上面から見た上面図である。

【図 15 B】図 15 A 中の X V B 方向から見た矢視図である。

【図 16 A】第 3 実施形態の半導体装置の製造工程のうち導電部材が接合された半導体基板の仮固定工程を示す断面図である。

【図 16 B】図 16 A に続く製造工程を示す断面図である。

【図 17】他の実施形態に係る半導体モジュールの一例を示す断面図である。

【発明を実施するための形態】

【0017】

30

以下、本発明の実施形態について図に基づいて説明する。なお、以下の各実施形態相互において、互いに同一もしくは均等である部分には、同一符号を付して説明を行う。

【0018】

(第 1 実施形態)

第 1 実施形態の半導体装置 1 について、図 1、図 2 を参照して説明する。図 1 は、図 2 中の I-I 間の構成を示す断面図である。

【0019】

〔構成〕

本実施形態の半導体装置 1 は、例えば図 1 に示すように、半導体素子 11 と、封止材 12 と、第 1 導体部 13 と、第 2 導体部 14 と、半導体素子 11 の上にて、半導体素子 11 の外郭内側から外側まで延設された延設配線 152 を有する再配線層 15 とを備える。半導体素子 11 は、表面 11a に第 1 電極パッド 111、複数の第 2 電極パッド 112、電界緩和層 113 および素子上絶縁膜 114 を備え、第 1 電極パッド 111 に第 1 導体部 13 が接続され、第 2 電極パッド 112 に第 2 導体部 14 が接続されている。延設配線 152 は、第 2 導体部 14 から半導体素子 11 の外郭外側にまで延設されると共に、その先端付近の一部の領域が封止材 12 から露出している。この半導体装置 1 は、半導体素子 11 の表面 11a の一部が封止材 12 により覆われ、封止材 12 の一面 12a 上に延設配線 152 を含む再配線層 15 が形成されたファンアウトパッケージ構造（以下「FOP 構造」という）である。

40

【0020】

50

半導体素子 11 は、例えば、表面 11 a に Cu (銅) 等の金属材料で構成される第 1 電極パッド 111 および複数の第 2 電極パッド 112 と、電界緩和層 113 と、電界緩和層 113 および表面 11 a の一部を覆う素子上絶縁膜 114 とを有する。半導体素子 11 は、例えば、IGBT 等のパワー半導体素子であり、通常の半導体プロセスにより製造される。半導体素子 11 は、例えば、裏面 11 b に図示しない第 3 電極パッドが形成されており、第 3 電極パッドが他の部材に接続可能な構成である。第 1 電極パッド 111 および図示しない第 3 電極パッドは、例えば、エミッタ電極およびコレクタ電極を構成する一対の電極であり、半導体素子 11 の表面 11 a と裏面 11 b とを繋ぐ方向の電流経路となる。複数の第 2 電極パッド 112 は、少なくとも 1 つがゲート電極とされ、第 1 電極パッド 111 と第 3 電極パッドとの間の電流のオンオフを制御するために用いられる。第 1 電極パッド 111 には、図 1 に示すように、第 1 導体部 13 が接続されている。複数の第 2 電極パッド 112 には、それぞれ第 2 導体部 14 が接続されている。半導体素子 11 は、裏面 11 b 以外の部分が封止材 12 により覆われている。なお、電界緩和層 113 は、例えば、ガードリングなどとされるが、これに限定されない。

10

【0021】

封止材 12 は、図 1 に示すように、半導体素子 11 の裏面 11 b 以外の部分を覆う部材であり、絶縁性の樹脂材料、例えばエポキシ樹脂等の任意の樹脂材料により構成される。具体的には、封止材 12 は、半導体素子 11 のうち素子上絶縁膜 114 を含む表面 11 a の一部、および表面 11 a と裏面 11 b との間の側面 11 c、すなわち周囲を覆っている。封止材 12 は、半導体素子 11 の表面 11 a に対する法線方向から見て、半導体素子 11 の側面 11 c を跨いで表面 11 a の一部を覆っており、その外郭が半導体素子 11 の外郭よりも外側に位置している。言い換えると、封止材 12 の外形は、半導体素子 11 の外形よりも大きい。封止材 12 のうち半導体素子 11 の表面 11 a を覆う側の一面 12 a は、表面 11 a よりも高い位置にある。封止材 12 のうち一面 12 a とは反対面である他面 12 b は、半導体素子 11 の裏面 11 b と共に半導体装置 1 の裏面 1 b を構成している。

20

【0022】

第 1 導体部 13 および第 2 導体部 14 は、例えば、Cu などの導電性材料によりなり、電解メッキ等により形成される。第 1 導体部 13 および第 2 導体部 14 は、図 1 に示すように、半導体素子 11 の上部 (例えば真上)、すなわち表面 11 a に対する法線方向に向かって延設され、本実施形態では、封止材 12 の一面 12 a 以上の高さとなる厚みとされる。第 1 導体部 13 および第 2 導体部 14 は、一部が再配線層 15 の内部に配置されている。

30

【0023】

第 1 導体部 13 は、一端が第 1 電極パッド 111 に接続され、一端とは反対側の他端が封止材 12 から露出している。第 1 導体部 13 は、例えば、Cu などによりなる被覆部 161 と Ni (ニッケル) や Au (金) などによりなる金属薄膜 153 とにより他端側の面が覆われている。

【0024】

第 2 導体部 14 は、一端が第 2 電極パッド 112 に接続され、一端とは反対側の他端が封止材 12 から露出している。第 2 導体部 14 のうち他端には、図 1 に示すように、半導体素子 11 の外郭の内側から外側にまで延設された延設配線 152 が接続されている。第 2 導体部 14 は、複数の第 2 電極パッド 112 と同じ数だけ形成される。

40

【0025】

再配線層 15 は、絶縁層 151 と、延設配線 152 と、被覆部 161 とを有してなり、封止材 12 の一面 12 a を覆うように形成されている。再配線層 15 は、例えば、公知の再配線形成技術により形成される。なお、再配線層 15 は、図 1 に示す配線例に限られず、さらに複数の絶縁膜と内部配線とが積層された構成であってもよい。

【0026】

絶縁層 151 は、例えば、ポリイミド等の絶縁性材料によりなり、任意の塗布工程等により形成される。絶縁層 151 は、複数回の成膜工程と、フォトリソグラフィエッチング

50

法によるパターンニング工程とを経て形成され、第1導体部13、および第2導体部14から延設された延設配線152の一部を露出させる所定のパターン形状となっている。絶縁層151は、素子上絶縁膜114を覆い、かつ平坦な面とされた封止材12の一面12a上に成膜されており、半導体素子11の側面11cと封止材12との界面（以下「側面界面」という）に起因する段差のない形状となっている。言い換えると、絶縁層151は、側面界面に起因するクラックが生じず、半導体素子11と延設配線152との絶縁性を確保可能な形状である。この詳細については、後述する。

【0027】

なお、絶縁層151のうち延設配線152よりも一面12a側の部分（後述する第1層1511）については、絶縁性確保の観点から、その厚みが延設配線152よりも上の部分（後述する第2層1512）よりも大きくされることが好ましい。

10

【0028】

延設配線152は、例えば、Cu、Au、Ni、Al（アルミニウム）、Ti（チタン）、Ag（銀）、Pd（パラジウム）、W（タングステン）、Zn（亜鉛）、Pb（鉛）などを主成分とする導電性の金属材料によりなる。延設配線152は、例えば、第2導体部14から延設され、電解メッキまたは無電解メッキ等により形成される。延設配線152は、半導体素子11の上であって、封止材12の一面12a上に絶縁層151の一部を介して配置され、半導体素子11の外郭内側と外側とを跨ぐ配線長となっている。延設配線152は、例えば、第2導体部14と同じ数だけ形成され、いずれも半導体素子11の外郭の内側に位置する第2導体部14から当該外郭の外側にまで延設されている。複数の延設配線152は、いずれも第2導体部14とは反対側の先端付近の一部の領域であって、半導体素子11の外郭の外側に位置する所定の領域が絶縁層151から露出すると共に、Au等によりなる金属薄膜154に覆われている。なお、延設配線152は、インピーダンス低減の観点から、第2電極パッド112よりも厚みが大きくされることが好ましい。

20

【0029】

金属薄膜153、154は、図2に示すように、絶縁層151から露出しており、外部から第1電極パッド111および第2電極パッド112に接続が可能な外部電極として機能する。金属薄膜153、154は、第1電極パッド111または第2電極パッド112とは反対側において外部に露出する電極部分であり、それぞれ「第1外部電極」、「第2外部電極」と称され得る。金属薄膜153は、金属薄膜154とは距離を隔てて配置されると共に、外形および平面サイズが金属薄膜154よりも大きい。複数の金属薄膜154は、図2の例では、同じ外形および平面サイズとされ、均等に配置されているが、これに限定されず、異なる外形および平面サイズとされてもよいし、不均一な配置とされてもよい。なお、金属薄膜153、154は、再配線層15の外部に露出し、外部との接続に用いることができる構成であればよく、NiやAuなどで構成されためっき層であってもよいし、はんだなどによりなるバンプとされてもよい。

30

【0030】

以上が、本実施形態の半導体装置1の基本的な構成である。半導体装置1は、半導体素子11の表面11aを覆う封止材12を介して再配線層15が形成されたFOP構造であって、半導体素子11の側面11cと封止材12との境界に起因する段差が再配線層15に生じない構造である。これにより、半導体素子11と延設配線152との短絡が抑制されるため、半導体装置1は、従来のFOP構造の半導体装置に比べて、半導体素子11と延設配線152との絶縁性が向上し、信頼性が高くなっている。

40

【0031】

〔製造方法〕

次に、本実施形態の半導体装置1の製造方法の一例について、図3A～図3Jを参照して説明する。

【0032】

まず、半導体素子11の表面11a上に第1電極パッド111、第2電極パッド112、電界緩和層113および電界緩和層113等を覆う素子上絶縁膜114を備える半導体

50

基板 10 を用意する。次に、例えば電解メッキ等により、半導体基板 10 の第 1 電極パッド 111 上に第 1 導体部 13 を、第 2 電極パッド 112 上に第 2 導体部 14 をそれぞれ形成する。そして、図 3 A に示すように、導体部 13、14 が形成された半導体基板 10 のうち半導体素子 11 の裏面 11b を支持基板 200 に貼り付けて仮固定を行う。支持基板 200 としては、例えば、その表面に Si (シリコン) に対する密着性が高い図示しない粘着性シートを備える任意のものが用いられる。

【0033】

続いて、図示しない金型を用意し、コンプレッション成形等により、支持基板 200 に保持された半導体基板 10 をエポキシ樹脂等の樹脂材料で覆い、加熱等により硬化することで、図 3 B に示すように、封止材 12 を成形する。これにより、半導体素子 11 の表面 11a および側面を、導体部 13、14 ごと覆う封止材 12 が形成される。その後、封止材 12 により覆われた半導体基板 10 を例えば加熱処理などにより支持基板 200 から剥離する。

10

【0034】

次いで、図 3 C に示すように、封止材 12 のうち半導体素子 11 の表面 11a 側を覆う面から除去し、第 1 導体部 13 および第 2 導体部 14 を封止材 12 から露出させる。これにより、封止材 12 は、素子上絶縁膜 114 および表面 11a の一部を覆う平坦な一面 12a が形成され、素子上絶縁膜 114 に起因する段差のない形状となる。なお、封止材 12 の除去については、例えば、図示しないグラインダー等の研削具を用いて研削する方法であってもよいし、切削、エッチングや研磨等の他の任意の方法によりなされてもよく、特に限定されない。

20

【0035】

そして、例えば、ポリイミド等の樹脂材料を含む溶液をスピンコート法等により塗布して乾燥し、図 3 D に示すように、絶縁層 151 の一部を構成する第 1 層 1511 を形成する。この第 1 層 1511 は、例えば、フォトリソグラフィエッチング法等のパターニングにより、半導体基板 10 のうち第 1 導体部 13 および第 2 導体部 14 を少なくとも一部を露出させると共に、封止材 12 の一面 12a を覆う所定のパターン形状とされる。

【0036】

なお、平坦な一面 12a 上に成膜される第 1 層 1511 は、素子上絶縁膜 114 の上に位置する部分であっても半導体素子 11 の側面と封止材 12 をまたぐ界面段差のない形状となり、その上に後ほど形成される延設配線 152 に悪影響が及ぼすことはない。

30

【0037】

その後、例えば図 3 E に示すように、第 1 層 1511 および半導体基板 10 の露出部分を覆うシード層 16 を例えばスパッタリング法等の真空成膜により形成する。シード層 16 は、例えば Cu 等の導電性材料によりなる。その後、例えば図 3 F に示すように、第 1 層 1511 と同様の工程により、一部を覆う所定のパターン形状とされた絶縁性のレジスト層 16r を形成する。その後、図 3 G に示すように、例えば電解メッキにより、第 1 導体部 13 の少なくとも一部を覆う被覆部 161 と、第 1 層 1511 の一部を覆い、第 2 導体部 14 に少なくとも一部が接続された延設配線 152 とを形成する。被覆部 161 および延設配線 152 は、例えば、電解メッキの場合、Cu 等の導電性の金属材料により構成される。

40

【0038】

続いて、例えば、剥離液等によりレジスト層 16r を除去し、シード層 16 をレジスト層 16r から露出させる。そして、例えばエッチング液などを用いて、シード層 16 のうちレジスト層 16r に覆われていた部分を除去する。これにより、図 3 H に示すように、第 1 導体部 13 を覆う被覆部 161 と、第 2 導体部 14 を覆うと共に、半導体素子 11 の外郭の内側から外側まで延設された延設配線 152 とが形成される。

【0039】

次いで、例えば図 3 I に示すように、第 1 層 1511 と同じように絶縁性のある樹脂材料を用い、スピンコート法により、絶縁層 151 の残部である第 2 層 1512 を形成する。

50

【 0 0 4 0 】

そして、フォトリソグラフィエッチング法により第2層1512のパターニングをし、図3Jに示すように、第2層1512のうち不要な部分を除去し、所定のパターン形状とする。具体的には、被覆部161のうち第1導体部13の上に位置する所定の領域、および延設配線152のうち第2導体部14とは反対側の先端付近の一部の領域を覆う第2層1512の一部を除去し、被覆部161および延設配線152の一部を外部に露出させる。これにより、再配線層15を構成する絶縁層151が形成される。

【 0 0 4 1 】

最後に、例えば、無電解メッキなどにより、被覆部161および延設配線152のうち第2層1512から露出した部分を覆う金属薄膜153、154を形成する。

10

【 0 0 4 2 】

例えば、上記の工程により、本実施形態の半導体装置1を製造することができる。

〔製造方法の変形例〕

上記の製造方法は、あくまで一例であり、これに限定されるものではない。例えば、被覆部161および延設配線152を電解メッキに代えて、スクリーン印刷法により形成してもよい。

【 0 0 4 3 】

例えば図4Aに示すように、図3Dに示した工程の後、図示しないスクリーンマスクおよび導電性のペースト材料を用いて、スクリーン印刷により印刷層171を成膜し、焼成することで被覆部161および延設配線152を形成してもよい。導電性のペースト材料としては、例えば、焼結AgやCuペースト材、Agペースト材等が用いられ得る。

20

【 0 0 4 4 】

また、被覆部161と延設配線152とを異なる材料により構成してもよい。この場合、例えば図4Bに示すように、第1導体部13を覆う第1の印刷層171をスクリーン印刷により成膜した後、第2導体部14を覆い、半導体素子11の外郭外側まで延設された第2の印刷層172を成膜する。その後、焼成処理を行うことで、異なる導電性材料により構成された被覆部161および延設配線152を形成することができる。

【 0 0 4 5 】

例えば、エミッタ電極とされる第1電極パッド111に接続される被覆部161は、焼結Cuペースト材を用いて構成され得る。一方、ゲート電極や他の信号端子とされる第2電極パッド112に接続され、配線長が長くなる延設配線152は、被覆部161よりも低応力の導電ペースト材を用いて構成され得る。スクリーン印刷により被覆部161および延設配線152を形成する場合、再配線形成技術に比べて工程数が少なくなり、電解メッキに比べて、被覆部161および延設配線152を厚膜化（限定するものではないが、例えば20μm以上など）することもできる。また、スクリーン印刷の場合、配線の形成部位や配線長などに応じて求められる配線の特性が異なる複数の配線等を形成することも容易となる。

30

【 0 0 4 6 】

上記の変形例によって被覆部161および延設配線152を形成し、本実施形態の半導体装置1を製造してもよい。

40

【 0 0 4 7 】

〔効果〕

ここで、本実施形態の半導体装置1において、延設配線152と半導体素子11との短絡が抑制される理由について、封止材302により表面が覆われていない半導体装置300（以下、単に「半導体装置300」という）を示す図5、図6を参照して説明する。

【 0 0 4 8 】

まず、半導体装置300の構成について簡単に説明する。

【 0 0 4 9 】

半導体装置300は、例えば図5に示すように、表面301aに第1電極303、第2電極304、電界緩和層305およびこれを覆う素子上絶縁膜306を有する半導体素子

50

301と、その側面を覆う封止材302とを備える。また、半導体装置300は、半導体素子301の表面301aの一部および封止材302の一面302aを覆う絶縁層309と、第1電極303を覆う被覆部311と、第2電極304から延設された延設配線310と、この一部を覆う金属薄膜312とを備える。半導体装置300は、FOP構造とされ、半導体素子301の外郭の外側において外部に露出した金属薄膜312を介して、第2電極304に電気信号を伝送可能である。

【0050】

半導体装置300は、絶縁層309のうち延設配線310よりも半導体素子301または封止材302側にある部分を第1層307とし、残部を第2層308として、第1層307には半導体素子301と封止材302との界面に段差が生じ得る構造である。このよう
10
のような段差が生じた場合、半導体装置300は、半導体素子301と封止材302の界面段差により、第1層307のうち当該段差を覆う部分の厚さが他の部分よりも薄くなってしま
う。この場合、封止材302及び素子上絶縁膜306上よりも、半導体素子301と封止材302の界面段差上の方が薄くなるなどし、延設配線310と半導体素子301との間に短絡が生じるおそれがある。

【0051】

具体的には、例えば図6に示すように、第1層307のうち半導体素子301の側面301cと封止材302との段差を跨って覆う部分は、他の部分よりも部分的に薄い状態となる。第1層307のうち局所的に薄くなった部分は、熱応力等の要因により、半導体素子301の側面301cと封止材12の界面の上にクラックが生じ得る。
20

【0052】

以下、説明の便宜上、延設配線の下地となる絶縁層において、半導体素子の側面とこれを覆う封止材との段差に起因して生じるクラックを「段切れ」と称することがある。

【0053】

第1層307において図6に示すようなクラック、すなわち段切れが生じると、段切れ部分の絶縁性が確保できず、延設配線310と半導体素子301との間で短絡が生じ、信頼性が低下し得る。

【0054】

また、半導体装置300は、表面301aを図示しない支持基板に貼り付けて仮固定し、裏面301bおよび側面を覆う封止材302を形成した後、封止材302を除去する工程により裏面301bが露出した状態となる。その後、半導体装置300は、表面301a上に公知の再配線形成技術により絶縁層309および延設配線310を有してなる再配線層を形成することにより得られる。この場合において、封止材302に放熱フィラー等の微粒子を含む絶縁性の樹脂材料で構成したとき、表面301aと図示しない支持基板との間に微粒子が入り込むと、表面301aには、再配線層の形成時に微粒子が存在した状態となり得る。すると、半導体素子301の側面301cと封止材302との側面界面における段差に代わって、放熱フィラー等の微粒子による段差が生じた状態となり、第1層307には放熱フィラーの段差に起因する段切れが生じ得る。
30

【0055】

これに対して、本実施形態の半導体装置1は、封止材12が素子上絶縁膜114を覆うと共に、半導体素子11の表面11aよりも高い位置にある平坦な一面12aを有し、一面12a上に絶縁層151および延設配線152が形成された構造である。そのため、延設配線152の下地となる第1層1511は、半導体素子11の側面11cと封止材12との側面界面の段差に起因する局所的に厚みが薄い箇所が生じず、段切れが抑制されるため、絶縁性が確保される。
40

【0056】

また、半導体装置1は、導体部13、14が形成された半導体素子11の裏面11b側を支持基板200に仮固定し、表面11aおよび側面を覆う封止材12を成形後、封止材12の研削により封止材12の一面12aが形成される。そのため、封止材12として放熱フィラー等の微粒子を含んだ絶縁性の樹脂材料を用いた場合であっても、一面12aに
50

において微粒子に起因する段差が生じず、封止材 1 2 中の微粒子に起因する段切れも生じない。

【 0 0 5 7 】

よって、半導体装置 1 は、延設配線 1 5 2 の下地となる絶縁層 1 5 1 の一部における絶縁性が確保され、延設配線 1 5 2 と半導体素子 1 1 との短絡が抑制され、信頼性が向上した構造となる。

〔半導体モジュールの構成例〕

次に、本実施形態の半導体装置 1 を用いた半導体モジュールの一例については、図 7 を参照して説明する。図 7 では、後述する第 2 ヒートシンク 3 のうち別断面において外部に接続される配線部分を破線で示している。

10

【 0 0 5 8 】

半導体装置 1 は、例えば図 7 に示すように、両面放熱構造の半導体モジュールに適用されると、半導体モジュールの薄型化および高放熱化が可能となり、好適である。なお、本明細書では、半導体装置 1 が両面放熱構造の半導体モジュールに適用された場合を代表例として説明するが、この適用例に限定されるものではない。

【 0 0 5 9 】

半導体モジュールは、図 7 に示すように、半導体装置 1 と、第 1 ヒートシンク 2 と、第 2 ヒートシンク 3 と、リードフレーム 4 と、接合材 5 と、封止材 6 とを有してなる。半導体モジュールは、2 つのヒートシンク 2、3 が半導体装置 1 を挟んで対向配置されており、半導体装置 1 で生じる熱がこれらのヒートシンク 2、3 を介して両面から外部に放出される両面放熱構造である。

20

【 0 0 6 0 】

半導体装置 1 は、例えば図 7 に示すように、裏面 1 b 側が第 1 ヒートシンク 2 に、表面 1 a 側のうち第 1 導体部 1 3 を覆う金属薄膜 1 5 3 が第 2 ヒートシンク 3 に、それぞれ接合材 5 を介して接続される。半導体装置 1 は、例えば、裏面 1 b の全域が第 1 ヒートシンク 2 の上面 2 a の外郭内側に収まるように配置される。第 2 ヒートシンク 3 のうち外部に露出する面を一面 3 a、半導体装置 1 に向き合う面を他面 3 b として、半導体装置 1 は、例えば、延設配線 1 5 2 のうち少なくとも金属薄膜 1 5 4 に覆われた部分が第 2 ヒートシンク 3 の他面 3 b の外郭よりも外側に配置される。半導体装置 1 の延設配線 1 5 2 は、第 2 ヒートシンク 3 の外郭よりも外側の領域において、接合材 5 を介してリードフレーム 4 に電氣的に接続される。

30

【 0 0 6 1 】

第 1 ヒートシンク 2 は、図 7 に示すように、表裏の関係にある上面 2 a および下面 2 b を備える板状とされ、例えば Cu や Fe (鉄) 等の金属材料等により構成される。第 1 ヒートシンク 2 は、上面 2 a にはんだによりなる接合材 5 を介して半導体装置 1 が搭載されると共に、下面 2 b が封止材 6 から露出している。第 1 ヒートシンク 2 は、例えば、半導体装置 1 の通電における電流経路とされており、上面 2 a 側の一部が封止材 6 の外部まで延設されている。つまり、第 1 ヒートシンク 2 は、本実施形態では、放熱部材および配線の 2 つの役割を果たす。なお、第 1 ヒートシンク 2 は、「第 1 放熱部材」と称され得る。

【 0 0 6 2 】

第 2 ヒートシンク 3 は、図 7 に示すように、表裏の関係にある一面 3 a および他面 3 b を備える板状とされ、第 1 ヒートシンク 2 と同様の材料により構成される。第 2 ヒートシンク 3 は、他面 3 b が半導体装置 1 の上面 2 a の一部と対向配置されると共に、一面 3 a が封止材 6 から露出している。第 2 ヒートシンク 3 は、接合材 5 を介して第 1 導体部 1 3 と電氣的に接続されており、第 1 ヒートシンク 2 と同様に半導体素子 1 1 の電流経路となっている。また、第 2 ヒートシンク 3 は、図 7 の別断面において、他面 3 b 側の一部が封止材 6 の外部まで延設されており、放熱部材および電気配線の 2 つの役割を果たす。なお、第 2 ヒートシンク 3 は、「第 2 放熱部材」と称され得る。

40

【 0 0 6 3 】

リードフレーム 4 は、例えば、Cu や Fe 等の金属材料によりなり、図 7 に示すように

50

、半導体装置 1 のうち第 2 ヒートシンク 3 の外郭よりも外側に位置する露出領域において延設配線 1 5 2 の一部を覆う金属薄膜 1 5 4 と接合材 5 を介して電氣的に接続される。リードフレーム 4 は、例えば、第 2 電極パッド 1 1 2 と同数の複数のリードを備え、複数のリードそれぞれが延設配線 1 5 2 に電氣的に接続される。

【 0 0 6 4 】

なお、これらのリードは、例えば、封止材 6 の形成までは、図示しないタイバーにより隣接する複数のリードが連結されているが、封止材 6 の形成後にプレス打ち抜き等によりタイバーが除去されることで分離した状態となる。また、リードフレーム 4 は、第 1 ヒートシンク 2 もしくは第 2 ヒートシンク 3 と同一の部材として構成され、封止材 6 の形成まで図示しないタイバーにより連結されていてもよい。この場合であっても、リードフレーム 4 は、封止材 6 の形成後にプレス打ち抜き等によりタイバーが除去されることで、第 1 ヒートシンク 2 もしくは第 2 ヒートシンク 3 と分離した状態となる。

10

【 0 0 6 5 】

接合材 5 は、半導体モジュールの構成要素同士を接合する接合材であり、電氣的に接続するために導電性を有する材料、例えばはんだなどが用いられる。なお、接合材 5 は、はんだに限定されるものではないが、少なくともワイヤとは異なるものが用いられる。

【 0 0 6 6 】

封止材 6 は、例えばエポキシ樹脂等の熱硬化性樹脂等によりなり、図 7 に示すように、半導体装置 1、ヒートシンク 2、3 の一部、リードフレーム 4 の一部および接合材 5 を覆っている。封止材 6 は、半導体装置 1 の一部を構成する封止材 1 2 を「第 1 の封止材」とした場合、半導体装置 1 を覆う「第 2 の封止材」といえる。

20

【 0 0 6 7 】

この半導体モジュールは、第 2 ヒートシンク 3 の外郭よりも外側の領域において、半導体装置 1 の延設配線 1 5 2 とリードフレーム 4 とが接合材 5 で接合された構造である。そのため、特開 2 0 0 1 - 1 5 6 2 2 5 号公報に記載の従来の半導体モジュールのように、半導体装置 1 とリードフレーム 4 とのワイヤ接続が不要となる。また、ワイヤを用いないことで、ワイヤと第 2 ヒートシンク 3 との接触防止のための放熱ブロックを半導体装置 1 と第 2 ヒートシンク 3 との間に配置する必要もなくなる。これにより、放熱ブロックの分だけ半導体モジュールの厚みを薄くすることができ、放熱ブロックの熱抵抗がなくなるため、半導体装置 1 から第 2 ヒートシンク 3 までの熱抵抗が小さくなる。

30

【 0 0 6 8 】

このように、半導体装置 1 を用いた半導体モジュールは、放熱ブロックおよび部材間のワイヤ接続が不要となり、従来よりも薄型化および低熱抵抗化がなされた構造となる。また、半導体装置 1 の延設配線 1 5 2 と半導体素子 1 1 との短絡が抑制されていることから、半導体モジュールの信頼性も向上する。

【 0 0 6 9 】

また、上記の例では、第 1、第 2 放熱部材は、いずれもヒートシンクにより構成されていたが、これに限定されるものではない。例えば、第 1、第 2 放熱部材は、図 8 に示すように、伝熱絶縁基板 7 とヒートシンク 2、3 とにより構成され、伝熱絶縁基板 7 が半導体装置 1 に接合されてもよい。

40

【 0 0 7 0 】

伝熱絶縁基板 7 は、電気伝導部 7 1 と、絶縁部 7 2 と、熱伝導部 7 3 とを備え、これらがこの順に積層されると共に、電気伝導部 7 1 と熱伝導部 7 3 とが絶縁部 7 2 に隔てられることで電氣的に独立した構成である。伝熱絶縁基板 7 は、例えば、電気伝導部 7 1 が主に Cu 等の金属材料で、絶縁部 7 2 が主に Al_2O_3 (アルミナ) や AlN (窒化アルミニウム) 等の絶縁性材料で、熱伝導部 7 3 が主に Cu 等の金属材料で、それぞれ構成される。伝熱絶縁基板 7 は、図示しないはんだ等の接合材を介して、熱伝導部 7 3 が第 1 ヒートシンク 2 または第 2 ヒートシンク 3 に接合される。伝熱絶縁基板 7 としては、例えば、DBC (Direct Bonded Copper の略) 基板が用いられ得る。伝熱絶縁基板 7 のうち電気伝導部 7 1 は、例えば、一部が外部の電源等に接続する配線とされているか、またはリー

50

ドフレーム 4 などの他の配線が接続されており、半導体素子 1 1 との電氣的なやり取りが可能となっている。

【 0 0 7 1 】

この場合、半導体モジュールは、伝熱絶縁基板 7 により半導体装置 1 とヒートシンク 2、3 とが絶縁されており、ヒートシンク 2、3 を外部の冷却器等に接続する際、冷却器等と半導体モジュールとの間に絶縁層を別途介在させる必要がない構造となる。そのため、図 8 に示す半導体モジュールは、外部の冷却器等に接続する際の信頼性が向上する効果も得られる。なお、第 1、第 2 放熱部材は、上記のように半導体装置 1 に接続される一部が伝熱絶縁基板 7 で構成されてもよいし、全部が伝熱絶縁基板 7 で構成されてもよい。

【 0 0 7 2 】

本実施形態によれば、半導体素子 1 1 の素子上絶縁膜 1 1 4 を覆う封止材 1 2 の平坦な一面 1 2 a 上に延設配線 1 5 2 を含む再配線層 1 5 が形成された構造の半導体装置 1 となる。再配線層 1 5 は、平坦な一面 1 2 a 上に絶縁層 1 5 1 の一部である第 1 層 1 5 1 1 が形成された後、半導体素子 1 1 の側面 1 1 c と封止材 1 2 との境界上での段差のない第 1 層 1 5 1 1 を下地としてその上に延設配線 1 5 2 が形成されることで得られる。そのため、第 1 層 1 5 1 1 は、半導体素子 1 1 の側面 1 1 c と封止材 1 2 との境界での段差に起因する段切れが生じることがなく、絶縁性を確保できる。これにより、再配線層 1 5 における絶縁性が確保され、半導体素子 1 1 と延設配線 1 5 2 との短絡が抑制され、信頼性が向上した F O P 構造の半導体装置 1 となる。

【 0 0 7 3 】

また、この半導体装置 1 は、ヒートシンク等の放熱部材と第 1 電極パッド 1 1 1 とを接続しつつ、当該放熱部材の外郭外側にて第 2 電極パッド 1 1 2 に電氣的に接続された延設配線 1 5 2 の露出部分とリードフレーム等の他部材とを接合可能な F O P 構造である。そのため、半導体モジュールにおいて半導体装置 1 を用いることで放熱ブロックや部材間のワイヤ接続が不要となり、半導体装置 1 は、半導体モジュールの薄型化および高放熱化に適した構造と言える。

【 0 0 7 4 】

(第 2 実施形態)

第 2 実施形態の半導体装置 1 について、図 9 を参照して説明する。

【 0 0 7 5 】

本実施形態の半導体装置 1 は、図 9 に示すように、封止材 1 2 のうち半導体素子 1 1 の表面 1 1 a 上に位置し、一面 1 2 a に繋がる面を「内壁面 1 2 c」として、内壁面 1 2 c が断面視にて湾曲した曲面形状である点で第 1 導体部が上記第 1 実施形態と相違する。本実施形態では、この相違点について主に説明する。

【 0 0 7 6 】

封止材 1 2 のうち内壁面 1 2 c は、例えば図 9 に示すように、断面視にて、一面 1 2 a と内壁面 1 2 c との境界部分が角とはならない湾曲した曲面形状である。言い換えると、封止材 1 2 は、半導体素子 1 1 の表面 1 1 a 側を露出させる開口部を有し、当該開口部を構成する内壁面 1 2 c が曲率を有する断面形状とされている。これは、絶縁層 1 5 1 のうち封止材 1 2 の一面 1 2 a と半導体素子 1 1 の表面 1 1 a との段差部分を覆う部分を「段差被覆部」として、段差被覆部においてクラックが生じることを抑制し、絶縁性を確保するためである。この詳細については、本実施形態の半導体装置 1 の製造方法にて後述する。

【 0 0 7 7 】

(製造方法)

次に、本実施形態の半導体装置 1 の製造方法の一例について、図 1 0 A ~ 図 1 0 K を参照して説明する。ここでは、上記第 1 実施形態の半導体装置 1 の製造工程とは異なる相違部分について主に説明する。

【 0 0 7 8 】

まず、半導体素子 1 1 の表面 1 1 a 上に第 1 電極パッド 1 1 1、第 2 電極パッド 1 1 2、電界緩和層 1 1 3 および電界緩和層 1 1 3 等を覆う素子上絶縁膜 1 1 4 を備える半導体

10

20

30

40

50

基板 10 を用意する。そして、半導体素子 11 の第 1 電極パッド 111 および第 2 電極パッド 112 を覆う仮保護材 210 を形成する。仮保護材 210 としては、例えば、粘着材や感光性の樹脂材料などが用いられ得る。そして、図 10A に示すように、仮保護材 210 が形成された半導体基板 10 のうち半導体素子 11 の裏面 11b を支持基板 200 に貼り付けて仮固定を行う。

【0079】

続いて、上記第 1 実施形態と同様の方法により、図 10B に示すように、半導体基板 10 を仮保護材 210 ごと覆う封止材 12 を成形する。その後、封止材 12 により覆われた半導体基板 10 を例えば加熱処理などにより支持基板 200 から剥離する。

【0080】

次いで、上記第 1 実施形態と同様の方法により、図 10C に示すように、封止材 12 のうち半導体素子 11 の表面 11a 側を覆う面から図示しないグラインダー等の研削具を用いて研削し、仮保護材 210 を封止材 12 から露出させる。これにより、封止材 12 は、素子上絶縁膜 114 および表面 11a の一部を覆う平坦な一面 12a が形成される。なお、仮保護材 210 を露出させるための封止材 12 の除去の一例として、研削を挙げたが、これに限定されるものではなく、切削、エッチング、研磨等の他の任意の方法が採用され得る。

【0081】

その後、例えば、ダイシングテープで剥がす、もしくはエッチングを行うなどの任意の方法により除去し、半導体基板 10 のうち第 1 電極パッド 111 および第 2 電極パッド 112 を含む所定の領域を外部に露出させる。この段階においては、封止材 12 の内壁面 12c は、図 10D に示すように、断面視にて、一面 12a と内壁面 12c との境界部分が角部を有する形状である。

【0082】

そして、例えば、酸素を用いたアッシング処理等の等方エッチングを行い、樹脂材料で構成される封止材 12 のうち内壁面 12c を含む表層部分を除去する。これにより、封止材 12 は、例えば図 10E に示すように、内壁面 12c が断面視にて湾曲した曲面形状となり、一面 12a と内壁面 12c との境界部分に角部のない形状となる。

【0083】

続けて、例えば、上記第 1 実施形態と同様に、ポリイミド等の樹脂材料を含む溶液をスピコート法等による塗布、およびフォトリソグラフィエッチング法によりパターンニングを行い、図 10F に示すように、第 1 層 1511 を形成する。第 1 層 1511 は、本実施形態では、半導体基板 10 のうち第 1 導体部 13 および第 2 導体部 14 を露出させると共に、封止材 12 の一面 12a および内壁面 12c を覆う所定のパターン形状とされる。

【0084】

なお、内壁面 12c が断面視にて湾曲した曲面形状とされることで、第 1 層 1511 のうち内壁面 12c および一面 12a を覆う部分は、内壁面 12c と一面 12a との境界部分に起因して局所的に薄くなることが抑制される。具体的には、封止材 12 のうち一面 12a から内壁面 12c にわたる領域が向けて緩やかな傾斜とされることで、当該領域が例えば直角などの角部を有する場合に比べて、第 1 層 1511 のうち当該領域を覆う部分の形状が安定する。

【0085】

例えば、図 11 に示すように、内壁面 12c の断面形状が一面 12a との境界部分が略直角の角部である場合、第 1 層 1511 は、封止材 12 の段差部分において当該角部を覆う状態となる。この場合、封止材 12 の一面 12a と半導体素子 11 の露出部分との段差部分における高さが急激に変化することとなり、これを覆う第 1 層 1511 は、局所的に薄くなる箇所が生じ得る。具体的には、再配線層 15 のうち封止材 12 による段差を覆う部分、特に封止材 12 のうち断面視で略直角とされた角部を覆う部分には、図 12 に示すように、第 1 層 1511 やその上に形成される延設配線 152 に段切れが生じるおそれがある。第 1 層 1511 に段切れが生じた場合には、延設配線 152 と半導体素子 11 との

10

20

30

40

50

間に短絡が生じるおそれがあり、延設配線 1 5 2 に段切れが生じた場合には、通電不良の原因となる。この延設配線 1 5 2 の段切れは、第 1 層 1 5 1 1 が封止材 1 2 のうち角部に追従できず、角部を覆いきれなかった場合にも同様に生じ得る。

【 0 0 8 6 】

なお、本実施形態では、一面 1 2 a と半導体素子 1 1 のうち封止材 1 2 から露出した部分または封止材 1 2 とのなす段差に起因して第 1 層 1 5 1 1 やその上に配置される他の部材にクラックが生じることを「段切れ」と称している。

【 0 0 8 7 】

これに対して、図 1 0 E に示すように、内壁面 1 2 c が湾曲した曲面の断面形状とされた場合、一面 1 2 a と半導体素子 1 1 の露出部分とがなす高さの変化が緩やかとなり、これを覆う第 1 層 1 5 1 1 は、局所的に薄い箇所が生じることが抑制される。そのため、第 1 層 1 5 1 1 は、段切れが抑制され、その絶縁性が確保された形状となる。また、その上に形成される延設配線 1 5 2 は、第 1 層 1 5 1 1 における段切れが抑制されることで、これに起因するクラック発生が抑制される。

10

【 0 0 8 8 】

次いで、例えば図 1 0 G に示すように、上記第 1 実施形態と同様の方法により、第 1 層 1 5 1 1、電極パッド 1 1 1、1 1 2 を覆うシード層 1 6 を形成する。その後、例えば図 1 0 H に示すように、第 1 層 1 5 1 1 と同様の工程により、シード層 1 6 の一部を覆う所定のパターン形状とされた絶縁性のレジスト層 1 6 r を形成する。続いて、例えば図 1 0 I に示すように、電解メッキを行うことにより、第 1 電極パッド 1 1 1 を覆う被覆部 1 6 1 と、第 1 層 1 5 1 1 の一部および第 2 電極パッド 1 1 2 を覆う延設配線 1 5 2 を形成する。

20

【 0 0 8 9 】

そして、例えば、レジスト層 1 6 r を剥離液などで除去した後、シード層 1 6 のうちレジスト層 1 6 r の除去により露出した部分をエッチング液等で除去する。これにより、図 1 0 J に示すように、第 1 電極パッド 1 1 1 を覆う被覆部 1 6 1 と、第 2 電極パッド 1 1 2 を覆い、半導体素子 1 1 の外郭よりも外側にまで延設された延設配線 1 5 2 とを形成することができる。

【 0 0 9 0 】

その後、例えば、第 1 層 1 5 1 1 の形成と同様の工程により、第 2 層 1 5 1 2 を形成した後、フォトリソグラフィエッチング法によりパターンニングを行い、図 1 0 K に示すように、被覆部 1 6 1 および延設配線 1 5 2 の一部を外部に露出させる。

30

【 0 0 9 1 】

最後に、例えば、被覆部 1 6 1 および延設配線 1 5 2 の形成と同様の工程により、被覆部 1 6 1 および延設配線 1 5 2 のうち第 2 層 1 5 1 2 から露出した部分を覆う金属薄膜 1 5 3、1 5 4 を形成する。

【 0 0 9 2 】

例えば、上記の工程により、本実施形態の半導体装置 1 を製造することができる。

【 0 0 9 3 】

本実施形態によれば、内壁面 1 2 c が湾曲した曲面の断面形状であり、延設配線 1 5 2 の下地である第 1 層 1 5 1 1 における段切れが抑制され、延設配線 1 5 2 と半導体素子 1 1 との短絡が抑制された構造の半導体装置 1 となる。また、半導体装置 1 は、上記第 1 実施形態と同様に、半導体素子 1 1 の側面 1 1 c および表面 1 1 a の一部を覆う封止材 1 2 の平坦な一面 1 2 a 上に第 1 層 1 5 1 1 および延設配線 1 5 2 の一部が形成された構造である。そのため、本実施形態においても、半導体素子 1 1 の側面 1 1 c と封止材 1 2 との境界段差上に再配線層 1 5 が直接形成される場合に比べて、延設配線 1 5 2 と半導体素子 1 1 との短絡が抑制され、信頼性が向上する。

40

【 0 0 9 4 】

(第 2 実施形態の変形例)

上記では、内壁面 1 2 c の断面形状が湾曲した形状である例について説明したが、これ

50

に限定されるものでない。内壁面 12c は、一面 12a と半導体素子 11 の露出部分とのなす段差が緩やかに変化する形状であればよく、例えば図 13 に示すように、一面 12a と内壁面 12c とのなす交差角度が鈍角となるテーパ形状であってもよい。つまり、内壁面 12c は、封止材 12 の一面 12a と交差する上端部分を角部として角部が鈍角となる断面形状とされた場合であっても、絶縁層 151 の段切れを抑制できる。この場合であっても、絶縁層 151 の第 1 層 1511 が封止材 12 の角部に追従でき、封止材 12 の角部で局所的に薄くなったり、角部が第 1 層 1511 から露出したりすることが抑制され、延設配線 152 の段切れも抑制できる。

【0095】

本変形例によっても、上記第 2 実施形態と同様の効果が得られる半導体装置となる。

10

【0096】

(第 3 実施形態)

第 3 実施形態の半導体装置 1 について、図 14 ~ 図 16 B を参照して説明する。

【0097】

本実施形態の半導体装置 1 は、例えば図 14 に示すように、再配線層 15 を有しておらず、第 1 電極パッド 111 に第 1 導通部 181 が接続され、第 2 電極パッド 112 に第 2 導通部 182 が接続された構成である点で上記第 1 実施形態と相違する。本実施形態では、この相違点について主に説明する。

【0098】

封止材 12 は、本実施形態では、半導体素子 11 の表面 11a および側面を覆うと共に、表面 11a 側を覆う一面 12a が外部に露出している。言い換えると、封止材 12 の一部は、本実施形態では、第 1 導通部 181 および第 2 導通部 182 を覆っており、再配線層 15 の絶縁層 151 に相当する役割を果たす。

20

【0099】

第 1 導通部 181 は、図 14 に示すように、第 1 電極パッド 111 に接続されると共に、第 1 電極パッド 111 とは反対側の端面が半導体素子 11 の外郭よりも内側の領域において封止材 12 から露出している。第 1 導通部 181 は、上記第 1 実施形態における第 1 導通部 13 に相当する部材である。

【0100】

第 2 導通部 182 は、図 14 に示すように、第 2 電極パッド 112 に接続されると共に、第 2 電極パッド 112 とは反対側の端面が半導体素子 11 の外郭よりも外側の領域において封止材 12 から露出している。第 2 導通部 182 は、上記第 1 実施形態における第 2 導通部 14 および延設配線 152 に相当する部材である。第 2 導通部 182 は、本実施形態の半導体装置 1 の製造途中においては、第 1 導通部 181 と共に 1 つの部材を構成しており、封止材 12 の除去工程において第 1 導通部 181 から分離することで、第 1 導通部 181 とは別体となったものである。そのため、第 2 導通部 182 は、第 2 電極パッド 112 に接続された部分から封止材 12 から露出した部分までが、第 1 導通部 181 と同一の材料によりなる単一の部材で構成されている。

30

【0101】

具体的には、第 1 導通部 181 および第 2 導通部 182 は、例えば図 15 A や図 15 B に示す導電部材 19 を構成していた部材であり、これらを連結する部分が半導体装置 1 の製造工程の途中で除去されることで別体となったものである。

40

【0102】

導電部材 19 は、例えば図 15 A または図 15 B に示すように、厚肉部 191 と、複数の第 1 薄肉部 192 と、複数の中肉部 193 と、複数の第 2 薄肉部 194 とを有してなる。導電部材 19 は、図 15 B に示すように、厚肉部 191 の上端側の面、すなわち上端面 19a から外部に延設された複数の第 1 薄肉部 192 を備え、図 15 A に示すように、複数の第 1 薄肉部 192 がその延設方向を揃えて互いに離れた平行配置された構成である。導電部材 19 は、厚肉部 191 が最も厚みが大きく、中肉部 193 の厚みが厚肉部 191 に次いで大きくなっている。また、導電部材 19 は、中肉部 193 よりも厚みが小さい、

50

第1薄肉部192および第2薄肉部194を備えると共に、中肉部193のそれぞれから第2薄肉部194が厚肉部191の下端面に向かって延設されている。

【0103】

導電部材19は、例えば、Cu等の金属板を用意し、エッチングにより部分的に薄肉化して第1薄肉部192、中肉部193、第2薄肉部194に相当する部分を形成した後、プレスによる打ち抜きおよび曲げ加工を行うなどの方法により製造され得る。この場合、例えば、プレスによる打ち抜き加工により、第1薄肉部192、中肉部193および第2薄肉部194によりなる延設部同士の隙間を形成し、複数の延設部に分離した状態とする。その後、プレスによる曲げ加工により、複数の第2薄肉部194を厚肉部191の下端面の面に向かって曲げることで、図15Aまたは図15Bに示す導電部材19が得られる。

10

【0104】

なお、複数の第2薄肉部194は、半導体素子11の第2電極パッド112の配置に応じてその曲げ方向が適宜決定される。複数の第2薄肉部194は、中肉部193とは反対側の先端部が、例えば図15Aに示すように、それぞれ異なる方向に向かう状態とされる。
〔製造方法〕

次に、本実施形態の半導体装置1の製造方法の一例について、図16A、図16Bを参照して説明する。ここでは、上記第1実施形態とは異なる製造工程について主に説明する。

【0105】

まず、半導体素子11の表面11a上に第1電極パッド111、第2電極パッド112、電界緩和層113および電界緩和層113等を覆う素子上絶縁膜114を備える半導体基板10と導電部材19を用意する。そして、半導体素子11の第1電極パッド111に厚肉部191を、第2電極パッド112に第2薄肉部194の先端部をそれぞれ図示しないはんた等の接合材により接続する。その後、図16Aに示すように、導電部材19が接続された半導体基板10のうち半導体素子11の裏面11bを支持基板200に貼り付けて仮固定を行う。

20

【0106】

続けて、上記第1実施形態と同様に、図示しない金型を用い、コンプレッション成形などにより、図16Bに示すように、半導体基板10を導電部材19ごと覆う封止材12を成形する。

【0107】

次いで、封止材12のうち導電部材19を覆う側の面から図示しないグラインダー等の研削具により、封止材12を研削し、導電部材19を封止材12から露出させる。この封止材12の研削工程においては、第1薄肉部192を完全に除去し、かつ中肉部193の一部を残す。これにより、厚肉部191と、中肉部193および第2薄肉部194とが分離され、第1導通部181と第2導通部182が形成される。なお、ここでは、封止材12および導電部材19の一部の除去については、図示しないグラインダー等の研削具を用いた研削を一例として挙げたが、これに限定されるものではなく、例えば、切削、エッチングや研磨等の他の任意の方法によりなされてもよい。

30

【0108】

例えば、上記の製造方法により、本実施形態の半導体装置1を製造することができる。

40

【0109】

本実施形態によれば、延設配線152として機能する第2導通部182を有する導電部材19が封止材12よりも先に形成されている。そのため、第2導通部182が半導体素子11の側面11cと封止材12との境界の影響を受けない製造方法であり、絶縁不良が抑制され、第2導通部182と半導体素子11との短絡が生じない。また、再配線層15の形成が不要となり、上記第1実施形態に比べて、製造の工程数が少なく済むため、製造コストが低減された構造となる。

【0110】

(他の実施形態)

本発明は、実施例に準拠して記述されたが、本発明は当該実施例や構造に限定されるも

50

のではないと理解される。本発明は、様々な変形例や均等範囲内の変形をも包含する。加えて、様々な組み合わせや形態、さらには、それらの一要素のみ、それ以上、あるいはそれ以下、を含む他の組み合わせや形態をも、本発明の範疇や思想範囲に入るものである。

【0111】

例えば、上記第1実施形態では、半導体装置1のうち第2外部電極が第2ヒートシンク3の外郭外側に配置された露出領域とされ、露出領域において第2外部電極にリードフレーム4が接続された構造を半導体モジュールの一例として示したが、これに限定されない。第2放熱部材が伝熱絶縁基板7を有する構成の場合には、例えば図17に示すように、半導体装置1の第2外部電極とリードフレーム4とが伝熱絶縁基板7を経由して接続された半導体モジュールであってもよい。この場合、伝熱絶縁基板7のうち電気伝導部71は、半導体装置1の第1外部電極に接続される部分と、第2外部電極に接続される部分とが電氣的に独立した任意のパターン形状とされる。また、リードフレーム4は、その一部が第2放熱部材の外郭内側に配置され、電気伝導部71のうち第2外部電極に接続される部分に接合材5を介して接続されることで、第2外部電極と電氣的に接続される。このように半導体装置1を用いた半導体モジュールは、放熱部材に応じて、適宜、構成が変更されてもよい。これは、上記第1実施形態の半導体装置1を用いた場合のほか、他の上記各実施形態の半導体装置1を用いた場合についても同様である。

10

【符号の説明】

【0112】

1・・・半導体装置、11a・・・表面、11b・・・裏面、11・・・半導体素子、
 111・・・第1電極パッド、112・・・第2電極パッド、12c・・・内壁面、
 114・・・素子上絶縁膜、12・・・封止材、12a・・・一面、
 13・・・第1導体部、14・・・第2導体部、151・・・絶縁層、
 1511・・・第1層、1512・・・第2層、152・・・延設配線、
 153・・・第1外部電極、154・・・第2外部電極、2・・・第1放熱部材、
 2a・・・上面、3・・・第2放熱部材、3b・・・下面、4・・・リードフレーム、
 5・・・接合材、6・・・封止材、7・・・伝熱絶縁基板、71・・・電気伝導部、
 72・・・絶縁部、73・・・熱伝導部、19・・・導電部材、191・・・厚肉部、
 192・・・第1薄肉部、193・・・中肉部、194・・・第2薄肉部

20

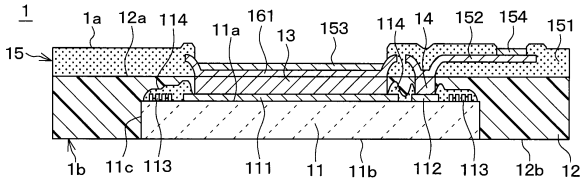
30

40

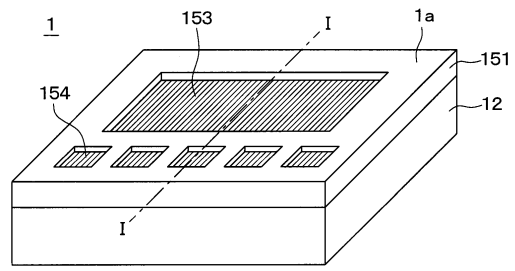
50

【図面】

【図 1】

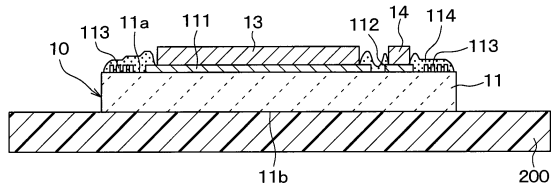


【図 2】

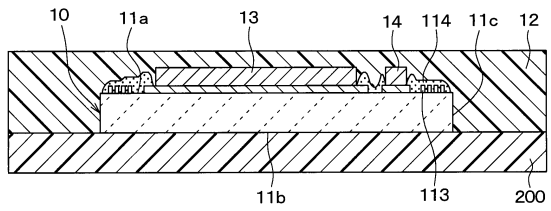


10

【図 3 A】

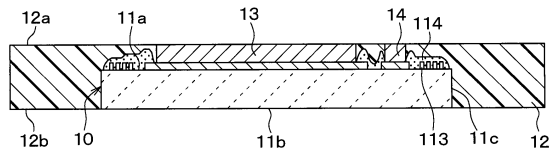


【図 3 B】

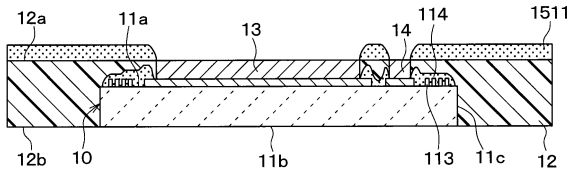


20

【図 3 C】

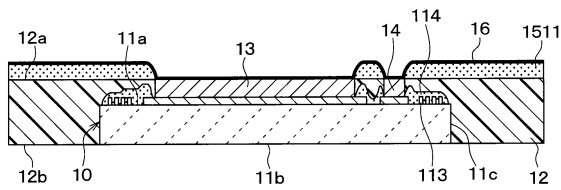


【図 3 D】

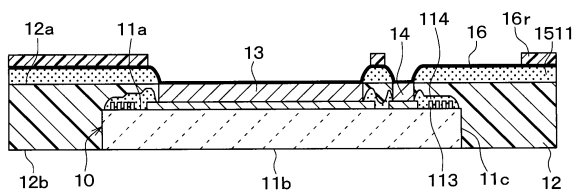


30

【図 3 E】



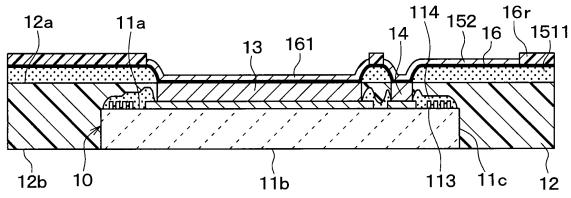
【図 3 F】



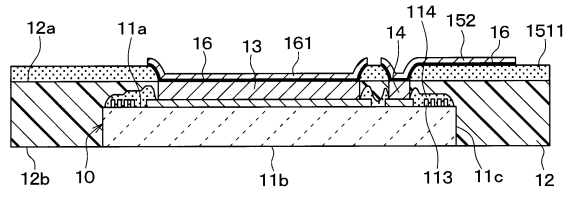
40

50

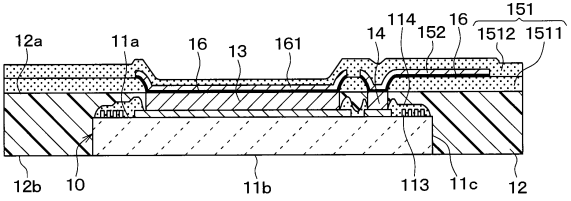
【図 3 G】



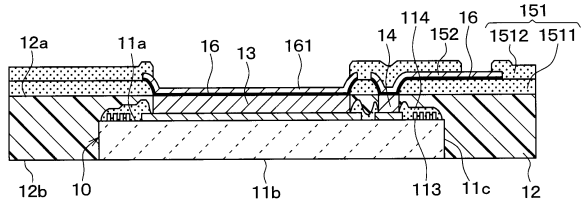
【図 3 H】



【図 3 I】

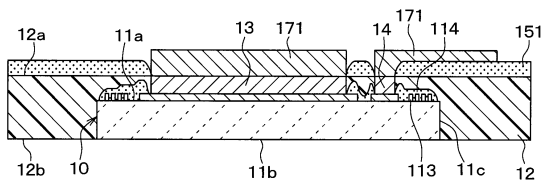


【図 3 J】

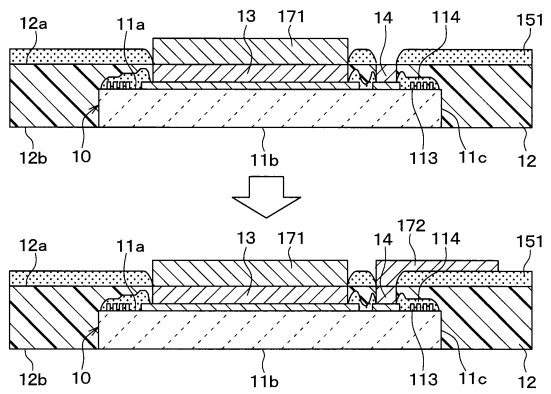


10

【図 4 A】



【図 4 B】



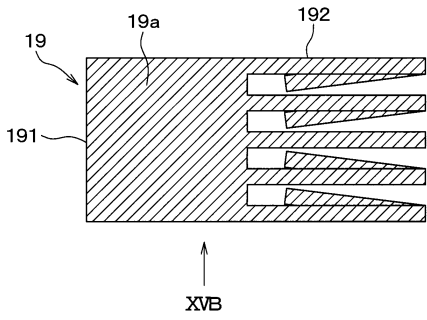
20

30

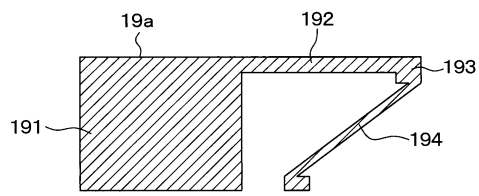
40

50

【図 15 A】

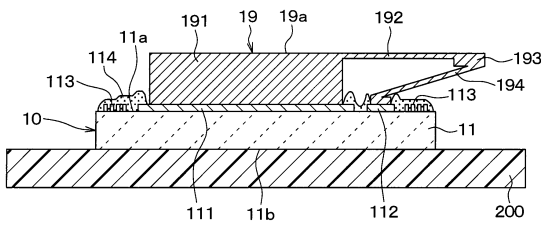


【図 15 B】

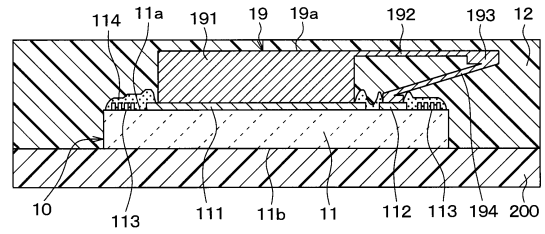


10

【図 16 A】

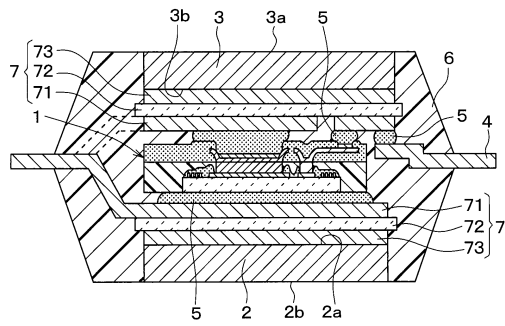


【図 16 B】



20

【図 17】



30

40

50

フロントページの続き

- (56)参考文献 特開2014-157927(JP,A)
特開2011-181879(JP,A)
特開2010-287651(JP,A)
特開2020-77857(JP,A)
特開2013-172105(JP,A)
特開2020-88107(JP,A)
米国特許出願公開第2020/0176348(US,A1)
国際公開第2020/189508(WO,A1)
- (58)調査した分野 (Int.Cl., DB名)
H01L 23/12
H01L 23/29
H01L 23/36
H01L 25/07