



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2016년02월25일

(11) 등록번호 10-1597687

(24) 등록일자 2016년02월19일

(51) 국제특허분류(Int. Cl.)

H01P 5/10 (2006.01)

(21) 출원번호 10-2014-0157452

(22) 출원일자 2014년11월12일

심사청구일자 2014년11월12일

(56) 선행기술조사문헌

JP2003008311 A

JP2004289194 A

US5523728 A

US7265644 B2

(73) 특허권자

서강대학교산학협력단

서울특별시 마포구 백범로 35 (신수동, 서강대학교)

(72) 발명자

정진호

서울특별시 양천구 목동서로2길 22, 111동 403호
(목동, 한신청구아파트)

(74) 대리인

특허법인 수

전체 청구항 수 : 총 11 항

심사관 : 김상철

(54) 발명의 명칭 임피던스 변환 및 전력 분배 기능이 있는 밸런

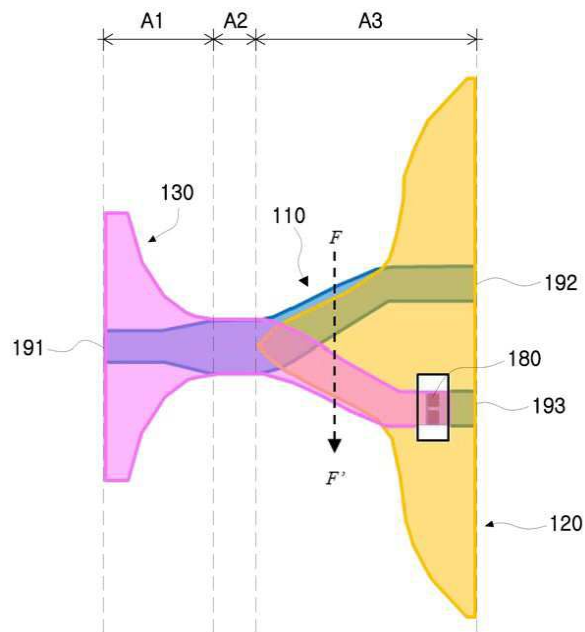
(57) 요약

본 발명은 임피던스 변환 및 전력 분배 기능이 있는 밸런에 관한 것이다. 본 발명에 따르면, 제1 금속층을 시그널로 사용하고 상기 제1 금속층과 다른 층의 제3 금속층을 그라운드로 사용하는 입력 측 마이크로스트립 라인에 포함된 입력 포트인 제1 포트; 상기 제1 금속층을 시그널로 사용하고 상기 제1 금속층 및 상기 제3 금속층의 사

(뒷면에 계속)

대표도 - 도2

100



이에 위치하는 제2 금속층을 그라운드로 사용하는 출력 측 마이크로스트립 라인에 포함된 출력 포트인 제2 포트; 및 제3 포트; 상기 입력 포트 및 상기 출력 포트 사이의 일부 구간에 위치하되, 상기 제1 금속층과 상기 제3 금속층이 평행판(parallel-plate) 전송선을 이루는 밸런스드부; 상기 입력 포트와 상기 밸런스드부 사이에 위치하되, 상기 입력 포트로부터 상기 밸런스드부에 이르기까지 상기 입력 측 마이크로스트립 라인의 상기 제1 금속층의 적어도 일부분의 폭이 증가하고, 상기 제3 금속층의 적어도 일부분의 폭이 감소하는 언밸런스드부; 및 상기 밸런스드부와 상기 출력 포트 사이에 위치하되, 상기 밸런스드부로부터 상기 출력 포트에 이르기까지, 상기 제1 금속층은 상기 제2 포트를 향하는 방향으로, 상기 제3 금속층은 상기 제3 포트를 향하는 방향으로 이격되어 각각 상기 제2 포트 및 상기 제3 포트에 연결되고 상기 제1 금속층과 상기 제3 금속층 사이에 상기 제2 금속층이 배치되는 전력 분배부;를 포함하는 밸런이 제공된다. 본 발명에 따르면, 간단하고 작은 사이즈로 광대역 특성을 가질 수 있고 전력을 분배할 수 있다.

이 발명을 지원한 국가연구개발사업

과제고유번호	2012R1A1B3000836
부처명	교육부
연구관리전문기관	한국연구재단
연구사업명	일반연구자지원사업
연구과제명	DSP를 활용한 RF 전력 증폭기의 성능 최적화
기 여 율	1/2
주관기관	서강대학교 산학협력단
연구기간	2014.05.01 ~ 2015.04.30

이 발명을 지원한 국가연구개발사업

과제고유번호	1191101101
부처명	미래창조과학부
연구관리전문기관	한국방송통신전파진흥원
연구사업명	방송통신기술개발사업
연구과제명	현장 적용형 테라헤르츠파(T-ray)보안검색 시스템 기술
기 여 율	1/2
주관기관	고려대학교 산학협력단
연구기간	2014.03.01 ~ 2015.02.28

명세서

청구범위

청구항 1

임피던스 변환 및 전력 분배 기능이 있는 밸런에 있어서,

제1 금속층을 시그널로 사용하고 상기 제1 금속층과 다른 층의 제3 금속층을 그라운드로 사용하는 입력 측 마이크로스트립 라인에 포함된 입력 포트인 제1 포트;

상기 제1 금속층을 시그널로 사용하고 상기 제1 금속층 및 상기 제3 금속층의 사이에 위치하는 제2 금속층을 그라운드로 사용하는 출력 측 마이크로스트립 라인에 포함된 출력 포트인 제2 포트; 및 제3 포트;

상기 입력 포트 및 상기 출력 포트 사이의 일부 구간에 위치하되, 상기 제1 금속층과 상기 제3 금속층이 평행판(parallel-plate) 전송선을 이루는 밸런스드부;

상기 입력 포트와 상기 밸런스드부 사이에 위치하되, 상기 입력 포트로부터 상기 밸런스드부에 이르기까지 상기 입력 측 마이크로스트립 라인의 상기 제1 금속층의 적어도 일부분의 폭이 증가하고, 상기 제3 금속층의 적어도 일부분의 폭이 감소하는 언밸런스드부; 및

상기 밸런스드부와 상기 출력 포트 사이에 위치하되, 상기 밸런스드부로부터 상기 출력 포트에 이르기까지, 상기 제1 금속층은 상기 제2 포트를 향하는 방향으로, 상기 제3 금속층은 상기 제3 포트를 향하는 방향으로 이격되어 각각 상기 제2 포트 및 상기 제3 포트에 이어지고 상기 제1 금속층과 상기 제3 금속층 사이에 상기 제2 금속층이 배치되는 전력 분배부;

를 포함하는 밸런.

청구항 2

제1항에 있어서,

상기 전력 분배부 중 적어도 일부분에 있어서, 상기 제2 금속층의 적어도 소정의 부분에 상기 제1 금속층과 상기 제3 금속층을 연결하는 홀이 형성되어 있는 것을 특징으로 하는 밸런.

청구항 3

제1항에 있어서,

상기 전력 분배부에 포함된 마이크로스트립 라인의 특성임피던스는 상기 전력 분배부에 포함된 상기 제2 금속층에 의하여 상기 제1 포트의 마이크로스트립 라인의 특성임피던스보다 감소되는 것을 특징으로 하는 밸런.

청구항 4

제3항에 있어서,

상기 제2 포트 및 상기 제3 포트의 마이크로스트립 라인의 특성임피던스는 상기 제1 포트의 마이크로스트립 라인의 특성임피던스 값의 절반인 것을 특징으로 하는 밸런.

청구항 5

제1항에 있어서,

상기 제2 포트의 신호와 상기 제3 포트의 신호는 180도 위상차를 가지는 차동신호인 것을 특징으로 하는 밸런.

청구항 6

제1항에 있어서,

상기 제1 금속층, 상기 제2 금속층, 상기 제3 금속층 각각은 소정의 유전체와 접하는 것을 특징으로 하는 밸런.

청구항 7

제6항에 있어서,

상기 제1 금속층 및 상기 제2 금속층의 사이에 벤조사이클로부텐층을 포함하고 상기 제2 금속층 및 상기 제3 금속층의 사이에도 벤조사이클로부텐층을 포함하며, 상기 제1 금속층은 인화인듐층과 인접하고 상기 제3 금속층은 벤조사이클로부텐층과 인접하는 것을 특징으로 하는 밸런.

청구항 8

임피던스 변환 및 전력 분배 기능이 있는 밸런에 있어서,

제1 금속층을 시그널로 사용하고 상기 제1 금속층과 다른 층의 제3 금속층을 그라운드로 사용하는 입력 측 마이크로스트립 라인에 포함된 입력 포트인 제1 포트;

상기 제1 금속층을 시그널로 사용하고 상기 제1 금속층 및 상기 제3 금속층의 사이에 위치하는 제2 금속층을 그라운드로 사용하는 출력 측 마이크로스트립 라인에 포함된 출력 포트인 제2 내지 제n 포트;

상기 입력 포트 및 상기 출력 포트 사이의 일부 구간에 위치하되, 상기 제1 금속층과 상기 제3 금속층이 평행판(parallel-plate) 전송선을 이루는 제1 평행판 전송선부;

상기 입력 포트와 상기 제1 평행판 전송선부 사이에 위치하되, 상기 입력 포트로부터 상기 제1 평행판 전송선부에 이르기까지 상기 입력 측 마이크로스트립 라인의 상기 제1 금속층의 적어도 일부분의 폭이 증가하고, 상기 제3 금속층의 적어도 일부분의 폭이 감소하는 언밸런스트부;

상기 제1 평행판 전송선부의 양단 중 상기 출력 포트에 가까운 일단에 형성된 티 접합부(Tee-junction);

상기 티 접합부에 의해 복수 개의 갈래로 나뉘되, 상기 각각의 갈래는 상기 제1 금속층과 상기 제3 금속층이 평행판 전송선을 이루는 제2 평행판 전송선부;

상기 제2 평행판 전송선부와 상기 출력 포트 사이에 위치하되, 상기 제2 평행판 전송선부로부터 상기 출력 포트에 이르기까지, 상기 각각의 갈래에 대응되는 평행판 전송선에 포함된 상기 제1 금속층과 상기 제3 금속층은 상기 각각의 갈래마다 이격되어 각각 상기 제2 내지 상기 제n 포트 중 중복되지 않은 어느 하나의 포트에 이어지고, 상기 각각의 갈래에 대응되는 평행판 전송선에 포함된 상기 제1 금속층과 상기 제3 금속층 사이에 상기 제2 금속층이 배치되는 전력 분배부;

를 포함하는 밸런.

청구항 9

제8항에 있어서,

상기 n이 5인 경우,

상기 티 접합부에 의해 상기 제2 평행판 전송선부에 포함되는 평행판 전송선이 두 갈래로 나뉘며, 상기 두 개의 평행판 전송선 각각의 특성 임피던스는 상기 제1 평행판 전송선부의 특성 임피던스의 두 배인 것을 특징으로 하는 밸런.

청구항 10

제8항에 있어서,

상기 전력 분배부는, 상기 각각의 갈래에 대응되는 평행판 전송선마다 두 개의 출력 포트에 이어지는 것을 특징으로 하는 밸런.

청구항 11

제10항에 있어서,

상기 각각의 갈래에 대응되는 평행판 전송선으로부터 파생되는 두 개의 출력 포트 사이는 180도 위상차를 가지는 것을 특징으로 하는 밸런.

발명의 설명

기술 분야

- [0001] 본 발명은 임피던스 변환 및 전력 분배 기능이 있는 밸런에 관한 것으로, 보다 상세하게는, 제1 금속층을 시그널로 사용하고 제1 금속층과 다른 층의 제3 금속층을 그라운드로 사용하는, 입력 측의 마이크로스트립 라인에 포함된 입력 포트인 제1 포트와, 제1 금속층을 시그널로 사용하고 제1 금속층 및 제3 금속층의 사이에 위치하는 제2 금속층을 그라운드로 사용하는 출력 측의 마이크로스트립 라인에 포함된 출력 포트인 제2 포트 및 제3 포트와, 입력 포트 및 출력 포트 사이의 일부 구간에 위치하여서 제1 금속층과 제3 금속층이 평행판(parallel-plate) 전송선을 이루는 밸런스드부와, 입력 포트와 밸런스드부 사이에 위치하여서, 입력 포트로부터 밸런스드부에 이르기까지 입력 측의 마이크로스트립 라인의 제1 금속층의 폭이 증가하고 제3 금속층의 폭이 감소하는 언밸런스드부 및, 밸런스드부와 출력 포트 사이에 위치하여서, 밸런스드부로부터 출력 포트에 이르기까지 제1 금속층은 제2 포트를 향하는 방향으로 제3 금속층은 제3 포트를 향하는 방향으로 이격되어서 각각 제2 포트 및 제3 포트에 이어지고, 제1 금속층과 제3 금속층 사이에서 제2 금속층이 배치되는 전력 분배부를 포함하는 밸런에 관한 것이다.

배경 기술

- [0002] 밸런(Balun)이란 “Balanced to Unbalanced” 약자로서, 평형 신호(balanced signal)를 비평형 신호(unbalanced signal)로 바꾸어 주는 회로를 지칭하며, 그 역으로서, 비평형 신호(unbalanced signal)를 평형 신호(balanced signal)로 바꾸어 주는 회로를 지칭하기도 한다.
- [0003] 밸런은, 1944년 동축케이블과 평행선로를 연결하기 위한 수단으로 처음으로 소개되었다. 로린(G.J.Laughlin)은 소반사 이론과 3단 체비셰프(Chebyshev) 변환기를 적용하여서, 1개의 $\lambda/4$ 트랜스포머(transformer) 및 2개의 $\lambda/4$ 스텐브(stub)로써, 2~4GHz에 이를 수 있는 평면형의 광대역 마이크로스트립(microstrip) 밸런을 제시하였다. 제시된 마이크로스트립 밸런과 같은 밸런의 특성은 모두 $\lambda/4$ 의 전송 선로의 길이를 가지고, 평형 선로에서 높은 임피던스를 만족해야 되는 문제가 있었다.
- [0004] 밸런은 마이크로파 평형 증폭기, 안테나, 고출력 FET 증폭기, 단축과 변조기 등의 분야에서 2GHz 이상의 마이크로파 대역으로 많이 사용되고 있으며, 점차적으로 소형화가 요구되고 있다.
- [0005] 종래의 일반적으로 많이 사용되는 밸런으로서, 도 1을 참조하면, 마찬드 밸런(Marchand balun)이 있다. 마찬드 밸런은 동작 주파수의 반파장인 2분의 1 람다의 길이를 갖는 선로와, 4분의 1 람다의 길이를 갖는 선로로 구성되어 있으며, 선로는 배선 메탈로 구성되어 있다.
- [0006] 마찬드 밸런은, 총 길이가 2분의 1 람다로서, 매우 큰 크기를 가지고 있으며, 또한, 2분의 1 람다에서만 동작하기 때문에, 대역폭이 좁다는 문제점이 있었다.
- [0007] 이에, 본 발명자는 이상의 문제점을 해결하여, 4분의 1 람다, 2분의 1 람다 등 주파수에 따라서 길이가 변하는 라인을 요구하지 않고, 광대역 특성을 가질 수 있으며, 사이즈가 작고, 임피던스 변환 기능이 있는 밸런의 기술을 제안하고자 한다.

발명의 내용

해결하려는 과제

- [0008] 본 발명은 상술한 문제점을 모두 해결하는 것을 목적으로 한다.
- [0009] 본 발명은 다중금속층 구조를 활용하여 전력분배기능이 있는 밸런을 간단하고 작은 사이즈로 구현하는 것을 다른 목적으로 한다.
- [0010] 본 발명은 임피던스 변환 기능이 있으며, 2-way 이상의 전력 분배 기능이 있는 밸런을 구현하는 것을 또 다른 목적으로 한다.

과제의 해결 수단

- [0011] 상기한 바와 같은 본 발명의 목적을 달성하고, 후술하는 본 발명의 특징적인 효과를 실현하기 위한, 본 발명의

특징적인 구성은 하기와 같다.

[0012]

본 발명의 일 태양에 따르면, 임피던스 변환 및 전력 분배 기능이 있는 밸런에 있어서, 제1 금속층을 시그널로 사용하고 상기 제1 금속층과 다른 층의 제3 금속층을 그라운드로 사용하는 입력 측 마이크로스트립 라인에 포함된 입력 포트인 제1 포트;와 상기 제1 금속층을 시그널로 사용하고 상기 제1 금속층 및 상기 제3 금속층의 사이에 위치하는 제2 금속층을 그라운드로 사용하는 출력 측 마이크로스트립 라인에 포함된 출력 포트인 제2 포트; 및 제3 포트;와 상기 입력 포트 및 상기 출력 포트 사이의 일부 구간에 위치하되, 상기 제1 금속층과 상기 제3 금속층이 평행판(parallel-plate) 전송선을 이루는 밸런스드부;와 상기 입력 포트와 상기 밸런스드부 사이에 위치하되, 상기 입력 포트로부터 상기 밸런스드부에 이르기까지 상기 입력 측 마이크로스트립 라인의 상기 제1 금속층의 적어도 일부분의 폭이 증가하고, 상기 제3 금속층의 적어도 일부분의 폭이 감소하는 언밸런스드부; 및 상기 밸런스드부와 상기 출력 포트 사이에 위치하되, 상기 밸런스드부로부터 상기 출력 포트에 이르기까지, 상기 제1 금속층은 상기 제2 포트를 향하는 방향으로, 상기 제3 금속층은 상기 제3 포트를 향하는 방향으로 이격되어 각각 상기 제2 포트 및 상기 제3 포트와 이어지고 상기 제1 금속층과 상기 제3 금속층 사이에 상기 제2 금속층이 배치되는 전력 분배부;를 포함하는 밸런이 제공된다.

[0013]

본 발명의 다른 태양에 따르면, 임피던스 변환 및 전력 분배 기능이 있는 밸런에 있어서, 제1 금속층을 시그널로 사용하고 상기 제1 금속층과 다른 층의 제3 금속층을 그라운드로 사용하는 입력 측 마이크로스트립 라인에 포함된 입력 포트인 제1 포트;와 상기 제1 금속층을 시그널로 사용하고 상기 제1 금속층 및 상기 제3 금속층의 사이에 위치하는 제2 금속층을 그라운드로 사용하는 출력 측 마이크로스트립 라인에 포함된 출력 포트인 제2 내지 제n 포트;와 상기 입력 포트 및 상기 출력 포트 사이의 일부 구간에 위치하되, 상기 제1 금속층과 상기 제3 금속층이 평행판(parallel-plate) 전송선을 이루는 제1 평행판 전송선부;와 상기 입력 포트와 상기 제1 평행판 전송선부 사이에 위치하되, 상기 입력 포트로부터 상기 제1 평행판 전송선부에 이르기까지 상기 입력 측 마이크로스트립 라인의 상기 제1 금속층의 적어도 일부분의 폭이 증가하고, 상기 제3 금속층의 적어도 일부분의 폭이 감소하는 언밸런스드부;와 상기 제1 평행판 전송선부의 양단 중 상기 출력 포트에 가까운 일단에 형성된 티 접합부(Tee-junction);와 상기 티 접합부에 의해 복수 개의 갈래로 나뉘되, 상기 각각의 갈래는 상기 제1 금속층과 상기 제3 금속층이 평행판 전송선을 이루는 제2 평행판 전송선부;와 상기 제2 평행판 전송선부와 상기 출력 포트 사이에 위치하되, 상기 제2 평행판 전송선부로부터 상기 출력 포트에 이르기까지, 상기 각각의 갈래에 대응되는 평행판 전송선에 포함된 상기 제1 금속층과 상기 제3 금속층은 상기 각각의 갈래마다 이격되어 각각 상기 제2 내지 상기 제n 포트 중 중복되지 않은 어느 하나의 포트와 이어지고, 상기 각각의 갈래에 대응되는 평행판 전송선에 포함된 상기 제1 금속층과 상기 제3 금속층 사이에 상기 제2 금속층이 배치되는 전력 분배부;를 포함하는 밸런이 제공된다.

발명의 효과

[0014]

본 발명은 밸런이 임피던스 변환 기능이 있으므로, 임피던스 정합 회로를 간단하게 구현할 수 있으며, 임피던스 변환비용이 낮아지게 되어 넓은 대역폭과 낮은 손실을 얻을 수 있는 효과가 있다.

[0015]

본 발명은 주파수에 따라서 달라지는 라인이 없으므로, 광대역 특성을 가질 수 있는 효과가 있다.

[0016]

본 발명은 사분의 람다 등의 긴 라인이 없으므로 간단하고 작은 사이즈로 구현을 할 수 있으며, 전력을 분배할 수 있는 효과가 있다.

[0017]

본 발명은 그라운드를 위한 추가적인 캐패시터가 필요 없게 되어 회로가 간단해지고 사이즈가 작게 될 수 있으며, 외부에서 인가되는 공통 모드 잡음은 제거되어 우수한 잡음 특성을 얻을 수 있는 효과가 있다.

도면의 간단한 설명

[0018]

도 1은 종래 기술의 일 실시예에 따라서 밸런을 도시하여 나타낸 도면이다.

도 2는 본 발명의 일 실시예에 따른 임피던스 변환 및 전력 분배 기능이 있는 밸런을 나타내는 개략도이다.

도 3은 본 발명의 일 실시예에 따라서 임피던스 변환 및 전력 분배 기능이 있는 밸런의 한 단면의 구성을 상세히 나타내는 도면이다.

도 4는 본 발명의 일 실시예에 따른 임피던스 변환 및 전력 분배 기능이 있는 밸런의 MoM(Method of Moments) 시뮬레이션한 결과를 나타내는 것이다.

도 5a 및 도 5b는 본 발명의 일 실시예에 따른 임피던스 변환 및 전력 분배 기능이 있는 밸런을 백투백(back to

back) 연결하여 시뮬레이션한 결과를 나타내는 것이다.

도 6는 본 발명의 다른 실시예에 따른 임피던스 변환 및 전력 분배 기능이 있는 밸런의 예시를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0019] 후술하는 본 발명에 대한 상세한 설명은, 본 발명이 실시될 수 있는 특정 실시예를 예시로서 도시하는 첨부 도면을 참조한다. 이들 실시예는 당업자가 본 발명을 실시할 수 있기에 충분하도록 상세히 설명된다. 본 발명의 다양한 실시예는 서로 다르지만 상호 배타적일 필요는 없음이 이해되어야 한다. 예를 들어, 여기에 기재되어 있는 특정 형상, 구조 및 특성은 일 실시예에 관련하여 본 발명의 정신 및 범위를 벗어나지 않으면서 다른 실시예로 구현될 수 있다. 또한, 각각의 개시된 실시예 내의 개별 구성요소의 위치 또는 배치는 본 발명의 정신 및 범위를 벗어나지 않으면서 변경될 수 있음이 이해되어야 한다. 따라서, 후술하는 상세한 설명은 한정적인 의미로서 취하려는 것이 아니며, 본 발명의 범위는, 적절하게 설명된다면, 그 청구항들이 주장하는 것과 균등한 모든 범위와 더불어 첨부된 청구항에 의해서만 한정된다. 도면에서 유사한 참조부호는 여러 측면에 걸쳐서 동일하거나 유사한 기능을 지칭한다.
- [0020] 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명을 용이하게 실시할 수 있도록 하기 위하여, 본 발명의 바람직한 실시예들에 관하여 첨부된 도면을 참조하여 상세히 설명하기로 한다.
- [0021] 도 2는 본 발명의 일 실시예에 따른 임피던스 변환 및 전력 분배 기능이 있는 밸런을 나타내는 것으로서, 밸런(100)은, 제1 금속층(110), 제2 금속층(120), 제3 금속층(130)의 다층의 금속층으로 이루어질 수 있으며, 제1 포트(191), 제2 포트(192), 제3 포트(193)를 포함하고, 밸런스드부(A2), 언밸런스드부(A1) 및 전력 분배부(A3)를 포함하여서 구성될 수 있다.
- [0022] 구체적으로, 상기 밸런(100)은, 제1 금속층(110)을 시그널로 사용하고 상기 제1 금속층(110)과는 다른 층인 제3 금속층(130)을 그라운드로서 사용하는 입력 측의 마이크로스트립 라인에 포함된 제1 포트(191)가 입력 포트로서 구성되며, 상기 제1 금속층(110)을 시그널로 사용하고 상기 제1 금속층(110) 및 상기 제3 금속층(130)의 사이에서 위치하는 제2 금속층(120)을 그라운드로서 사용하는 출력 측의 마이크로스트립 라인에 포함된 제2 포트(192) 및 제3 포트(193)가 출력 포트로서 구성될 수 있을 것이다. 이 때, 상기 제2 포트(192)의 신호와 상기 제3 포트(193)의 신호는 차동신호로서 180도 위상차를 가질 수 있을 것이다.
- [0023] 밸런스드부(A2)는, 상기 입력 포트 및 상기 출력 포트 사이 중에서 도 2와 같이 일부 구간에 위치하여서, 상기 제1 금속층(110)과 상기 제3 금속층(130)이 평행판(parallel-plate) 전송선을 이루도록 할 수 있다.
- [0024] 언밸런스드부(A1)는, 상기 입력 포트와 상기 밸런스드부(A2)의 사이에 위치하여서, 상기 입력 포트로부터 상기 밸런스드부(A2)에 이르기까지 상기 입력 측의 마이크로스트립 라인의 상기 제1 금속층(110)의 적어도 일부분의 폭이 증가하고, 상기 제3 금속층(130)의 적어도 일부분의 폭이 감소하도록 구성될 수 있다.
- [0025] 전력 분배부(A3)는, 상기 밸런스드부(A2)와 상기 출력 포트 사이에서 위치하여서, 상기 밸런스드부(A2)로부터 상기 출력 포트에 이르기까지, 상기 제1 금속층(110)은 상기 제2 포트(192)를 향하는 방향으로, 상기 제3 금속층(130)은 상기 제3 포트를 향하는 방향으로 이격되어서 각각 상기 제2 포트(192) 및 상기 제3 포트(193)로 이어지고 상기 제1 금속층(110)과 상기 제3 금속층(130) 사이에서 상기 제2 금속층(120)이 배치되도록 할 수도 있을 것이다. 이때, 상기 전력 분배부(A3)에 포함된 마이크로스트립 라인의 특성임피던스는 상기 전력 분배부(A3)에 포함된 상기 제2 금속층(120)에 의해서서 상기 제1 포트(191)의 마이크로스트립 라인의 특성임피던스보다 감소되도록 할 수 있겠다. 물론, 상기 제2 포트(192) 및 상기 제3 포트(193)의 마이크로스트립 라인의 특성임피던스는, 상기 제1 포트(191)의 마이크로스트립 라인의 특성임피던스 값의 절반이 되도록 할 수도 있겠다.
- [0026] 또한, 전력 분배부(A3) 중에서 적어도 일부분은, 상기 제2 금속층(120)의 적어도 소정의 부분에서 상기 제1 금속층(110)과 상기 제3 금속층(130)을 연결하는 홀(180)이 형성될 수도 있다. 이는, 제2 금속층(120)이 다른 금속층과 연결이 안 될 경우 발생 가능성이 있는 공진을 방지하기 위하여, 비아(Via)를 통해서 기판에 구멍을 뚫어서 연결되도록 할 수 있다. 이때, 복수개로 구멍을 뚫을 수도 있으나, 이에 한정되는 것은 아니다.
- [0027] 도 3은 본 발명의 일 실시예에 따라서 임피던스 변환 및 전력 분배 기능이 있는 밸런의 한 단면의 일례를 나타낸 것으로서, 상세적으로 구성을 설명하면 다음과 같다.
- [0028] 먼저, 밸런(100)은, 인화인듐(InP), 벤조사이클로부텐(BCB) 중에서 적어도 일부를 유전체로 포함할 수 있으며,

도 2를 다시 참조하여, F부터 F까지의 단면은, 도 3에 도시된 단면으로 표시될 수 있다. 가령, 제1 금속층(110) 및 제2 금속층(120)의 사이에는 벤조사이클로부텐층(150)을 포함하여 구성될 수 있고, 상기 제2 금속층(120) 및 제3 금속층(130)의 사이에도 벤조사이클로부텐층(160)을 포함하여 구성될 수 있으며, 상기 제1 금속층(110)은 인화인듐층(140)과 인접하도록 구성되고 상기 제3 금속층(130)은 벤조사이클로부텐층(170)과 인접하도록 구성될 수 있을 것이다. 이때, 도 3에서는 제1 금속층(110)이 제3 금속층(130)보다 아래층에 배치되도록 위치하였지만, 경우에 따라서는, 전체적으로 상하가 뒤바뀌어 배치될 수 있음은 물론이다.

[0029] 도 4는 본 발명의 일 실시예에 따른 임피던스 변환 및 전력 분배 기능이 있는 밸런의 MoM(Method of Moments) 시뮬레이션한 결과를 나타내는 것이다.

[0030] 220GHz부터 320GHz까지의 주파수 대역에서 반사계수인 S11은 -25dB 미만으로 나타났으며, 전달계수인 S21과 S31의 크기는 상기 주파수와 동일대역에서 -3.4dB정도로 0.1dB이하의 차이(amplitude imbalance)를 보이고, 삽입손실이 0.4dB로 나타났으며, 상기 동일 주파수 대역에서 위상차(phase imbalance)는 $180.5\text{도} \pm 0.1\text{도}$ 로 아주 우수하게 나타났다.

[0031] 도 5a 및 도 5b는 본 발명의 일 실시예에 따른 임피던스 변환 및 전력 분배 기능이 있는 밸런을 백투백(back to back) 연결하여 시뮬레이션한 결과를 나타내는 것이다.

[0032] 도 5a에서 볼 수 있듯이, 220GHz부터 320GHz까지의 주파수 대역 중에서 304GHz에서 S21의 최소 삽입손실은 0.84dB로 나타났으며, 287GHz부터 317GHz 대역에서 S21의 삽입손실은 1.6dB 미만이었으며, 249GHz 초과 대역에서 S11의 반사손실은 10dB 초과로 나타났다. 또한, 도 5a에서 볼 수 있듯이, 제2 금속층(120)을 다른 금속층의 그라운드와 연결하는 홀을 구성하기 전에는 240GHz 대역에서 특성이 나빠졌으나, 제2 금속층(120)을 일반적으로 넓은 다른 금속층의 그라운드와 연결하는 홀(180)을 구성함으로써, 공진을 방지한 결과를 도 5b의 그래프를 통하여 알 수 있을 것이다.

[0033] 도 6은 본 발명의 다른 실시예에 따른 임피던스 변환 및 전력 분배 기능이 있는 밸런을 나타내는 것으로서, 실제 구성된 예로, 티 접합부(Tee-junction)를 포함하는 밸런(200)을 구현한 예를 나타낸 것이다.

[0034] 본 발명의 다른 실시예에 따르면, 임피던스 변환 및 전력 분배 기능이 있는 밸런(200)은, 제1 금속층(210), 제2 금속층(220), 제3 금속층(230)으로 구성될 수 있으며, 제1 포트(291), 제2 포트(292) 내지 제5 포트(295)를 포함하여, 언밸런스드부(B1), 제1 평행판 전송선부(B2), 제2 평행판 전송선부(B3) 및 전력 분배부(B4)를 포함하여 구현될 수 있다. 이 때, 물론 제6 포트 내지 제n 포트로 확장되어 구성될 수도 있으나, 설명의 편의상, 제5 포트(295)까지로 한정하였다.

[0035] 이때, 밸런(200)은, 제1 금속층(210)을 시그널로 사용하고 상기 제1 금속층(210)과 다른 층의 제3 금속층(230)을 그라운드로 사용하는 입력 측 마이크로스트립 라인에 포함된 입력 포트로서 제1 포트(291)를 포함하고, 상기 제1 금속층(210)을 시그널로 사용하고 상기 제1 금속층(210) 및 상기 제3 금속층(230)의 사이에 위치하는 제2 금속층(220)을 그라운드로 사용하는 출력 측 마이크로스트립 라인에 포함된 출력 포트로서 제2 포트(292) 내지 제5 포트(295)를 포함할 수 있다.

[0036] 본 발명의 다른 실시예에 따르면, 제1 평행판 전송선부(B2)는 상기 입력 포트 및 상기 출력 포트 사이에서 일부 구간에 위치하여서, 상기 제1 금속층(210)과 상기 제3 금속층(230)이 평행판(parallel-plate) 전송선을 이루도록 구현될 수 있다.

[0037] 언밸런스드부(B1)은, 상기 입력 포트와 상기 제1 평행판 전송선부(B2)의 사이에서 위치하여서, 상기 입력 포트로부터 상기 제1 평행판 전송선부(B2)에 이르기까지 상기 입력 측 마이크로스트립 라인에서 상기 제1 금속층(210)의 적어도 일부분에서 폭이 증가하고, 상기 제3 금속층(230)의 적어도 일부분에서 폭이 감소하도록 구현될 수 있을 것이다.

[0038] 본 발명의 다른 실시예에 따르면, 상기 제1 평행판 전송선부(B2)의 양단 중에서 상기 출력 포트에 가까운 일단에는 티 접합부(215)가 형성될 수 있으며, 제2 평행판 전송선부(B3)는, 상기 티 접합부(215)에 의하여 복수 개의 갈래로 나뉘어 질 수 있고, 상기 각각의 갈래는 상기 제1 금속층(210)과 상기 제3 금속층(230)이 평행판 전송선을 이루도록 구현될 수 있겠다.

[0039] 전력 분배부(B4)는, 상기 제2 평행판 전송선부(B3)와 상기 출력 포트 사이에서 위치하여서, 상기 제2 평행판 전송선부(B3)로부터 상기 출력 포트에 이르기까지, 상기 각각의 갈래에 대응되는 평행판 전송선에 포함된 상기 제1 금속층(210)과 상기 제3 금속층(230)은 상기 각각의 갈래마다 이격되어 각각 상기 제2 포트(292) 내지 상기

제5 포트(295) 중에서 중복되지 않은 어느 하나의 포트에 연결될 수 있으며, 상기 각각의 갈래에 대응되는 평행판 전송선에 포함된 상기 제1 금속층(210)과 상기 제3 금속층(230) 사이에서 상기 제2 금속층(220)이 배치되도록 구현될 수 있다. 일례로서, 도 6에서와 같이, 상기 티 접합부(215)에 의하여서 상기 제2 평행판 전송선부(B3)에 포함되는 평행판 전송선이 두 갈래로 나뉘도록 구현될 수 있으며, 상기 두 개의 평행판 전송선 각각의 특성 임피던스는 상기 제1 평행판 전송선부(B2)의 특성 임피던스의 절반으로 구현될 수 있을 것이다. 물론, 상기 전력 분배부(B4)는, 상기 각각의 갈래에 대응되는 평행판 전송선마다 두 개의 출력 포트에 연결되도록 구현될 수 있으나, 이에 한정되는 것은 아니다.

[0040] 이상에서 본 발명이 구체적인 구성요소 등과 같은 특정 사항들과 한정된 실시예 및 도면에 의해 설명되었으나, 이는 본 발명의 보다 전반적인 이해를 돕기 위해서 제공된 것일 뿐, 본 발명이 상기 실시예들에 한정되는 것은 아니며, 본 발명이 속하는 기술분야에서 통상적인 지식을 가진 자라면 이러한 기재로부터 다양한 수정 및 변형을 꾀할 수 있다.

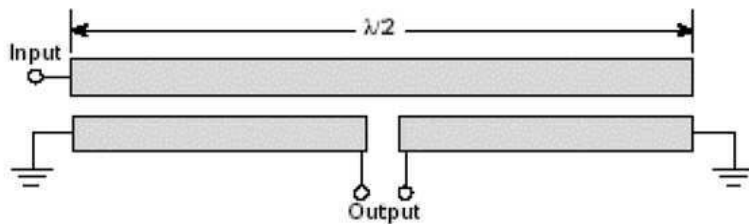
[0041] 따라서, 본 발명의 사상은 상기 설명된 실시예에 국한되어 정해져서는 아니 되며, 후술하는 특허청구범위뿐만 아니라 이 특허청구범위와 균등하게 또는 등가적으로 변형된 모든 것들은 본 발명의 사상의 범주에 속한다고 할 것이다.

부호의 설명

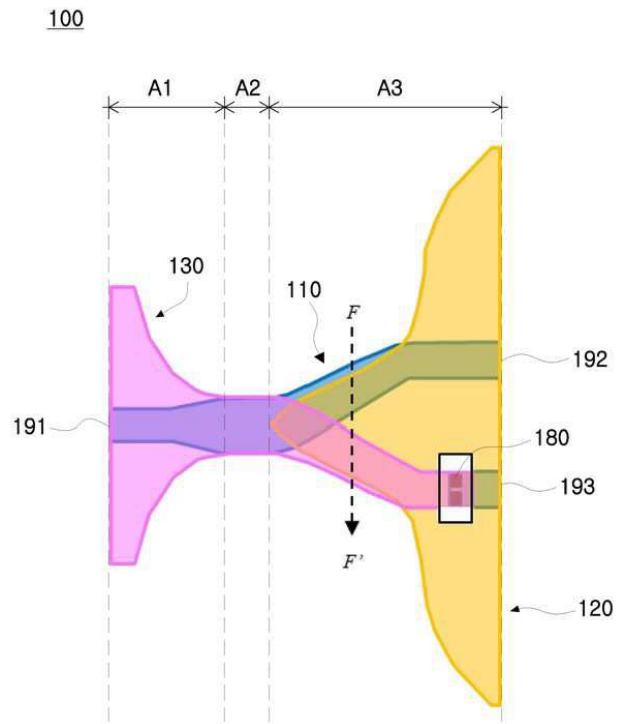
[0042] 100, 200: 밸런

도면

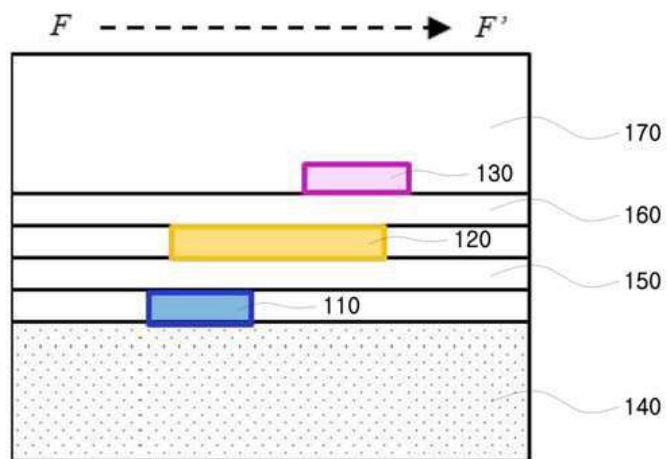
도면1



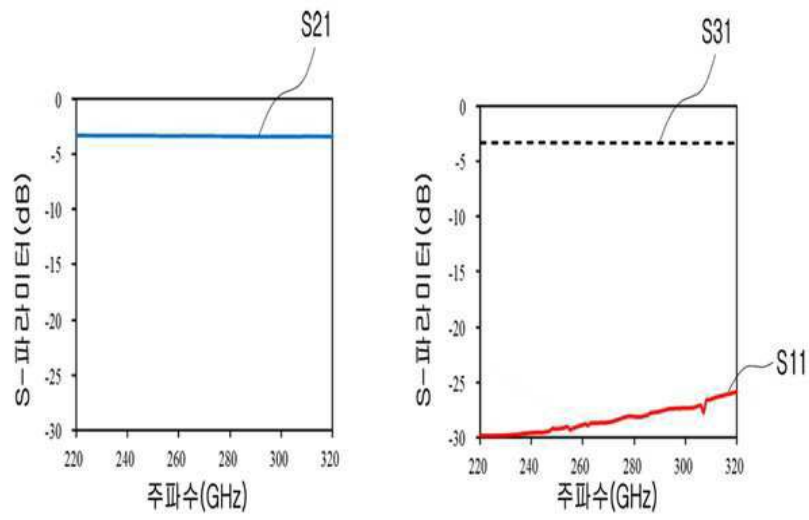
도면2



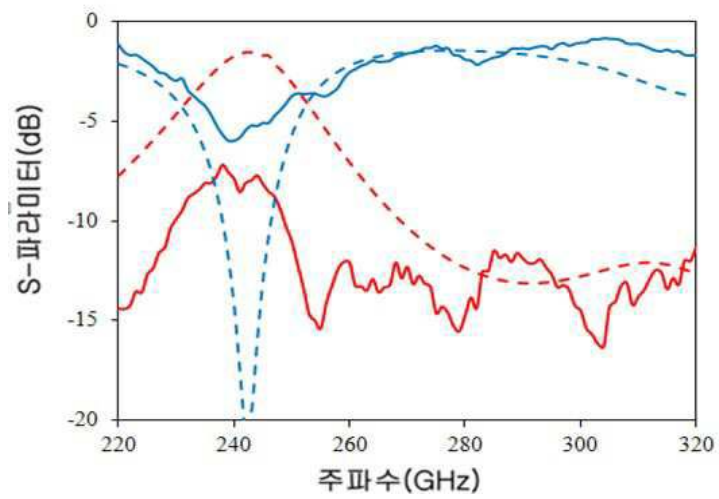
도면3



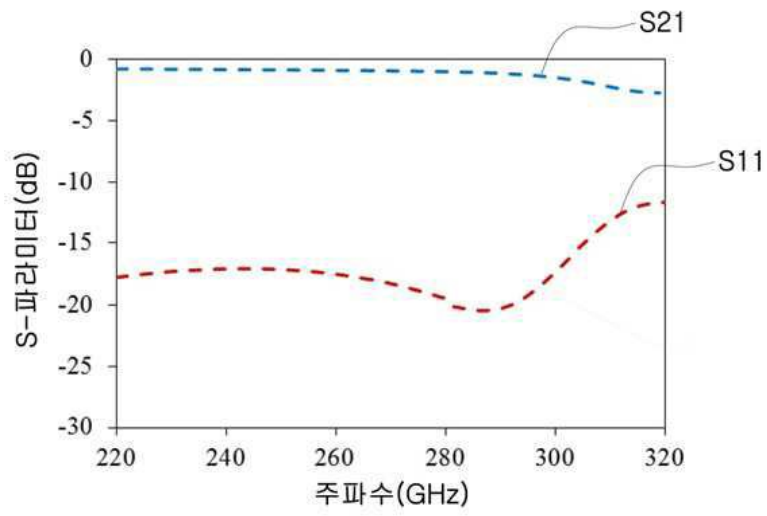
도면4



도면5a



도면5b



도면6

