

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第5102848号
(P5102848)

(45) 発行日 平成24年12月19日 (2012.12.19)

(24) 登録日 平成24年10月5日 (2012.10.5)

(51) Int. Cl.	F I
GO2F 1/1343 (2006.01)	GO2F 1/1343
GO2F 1/1368 (2006.01)	GO2F 1/1368
GO2F 1/133 (2006.01)	GO2F 1/133 550
GO9F 9/30 (2006.01)	GO9F 9/30 338

請求項の数 14 (全 24 頁)

(21) 出願番号	特願2009-554206 (P2009-554206)	(73) 特許権者	000005049
(86) (22) 出願日	平成20年12月26日 (2008.12.26)		シャープ株式会社
(86) 国際出願番号	PCT/JP2008/073801		大阪府大阪市阿倍野区長池町22番22号
(87) 国際公開番号	W02009/104346	(74) 代理人	110000914
(87) 国際公開日	平成21年8月27日 (2009.8.27)		特許業務法人 安富国際特許事務所
審査請求日	平成22年5月21日 (2010.5.21)	(72) 発明者	伊藤 了基
(31) 優先権主張番号	特願2008-40101 (P2008-40101)		日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
(32) 優先日	平成20年2月21日 (2008.2.21)	(72) 発明者	堀内 智
(33) 優先権主張国	日本国 (JP)		日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内
		(72) 発明者	山田 崇晴
			日本国大阪府大阪市阿倍野区長池町22番22号 シャープ株式会社内

最終頁に続く

(54) 【発明の名称】 アクティブマトリクス基板及び液晶表示装置

(57) 【特許請求の範囲】

【請求項1】

マトリクス状に配置された画素電極と、薄膜トランジスタと、該薄膜トランジスタから伸びるドレイン引き出し配線と、行方向に隣接する2つの画素電極の両方と重畳して配置された列方向に伸びるソース配線と、ソース配線と交差して配置された行方向に伸びる保持容量配線とを備えるアクティブマトリクス基板であって、

該画素電極、ソース配線及び保持容量配線は、絶縁膜を介してそれぞれ異なる層に形成されており、

該行方向に隣接する2つの画素電極は、互いに極性が異なっており、

該ソース配線は、行方向に隣接する2つの画素電極下にそれぞれ屈曲点を有し、かつ、行方向に隣接する2つの画素電極の間隙を横切る横断部を有し、

該保持容量配線は、該ドレイン引き出し配線と重畳する第一の延伸部と、該ドレイン引き出し配線と重畳せず、かつ行方向に隣接する2つの画素電極の間隙と重畳して配置された列方向に伸びる第二の延伸部とを有し、

該ソース配線は、実質的に保持容量配線との交差点でのみ保持容量配線と重畳していることを特徴とするアクティブマトリクス基板。

【請求項2】

前記アクティブマトリクス基板は、更に、ソース配線と交差して配置された行方向に伸びるゲート配線を備え、

該ゲート配線は、行方向に隣接する2つの画素電極の間隙と重畳して配置された列方向に

10

20

伸びる延伸部を有する

ことを特徴とする請求項 1 記載のアクティブマトリクス基板。

【請求項 3】

前記アクティブマトリクス基板は、更に、ソース配線と交差して配置された行方向に伸びるゲート配線を備え、

該ゲート配線は、保持容量配線と同じ層に配置されている

ことを特徴とする請求項 1 又は 2 記載のアクティブマトリクス基板。

【請求項 4】

前記アクティブマトリクス基板は、更に、ソース配線と交差して配置された行方向に伸びるゲート配線を備え、

該ゲート配線は、絶縁膜を介して保持容量配線と異なる層に配置されている

ことを特徴とする請求項 1 又は 2 記載のアクティブマトリクス基板。

【請求項 5】

前記行方向に隣接する 2 つの画素電極の間隙は、ゲート配線及び保持容量配線の少なくとも一方と重畳していることを特徴とする請求項 4 記載のアクティブマトリクス基板。

【請求項 6】

前記ゲート配線は、列方向に隣接する 2 つの画素電極の間隙と重畳して配置されていることを特徴とする請求項 2 ～ 5 のいずれかに記載のアクティブマトリクス基板。

【請求項 7】

前記保持容量配線は、列方向に隣接する 2 つの画素電極の間隙と重畳して配置されていることを特徴とする請求項 1 ～ 5 のいずれかに記載のアクティブマトリクス基板。

【請求項 8】

前記アクティブマトリクス基板は、更に、行方向に隣接する 2 つの画素電極の間隙と重畳して配置されたフローティング電極を備えることを特徴とする請求項 1 ～ 7 のいずれかに記載のアクティブマトリクス基板。

【請求項 9】

前記フローティング電極は、実質的に保持容量配線との交差点でのみ保持容量配線と重畳していることを特徴とする請求項 8 記載のアクティブマトリクス基板。

【請求項 10】

前記フローティング電極は、実質的に保持容量配線と重畳していないことを特徴とする請求項 8 記載のアクティブマトリクス基板。

【請求項 11】

前記フローティング電極は、保持容量配線と同じ層に配置されていることを特徴とする請求項 8 又は 10 記載のアクティブマトリクス基板。

【請求項 12】

前記フローティング電極は、絶縁膜を介して保持容量配線と異なる層に配置されていることを特徴とする請求項 8 ～ 10 のいずれかに記載のアクティブマトリクス基板。

【請求項 13】

前記行方向に隣接する 2 つの画素電極の間隙は、フローティング電極、保持容量配線及びゲート配線の少なくともいずれかと重畳していることを特徴とする請求項 12 記載のアクティブマトリクス基板。

【請求項 14】

請求項 1 ～ 13 のいずれかに記載のアクティブマトリクス基板、液晶層、及び、対向基板をこの順に積層して備える液晶表示装置であって、

該対向基板は、隣接する 2 つの画素電極の間隙と重畳するブラックマトリクスを備えることを特徴とする液晶表示装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、アクティブマトリクス基板及び液晶表示装置に関する。より詳しくは、アクテ

10

20

30

40

50

ィブマトリクス型の表示方式、更には、極性反転駆動の表示方式に好適に用いられる液晶表示装置に関するものである。

【背景技術】

【0002】

液晶表示装置は、薄型、軽量及び低消費電力といった特長を活かし、近年では、テレビジョン、パーソナルコンピュータ、携帯電話、デジタルカメラ等、幅広い分野で用いられている。液晶表示は、電圧の印加による液晶の分子配列変化に伴う複屈折性、旋光性、二色性、旋光分散等の各種の光学的性質を利用して表示に用いられる光の制御を行う表示方式であり、液晶の駆動制御法によって、更に様々な方式に分けられる。例えば、マトリクス型の表示方式は、特定のパターンに電極を配置し、その電極ごとに駆動を制御する方式であり、高精細な表示が可能となる。

10

【0003】

マトリクス型の表示方式は、更に、パッシブマトリクス型及びアクティブマトリクス型に分類され、アクティブマトリクス型であれば、マトリクス状に配置された電極を囲うようにそれぞれが直交した複数本の配線がなされ、更に、これらが直交する交点ごとにスイッチング素子が設けられるため、各電極が複数の配線によって個別に駆動制御されることになり、大容量であっても高品位の液晶表示を行うことができる。

【0004】

このようなアクティブマトリクス型の液晶表示装置については、その表示品位を向上させるために様々な工夫がなされており、例えば、特許文献1～3に記載の液晶表示装置が挙げられる。

20

【0005】

特許文献1に記載の液晶表示装置は、アクティブマトリクス型の液晶表示装置であり、画素電極基板と対向電極基板とが液晶層を介して対向配置された構成を有する。画素電極基板において画素電極は、直交するゲートバスラインとドレインバスラインとによって囲まれる形で配置されている。また、蓄積容量電極を遮光膜として用いており、そのように画素電極及びドレインバスラインが配置された基板に、画素電極とドレインバスラインとの間隙から漏れる光を遮光する遮光膜を設けることで、遮光膜のマージンを少なくとることができ、結果として、開口率が向上する。なお、特許文献1において信号電圧は、ドレインバスラインを介して供給されている。

30

【0006】

特許文献2に記載の液晶表示素子は、アクティブマトリクス型の液晶表示素子であり、液晶表示素子を構成する一方の基板上には、走査電極線及び信号電極線が、画素電極を囲うように格子状に配線されている。また、走査電極線から延出した遮光導電体が信号電極線に沿って薄膜トランジスタに向かって直進しており、画素電極と走査電極線、及び、画素電極と信号電極線との間隙における光漏れを防止するものとしている。これにより、ブラックマトリクスの正確な位置合わせに関わらず光漏れを抑制することができ、ブラックマトリクスの面積を小さくすることができる分、開口率が向上する。

【0007】

特許文献3に記載の液晶表示装置は、アクティブマトリクス型の液晶表示装置であり、画素電極又は信号配線が屈曲部を有し、屈曲部を境界にして隣接する画素電極が幅方向に被覆されている。このように画素電極又は信号配線を屈曲させることで、ゲート1ライン毎にソース信号の極性を反転させるドット反転駆動を行った場合であっても、画素電極と信号配線（ソース配線）との間で生じる静電容量がレイヤー間のアライメントずれによって画素ごとに変動することを抑制することができ、そのような静電容量の変動に伴って生じる、シャドーイングと呼ばれる表示ムラを抑えることができるものとしている。

40

【0008】

しかしながら、近年、液晶表示装置は急速な発展を遂げており、上述のような開口率の向上のほか、表示品位を向上させるために白黒表示間のコントラストの向上、更には液晶表示装置に用いられるアクティブマトリクス基板の特性を向上させることが強く求められて

50

いるのが現状である。

【特許文献1】特開平6-308533号公報

【特許文献2】特開平8-160451号公報

【特許文献3】特開2001-281696号公報

【発明の開示】

【発明が解決しようとする課題】

【0009】

本発明は、上記現状に鑑みてなされたものであり、アクティブマトリクス基板の特性の向上、及び、白黒表示間のコントラストが向上した液晶表示装置を提供することを目的とするものである。

10

【課題を解決するための手段】

【0010】

本発明者らは、一部に屈曲点を有するソース配線を備えるアクティブマトリクス基板の特性を向上させる、また、該アクティブマトリクス基板を備える液晶表示装置の表示品位を向上させる手段について種々検討したところ、画素電極及びソース配線の配置構成に着目した。そして、通常であれば、画素電極は個々が長方形に、全体としてはマトリクス（格子）状に配置され、画素電極の間隙は直交するゲート配線とソース配線とによって遮光されるが、ソース配線を屈曲させて配置することにより、画面内でのアライメントズレによる輝度ムラを解消することができたものの、画素電極の間隙が露出し、黒表示においてその領域から光漏れが生じることがあったことを見いだすとともに、光漏れが生じる領域に対し配線又は電極を配置し、画素電極の間隙を塞ぐことで、極性反転駆動を行う場合であっても、画素電極間の光漏れを防止することができることを見いだした。

20

【0011】

また、本発明者らは、遮光に用いる配線又は電極として、アクティブマトリクス基板が備える保持容量配線又はゲート配線を利用することができることを見出すとともに、更に、ソース配線と保持容量配線又はゲート配線とが重ならないように、それぞれを一定間隔を空けて配置することにより、ソース配線と保持容量配線又はゲート配線との間で形成される寄生容量を小さくして配線遅延が生じることを防ぐことができることを見いだした。そして、そのようなアクティブマトリクス基板を液晶表示装置に適用することにより、配線遅延を防ぎ、かつ画素電極間の光漏れを防止してコントラストを向上させることができることを見だし、上記課題をみごとに解決することができることに想到し、本発明に到達したものである。

30

【0012】

すなわち、本発明は、マトリクス状に配置された画素電極と、行方向に隣接する2つの画素電極の両方と重畳して配置された列方向に伸びるソース配線と、ソース配線と交差して配置された行方向に伸びる保持容量配線とを備えるアクティブマトリクス基板であって、上記画素電極、ソース配線及び保持容量配線は、絶縁膜を介してそれぞれ異なる層に形成されており、上記ソース配線は、行方向に隣接する2つの画素電極下にそれぞれ屈曲点を有し、かつ、行方向に隣接する2つの画素電極の間隙を横切る横断部を有し、上記保持容量配線は、行方向に隣接する2つの画素電極の間隙と重畳して配置された列方向に伸びる延伸部を有し、上記ソース配線は、実質的に保持容量配線との交差点でのみ保持容量配線と重畳しているアクティブマトリクス基板（以下、本発明の第一のアクティブマトリクス基板ともいう。）である。

40

【0013】

以下、本発明の第一のアクティブマトリクス基板について詳述する。

【0014】

本発明の第一のアクティブマトリクス基板は、マトリクス状に配置された画素電極と、行方向に隣接する2つの画素電極の両方と重畳して配置された列方向に伸びるソース配線と、ソース配線と交差して配置された行方向に伸びる保持容量配線とを備える。本発明の第一のアクティブマトリクス基板には、例えば、画素電極、ソース配線、ゲート配線、保持

50

容量配線等の液晶の駆動に關与する電極及び配線が設けられる。また、このように電極及び配線が設けられた基板に対し、行方向に、すなわち、保持容量配線が伸びる方向にソース配線と交差してゲート配線が配置され、かつゲート配線とソース配線との交点に、スイッチング素子である薄膜トランジスタ（T F T：Thin Film Transistor）等が設けられる。画素電極は、液晶層に対し電圧を印加する画素単位を構成し、液晶を駆動する1つの画素として機能する。ソース配線は、画素電極やT F Tに対しソース信号を供給することができる配線である。保持容量配線は、絶縁膜を介して他の電極又は配線と静電容量を形成することで、T F Tがオフとなったときに画素電極の電位を保持する役割をもつ。ゲート配線は、画素電極やT F Tに対しデータ信号が印加されるタイミングを制御する配線である。T F Tは三端子型のスイッチング素子であり、ゲート配線から送られてくるゲート信号、及び、ソース配線から送られてくるソース信号を制御することができる半導体素子である。このようにゲート配線、ソース配線及びT F Tを配置することで、信号電圧がゲート配線のラインに沿った画素電極毎に順に印加される線順次走査を行うことができるようになる。

10

【0015】

上記画素電極、ソース配線及び保持容量配線は、絶縁膜を介してそれぞれ異なる層に形成されており、上記ソース配線は、行方向に隣接する2つの画素電極下にそれぞれ屈曲点を有し、かつ、行方向に隣接する2つの画素電極の間隙を横切る横断部を有する。本発明においてソース配線は、絶縁膜を介して画素電極と別の層に設けられているので、上述の保持容量配線のように、ソース配線と画素電極との間には一定の静電容量が形成される。また、本発明においてソース配線は、上述のように全体として行方向に配置されているが、屈曲点を境に少なくとも2箇所屈曲しており、屈曲点から延伸された横断部が行方向に隣接する2つの画素電極の間隙を横切る形となっている。屈曲する向きは、ソース配線の長さ方向に対し、直交する方向であっても、斜めの方向であってもよい。これによりソース配線は、隣接する2つの画素電極の両方と重畳することができる。

20

【0016】

ソース配線を屈曲させて、行方向に隣接する2つの画素電極の両方と重畳して配置させる意義について、以下に詳述する。図15及び図16は、画素電極とソース配線との間で形成される静電容量の關係を示す平面模式図であり、図16はソース配線を屈曲させない従来の形態を示し、図15はソース配線を屈曲させる本発明の形態を示す。また、図15及び図16において（a）はアライメントズレが生じていないときを示し、（b）はアライメントズレが生じたときを示す。なお、図15及び図16中の斜線は、ソース配線と画素電極とが重畳する領域を示す。図16に示すように、画素電極（p i x 1～p i x 3）がマトリクス状に形成される場合、通常、ソース配線（S 1～S 3）は、各画素電極の間隙と重畳するように配置される。画素電極が形成される層とソース配線が形成される層とは別の層であり、絶縁膜を介してそれぞれが配置される。したがって、画素電極とソース配線との間には、一定の静電容量が形成されることになる。しかしながら、画素電極が形成される層とソース配線が形成される層とは異なるために、例えば、図16（b）の各ソース配線に示されるように、ソース配線が必ずしも画素電極間の中心に配置されるとは限らない。静電容量の大きさはソース配線と画素電極とが重畳する面積に比例するので、ソース配線と画素電極との重畳面積が大きく異なっていると、例えば、隣接画素間で極性が異なる駆動方式を用いた場合に以下のような不都合が生じうる。

30

40

【0017】

液晶表示装置において、画素電極に形成される静電容量 $C_{p i x}$ は、下記式（1）に示すように、保持容量配線との間で形成される静電容量 $C_{c s}$ 、液晶層との間で形成される静電容量 $C_{l c}$ 、ソース配線との間で形成される静電容量 $C_{s d}$ 、ゲート配線とドレイン配線の間で形成される $C_{g d}$ 等の和で算出される。

$$C_{p i x} = C_{c s} + C_{c l} + C_{s d} + C_{g d} \cdots \quad (1)$$

【0018】

画素電極p i x 1の一辺と重畳するソース配線をS 1とし、画素電極p i x 1の他の一辺

50

と重畳するソース配線を S_2 とし、それらのソース配線によって印加されるソース電位をそれぞれ V_{s1} 、 V_{s2} とし、画素電極 $p_{i x 1}$ に形成される静電容量を $C_{p_{i x 1}}$ とし、ソース配線と画素電極との間に形成される静電容量をそれぞれ $C_{s d 1}$ 、 $C_{s d 2}$ とし、画素電極 $p_{i x 1}$ がソース配線 S_1 からの信号電位を受け取るものとする。また、画素電極 $p_{i x 1}$ の極性は+、 $p_{i x 2}$ の極性は-であるものとする。そうすると、画素電位 $V_{p_{i x 1}}$ は下記式 (2) に示すように、

$$V_{p_{i x 1}} = V_{s1} - ((C_{s d 1} / C_{p_{i x 1}} \times V_{s1 pp}) + (C_{s d 2} / C_{p_{i x 1}} \times V_{s2 pp})) \quad (2)$$

で表すことができる。なお、隣接する画素は互いに極性が異なるため、 $V_{s2} = -V_{s1}$ である。また、上記「 $(C_{s d 1} / C_{p_{i x 1}} \times V_{s1 pp}) + (C_{s d 2} / C_{p_{i x 1}} \times V_{s2 pp})$ 」はソース配線 S_1 、 S_2 による引き込み電圧を示すことになる。このとき、引き込み電圧に係るソース電位 $V_{s1 pp}$ 、 $V_{s2 pp}$ は、画素電極に印加されるソース電位が 1 H 毎に+と-とが入れ代わることから、それぞれソース電位の 2 倍の影響を受け、 $V_{s1 pp} = 2 \times V_{s1}$ 及び $V_{s2 pp} = 2 \times V_{s2}$ の関係となる。

【0019】

同様に、画素電極 $p_{i x 2}$ の一辺と重畳するソース配線を S_2 とし、画素電極 $p_{i x 2}$ の他の一辺と重畳するソース配線を S_3 とし、それらのソース配線によって印加されるソース電位をそれぞれ V_{s2} 、 V_{s3} とし、画素電極 $p_{i x 2}$ に形成される静電容量を $C_{p_{i x 2}}$ とし、信号配線と画素電極との間に形成される静電容量をそれぞれ $C_{s d 2}$ 、 $C_{s d 3}$ とし、画素電極 $p_{i x 2}$ が S_2 からの信号電位を受け取るものとする。また、画素電極 $p_{i x 2}$ に隣接する画素電極 $p_{i x 3}$ の極性は、+であるものとする。そうすると、画素電位 $V_{p_{i x 2}}$ は下記式 (3) に示すように、

$$V_{p_{i x 2}} = V_{s2} - ((C_{s d 2} / C_{p_{i x 2}} \times V_{s2 pp}) + (C_{s d 3} / C_{p_{i x 2}} \times V_{s3 pp})) \quad (3)$$

で表すことができる。なお、隣接する画素は互いに極性が異なるため、 $V_{s3} = -V_{s2}$ である。また、上記「 $(C_{s d 2} / C_{p_{i x 2}} \times V_{s2 pp}) + (C_{s d 3} / C_{p_{i x 2}} \times V_{s3 pp})$ 」はソース配線 S_2 、 S_3 による引き込み電圧を示すことになる。

【0020】

以上のことから、このように隣接する 2 つの画素が互いに異なる極性をもつ場合において、図 16 (a) に示すように、隣接する 2 つの画素にそれぞれ重畳するソース配線の面積が同じであれば、 $C_{s d 1} = C_{s d 2} = C_{s d 3}$ となって各画素においてソース配線によって引き込まれる電圧が互いに打ち消しあうことになり、隣接する画素が互いに同電位 (正負の逆を含む) となる。しかしながら、図 16 (b) に示すように、画素に重畳するソース配線の面積が変わると、 $C_{s d 1} > C_{s d 2}$ 又は $C_{s d 1} < C_{s d 2}$ 、あるいは、 $C_{s d 2} > C_{s d 3}$ 又は $C_{s d 2} < C_{s d 3}$ となってソース配線によって引き込まれる電圧も変わり、隣接する画素間で互いに異なる電位になってしまうため、結果として表示に輝度ムラが生じてしまう。

【0021】

そこで、本発明では、図 15 (a) 及び (b) に示すように、ソース配線に屈曲点を設け、隣接する 2 つの画素電極のそれぞれとソース配線とが重畳するようにすることで、容易にソース配線のほぼ全体が画素電極と重畳するものとしており、これにより、図 15 (b) に示すように多少のアライメントずれがあったとしても、隣接する画素間で電位が変わってしまうことを抑止するものとしている。すなわち、本発明の形態によれば、上記 $C_{s d 1}$ 、 $C_{s d 2}$ 及び $C_{s d 3}$ に関してほぼ同等の値を容易に確保することができる。

【0022】

上記保持容量配線は、行方向に隣接する 2 つの画素電極の間隙と重畳して配置された列方向に伸びる延伸部を有する。ソース配線の一部を屈曲させ、ソース配線の全体が画素電極と重畳するように設計すると、画素電極同士の間隙には、遮光部材のない領域が存在してしまう。したがって、この領域では、黒表示において光漏れを生じさせてしまうことになるので、「白表示の輝度/黒表示の輝度」で算出されるコントラスト比の値は低下する。

そこで本発明では、保持容量配線の一部を分岐し、更に延伸させて画素電極の間隙に重畳するように設計しており、これにより画素電極の間隙を抜けてくる光を遮光し、黒表示における光漏れを低減し、コントラストを向上させることができる。このとき、光漏れを遮光する部材としては一般的には有機樹脂等で構成されるブラックマトリクスを用いることが考えられるが、通常、ブラックマトリクスは、ソース配線とは別の基板に形成されるため、張り合わせずれにより十分な遮光効果を得られない可能性があり、また、ブラックマトリクスにピンホールが形成された場合にその部分から光漏れが起こることがある。一方、保持容量配線によれば、ソース配線と同じ基板に容易に形成することが可能であるのでアライメントずれの影響が少なく、また、遮光性についても有機樹脂より金属膜の方が大きな効果が得られやすいため、本発明の遮光部材としては、これらの配線がより適している。

10

【0023】

上記ソース配線は、実質的に保持容量配線との交差点でのみ保持容量配線と重畳している。本発明において上記ソース配線の大部分は、保持容量配線との間で寄生容量が形成されることによる配線遅延等の影響を避けるために、保持容量配線と重ならないように保持容量配線と離れた場所に配置されている。本発明において保持容量配線とソース配線とは交差して配置されているので、設計上、少なくとも一点でこれらは交わることになるが、本発明のように実質的にソース配線を保持容量配線との交差点においてのみ保持容量配線と重畳する形態によれば、寄生容量の発生を十分に抑制することができ、配線遅延の発生を抑制することができる。

20

【0024】

本発明のアクティブマトリクス基板の構成としては、このような構成要素を必須として形成されるものである限り、その他の構成要素を含んでいても含んでいなくてもよく、特に限定されるものではない。

【0025】

本発明のアクティブマトリクス基板は、例えば、各種表示装置及び各種センサに搭載することができる。表示装置としては、液晶表示装置、有機エレクトロルミネッセンス表示装置等が挙げられる。センサとしては、光センサ、磁気センサ、温度センサ、化学センサ等が挙げられる。

【0026】

上記本発明の第一のアクティブマトリクス基板においては、保持容量配線の代わりに延伸部としてゲート配線を用いてもよい。すなわち、本発明は、マトリクス状に配置された画素電極と、行方向に隣接する2つの画素電極の両方と重畳して配置された列方向に伸びるソース配線と、ソース配線と交差して配置された行方向に伸びるゲート配線とを備えるアクティブマトリクス基板であって、上記画素電極、ソース配線及びゲート配線は、絶縁膜を介してそれぞれ異なる層に形成されており、上記ソース配線は、行方向に隣接する2つの画素電極下にそれぞれ屈曲点を有し、かつ、行方向に隣接する2つの画素電極の間隙を横切る横断部を有し、上記ゲート配線は、行方向に隣接する2つの画素電極の間隙と重畳して配置された列方向に伸びる延伸部を有し、上記ソース配線は、実質的にゲート配線との交差点でのみゲート配線と重畳しているアクティブマトリクス基板（以下、本発明の第二のアクティブマトリクス基板ともいう。）でもある。

30

40

【0027】

このようにゲート配線を延伸した形態では、保持容量配線を延伸した形態と異なり、ゲート配線と画素電極との間で形成される静電容量が、1ライン前のゲート信号の電圧変化の影響を一瞬受けることになるが、遮光及び配線遅延の観点からは、上記保持容量配線を用いる場合と同様の効果を得ることができる。

【0028】

また、上記本発明の第一のアクティブマトリクス基板においては、保持容量配線の代わりにフローティング電極を用いてもよい。すなわち、本発明はまた、マトリクス状に配置された画素電極と、行方向に隣接する2つの画素電極の両方と重畳して配置された列方向に

50

伸びるソース配線とを備えるアクティブマトリクス基板であって、上記画素電極及びソース配線は、絶縁膜を介してそれぞれ異なる層に形成されており、上記ソース配線は、行方向に隣接する2つの画素電極下にそれぞれ屈曲点を有し、かつ、行方向に隣接する2つの画素電極の間隙を横切る横断部を有し、上記アクティブマトリクス基板は、行方向に隣接する2つの画素電極の間隙と重畳して配置された列方向に伸びるフローティング電極を備えるアクティブマトリクス基板（以下、本発明の第三のアクティブマトリクス基板ともいう。）でもある。これにより、遮光及び配線遅延に関して、上記保持容量配線又はゲート配線を用いる場合と同様の効果を得ることができる。

【0029】

上記フローティング電極とは、保持容量配線、ゲート配線等の他の配線と接続されていない独立した電極をいう。ただし、フローティング電極の材料として、保持容量配線又はゲート配線で用いた材料と同じ材料を用いてもよい。これにより、製造工程が簡略化される。なお、ソース配線とフローティング電極との間では、ソース配線と保持容量配線又はゲート配線との間で形成される寄生容量と同様、配線遅延の原因となりうるので、上記ソース配線は、実質的にフローティング電極との交差点でのみフローティング電極と重畳していることが好ましく、上記ソース配線は、実質的にフローティング電極と重畳していないことがより好ましい。

【0030】

以下、これら本発明の第一、第二及び第三のアクティブマトリクス基板の好ましい形態について詳述する。

【0031】

上記行方向に隣接する2つの画素電極は、互いに極性が異なっていることが好ましい。すなわち本形態は、隣接する2つの画素電極のいずれか一方が＋、他方が－であり、かつ上記ソース配線が、屈曲点を介してこれら極性の異なる2つの画素電極のそれぞれと重畳して配置される形態である。隣接する2つの画素電極間で極性が異なる駆動方式としては、例えば、ドット反転駆動方式が挙げられ、このとき、画素電極は、縦方向及び横方向のそれぞれの極性が＋、－、＋、－の順に極性が交互に配置されたものとなる。本形態では、隣接する2つの画素電極の極性が異なっていればよいので、例えば、行方向及び列方向の少なくとも一部に＋、－が隣接して配置されていればよく、＋、－、－、＋の順、－、＋、＋、－の順というように、一部に同じ極性が並べられたものを含んでいてもよい。このように極性を異ならせることで、フリッカーの発生を効果的に抑制することができる。上記本発明は、このような駆動方式に適用することで効果が特に発揮され、極性を異ならせた場合であっても、多少のアライメントずれの影響を受けることなく隣接する画素間で電位が変わってしまうことを抑制し、表示品位を保つことができる。

【0032】

以下、保持容量配線を延伸する本発明の第一のアクティブマトリクス基板の好ましい形態について、説明する。まず、本発明の第一のアクティブマトリクス基板が、ソース配線と交差して配置された行方向に伸びるゲート配線を備える場合の好ましい形態について説明する。

【0033】

上記ゲート配線は、行方向に隣接する2つの画素電極の間隙と重畳して配置された列方向に伸びる延伸部を有することが好ましい。すなわち本形態は、隣接する2つの画素電極の行方向の間隙に、保持容量配線及びゲート配線のそれぞれの延伸部を重畳させた形態であり、このように保持容量配線及びゲート配線の両方を遮光部材として用いることで、十分な遮光領域を確保しつつ、適切な保持容量を形成することができるようになる。

【0034】

上記ゲート配線は、保持容量配線と同じ層に配置されていることが好ましい。上述のように、保持容量配線及びゲート配線はこれら本来の目的のほか、本発明では遮光目的として配置しており、材料としても同じものを用いることができる。したがって、保持容量配線とゲート配線とを同じ層に配置する形態では、保持容量配線とゲート配線とを一度に形成

10

20

30

40

50

することができるので、製造工程が簡略化される。

【0035】

上記ゲート配線は、絶縁膜を介して保持容量配線と異なる層に配置されていることが好ましい。製造時には同一層上での配線間のリーク不良が生じやすいが、これにより、リーク不良の発生の可能性を抑制することができる。更に上記形態において、上記行方向に隣接する2つの画素電極の間隙は、ゲート配線及び保持容量配線の少なくとも一方と重畳していることが好ましい。この形態によれば、ゲート配線と保持容量配線とが一部重畳して配置することができ、ゲート配線と保持容量配線とのいずれかを用いて行方向に隣接する2つの画素電極の間隙の全てを遮光することが可能となるので、画素電極間で生じる光漏れをより確実に遮断することができ、例えば、本形態のアクティブマトリクス基板を表示装置に適用した場合に、より高いコントラストを得ることができる。

10

【0036】

上記ゲート配線は、列方向に隣接する2つの画素電極の間隙と重畳して配置されていることが好ましい。本形態によれば、上記行方向に隣接する2つの画素電極の間隙のみならず、列方向に隣接する2つの画素電極の間隙においても遮光を行うことができるため、画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に適用した場合に、より高いコントラストを得ることができる。

【0037】

上記保持容量配線は、列方向に隣接する2つの画素電極の間隙と重畳して配置されていることが好ましい。例えば、ゲート配線が、上記列方向に隣接する2つの画素電極の間隙に配置されていない、すなわち、ゲート配線が画素電極と重畳して配置されている場合には、本形態により、列方向に隣接する2つの画素電極の間隙における画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に適用した場合に、より高いコントラストを得ることができる。

20

【0038】

次に、本発明の第一のアクティブマトリクス基板が、更に、行方向に隣接する2つの画素電極の間隙と重畳して配置されたフローティング電極を備える場合の好ましい形態について説明する。

【0039】

上記フローティング電極は、保持容量配線と同じ層に配置されていることが好ましい。保持容量配線とフローティング電極とを同じ層に配置する形態によれば、保持容量配線とゲート配線とを一度に形成することができるので、製造工程が簡略化される。

30

【0040】

上記フローティング電極は、絶縁膜を介して保持容量配線と異なる層に配置されており、上記行方向に隣接する2つの画素電極の間隙は、フローティング電極、保持容量配線及びゲート配線の少なくともいずれかと重畳していることが好ましい。本形態によれば、フローティング電極、保持容量配線及びゲート配線のいずれかを用いて隣接する2つの画素電極の行方向の間隙の全てを遮光することができるので、これにより、画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に適用した場合に、より高いコントラストを得ることができる。

40

【0041】

以下、ゲート配線を延伸する本発明の第二のアクティブマトリクス基板の好ましい形態について、説明する。本発明の第二のアクティブマトリクス基板の好ましい形態は、本発明の第一のアクティブマトリクス基板の好ましい形態と同様であり、本発明の第一のアクティブマトリクス基板で用いた保持容量配線とゲート配線とが入れ替わった形態である。なお、フローティング電極を用いる形態については、本発明の第二のアクティブマトリクス基板と本発明の第一のアクティブマトリクス基板とでは、同様である。

【0042】

したがって、本発明の第二のアクティブマトリクス基板が、更に、ソース配線と交差して配置された行方向に伸びる保持容量配線を備える場合には、以下の形態であることが好ま

50

しい。

【0043】

上記保持容量配線は、行方向に隣接する2つの画素電極の間隙と重畳して配置された列方向に伸びる延伸部を有することが好ましい。これにより、ゲート配線及び保持容量配線の両方を遮光部材として用いることができ、十分な遮光領域を確保しつつ、適切な保持容量を形成することができるようになる。

【0044】

上記保持容量配線は、ゲート配線と同じ層に配置されていることが好ましい。これにより、ゲート配線と保持容量配線とを一度に形成することができるので、製造工程が簡略化される。

10

【0045】

上記保持容量配線は、絶縁膜を介してゲート配線と異なる層に配置されていることが好ましい。製造時には同一層上での配線間のリーク不良が生じやすいが、これにより、リーク不良の発生の可能性を抑制することができる。更に本形態において、上記行方向に隣接する2つの画素電極の間隙は、保持容量配線及びゲート配線の少なくとも一方と重畳していることが好ましい。これにより、保持容量配線とゲート配線とのいずれかを用いて隣接する2つの画素電極の行方向及び列方向の間隙の全てを遮光することができ、画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に適用した場合に、より高いコントラストを得ることができる。

【0046】

20

上記保持容量配線は、列方向に隣接する2つの画素電極の間隙と重畳して配置されていることが好ましい。これにより、行方向に隣接する2つの画素電極の間隙のみならず、列方向に隣接する2つの画素電極の間隙においても遮光を行うことができるため、画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に適用した場合に、より高いコントラストを得ることができる。

【0047】

上記ゲート配線は、列方向に隣接する2つの画素電極の間隙と重畳して配置されていることが好ましい。これにより、例えば、保持容量配線が、上記列方向に隣接する2つの画素電極の間隙に配置されていない、すなわち、保持容量配線が画素電極と重畳して配置されている場合には、本形態により、列方向に隣接する2つの画素電極の間隙における画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に適用した場合に、より高いコントラストを得ることができる。

30

【0048】

また、本発明の第二のアクティブマトリクス基板が、更に、行方向に隣接する2つの画素電極の間隙と重畳して配置されたフローティング電極を備える場合には、以下の形態であることが好ましい。

【0049】

上記フローティング電極は、ゲート配線と同じ層に配置されていることが好ましい。これにより、ゲート配線とフローティング電極とを一度に形成することができるので、製造工程が簡略化される。

40

【0050】

上記フローティング電極は、絶縁膜を介してゲート配線と異なる層に配置されていることが好ましい。製造時には同一層上での配線間のリーク不良が生じやすいが、これにより、リーク不良の発生の可能性を抑制することができる。更に上記形態において、上記行方向に隣接する2つの画素電極の間隙は、フローティング電極、ゲート配線及び保持容量配線の少なくともいずれかと重畳していることが好ましい。本形態によれば、フローティング電極、ゲート配線及び保持容量配線とのいずれかを用いて行方向に隣接する2つの画素電極の間隙の全てを遮光することができるので、これにより、画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に適用した場合に、より高いコントラストを得ることができる。

50

【0051】

以下、フローティング電極を備える本発明の第三のアクティブマトリクス基板の好ましい形態について、説明する。本発明の第三のアクティブマトリクス基板の好ましい形態は、本発明の第一のアクティブマトリクス基板の好ましい形態、及び、本発明の第二のアクティブマトリクス基板の好ましい形態と同様であり、本発明の第一のアクティブマトリクス基板で用いた保持容量配線、及び、本発明の第二のアクティブマトリクス基板で用いたゲート配線が、それぞれフローティング電極に入れ替わった形態である。

【0052】

したがって、本発明の第三のアクティブマトリクス基板が、更に、ソース配線と交差して配置された行方向に伸びる保持容量配線を備える場合には、以下の形態であることが好ましい。

10

【0053】

上記保持容量配線は、行方向に隣接する2つの画素電極の間隙と重畳して配置された列方向に伸びる延伸部を有することが好ましい。これにより、フローティング電極及び保持容量配線の両方を遮光部材として用いることができ、充分な遮光領域を確保しつつ、適切な保持容量を形成することができるようになる。

【0054】

上記保持容量配線は、フローティング電極と同じ層に配置されていることが好ましい。これにより、フローティング電極と保持容量配線とを一度に形成することができるので、製造工程が簡略化される。

20

【0055】

上記保持容量配線は、絶縁膜を介してフローティング電極と異なる層に配置されていることが好ましい。製造時には同一層上での配線間のリーク不良が生じやすいが、これにより、リーク不良の発生の可能性を抑制することができる。更に本形態において、上記行方向に隣接する2つの画素電極の間隙は、保持容量配線及びフローティング電極の少なくとも一方と重畳していることが好ましい。これにより、保持容量配線とフローティング電極とのいずれかをを用いて行方向に隣接する2つの画素電極の間隙の全てを遮光することができ、画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に用いた場合に、より高いコントラストを得ることができる。

【0056】

30

上記保持容量配線は、列方向に隣接する2つの画素電極の間隙と重畳して配置されていることが好ましい。これにより、行方向に隣接する2つの画素電極の間隙のみならず、列方向に隣接する2つの画素電極の間隙においても遮光を行うことができるため、画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に用いた場合に、より高いコントラストを得ることができる。

【0057】

また、本発明の第三のアクティブマトリクス基板が、更にソース配線と交差して配置された行方向に伸びるゲート配線を備える場合には、以下の形態であることが好ましい。

【0058】

上記ゲート配線は、行方向に隣接する2つの画素電極の間隙と重畳して配置された列方向に伸びる延伸部を有することが好ましい。これにより、フローティング電極及びゲート配線の両方を遮光部材として用いることができ、充分な遮光領域を確保しつつ、適切な保持容量を形成することができるようになる。

40

【0059】

上記ゲート配線は、フローティング電極と同じ層に配置されていることが好ましい。これにより、フローティング電極と保持容量配線とを一度に形成することができるので、製造工程が簡略化される。

【0060】

上記ゲート配線は、絶縁膜を介してフローティング電極と異なる層に配置されていることが好ましい。製造時には同一層上での配線間のリーク不良が生じやすいが、これにより、

50

リーク不良の発生の可能性を抑制することができる。更に本形態において、上記行方向に隣接する2つの画素電極の間隙は、ゲート配線及びフローティング電極の少なくとも一方と重畳していることが好ましい。これにより、ゲート配線とフローティング電極とのいずれかを用いて隣接する2つの画素電極の行方向及び列方向の間隙の全てを遮光することができ、画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に用いた場合に、より高いコントラストを得ることができる。

【0061】

上記ゲート配線は、列方向に隣接する2つの画素電極の間隙と重畳して配置されていることが好ましい。これにより、行方向に隣接する2つの画素電極の間隙のみならず、列方向に隣接する2つの画素電極の間隙においても遮光を行うことができるため、画素電極間で生じる光漏れをより確実に遮断し、例えば、本形態のアクティブマトリクス基板を表示装置に用いた場合に、より高いコントラストを得ることができる。

10

【0062】

本発明は更に、本発明の第一、第二又は第三のアクティブマトリクス基板、液晶層、及び、対向基板をこの順に積層して備える液晶表示装置であって、上記対向基板は、隣接する2つの画素電極の間隙と重畳するブラックマトリクスを備える液晶表示装置でもある。本発明の第一、第二又は第三のアクティブマトリクス基板を表示装置として用いることで、極性反転駆動を行う場合であっても、白黒表示間のコントラストが向上した表示装置を得ることができる。上記表示装置は、特に、ブラックマトリクスを備える液晶表示装置が好ましい。

20

【0063】

行方向及び／又は列方向に隣接する2つの画素電極の間隙を遮光する部材として、上記配線を用いるほかにブラックマトリクスを補助的に用いてもよい。上述のように各種配線を用いて遮光する場合であっても、設計上、各種配線を遮光部材として用いることが不適当なことがあるため、そのような場合にはブラックマトリクスを用いて代替的に遮光することで、コントラストをより向上させることができる。

【0064】

本発明の液晶表示装置では、アクティブマトリクス基板及び対向基板からなる一対の基板によって液晶層が挟持されている。対向基板は、例えば、カラーフィルタ層及びブラックマトリクスを備えるカラーフィルタ基板として用いることができる。なお、通常、液晶表示装置にはカラーフィルタ間の光漏れ、混色等を防ぐためにブラックマトリクスが用いられるが、本発明によれば、各種配線が主な遮光部材として用いられているので、従来のブラックマトリクスよりも細く形成することができ、開口率を向上させることができる。

30

【発明の効果】

【0065】

本発明のアクティブマトリクス基板によれば、ソース配線に屈曲点が設けられる場合であっても、隣接する2つの画素電極の間隙に保持容量配線及び／又はゲート配線が延伸されており、隣接する2つの画素電極の間隙で起こる黒表示の光漏れを抑制することができるので、例えば、表示装置に用いた場合に、その表示装置のコントラストを向上させることができる。また、これら延伸された保持容量配線又はゲート配線は、これらの交差点を除き、ソース配線と重ならないように設けられているので、これらの配線間における寄生容量の形成を妨げることができ、配線遅延の影響を少なくすることができる。

40

【発明を実施するための最良の形態】

【0066】

以下に実施形態を掲げ、本発明について図面を参照して更に詳細に説明するが、本発明はこれらの実施形態のみに限定されるものではない。

【0067】

（実施形態1）

図1は、実施形態1の液晶表示装置の画素構成を示す平面模式図である。また、図2は、図1のA-B線に沿った断面模式図である。実施形態1の液晶表示装置は、画素電極を備

50

えるアクティブマトリクス基板、及び、カラーフィルタ層を備えるカラーフィルタ基板からなる一对の基板と、これら一对の基板に挟持された液晶層とで構成されている。実施形態1の液晶表示装置が備えるアクティブマトリクス基板には、マトリクス状に複数の画素電極11（太線）が配列されており、画素電極11ごとに液晶の駆動制御を行うことができる。

【0068】

実施形態1のアクティブマトリクス基板においては、画素電極11が配置された層とは別に、絶縁膜を介して、ゲート配線12、ソース配線13等の各種配線が形成された層が設けられている。ゲート配線12は、画素電極11の行方向の一辺に沿って行方向に伸びて配置されており、列方向に隣接する2つの画素電極11の間隙と重畳している。ソース配線13は列方向に伸びて配置されており、絶縁膜を介してゲート配線12と交差して配置されている。ゲート配線12とソース配線13との交点には画素駆動用のスイッチング素子であるTFT14が配置されている。TFT14によって、ゲート配線12から送られてくるゲート信号でソース信号のタイミングを制御し、ソース配線13から送られてくるソース信号を画素電極11に印加することができる。

10

【0069】

具体的には、TFT14はゲート配線12及びソース配線13のそれぞれと接続されており、TFT14の1つの電極からは更に、画素の中央に向かってドレイン引き出し配線15が設けられている。そして、ドレイン引き出し配線15と重畳する絶縁膜にコンタクトホール16が設けられており、このコンタクトホール16を介して、ドレイン引き出し配線15と画素電極11とが電氣的に接続されている。このような構成は各画素に設けられている。

20

【0070】

実施形態1においては、ゲート配線12の行間にCS配線（保持容量配線）17が行方向に伸びて配置されている。CS配線17は、画素の中央部において絶縁膜を介してTFT14のドレイン引き出し配線15と重畳して配置されており、TFT14のドレイン引き出し配線15とともに、一定の保持容量を形成することができる。なお、ゲート配線12、ソース配線13、CS配線17、ドレイン引き出し配線15等の各種配線は、例えば、アルミニウム（Al）、銀（Ag）、窒化タンタル（Ta₂N₅）、窒化チタン（TiN）、窒化モリブデン（MoN）等を用いて形成することができる。

30

【0071】

図2に示すように、実施形態1においてアクティブマトリクス基板は、液晶層に向かって、ガラス基板21、CS配線17、第一の絶縁膜22、ソース配線13、第二の絶縁膜23及び画素電極11の順に配置されて構成されている。なお、実施形態1においてゲート配線12は、CS配線17と同一層に形成されている。

【0072】

実施形態1においてソース配線13は、行方向で隣接する2つの画素電極11下のそれぞれに屈曲点18を有し、その屈曲点18を境に横断部20が形成され、この横断部20が行方向に隣接する2つの画素電極11の間隙を横切って配置されている。これにより1つのソース配線13が、隣接する2つの画素電極11のそれぞれと重畳して配置された構成となっている。より詳しくは、ソース配線13の横断部20は、画素電極11の外周を構成する辺の行方向及び列方向のそれぞれに対し横切る形状となっている。また、実施形態1においてソース配線13は、その面積の大部分が画素電極11と重畳する位置に配置されているので、アライメントずれが生じた場合であっても、画素電極11とソース配線13とが重畳する面積は、隣接する画素電極11間でほぼ同じとなる。

40

【0073】

実施形態1においてソース配線13は、図1に示すように、行方向に隣接する画素電極11と重畳するパターンが、列方向で同じである。より詳しくは、実施形態1においてソース配線13は、行方向に隣接する一組の画素電極11のうち、まず、右側に位置する画素電極11と重畳して画素電極11の列方向に延伸され、屈曲点18を境に左側に位置する

50

画素電極 1 1 に向かって延伸され、行方向に隣接する画素電極 1 1 の間隙を通過し、屈曲点 1 8 を境に左側に位置する画素電極 1 1 と重畳して画素電極 1 1 の列方向に延伸されている。また、そのように延伸されたソース配線 1 3 は、更に、画素電極 1 1 の隅部において直角に曲がった屈曲点 1 8 を境に右側に位置する画素電極 1 1 に向かって延伸され、行方向に隣接する画素電極 1 1 の間隙を通過し、右側に位置する画素電極 1 1 と重畳する屈曲点 1 8 を境に画素電極 1 1 の列方向に延伸され、ゲート配線 1 2 を通過し、次行の一組の画素電極 1 1 に向かって延伸されている。こうすることにより、行方向に隣接する一組の画素電極 1 1 に重畳して形成されるソース配線 1 3 のパターンを各画素で同じとすることができるので、T F T 1 4 等の他の部材の配置も各画素で同様の配置とすることができ、例えば、T F T 1 4 のチャンネルを遮光するブラックマトリクス の位置も各画素で同じとすることができ、上下の絵素の開口率を同じとし、輝度ムラが生じることを抑えることができる。

10

【0074】

実施形態 1 の配置構成によれば、特に、隣接する画素電極 1 1 が異なる極性を有する場合に有利である。隣接して配置された 2 つの画素電極 1 1 の極性が互いに異なる場合であって、かつ画素電極 1 1 とソース配線 1 3 とが重畳する面積が画素間で大きく異なる場合、ソース配線 1 3 とその隣のソース配線による画素電極 1 1 の引き込み電圧の差が生じてしまう。しかしながら、このように横断部を設けることで、画素電極 1 1 とソース配線 1 3 とが重畳する面積を隣接する画素電極 1 1 間でほぼ同じにすることが容易に可能となるので、引き込み電圧の差を小さくして輝度ムラが生じることを抑制し、各画素の表示品位を保つことができる。

20

【0075】

実施形態 1 においてゲート配線 1 2 は、画素電極 1 1 の行方向の間隙、すなわち、列方向に隣接する画素電極の間隙と重畳して設けられている。一方、ソース配線 1 3 は列方向に伸びて配置されているが、ソース配線 1 3 は画素電極 1 1 と重畳して設けられているため、画素電極 1 1 の列方向の間隙、すなわち、行方向に隣接する画素電極の間隙には、光が抜ける領域が形成されることになる。これに対して実施形態 1 では、画素電極 1 1 の列方向の間隙、すなわち、行方向に隣接する画素電極の間隙と重畳するように C S 配線 1 7 から分岐した延伸部 1 9 が設けられており、これによって画素電極 1 1 の列方向の間隙を遮光することができる形態となっている。それゆえに、実施形態 1 の構成によれば、高いコントラストを有する液晶表示装置が得られることになる。このようなゲート配線 1 2 及び C S 配線 1 7 の形成には、例えば、スパッタリング法等を用いて基板全体に金属膜を形成した後、レジストを形成し、マスク露光後、現像、エッチング、レジスト剥離等のプロセスを経てパターンニングするフォトリソグラフィ法を用いることができ、延伸部 1 9 についても、C S 配線 1 7 のパターン形成の際に同時に形成することができる。

30

【0076】

実施形態 1 においてソース配線 1 3 と C S 配線 1 7 とは、原則として、表示面から見たときに互いに離れた位置に、すなわち、互いが重畳しないように配置されており、ソース配線 1 3 と C S 配線 1 7 とは、実質的にこれらの交差点のみで重畳している。こうすることで、ソース配線 1 3 と C S 配線 1 7 との間に寄生容量が形成されることによって起こる配線遅延を抑止することができ、表示品位が安定する。なお、設計の関係上、ソース配線 1 3 と C S 配線 1 7 とは一部重畳する領域が形成されているが、実施形態 1 のようにこれらが重畳する領域を最小限とすることで、表示品位に与える影響を小さくすることができる。

40

【0077】

実施形態 1 においてゲート配線 1 2 と C S 配線 1 7 とは、同一層に配置されている。ゲート配線 1 2 と C S 配線 1 7 とは同一材料で形成することができるので、同一層にこれらの配線を一括形成することができ、製造工程が簡略化される。なお、ゲート配線 1 2 と C S 配線 1 7 とはその役割が異なっているため電氣的に接続することができず、したがって、これらの間には一定間隔が設けられることになるが、このような形態であっても一定間隔

50

の部分を除く他の領域を十分に遮光する構成となっているので、コントラストの向上効果を得ることができる。

【0078】

実施形態1においてカラーフィルタ基板には、画素電極11の間隙と重畳するようにブラックマトリクスを配置してもよい。これにより、例えば、設計上の理由によりCS配線で画素電極の間隙を覆うことができない部分が生じても、その部分を補助的に遮光することができる。具体的には、CS配線17とゲート配線12との間の間隙と重畳するように部分的に配置することで、遮光効果を向上させ、コントラストを向上させることができる。なお、ブラックマトリクスは通常、カラーフィルタ間の混色及び光漏れの防止等を目的として形成されるが、実施形態1においては、各種配線が主な遮光部として用いられているので、通常のブラックマトリクスよりも細く形成することができ、これにより開口率を向上させることができる。

10

【0079】

図3は、実施形態1の液晶表示装置の画素電極が有する極性を示す平面模式図である。実施形態1において画素電極11の駆動方式は、ドット反転駆動方式である。ドット反転駆動は、行方向及び列方向に並んだ各画素電極に対し、逆極性の信号が印加される駆動方式である。したがって、実施形態1の画素電極は、図3に示すように、行方向及び列方向のいずれにおいても＋、－、＋、－の順に極性が異なって配置されている。そして、これら極性の異なる画素電極11の間隙を横断するようにしてソース配線13が屈曲して配置されている。このような極性は、ゲート配線12と接続されたゲートドライバ、及び、ソース配線13と接続されたソースドライバを用いて変換することができる。ドット反転駆動によれば、フリッカーの発生を効果的に抑制することができる。また、上述したように実施形態1の構成によれば、隣接する画素電極11が異なる極性を有する場合であっても表示品位を保つことが可能であるので、結果として、フリッカーの発生を抑制するとともに、隣接する画素電極間の輝度が異なることによる輝度ムラを防ぎ、また、隣接する画素間で起こる光漏れを防止してコントラストを向上させ、更に、配線遅延が生じることによる表示品位の低下を抑制する高品位の表示を得ることができる。

20

【0080】

(実施形態2)

図4は、実施形態2の液晶表示装置の画素構成を示す平面模式図である。また、図5は、図4のC-D線に沿った断面模式図である。図4に示すように、実施形態2の液晶表示装置においては画素電極11の間隙を遮光する部材としてCS配線17ではなくゲート配線12が用いられている点で実施形態1と異なるが、それ以外は実施形態1と同様である。したがって、実施形態2においてゲート配線12は、一部が画素電極11の列方向に延伸されて形成された延伸部29を有し、画素電極11の列方向の間隙、すなわち行方向に隣接する2つの画素電極の間隙と重畳して配置されている。これにより、黒表示における光漏れを防ぎ、表示のコントラストを向上させることができる。なお、実施形態2においては、CS配線17ではなくゲート配線12を画素電極11の列方向に延伸している関係で、CS配線17の位置は、画素電極11の中央ではなく、画素電極11の中央よりも端部側の位置で行方向に延伸されているが、CS配線17とドレイン引き出し配線15とが重畳する場所は特に限定されず、例えば、CS配線17及びドレイン引き出し配線15のそれぞれが延伸されて画素電極11の中央付近でこれらが重畳している配置形態であってもよい。

30

40

【0081】

実施形態2においてソース配線13と、ゲート配線12の延伸部29とは、原則として、表示面から見たときに互いに離れた位置に、すなわち、互いに重畳しないように配置されており、ソース配線13とゲート配線12とは、実質的にこれらの交差点のみで重畳している。こうすることで、各配線間に寄生容量が形成されることによって起こる配線遅延を防ぎ、表示品位を安定させることができる。

【0082】

50

図5に示すように、実施形態2のアクティブマトリクス基板は、液晶層に向かって、ガラス基板21、ゲート配線12、第一の絶縁膜22、ソース配線13、第二の絶縁膜23及び画素電極11の順にこれらが配置された構成を有する。

【0083】

(実施形態3)

図6は、実施形態3の液晶表示装置の画素構成を示す平面模式図である。また、図7は、図6のE-F線に沿った断面模式図である。図6に示すように、実施形態3の液晶表示装置においては行方向に隣接する2つの画素電極の間隙を遮光する部材として、CS配線のみではなく、CS配線17及びゲート配線12の両方を用いている点で実施形態1と異なるが、それ以外は実施形態1と同様である。したがって、実施形態3においてCS配線17及びゲート配線12は、いずれも画素電極11の列方向に延伸され、画素電極11の列方向の間隙、すなわち行方向に隣接する2つの画素電極11の間隙と重畳して配置されており、これにより、黒表示における光漏れを防ぎ、表示のコントラストを向上させることができる。

10

【0084】

実施形態3においてアクティブマトリクス基板は、図7に示すように、CS配線17とゲート配線12とが第一の絶縁膜22を介して異なる層に配置されている。すなわち、実施形態3のアクティブマトリクス基板は、ゲート配線12及びCS配線17が重畳する領域において、液晶層に向かって、ガラス基板21、CS配線17、第一の絶縁膜22、ゲート配線12、第二の絶縁膜23、ソース配線13、第三の絶縁膜24及び画素電極11の順にこれらが配置された構成を有する。このような構成とすることで、CS配線17とゲート配線12とが接続しないようにこれらを一定の間隔を空けて配置する必要がなくなり、図7に示すように、画素電極11を囲う全ての間隙に対しCS配線17及びゲート配線12の少なくとも一方を重畳配置することができる。

20

【0085】

実施形態3においてソース配線13と、CS配線17及びゲート配線12とは、原則として、表示面から見たときに互いに離れた位置に、すなわち、互いに重畳しないように配置されており、ソース配線13とCS配線17とが重畳する領域、及び、ソース配線13とゲート配線12とが重畳する領域は、実質的にこれらの交点のみである。こうすることで、各配線間に寄生容量が形成されることによって起こる配線遅延を防ぎ、表示品位を安定させることができる。

30

【0086】

実施形態3においてCS配線17の延伸部19とゲート配線12の延伸部29とは、これらの間に寄生容量が形成されることを低減するために、原則として、互いに重畳しないように配置されている。ただし、これらの配線は、十分な遮光を得るために互いに延伸部の先端同士が一部だけ重複しており、したがって、CS配線17の延伸部19とゲート配線12の延伸部29とが重畳する領域は、実質的にこれらの延伸部の先端のみである。こうすることで、配線遅延を防ぎ、表示品位を安定させることができる。

【0087】

(実施形態4)

図8は、実施形態4の液晶表示装置の画素構成を示す平面模式図である。実施形態4の液晶表示装置においては、ソース配線13が行方向に隣接する画素電極11と重畳するパターンが、列方向で左右対称である点で実施形態1と異なっているが、それ以外は実施形態1と同様である。より詳しくは、実施形態4においてソース配線13は、行方向に隣接する一組の画素電極11のうち、まず、右側の画素電極11と重畳して画素電極11の列方向に延伸され、屈曲点18を境に左側に位置する画素電極11に向かって延伸され、行方向に隣接する画素電極11の間隙を通過し、屈曲点18を境に左側の画素電極11と重畳して画素電極11の列方向に延伸されている。また、そのように延伸されたソース配線13は、そのままゲート配線12を通過し、次行の一組の画素電極11に向かって延伸されている。そして、左側に位置する画素電極11と重畳して画素電極11の列方向に延伸さ

40

50

れ、屈曲点 1 8 を境に右側に位置する画素電極 1 1 に向かって延伸され、行方向に隣接する画素電極 1 1 の間隙を通過し、屈曲点 1 8 を境に右側に位置する画素電極 1 1 と重畳して画素電極 1 1 の列方向に延伸されている。こうすることにより、ソース配線の横断部を少なくしてソース配線全体の長さを短くすることができるので、配線遅延の影響を小さくすることができる。なお、実施形態 4 の形態は、上記又は下記実施形態のいずれにも適用させることができる。

【0088】

(実施形態 5)

図 9 は、実施形態 5 の液晶表示装置の画素構成を示す平面模式図である。図 9 に示すように、実施形態 5 の液晶表示装置においては、CS 配線 1 7 とゲート配線 1 2 とソース配線 1 3 とが全て異なる層で形成されている。CS 配線 1 7 が延伸されることで CS 配線 1 7 とゲート配線 1 2 とがより近づくことになるが、CS 配線 1 7 とゲート配線 1 2 との間に予期しないリークが発生してしまうと、CS 配線 1 7 及びゲート配線 1 2 がそれぞれの機能を果たすことができなくなる。そのため、実施形態 5 の液晶表示装置のように、CS 配線 1 7 とゲート配線 1 2 とソース配線 1 3 とを、絶縁層を介して全て異なる層に形成することで、よりリーク不良が生じる可能性を抑制することができる。

【0089】

(実施形態 6)

図 10 は、実施形態 6 の液晶表示装置の画素構成を示す平面模式図である。図 10 に示すように、実施形態 6 の液晶表示装置においては、ゲート配線 1 2 が画素電極 1 1 の中央を横切るように配置されている点、及び、CS 配線 1 7 が列方向に隣接する 2 つの画素電極 1 1 の間隙と重畳している点で実施形態 1 と異なるが、それ以外は実施形態 1 と同様であり、行方向に隣接する 2 つの画素電極 1 1 の間隙を遮光する部材として、CS 配線 1 7 の延伸部 1 9 を用いている。そのため、実施形態 6 の構成であっても、実施形態 1 と同様の画素電極間の遮光効果、及び、配線遅延の発生の抑制効果を得ることができる。実施形態 6 では、CS 配線 1 7 を列方向に隣接する 2 つの画素電極 1 1 の間隙と重畳させて配置しているために、CS 配線 1 7 を画素電極 1 1 の中心方向に向かって延伸させている。これにより、コンタクトホール 1 6 を介して画素電極 1 1 と接続されるドレイン引き出し配線 1 5 と、CS 配線 1 7 との間で保持容量を形成することができる。

【0090】

(実施形態 7)

図 11-1 ～ 11-3 は、実施形態 7 の液晶表示装置の画素構成を示す平面模式図である。図 11-1 は、フローティング電極 3 9 と CS 配線 1 7 とゲート配線 1 2 とが同一層に配置され、かつソース配線 1 3 が異なる層に配置された形態であり、図 11-2 は、フローティング電極 3 9 とソース配線 1 3 とが同一層に配置され、ゲート配線 1 2 と CS 配線 1 7 とが同一層に配置され、かつ、フローティング電極 3 9 及びソース配線 1 3 と、ゲート配線 1 2 及び CS 配線 1 7 とが、それぞれ異なる層に配置されている形態であり、図 11-3 は、CS 配線 1 7 とゲート配線 1 2 とが同一層に配置され、かつ、フローティング電極 3 9 と、CS 配線 1 7 及びゲート配線 1 2 と、ソース配線 1 3 とが、それぞれ異なる層に配置されている形態である。

【0091】

図 11-1 ～ 11-3 に示すように、実施形態 7 の液晶表示装置においては、CS 配線 1 7 及びゲート配線 1 2 のいずれとも接続されていないフローティング電極 3 9 が、行方向に隣接する 2 つの画素電極 1 1 の間隙と重畳する形で別個設けられている点、及び、CS 配線 1 7 が延伸部を有していない点で実施形態 1 と異なるが、それ以外は実施形態 1 と同様である。実施形態 7 によれば、CS 配線 1 7 及びゲート配線 1 2 の一部を延伸させなくとも、行方向に隣接する 2 つの画素電極 1 1 の間隙を遮光することができる。また、フローティング電極 3 9 はソース配線 1 3 と重畳していないので、フローティング電極 3 9 とソース配線 1 3 との間での寄生容量の発生を防ぐことができ、信頼性が向上する。図 11-1 に示された形態では、フローティング電極 3 9 と CS 配線 1 7 とゲート配線 1 2 とは

、同一層で配置されているので、フローティング電極 3 9 と C S 配線 1 7 とゲート配線 1 2 とを同一材料を用いることでこれらを一括形成することができ、製造工程が簡略化される。また、フローティング電極 3 9、C S 配線 1 7 及びゲート配線 1 2 と、ソース配線 1 3 とが異なる層に配置されているので、予期しないリーク不良が生じる可能性を減らすことができる。図 1 1-2 に示された形態では、フローティング電極 3 9 とソース配線 1 3 とは、同一層で配置されているので、フローティング電極 3 9 とソース配線 1 3 とを同一材料を用いることでこれらを一括形成することができ、製造工程が簡略化される。また、ゲート配線 1 2 と C S 配線 1 7 とは、同一層で配置されているので、ゲート配線 1 2 と C S 配線 1 7 とを同一材料を用いることでこれらを一括形成することができ、製造工程が簡略化される。更に、フローティング電極 3 9 及びソース配線 1 3 と、C S 配線 1 7 及びゲート配線 1 2 とは絶縁層を介して異なる層に配置されているので、予期しないリーク不良が生じる可能性を減らすことができる。図 1 1-3 に示された形態では、C S 配線 1 7 とゲート配線 1 2 とは、同一層で配置されているので、C S 配線 1 7 とゲート配線 1 2 とを同一材料を用いることでこれらを一括形成することができ、製造工程が簡略化される。また、フローティング電極 3 9 と、C S 配線 1 7 及びゲート配線 1 2 と、ソース配線 1 3 とは、それぞれ異なる層に配置されているので、予期しないリーク不良が生じる可能性をより効果的に減らすことができる。

【0092】

(実施形態 8)

図 1 2 は、実施形態 8 の液晶表示装置の画素構成を示す平面模式図である。図 1 2 に示すように、実施形態 8 の液晶表示装置においては、C S 配線 1 7 及びゲート配線 1 2 のいずれもが列方向に延伸されて、行方向に隣接する 2 つの画素電極 1 1 の間隙と重畳している点、フローティング電極 3 9 もまた、行方向に隣接する 2 つの画素電極 1 1 の間隙と重畳して配置されている点、並びに、C S 配線 1 7 及びゲート配線 1 2 が同一層に配置され、ソース配線 1 3 とフローティング電極 3 9 とが同一層に配置され、かつ、C S 配線 1 7 及びゲート配線 1 2 と、ソース配線 1 3 及びフローティング電極 3 9 とがそれぞれ異なる層に配置されている点で、実施形態 1 と異なっているが、それ以外は実施形態 1 と同様である。実施形態 8 では、ゲート配線 1 2 が行方向に隣接する 2 つの画素電極 1 1 の間隙と重畳して配置されているので、実施形態 3 と同様、隣接する 2 つの画素電極 1 1 の行方向及び列方向の間隙全てを覆うことができ、高いコントラストを有する液晶表示装置となる。

【0093】

(実施形態 9)

図 1 3 は、実施形態 9 の液晶表示装置の画素構成を示す平面模式図である。図 1 3 に示すように、実施形態 9 の液晶表示装置においては、ソース配線 1 3 が、画素電極 1 1 の中央ではなく、画素電極 1 1 の中央よりも、よりゲート配線 1 2 に近い側で屈曲点 1 8 を有する点、及び、よりゲート配線 1 2 に近い側で行方向に隣接する 2 つの画素電極 1 1 の間隙を横断する横断部 2 0 を有する点で実施形態 1 と異なるが、それ以外は実施形態 1 と同様である。実施形態 9 においても、ソース配線 1 3 が実質的に C S 配線 1 7 との交差点のみで重畳しているため、ソース配線 1 3 と C S 配線 1 7 との間で形成される静電容量の発生を抑制するという点では、実施形態 1 と同様の効果を得ることができる。

【0094】

(実施形態 10)

図 1 4 は、実施形態 10 の液晶表示装置の画素構成を示す平面模式図である。図 1 4 に示すように、実施形態 10 の液晶表示装置においては、ソース配線 1 3 が、C S 配線 1 7 の延伸部 1 9、ゲート配線 1 2 の延伸部 2 9、及び、フローティング電極 3 9 のいずれとも重畳していない点、ソース配線 1 3 が、画素電極の中央ではなく、画素電極の中央よりも、よりゲート配線 1 2 に近い側で屈曲点を有し、かつ、よりゲート配線 1 2 に近い側で行方向に隣接する 2 つの画素電極 1 1 の間隙を横断する横断部を有する点、列方向に隣接する 2 つの画素電極 1 1 の間隙を重畳する配線がゲート配線 1 2 ではなく C S 配線 1 7 である点、並びに、C S 配線 1 7 とゲート配線 1 2 との両方が延伸部を有している点で実施形

態 1 と異なるが、それ以外は実施形態 1 と同様である。実施形態 10 においても、ソース配線 13 が実質的に C S 配線 17 との交差点のみで C S 配線 17 と重畳しており、かつ、ソース配線 13 が実質的にゲート配線 12 との交差点のみでゲート配線 12 と重畳しているため、ソース配線 13 と C S 配線 17 との間で形成される静電容量、及び、ソース配線 13 とゲート配線 12 との間で形成される静電容量の発生を抑制するという点では、実施形態 1 と同様の効果を得ることができる。

【0095】

なお、本願は、2008 年 2 月 21 日に出願された日本国特許出願 2008-040101 号を基礎として、パリ条約ないし移行する国における法規に基づく優先権を主張するものである。該出願の内容は、その全体が本願中に参照として組み込まれている。

10

【図面の簡単な説明】

【0096】

【図 1】実施形態 1 の液晶表示装置の画素構成を示す平面模式図である。

【図 2】図 1 の A-B 線に沿った断面模式図である。

【図 3】実施形態 1 の液晶表示装置の画素電極が有する極性を示す平面模式図である。

【図 4】実施形態 2 の液晶表示装置の画素構成を示す平面模式図である。

【図 5】図 4 の C-D 線に沿った断面模式図である。

【図 6】実施形態 3 の液晶表示装置の画素構成を示す平面模式図である。

【図 7】図 6 の E-F 線に沿った断面模式図である。

【図 8】実施形態 4 の液晶表示装置の画素構成を示す平面模式図である。

20

【図 9】実施形態 5 の液晶表示装置の画素構成を示す平面模式図である。

【図 10】実施形態 6 の液晶表示装置の画素構成を示す平面模式図である。

【図 11-1】実施形態 7 の液晶表示装置の画素構成を示す平面模式図であり、フローティング電極と C S 配線とゲート配線とが同一層に配置され、かつソース配線が異なる層に配置された形態を示す。

【図 11-2】実施形態 7 の液晶表示装置の画素構成を示す平面模式図であり、フローティング電極とソース配線とが同一層に配置され、ゲート配線と C S 配線とが同一層に配置され、かつ、フローティング電極及びソース配線と、ゲート配線及び C S 配線とが、それぞれ異なる層に配置されている形態を示す。

【図 11-3】実施形態 7 の液晶表示装置の画素構成を示す平面模式図であり、C S 配線とゲート配線とが同一層に配置され、かつ、フローティング電極と、C S 配線及びゲート配線と、ソース配線とが、それぞれ異なる層に配置されている形態を示す。

30

【図 12】実施形態 8 の液晶表示装置の画素構成を示す平面模式図である。

【図 13】実施形態 9 の液晶表示装置の画素構成を示す平面模式図である。

【図 14】実施形態 10 の液晶表示装置の画素構成を示す平面模式図である。

【図 15】画素電極とソース配線との間で形成される静電容量の関係を示す平面模式図であり、ソース配線を屈曲させる本発明の形態を示す。また、(a) はアライメントズレが生じていないときを示し、(b) はアライメントズレが生じたときを示す。

【図 16】画素電極とソース配線との間で形成される静電容量の関係を示す平面模式図であり、ソース配線を屈曲させない従来形態を示す。また、(a) はアライメントズレが生じていないときを示し、(b) はアライメントズレが生じたときを示す。

40

【符号の説明】

【0097】

11：画素電極

12：ゲート配線

13：ソース配線

14：TFT

15：ドレイン引き出し配線

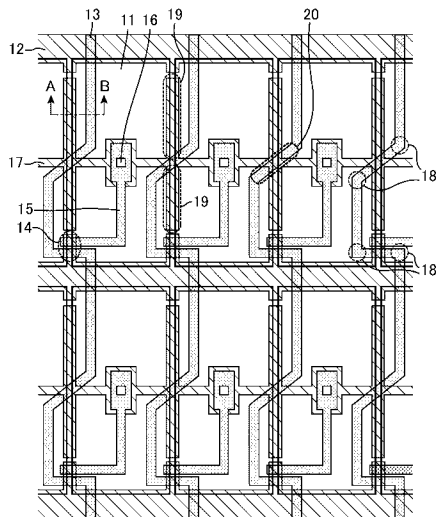
16：コンタクトホール

17：C S 配線

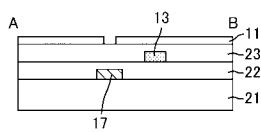
50

- 18：屈曲点
 19：C S 配線の延伸部
 20：横断部
 21：ガラス基板
 22：第一の絶縁膜
 23：第二の絶縁膜
 24：第三の絶縁膜
 29：ゲート配線の延伸部
 39：フローティング電極
 S1～S3：ソース配線
 p i x 1～p i x 3：画素電極

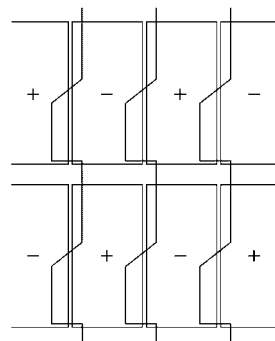
【図 1】



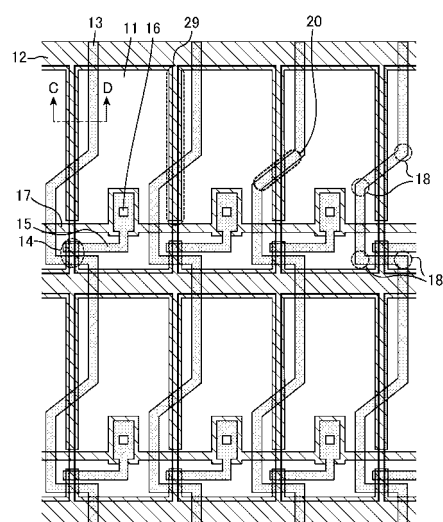
【図 2】



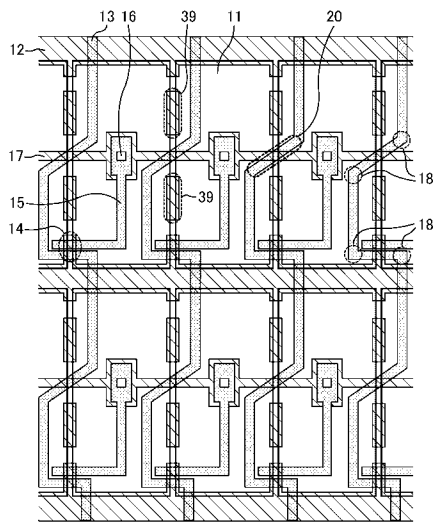
【図 3】



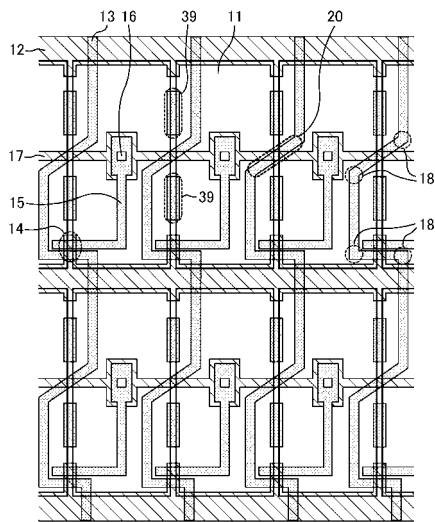
【図 4】



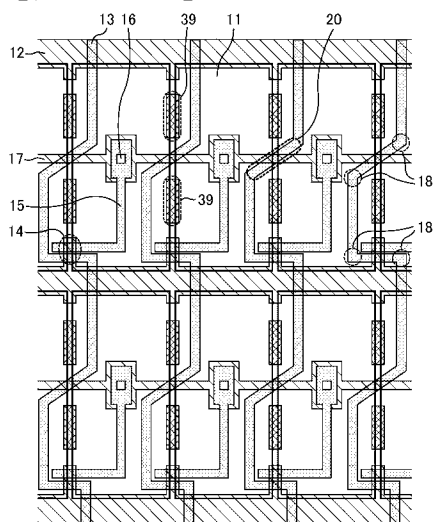
【図 1 1 - 1】



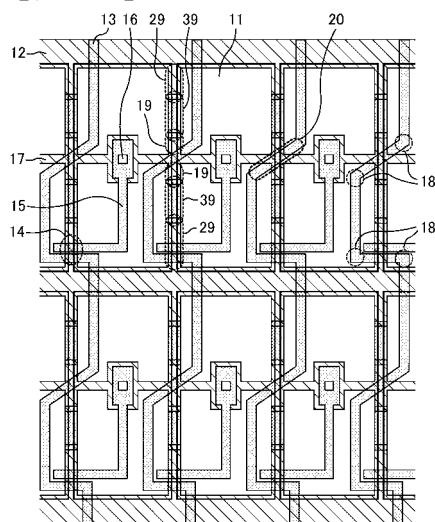
【図 1 1 - 2】



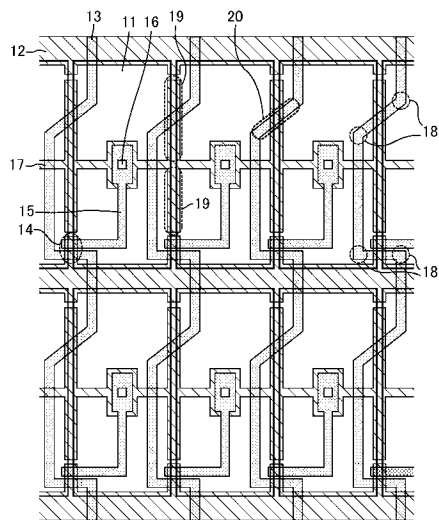
【図 1 1 - 3】



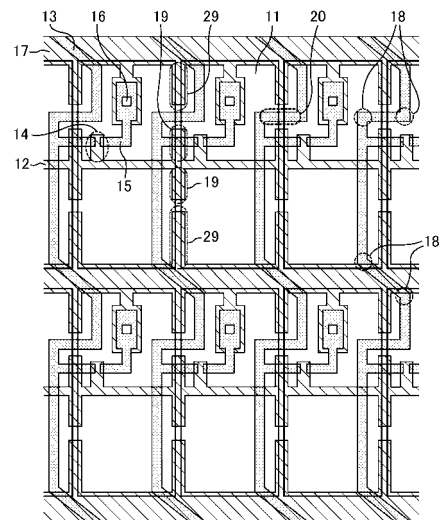
【図 1 2】



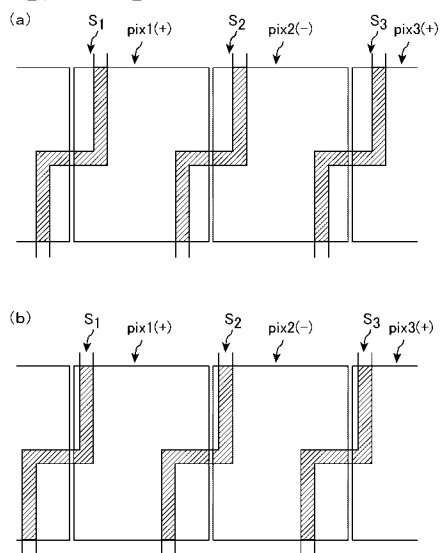
【図 13】



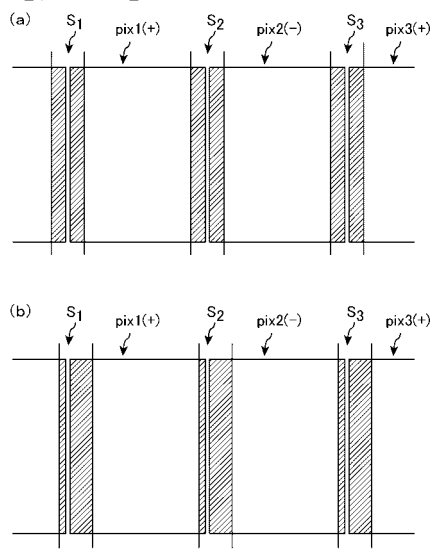
【図 14】



【図 15】



【図 16】



フロントページの続き

審査官 右田 昌士

- (56)参考文献 特開2008-003557 (JP, A)
特開2006-126772 (JP, A)
特開平11-352513 (JP, A)
特開2001-281682 (JP, A)
特開2005-099733 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G02F 1/1343
G02F 1/133
G02F 1/1368
G09F 9/30