

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2009-183111
(P2009-183111A)

(43) 公開日 平成21年8月13日(2009.8.13)

(51) Int.Cl.
H02M 3/07 (2006.01)

F I
H02M 3/07

テーマコード (参考)
5H730

審査請求 未請求 請求項の数 9 O L (全 17 頁)

(21) 出願番号	特願2008-21475 (P2008-21475)	(71) 出願人	000005821
(22) 出願日	平成20年1月31日 (2008. 1. 31)		パナソニック株式会社
			大阪府門真市大字門真1006番地
		(74) 代理人	100077931
			弁理士 前田 弘
		(74) 代理人	100110939
			弁理士 竹内 宏
		(74) 代理人	100110940
			弁理士 嶋田 高久
		(74) 代理人	100113262
			弁理士 竹内 祐二
		(74) 代理人	100115059
			弁理士 今江 克実
		(74) 代理人	100115691
			弁理士 藤田 篤史

最終頁に続く

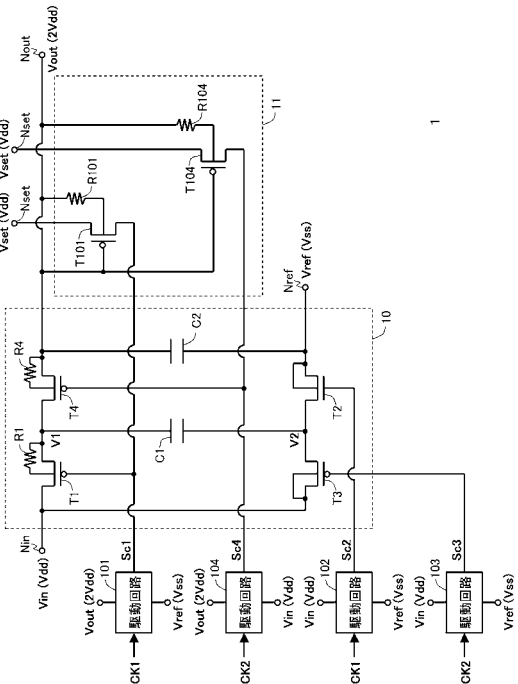
(54) 【発明の名称】 チャージポンプ回路およびそれを備える電子機器

(57) 【要約】

【課題】昇圧効率（または降圧効率）を低下させることなくチャージポンプ回路の過電流を抑制する。

【解決手段】出力電圧Voutが所定の判定電圧よりも高い場合、保護トランジスタT101、T104はオフ状態であり、駆動トランジスタT1、T4は、それぞれ、制御信号Sc1、Sc4に応答してオン/オフする。出力電圧Voutが判定電圧よりも低くなると、保護トランジスタT101、T104がオン状態になり、駆動トランジスタT1、T4のゲートが設定ノードNsetに接続され、駆動トランジスタT1、T4が強制的にオフ状態になる。

【選択図】図1



【特許請求の範囲】

【請求項 1】

入力電圧を昇圧または降圧して出力電圧を出力する回路であって、

ポンピング容量と、前記入力電圧を受ける入力ノードと前記ポンピング容量の一方端との間に接続される第 1 の駆動トランジスタと、前記出力電圧を出力するための出力ノードと前記ポンピング容量の一方端との間に接続される第 2 の駆動トランジスタとを含み、電荷蓄積モードにおいて前記第 1 の駆動トランジスタをオン状態にして前記ポンピング容量に電荷を蓄積する一方、電荷転送モードにおいて前記第 2 の駆動トランジスタをオン状態にして前記ポンピング容量に蓄積された電荷を前記出力ノードへ転送するポンピング回路と、

10

所定の判定電圧と前記出力電圧との高低関係に基づいて、前記第 1 および第 2 の駆動トランジスタの少なくとも 1 つを前記オン状態時よりも抵抗値が高い高抵抗状態に設定する保護回路とを備える

ことを特徴とするチャージポンプ回路。

【請求項 2】

請求項 1 において、

前記保護回路は、

前記第 1 の駆動トランジスタを高抵抗状態に設定するための第 1 の設定電圧を受ける第 1 の設定ノードに接続されるソースと、前記出力ノードに接続されるゲートと、前記第 1 の駆動トランジスタのゲートに接続されるドレインとを有する第 1 の保護トランジスタを含む

20

ことを特徴とするチャージポンプ回路。

【請求項 3】

請求項 1 または請求項 2 において、

前記保護回路は、

前記第 2 の駆動トランジスタを高抵抗状態に設定するための第 2 の設定電圧を受ける第 2 の設定ノードに接続されるソースと、前記出力ノードに接続されるゲートと、前記第 2 の駆動トランジスタのゲートに接続されるドレインとを有する第 2 の保護トランジスタを含む

ことを特徴とするチャージポンプ回路。

30

【請求項 4】

請求項 1 において、

前記保護回路は、

前記出力ノードにおける出力電圧と前記判定電圧とを比較する第 1 の比較回路と、

前記第 1 の駆動トランジスタを高抵抗状態にするための第 1 の設定ノードと前記第 1 の駆動トランジスタのゲートとの間に接続され、前記第 1 の比較回路による比較結果に 응답してオン/オフする第 1 の保護スイッチとを含む

ことを特徴とするチャージポンプ回路。

【請求項 5】

請求項 1 または請求項 4 において、

前記保護回路は、

前記出力ノードにおける出力電圧と前記判定電圧とを比較する第 2 の比較回路と、

前記第 2 の駆動トランジスタを高抵抗状態にするための第 2 の設定ノードと前記第 2 の駆動トランジスタのゲートとの間に接続され、前記第 2 の比較回路による比較結果に 응답してオン/オフする第 2 の保護スイッチとを含む

ことを特徴とするチャージポンプ回路。

40

【請求項 6】

請求項 4 において、

前記保護回路は、

前記第 2 の駆動トランジスタを高抵抗状態にするための第 2 の設定ノードと前記第 2

50

の駆動トランジスタのゲートとの間に接続され、前記第 1 の比較回路による比較結果に応答してオン / オフする第 2 の保護スイッチをさらに含むことを特徴とするチャージポンプ回路。

【請求項 7】

請求項 2 または請求項 4 において、

前記第 1 の設定ノードは、前記入力ノードである

ことを特徴とするチャージポンプ回路。

【請求項 8】

請求項 3 , 5 , 6 のいずれか 1 項において、

前記第 2 の設定ノードは、前記入力ノードである

ことを特徴とするチャージポンプ回路。

【請求項 9】

請求項 1 ~ 8 のいずれか 1 項に記載のチャージポンプ回路を備える

ことを特徴とする電子機器。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、入力電圧を昇圧または降圧して出力電圧を出力するチャージポンプ回路に関し、さらに詳しくは、過電流による回路破壊を防止する技術に関する。

【背景技術】

【0002】

従来より、比較的簡単な構成で実現できる電源回路として、チャージポンプ回路が広く知られている。チャージポンプ回路には、入力電圧を昇圧することにより正の出力電圧を出力する昇圧型チャージポンプ回路と、入力電圧を降圧することにより負の出力電圧を出力する降圧型チャージポンプ回路とがある。

【0003】

図 10 は、一般的な昇圧型チャージポンプ回路の構成を示す。このチャージポンプ回路は、ポンピング容量 C 8 1 に電荷を蓄積する電荷蓄積動作と、ポンピング容量 C 8 1 に蓄積された電荷を転送する電荷転送動作とを交互に実行することによって、電源電圧 V d d の 2 倍の電圧値を有する正の出力電圧 V o u t (= 2 V d d) を出力する。

【0004】

電荷蓄積期間（電荷蓄積動作の実行期間）では、駆動回路 8 0 1 , 8 0 2 , 8 0 3 , 8 0 4 は、それぞれ、接地電圧 V s s , 電源電圧 V d d , 電源電圧 V d d , 出力電圧 V o u t を出力する。これにより、駆動トランジスタ T 8 1 , T 8 2 がオン状態になるとともに駆動トランジスタ T 8 3 , T 8 4 がオフ状態になるので、ポンピング容量 C 8 1 は、電源電圧 V d d と接地電圧 V s s との電圧差に対応する電荷（正電荷）を蓄積する。

【0005】

一方、電荷転送期間（電荷転送動作の実行期間）では、駆動回路 8 0 1 , 8 0 2 , 8 0 3 , 8 0 4 は、それぞれ、出力電圧 V o u t , 接地電圧 V s s , 接地電圧 V s s , 電源電圧 V d d を出力する。これにより、駆動トランジスタ T 8 3 , T 8 4 がオン状態になるとともに駆動トランジスタ T 8 1 , T 8 2 がオフ状態になるので、ポンピング容量 C 8 1 に蓄積された電荷（正電荷）が出力ノード N o u t に転送される。

【0006】

昇圧型チャージポンプ回路では、駆動トランジスタ T 8 1 , T 8 4 のゲートに出力電圧 V o u t (2 V d d) を供給することにより、駆動トランジスタ T 8 1 , T 8 4 をオフ状態にすることができる。しかし、出力ノード N o u t の地絡（出力ノード N o u t と意図しない低電圧ノード（例えば、接地ノード）との短絡）が発生して、出力ノード N o u t における出力電圧 V o u t が電源電圧 V d d よりも低くなった場合、出力電圧 V o u t が駆動トランジスタ T 8 1 , T 8 4 のゲートに供給されても、駆動トランジスタ T 8 1 , T 8 4 は、オフ状態にならずにオン状態になる。そのため、駆動トランジスタ T 8 1 , T 8

10

20

30

40

50

4の両方がオン状態になり、入力ノード N_{in} と出力ノード N_{out} との間に過電流が発生してしまう。

【0007】

〔降圧型チャージポンプ回路〕

図11は、一般的な降圧型チャージポンプ回路の構成を示す。このチャージポンプ回路は、電荷蓄積動作と電荷転送動作とを交互に実行することによって、接地電圧 V_{ss} を電源電圧 V_{dd} の分だけ降圧した負の出力電圧 V_{out} ($= -V_{dd}$)を出力する。

【0008】

電荷蓄積期間では、駆動回路901, 902, 903, 904は、それぞれ、電源電圧 V_{dd} , 接地電圧 V_{ss} , 接地電圧 V_{ss} , 出力電圧 V_{out} を出力する。これにより、駆動トランジスタ T_{91} , T_{92} がオン状態になるとともに駆動トランジスタ T_{93} , T_{94} がオフ状態になるので、ポンピング容量 C_{91} は、電源電圧 V_{dd} と接地電圧 V_{ss} との電圧差に対応する電荷（負電荷）を蓄積する。

【0009】

一方、電荷転送期間では、駆動回路901, 902, 903, 904は、それぞれ、出力電圧 V_{out} , 電源電圧 V_{dd} , 電源電圧 V_{dd} , 接地電圧 V_{ss} を出力する。これにより、駆動トランジスタ T_{93} , T_{94} がオン状態になるとともに駆動トランジスタ T_{91} , T_{92} がオフ状態になるので、ポンピング容量 C_{91} に蓄積された電荷（負電荷）が出力ノード N_{out} に転送される。

【0010】

降圧型チャージポンプ回路では、駆動トランジスタ T_{91} , T_{94} のゲートに出力電圧 V_{out} ($= -V_{dd}$)を供給することにより、駆動トランジスタ T_{91} , T_{94} をオフ状態にすることができる。しかし、出力ノード N_{out} の天絡（出力ノード N_{out} と意図しない高電圧ノード（例えば、電源ノード）との短絡）が発生して、出力ノード N_{out} における出力電圧 V_{out} が接地電圧 V_{ss} よりも高くなった場合、出力電圧 V_{out} が駆動トランジスタ T_{91} , T_{94} のゲートに供給されても、駆動トランジスタ T_{91} , T_{94} は、オフ状態にならずにオン状態になる。そのため、駆動トランジスタ T_{91} , T_{94} の両方がオン状態になり、入力ノード N_{in} と出力ノード N_{out} との間に過電流が発生してしまう。

【0011】

このように、出力ノード N_{out} における意図しない電圧変動に起因して過電流が発生するので、チャージポンプ回路が破壊されてしまうおそれがあった。

【0012】

そこで、特開2004-320862号公報（特許文献1）には、昇圧型チャージポンプ回路の入力ノードに出力電流量を調整可能な定電圧回路を接続し、チャージポンプ回路入力ノードに供給される電流量を制限することで地絡時に発生する過電流を抑制するDC-DCコンバータが開示されている。詳しくは、定電圧回路には、入力電圧を受ける入力端子とチャージポンプ回路の入力ノードに接続される出力ノードとの間に電圧制御トランジスタが設けられており、その電圧制御トランジスタのゲート電圧を制御することにより、定電圧回路の出力電流量が調整される。

【特許文献1】特開2004-320862号公報

【発明の開示】

【発明が解決しようとする課題】

【0013】

しかしながら、特許文献1では、定電圧回路の電圧制御トランジスタにおいて電圧降下が発生するので、入力電圧よりも低い電圧がチャージポンプ回路に供給される。そのため、チャージポンプ回路の昇圧効率が低下してしまう。

【0014】

また、特許文献1では、定電圧回路は、チャージポンプ回路よりも高い電流駆動能力を備えている必要があった。例えば、チャージポンプ回路の出力電流を500mAにするた

10

20

30

40

50

めには、定電圧回路は、1 A 以上の出力電流を出力する必要があった。このように、高い電流駆動能力を備えなければならないので、定電圧回路の回路規模を低減することが困難であった。

【0015】

そこで、この発明は、チャージポンプ回路の昇圧効率（または降圧効率）を低下させるなく、過電流を抑制することを目的とする。

【課題を解決するための手段】

【0016】

この発明の1つの局面に従うと、チャージポンプ回路は、入力電圧を昇圧または降圧して出力電圧を出力する回路であって、ポンピング容量と、上記入力電圧を受ける入力ノードと上記ポンピング容量の一方端との間に接続される第1の駆動トランジスタと、上記出力電圧を出力するための出力ノードと上記ポンピング容量の一方端との間に接続される第2の駆動トランジスタとを含み、電荷蓄積モードにおいて上記第1の駆動トランジスタをオン状態にして上記ポンピング容量に電荷を蓄積する一方、電荷転送モードにおいて上記第2の駆動トランジスタをオン状態にして上記ポンピング容量に蓄積された電荷を上記出力ノードへ転送するポンピング回路と、所定の判定電圧と上記出力電圧との高低関係に基づいて、上記第1および第2の駆動トランジスタの少なくとも1つを上記オン状態時よりも抵抗値が高い高抵抗状態に設定する保護回路とを備える。

10

【0017】

上記チャージポンプ回路では、出力ノードにおいて意図しない電圧変動が発生すると、保護回路は、第1および第2の駆動トランジスタの少なくとも1つを高抵抗状態にする。これにより、入力ノードと出力ノードとの間における過電流を抑制することができる。また、ポンピング回路の前段に電流量を調整するための構成を設けなくとも良いので、チャージポンプ回路の昇圧効率を低下させることなく昇圧動作（または降圧動作）を実行することができる。さらに、保護回路の電流駆動能力は、ポンピング回路よりも小さくても良いので、従来のように回路規模を大きくしなくとも良い。そのため、チャージポンプ回路の回路規模を低減することができる。

20

【0018】

好ましくは、上記保護回路は、上記第1の駆動トランジスタを高抵抗状態に設定するための第1の設定電圧を受ける第1の設定ノードに接続されるソースと、上記出力ノードに接続されるゲートと、上記第1の駆動トランジスタのゲートに接続されるドレインとを有する第1の保護トランジスタを含む。

30

【0019】

上記チャージポンプ回路では、第1の設定電圧と第1の駆動トランジスタの閾値電圧とで定められる判定電圧と出力ノードにおける出力電圧との高低関係に応じて、第1の駆動トランジスタのゲートと第1の設定ノードとの接続状態が切り換えられる。

【0020】

好ましくは、上記保護回路は、上記第2の駆動トランジスタを高抵抗状態に設定するための第2の設定電圧を受ける第2の設定ノードに接続されるソースと、上記出力ノードに接続されるゲートと、上記第2の駆動トランジスタのゲートに接続されるドレインとを有する第2の保護トランジスタを含む。

40

【0021】

上記チャージポンプ回路では、第2の設定電圧と第2の駆動トランジスタの閾値電圧とで定められる判定電圧と出力ノードにおける出力電圧との高低関係に応じて、第2の駆動トランジスタのゲートと第2の設定ノードとの接続状態が切り換えられる。

【0022】

好ましくは、上記保護回路は、上記出力ノードにおける出力電圧と上記判定電圧とを比較する第1の比較回路と、上記第1の駆動トランジスタを高抵抗状態にするための第1の設定ノードと上記第1の駆動トランジスタのゲートとの間に接続され、上記第1の比較回路による比較結果に応答してオン/オフする第1の保護スイッチとを含む。

50

【 0 0 2 3 】

上記チャージポンプ回路では、第 1 の比較回路による比較結果に応じて、第 1 の駆動トランジスタのゲートと第 1 の設定ノードとの接続状態が切り換えられる。

【 0 0 2 4 】

好ましくは、上記保護回路は、上記出力ノードにおける出力電圧と上記判定電圧とを比較する第 2 の比較回路と、上記第 2 の駆動トランジスタを高抵抗状態にするための第 2 の設定ノードと上記第 2 の駆動トランジスタのゲートとの間に接続され、上記第 2 の比較回路による比較結果に応答してオン/オフする第 2 の保護スイッチを含む。

【 0 0 2 5 】

上記チャージポンプ回路では、第 2 の比較回路による比較結果に応じて、第 2 の駆動トランジスタのゲートと第 2 の設定ノードとの接続状態が切り換えられる。

10

【 発明の効果 】

【 0 0 2 6 】

以上のように、入力ノードと出力ノードとの間における過電流を抑制することができる。また、チャージポンプ回路の昇圧効率を低下させることなく昇圧動作（または降圧動作）を実行することができる。さらに、チャージポンプ回路の回路規模を低減することができる。

【 発明を実施するための最良の形態 】

【 0 0 2 7 】

以下、この発明の実施の形態を図面を参照して詳しく説明する。なお、図中同一または相当部分には同一の符号を付しその説明は繰り返さない。

20

【 0 0 2 8 】

（実施形態 1）

図 1 は、この発明の実施形態 1 によるチャージポンプ回路の構成を示す。このチャージポンプ回路 1 は、入力電圧 V_{in} と基準電圧 V_{ref} との電圧差に対応する電荷を蓄積する電荷蓄積モードと、蓄積された電荷を転送する電荷転送モードとを有する。また、このチャージポンプ回路 1 では、出力ノード N_{out} における意図しない電圧変動に起因する過電流を抑制するための処理（過電流抑制処理）が実行される。

【 0 0 2 9 】

チャージポンプ回路 1 は、ポンピング回路 10 と、駆動回路 101, 102, 103, 104 と、保護回路 11 とを備える。なお、ここでは、チャージポンプ回路 1 は、正の出力電圧 V_{out} を出力する昇圧用チャージポンプ回路であり、入力電圧 V_{in} , 基準電圧 V_{ref} , 出力電圧 V_{out} は、それぞれ、電源電圧 V_{dd} , 接地電圧 V_{ss} , 入力電圧 V_{in} の 2 倍の電圧値を有する電圧 “ $2V_{dd}$ ” である。

30

【 0 0 3 0 】

〔ポンピング回路〕

ポンピング回路 10 は、ポンピング容量 C_1 と、出力容量 C_2 と、駆動トランジスタ $T_1 \sim T_4$ とを含む。なお、ここでは、駆動トランジスタ T_1, T_3, T_4 は、P 型トランジスタであり、駆動トランジスタ T_2 は、N 型トランジスタである。

【 0 0 3 1 】

駆動トランジスタ T_1 は、入力電圧 V_{in} を受ける入力ノード N_{in} とポンピング容量 C_1 の一方端との間に接続される。駆動トランジスタ T_2 は、ポンピング容量 C_1 の他方端と基準電圧 V_{ref} を受ける基準ノード N_{ref} との間に接続される。駆動トランジスタ T_3 は、入力ノード N_{in} とポンピング容量 C_1 の他方端との間に接続される。駆動トランジスタ T_4 は、ポンピング容量 C_1 の一方端と出力ノード N_{out} との間に接続される。出力容量 C_2 は、出力ノード N_{out} と基準ノード N_{ref} との間に接続される。また、駆動トランジスタ T_1, T_4 のバックゲートは、それぞれ、保護抵抗 R_1, R_4 を介してポンピング容量 C_1 の一方端, 出力ノード N_{out} に接続される。

40

【 0 0 3 2 】

〔駆動回路〕

50

駆動回路 101 は、クロック信号 $CK1$ に応答して、駆動トランジスタ $T1$ のゲートに出力電圧 V_{out} と基準電圧 V_{ref} との間で振幅する制御信号 $Sc1$ を出力する。

【0033】

駆動回路 102 は、クロック信号 $CK1$ に応答して、駆動トランジスタ $T2$ のゲートに入力電圧 V_{in} と基準電圧 V_{ref} との間で振幅する制御信号 $Sc2$ を出力する。

【0034】

駆動回路 103 は、クロック信号 $CK2$ に応答して、駆動トランジスタ $T3$ のゲートに入力電圧 V_{in} と基準電圧 V_{ref} との間で振幅する制御信号 $Sc3$ を出力する。

【0035】

駆動回路 104 は、クロック信号 $CK2$ に応答して、駆動トランジスタ $T4$ のゲートに出力電圧 V_{out} と入力電圧 V_{in} との間で振幅する制御信号 $Sc4$ を出力する。

10

【0036】

駆動回路 101 ~ 104 は、遅延回路、インバータ、レベルシフタなどを用いて構成することができる。

【0037】

〔通常動作〕

ここで、図 2 を参照しつつ、図 1 に示したチャージポンプ回路 1 による通常動作について説明する。

【0038】

電荷蓄積期間では、クロック信号 $CK1$ は、ハイレベルからローレベルに遷移する。その遷移に応答して、駆動回路 101 は、制御信号 $Sc1$ をローレベル (V_{ss}) に設定し、駆動回路 102 は、制御信号 $Sc2$ をハイレベル (V_{dd}) に設定する。これにより、駆動トランジスタ $T1$ 、 $T2$ は、オフ状態からオン状態に遷移する。一方、クロック信号 $CK2$ はハイレベルのままであるので、制御信号 $Sc3$ 、 $Sc4$ は、それぞれ、ハイレベル (V_{dd})、ハイレベル ($2V_{dd}$) のままである。そのため、駆動トランジスタ $T3$ 、 $T4$ は、オフ状態のままである。その結果、ポンピング容量 $C1$ の一方端が入力ノード N_{in} に接続されるとともにポンピング容量 $C1$ の他方端が基準ノード N_{ref} に接続されるので、ポンピング容量 $C1$ は、入力電圧 V_{in} (電源電圧 V_{dd}) と基準電圧 V_{ref} (接地電圧 V_{ss}) との電圧差に対応する電荷 (正電荷) を蓄積する。

20

【0039】

電荷転送期間 (ここでは、昇圧期間) では、クロック信号 $CK1$ は、ハイレベルのままであるので、制御信号 $Sc1$ 、 $Sc2$ は、それぞれ、ハイレベル ($2V_{dd}$)、ローレベル (V_{dd}) のままである。そのため、駆動トランジスタ $T1$ 、 $T2$ は、オフ状態のままである。一方、クロック信号 $CK2$ は、ハイレベルからローレベルへ遷移する。その遷移に応答して、駆動回路 103 は、制御信号 $Sc3$ をローレベル (V_{ss}) に設定し、駆動回路 104 は、制御信号 $Sc4$ をローレベル (V_{dd}) に設定する。これにより、駆動トランジスタ $T3$ 、 $T4$ は、オフ状態からオン状態へ遷移する。その結果、ポンピング容量 $C1$ の一方端が出力ノード N_{out} に接続されるとともにポンピング容量 $C1$ の他方端が入力ノード N_{in} に接続されるので、ポンピング容量 $C1$ に蓄積された電荷 (正電荷) が出力ノード N_{out} に転送され、出力ノード N_{out} が昇圧される。

30

40

【0040】

〔保護回路〕

図 1 に示した保護回路 11 は、出力電圧 V_{out} を監視し、出力ノード N_{out} における電圧 (出力電圧 V_{out}) が所定の判定電圧よりも低くなると、駆動トランジスタ $T1$ 、 $T2$ のそれぞれをオフ状態にする。判定電圧は、出力ノード N_{out} における意図しない電圧変動についての判定基準となる電圧 (例えば、入力電圧 V_{in} もしくは、入力電圧 V_{in} の近傍) である。また、保護回路 11 は、保護トランジスタ $T101$ 、 $T104$ を含む。なお、ここでは、保護トランジスタ $T101$ 、 $T104$ は、P 型トランジスタである。

【0041】

50

保護トランジスタ T_{101} のソースは、設定電圧 V_{set} を受ける設定ノード N_{set} に接続され、ドレインは、駆動トランジスタ T_{101} のゲートに接続され、ゲートは、出力ノード N_{out} に接続される。設定電圧 V_{set} は、駆動トランジスタ T_1 、 T_2 を高抵抗状態（オン状態時よりも抵抗値が高い状態、例えば、オフ状態）にするための電圧である。ここでは、設定電圧 V_{set} は、電源電圧 V_{dd} である。

【0042】

保護トランジスタ T_{104} のソースは、設定ノード N_{set} に接続され、ドレインは、駆動トランジスタ T_{104} のゲートに接続され、ゲートは、出力ノード N_{out} に接続される。

【0043】

また、保護トランジスタ T_{101} 、 T_{104} のバックゲートは、それぞれ、保護抵抗 R_{101} 、 R_{104} を介して出力ノード N_{out} に接続される。

【0044】

〔過電流抑制処理〕

次に、図1に示した保護回路11による過電流抑制処理について説明する。ここで、保護トランジスタ T_{101} 、 T_{104} の閾値電圧を“ V_{thp} ”とすると、判定電圧は、“ $V_{dd} - V_{thp}$ ”になる。

【0045】

出力ノード N_{out} における出力電圧 V_{out} が判定電圧（ $V_{dd} - V_{thp}$ ）よりも高い場合、保護トランジスタ T_{101} はオフ状態であるので、駆動トランジスタ T_1 のゲートは、設定ノード N_{set} から切り離されている。そのため、駆動トランジスタ T_1 は、制御信号 S_{c1} に応答してオン/オフする。同様に、保護トランジスタ T_{104} もオフ状態であるので、駆動トランジスタ T_4 は、制御信号 S_{c4} に応答してオン/オフする。

【0046】

一方、出力ノード N_{out} の地絡（出力ノード N_{out} と意図しない低電圧ノード（例えば、接地ノード）との短絡）など、出力ノード N_{out} において意図しない電圧低下が発生して、出力電圧 V_{out} が判定電圧（ $V_{dd} - V_{thp}$ ）よりも低くなると、保護トランジスタ T_{101} がオン状態になり、駆動トランジスタ T_1 のゲートが設定ノード N_{set} に接続される。これにより、駆動トランジスタ T_1 のゲート電圧が設定電圧 V_{set} に固定されるので、駆動トランジスタ T_1 は、制御信号 S_{c1} の電圧レベルに拘わらず、強制的にオフ状態になる。同様に、保護トランジスタ T_{104} がオン状態になり、駆動トランジスタ T_4 のゲートが設定ノード N_{set} に接続されるので、駆動トランジスタ T_4 は、制御信号 S_{c4} の電圧レベルに拘わらず、強制的にオフ状態になる。

【0047】

以上のように、出力ノード N_{out} における意図しない電圧変動（ここでは、意図しない電圧低下）が発生すると、保護回路11が駆動トランジスタ T_1 、 T_4 を強制的にオフ状態にする。これにより、入力ノード N_{in} と出力ノード N_{out} との間における過電流を抑制することができる。

【0048】

また、ポンピング回路10の前段に電流量を調整するための構成を設けなくても良いので、チャージポンプ回路1の昇圧効率を低下させることなく通常動作を実行することができる。

【0049】

さらに、保護回路11の電流駆動能力は、駆動回路101～104と同程度であっても良い。駆動回路101～104の電流駆動能力は、通常、ポンピング回路10よりも小さい。このように、保護回路11の電流駆動能力は、ポンピング回路10よりも小さくても良いので、従来のように回路規模を大きくしなくても良い。そのため、チャージポンプ回路1の回路規模を低減することができる。

【0050】

また、駆動トランジスタ T_1 のバックゲートとポンピング容量 C_1 の一方端との間に保

10

20

30

40

50

保護抵抗 R_1 を接続することにより、駆動トランジスタ T_1 の寄生ダイオードを介して流れる過電流の電流量を少なくすることができる。同様に、駆動トランジスタ T_2 、保護トランジスタ T_{101} 、 T_{104} に対して保護抵抗 R_4 、 R_{101} 、 R_{104} がそれぞれ設けられているので、それぞれのトランジスタにおいて寄生ダイオードにおける電流量を少なくすることができる。これにより、出力電圧 V_{out} の意図しない変動に起因する過電流をさらに抑制することができる。また、保護抵抗 R_1 、 R_4 、 R_{101} 、 R_{104} を、それぞれ、保護トランジスタ T_{101} 、 T_{104} のオン/オフに応答して動作するスイッチに置き換えた場合も、寄生ダイオードにおける電流量を少なくすることができる。

【0051】

なお、図3のように、保護トランジスタ T_{101} 、 T_{104} の接続関係を変更しても良い。図3に示した保護回路11aでは、保護トランジスタ T_{104} のソースは、保護トランジスタ T_{101} を介して設定ノード N_{set} に接続される。このように構成した場合も、出力ノード N_{out} において意図しない電圧低下が発生したときに、駆動トランジスタ T_1 、 T_4 をオフ状態にすることができる。

【0052】

(実施形態2)

図4は、この発明の実施形態2によるチャージポンプ回路の構成を示す。このチャージポンプ回路2は、図1に示した保護回路11に代えて、保護回路21を備える。その他の構成は、図1と同様である。

【0053】

〔保護回路〕

保護回路21は、比較器201、204と、保護スイッチ SW_1 、 SW_4 とを含む。

【0054】

比較器201、204は、出力電圧 V_{out} と判定電圧 V_{com} とを比較する。ここでは、判定電圧 V_{com} は、電源電圧 V_{dd} である。保護スイッチ SW_1 は、設定ノード N_{set} と駆動トランジスタ T_1 のゲートとの間に接続され、比較器201による比較結果に応答してオン/オフする。保護スイッチ SW_4 は、設定ノード N_{set} と駆動トランジスタ T_4 のゲートとの間に接続され、比較器204による比較結果に応答してオン/オフする。ここでは、スイッチ SW_1 、 SW_4 は、出力電圧 V_{out} が判定電圧 V_{com} よりも低い場合にオン状態になる。

【0055】

〔過電流抑制処理〕

次に、図4に示した保護回路21による過電流抑制処理について説明する。

【0056】

出力ノード N_{out} における出力電圧 V_{out} が判定電圧 V_{com} (V_{dd}) よりも高い場合、スイッチ SW_1 、 SW_4 はオフ状態であるので、駆動トランジスタ T_1 、 T_4 のゲートは、設定ノード N_{set} から切り離されている。そのため、駆動トランジスタ T_1 、 T_4 は、それぞれ、制御信号 Sc_1 、 Sc_4 に応答してオン/オフする。

【0057】

一方、出力ノードにおいて意図しない電圧低下が発生して、出力電圧 V_{out} が判定電圧 V_{com} (V_{dd}) よりも低くなると、スイッチ SW_1 、 SW_4 がオン状態になり、駆動トランジスタ T_1 、 T_4 のゲートが設定ノード N_{set} に接続される。これにより、駆動トランジスタ T_1 、 T_4 のゲート電圧が設定電圧 V_{set} に固定されるので、駆動トランジスタ T_1 、 T_4 は、それぞれ、制御信号 Sc_1 、 Sc_4 の電圧レベルに拘わらず、強制的にオフ状態になる。

【0058】

以上のように、出力ノード N_{out} において意図しない電圧変動(ここでは、意図しない電圧低下)が発生すると、保護回路21が駆動トランジスタ T_1 、 T_4 を強制的にオフ状態にすることにより、入力ノード N_{in} と出力ノード N_{out} との間における過電流を抑制することができる。

10

20

30

40

50

【 0 0 5 9 】

また、ポンピング回路 1 0 の前段に電流量を調整するための構成を設けなくとも良いので、チャージポンプ回路 2 の昇圧効率を低下させることなく通常動作を実行することができる。

【 0 0 6 0 】

さらに、保護回路 2 1 の電流駆動能力は、ポンピング回路 1 0 よりも小さくとも良いので、従来のように回路規模を大きくしなくとも良い。そのため、チャージポンプ回路 2 の回路規模を低減することができる。

【 0 0 6 1 】

なお、図 5 のように、保護回路から比較器 2 0 4 を取り除いても良い。図 5 に示した保護回路 2 1 a では、保護スイッチ S W 4 は、比較器 2 0 1 による比較結果に応答してオン / オフする。

10

【 0 0 6 2 】

また、図 6 のように、スイッチ S W 1、S W 4 の接続関係を変更しても良い。図 6 に示した保護回路 2 1 b では、スイッチ S W 4 の一方端は、スイッチ S W 1 を介して設定ノード N s e t に接続される。このように構成した場合も、出力ノード N o u t における出力電圧 V o u t が判定電圧 V c o m (V d d) よりも低いときに、駆動トランジスタ T 1、T 4 をオフ状態にすることができる。

【 0 0 6 3 】

(降圧型チャージポンプ回路)

20

図 7 のように、実施形態 1 によるチャージポンプ回路は、昇圧用チャージポンプ回路としてだけでなく、降圧用チャージポンプ回路としても使用可能である。図 7 に示した降圧用チャージポンプ回路 1 a では、駆動トランジスタ T 1、T 3、T 4 は、N 型トランジスタであり、駆動トランジスタ T 2 は、P 型トランジスタである。なお、図 7 では、入力電圧 V i n、基準電圧 V r e f は、それぞれ、接地電圧 V s s、電源電圧 V d d であり、チャージポンプ回路 1 a は、入力電圧 V i n (V s s) から基準電圧 V r e f (V d d) の分だけ降圧した負の出力電圧 V o u t (- V d d) を出力する。

【 0 0 6 4 】

[通常動作]

次に、図 8 を参照しつつ、図 7 に示した降圧型チャージポンプ回路 1 a による通常動作について説明する。

30

【 0 0 6 5 】

電荷蓄積期間では、クロック信号 C K 1 は、ローレベルからハイレベルに遷移する。その遷移に応答して、駆動回路 1 0 1 は、制御信号 S c 1 をハイレベル (V d d) に設定し、駆動回路 1 0 2 は、制御信号 S c 2 をローレベル (V s s) に設定する。これにより、駆動トランジスタ T 1、T 2 は、オフ状態からオン状態に遷移する。一方、クロック信号 C K 2 はローレベルのままであるので、制御信号 S c 3、S c 4 は、それぞれ、ローレベル (V s s)、ローレベル (- V d d) のままである。そのため、駆動トランジスタ T 3、T 4 は、オフ状態のままである。その結果、ポンピング容量 C 1 の一方端が入力ノード N i n に接続されるとともにポンピング容量 C 1 の他方端が基準ノード N r e f に接続されるので、ポンピング容量 C 1 は、電源電圧 V d d と接地電圧 V s s との電圧差に対応する電荷 (負電荷) を蓄積する。

40

【 0 0 6 6 】

電荷転送期間 (ここでは、降圧期間) では、クロック信号 C K 1 は、ローレベルのままであるので、制御信号 S c 1、S c 2 は、それぞれ、ローレベル (- V d d)、ハイレベル (V d d) のままである。そのため、駆動トランジスタ T 1、T 2 は、オフ状態のままである。一方、クロック信号 C K 2 は、ローレベルからハイレベルへ遷移する。その遷移に応答して、駆動回路 1 0 3 は、制御信号 S c 3 をハイレベル (V d d) に設定し、駆動回路 1 0 4 は、制御信号 S c 4 をハイレベル (V s s) に設定する。これにより、駆動トランジスタ T 3、T 4 は、オフ状態からオン状態へ遷移する。その結果、ポンピング容量

50

C 1 の一方端が出力ノード N o u t に接続されるとともにポンピング容量 C 1 の他方端が入力ノード N i n に接続されるので、ポンピング容量 C 1 に蓄積された電荷（負電荷）が出力ノード N o u t に転送される。

【 0 0 6 7 】

〔保護回路〕

図 7 において、保護回路 1 1 は、出力ノード N o u t における出力電圧 V o u t を監視し、出力電圧 V o u t が所定の判定電圧よりも高くなると、駆動トランジスタ T 1 , T 2 のそれぞれをオフ状態にする。なお、ここでは、保護トランジスタ T 1 0 1 , T 1 0 4 は、N 型トランジスタであり、設定電圧 V s e t は、接地電圧 V s s である。

【 0 0 6 8 】

10

〔過電流抑制動作〕

次に、図 7 に示した保護回路 1 1 による過電流抑制動作について説明する。ここで、保護トランジスタ T 1 0 1 , T 1 0 4 の閾値電圧を “ V t h n ” とすると、判定電圧は、“ V s s + V t h n ” になる。

【 0 0 6 9 】

出力ノードにおける出力電圧 V o u t が判定電圧 (V s s + V t h n) よりも低い場合、保護トランジスタ T 1 0 1 はオフ状態であるので、駆動トランジスタ T 1 のゲートは、設定ノード N s e t から切り離されている。そのため、駆動トランジスタ T 1 は、制御信号 S c 1 に応答してオン/オフする。同様に、保護トランジスタ T 1 0 4 もオフ状態であるので、駆動トランジスタ T 4 は、制御信号 S c 4 に応答してオン/オフする。

20

【 0 0 7 0 】

一方、出力ノード N o u t の天絡（出力ノード N o u t と意図しない高電圧ノード（例えば、電源ノード）との短絡）など、出力ノード N o u t において意図しない電圧上昇が発生して、出力電圧 V o u t が判定電圧 (V s s + V t h n) よりも高くなると、保護トランジスタ T 1 0 1 がオン状態になり、駆動トランジスタ T 1 のゲートが設定ノード N s e t に接続される。これにより、駆動トランジスタ T 1 のゲート電圧が設定電圧 V s e t に固定されるので、駆動トランジスタ T 1 は、制御信号 S c 1 の電圧レベルに拘わらず、強制的にオフ状態になる。同様に、保護トランジスタ T 1 0 4 がオン状態になり、駆動トランジスタ T 4 のゲートが設定ノード N s e t に接続されるので、駆動トランジスタ T 4 は、制御信号 S c 4 の電圧レベルに拘わらず、強制的にオフ状態になる。

30

【 0 0 7 1 】

以上のように、出力ノード N o u t において意図しない電圧変動（ここでは、意図しない電圧上昇）が発生すると、保護回路 1 1 が駆動トランジスタ T 1 , T 4 を強制的にオフ状態にする。これにより、入力ノード N i n と出力ノード N o u t との間における過電流を抑制することができる。

【 0 0 7 2 】

なお、図 9 のように、実施形態 2 に示したチャージポンプ回路も降圧用チャージポンプ回路として使用することができる。図 9 に示したチャージポンプ回路 2 a では、スイッチ S W 1 , S W 4 は、出力電圧 V o u t が判定電圧 V c o m よりも高い場合にオン状態になる。ここでは、判定電圧 V c o m は、接地電圧 V s s である。

40

【 0 0 7 3 】

次に、図 9 に示した保護回路 2 1 による過電流抑制処理について説明する。

【 0 0 7 4 】

出力ノード N o u t における出力電圧 V o u t が判定電圧 V c o m (V s s) よりも低い場合、スイッチ S W 1 , S W 4 はオフ状態であるので、駆動トランジスタ T 1 , T 4 のゲートは、設定ノード N s e t から切り離されている。そのため、駆動トランジスタ T 1 , T 4 は、それぞれ、制御信号 S c 1 , S c 4 に応答してオン/オフする。

【 0 0 7 5 】

一方、出力ノード N o u t において意図しない電圧上昇が発生して、出力電圧 V o u t が判定電圧 V c o m (V s s) よりも高くなると、スイッチ S W 1 , S W 4 がオン状態に

50

なり、駆動トランジスタ T_1 、 T_4 のゲートが設定ノード N_{set} に接続される。これにより、駆動トランジスタ T_1 、 T_4 のゲート電圧が設定電圧 V_{set} に固定されるので、駆動トランジスタ T_1 、 T_4 は、それぞれ、制御信号 S_{c1} 、 S_{c4} の電圧レベルに拘わらず、強制的にオフ状態になる。

【0076】

以上のように、出力ノード N_{out} において意図しない電圧変動（ここでは、意図しない電圧上昇）が発生すると、保護回路21が駆動トランジスタ T_1 、 T_4 が強制的にオフ状態にすることにより、入力ノード N_{in} と出力ノード N_{out} との間における過電流を抑制することができる。

【0077】

（その他の実施形態）

以上の各実施形態において、保護回路は、2つの駆動トランジスタ T_1 、 T_4 に対応する2つの保護トランジスタ T_{101} 、 T_{104} （または、2つのスイッチ SW_1 、 SW_4 ）を含んでいるが、少なくとも一方の保護トランジスタ（または、少なくとも一方のスイッチ）を含んでいれば、意図しない電圧変動に起因する過電流を抑制することが可能である。

【0078】

また、駆動トランジスタ T_1 、 T_4 に同一の設定電圧 V_{set} を供給するものとして説明したが、駆動トランジスタ T_1 、 T_4 にそれぞれ異なる設定電圧 V_{set} を供給しても良い。また、設定電圧 V_{set} が入力電圧 V_{in} と同一である場合、設定ノード N_{set} は、入力ノード N_{in} であっても良い。例えば、図1に示したチャージポンプ回路1において、保護トランジスタ T_{101} 、 T_{104} のソースを入力ノード N_{in} に接続しても良い。

【産業上の利用可能性】

【0079】

以上のように、この発明によるチャージポンプ回路は、昇圧効率（または降圧効率）を低下させることなく過電流を抑制することができるので、携帯電話、デジタルビデオカメラ、デジタルスチールカメラなどの電子機器の電源回路などとして有用である。

【図面の簡単な説明】

【0080】

【図1】この発明の実施形態1によるチャージポンプ回路の構成を示す図。

【図2】図1に示したチャージポンプ回路による動作について説明するためのタイミングチャート。

【図3】図1に示したチャージポンプ回路の変形例を示す図。

【図4】この発明の実施形態2によるチャージポンプ回路の構成を示す図。

【図5】図4に示したチャージポンプ回路の変形例を示す図。

【図6】図4に示したチャージポンプ回路の別の変形例を示す図。

【図7】図1に示したチャージポンプ回路を降圧型チャージポンプ回路として使用する例について説明するための図。

【図8】図7に示したチャージポンプ回路の動作について説明するためのタイミングチャート。

【図9】図4に示したチャージポンプ回路を降圧型チャージポンプ回路として使用する例について説明するための図。

【図10】従来の昇圧型チャージポンプ回路について説明するための図。

【図11】従来の降圧型チャージポンプ回路について説明するための図。

【符号の説明】

【0081】

- 1, 2 昇圧型チャージポンプ回路
- 1a, 2a 降圧型チャージポンプ回路
- 10 ポンプ回路

10

20

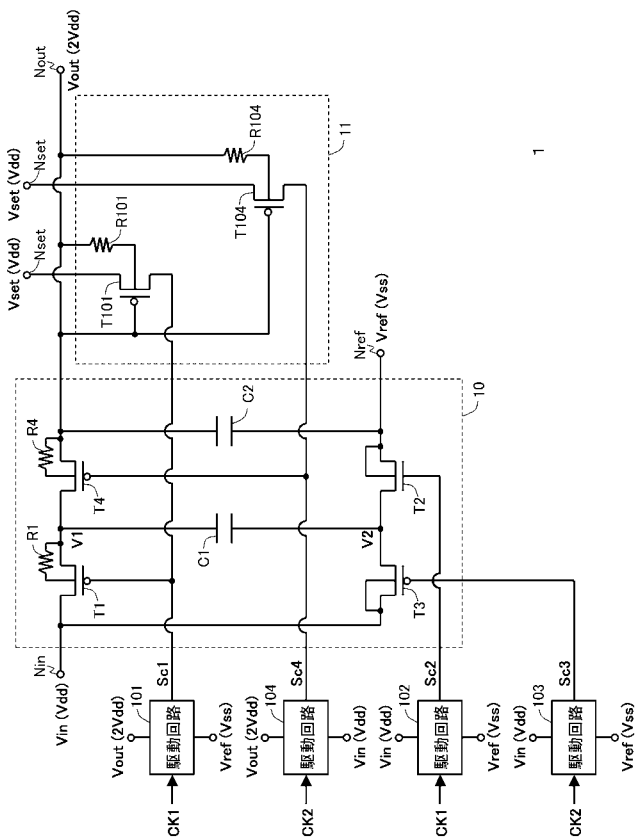
30

40

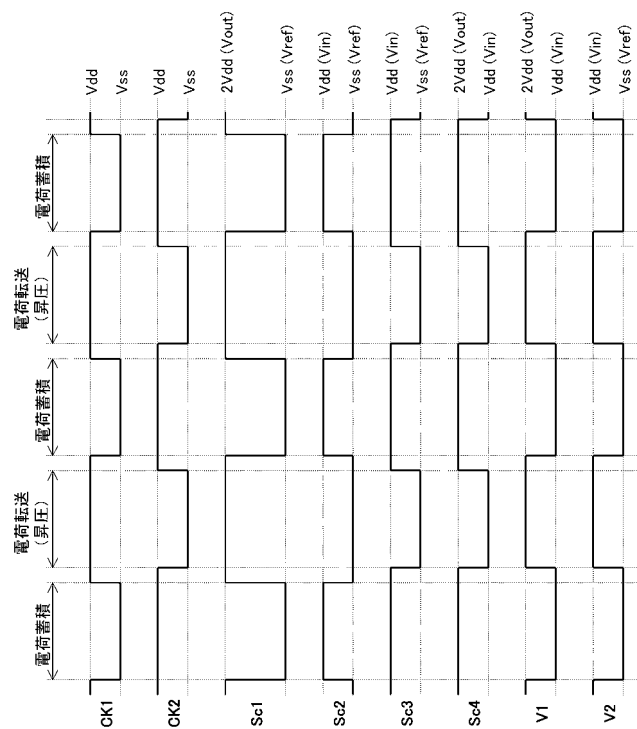
50

1 0 1 , 1 0 2 , 1 0 3 , 1 0 4	駆 動 回 路
1 1 , 1 1 a , 2 1 , 2 1 a , 2 1 b	保 護 回 路
C 1	ポンピング容量
C 2	出力容量
T 1 , T 2 , T 3 , T 4	駆 動 ト ラ ン ジ ス タ
T 1 0 1 , T 1 0 4	保 護 ト ラ ン ジ ス タ
R 1 , R 4 , R 1 0 1 , R 1 0 4	保 護 抵 抗
2 0 1 , 2 0 4	比 較 器
S W 1 , S W 4	保 護 ス イ ッ チ

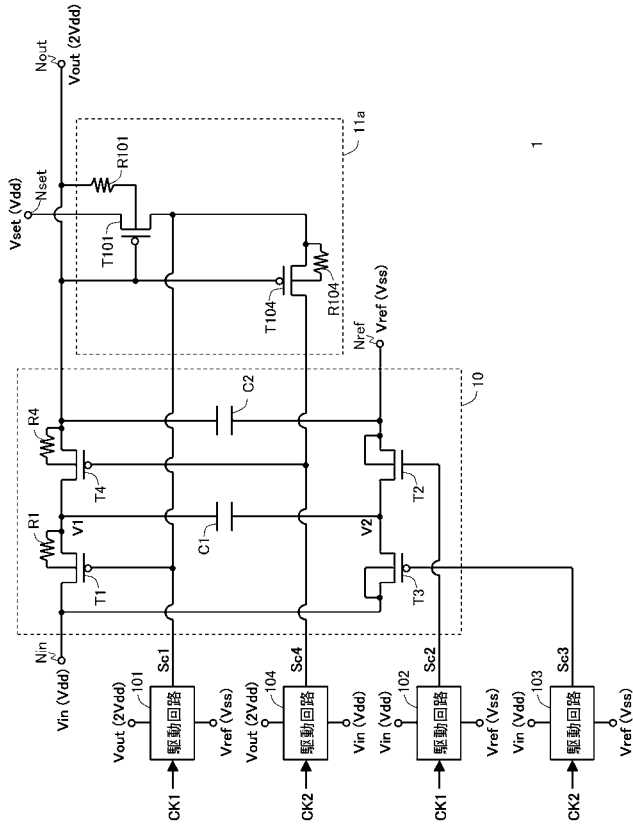
【 図 1 】



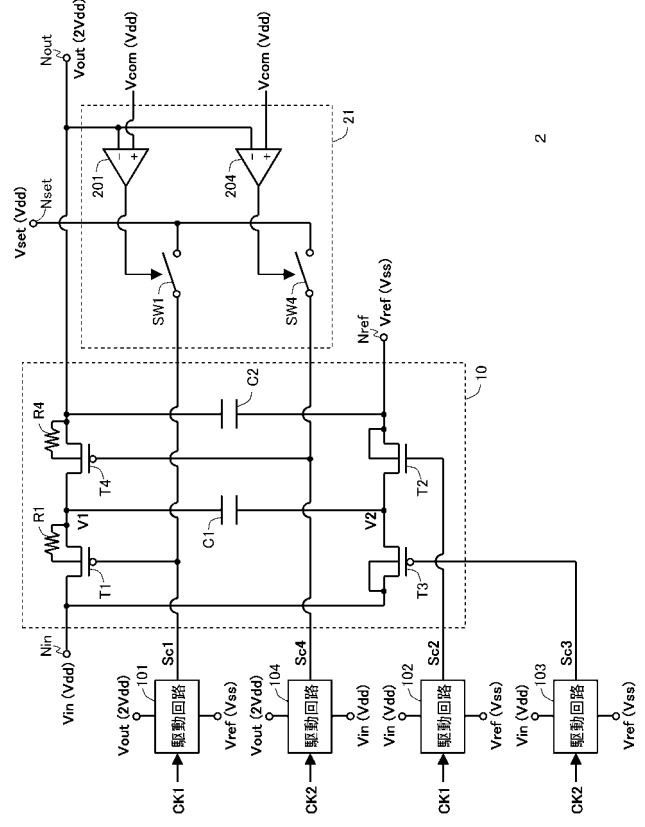
【 図 2 】



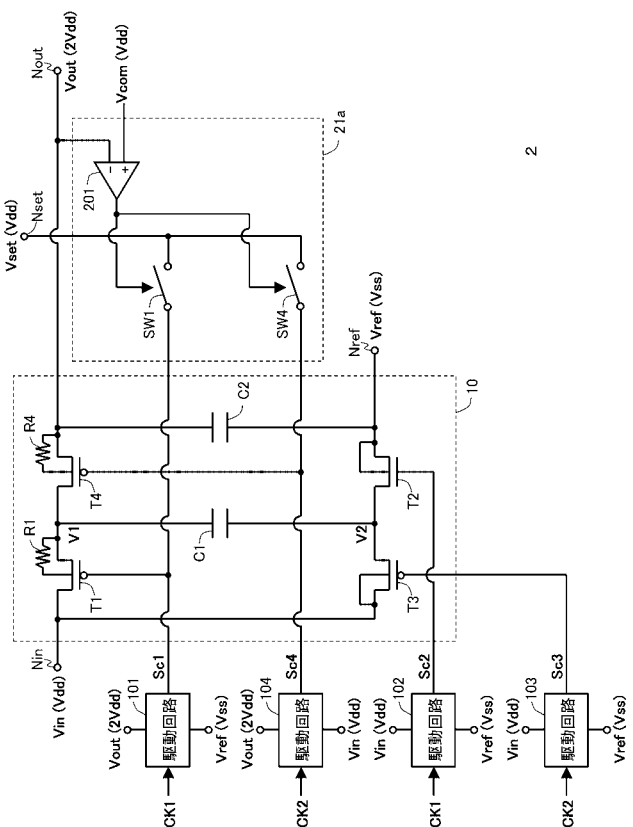
【図 3】



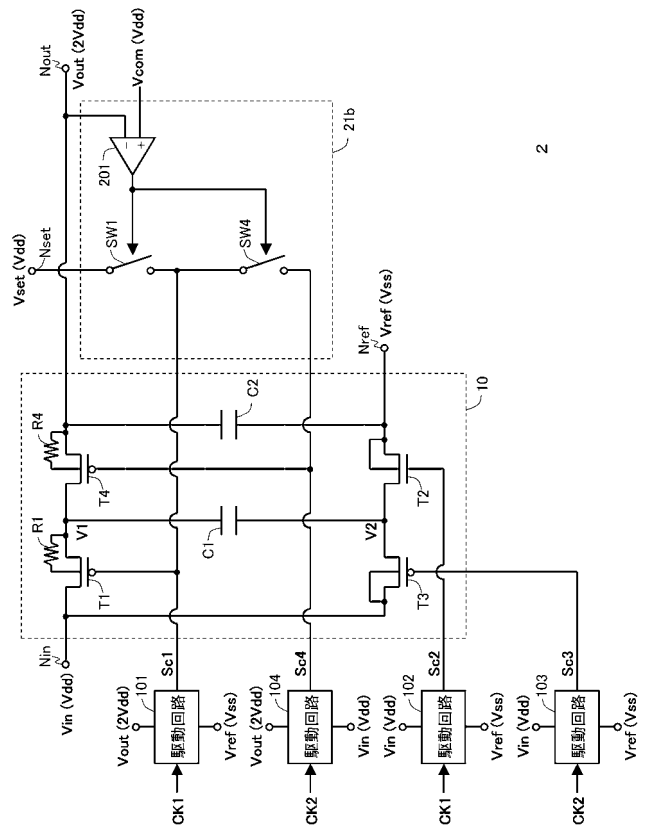
【図 4】



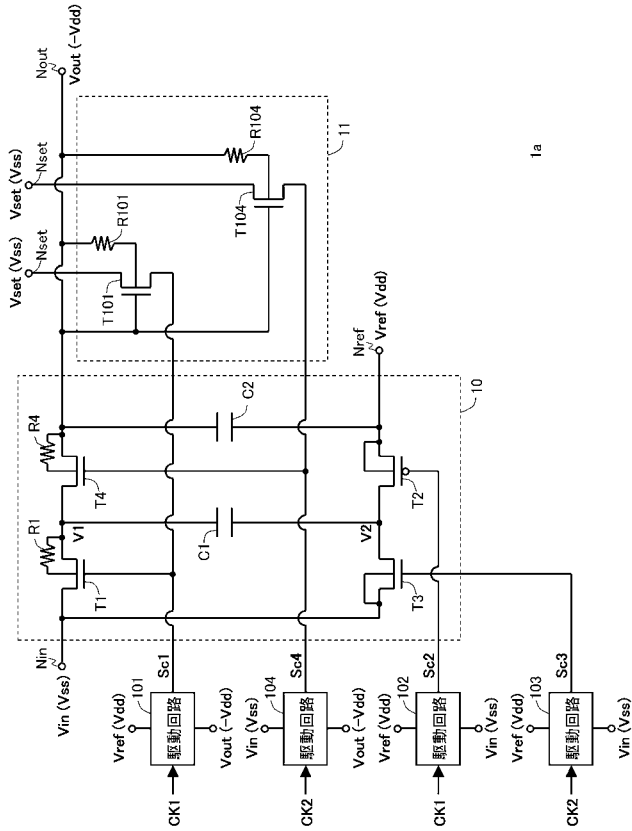
【図 5】



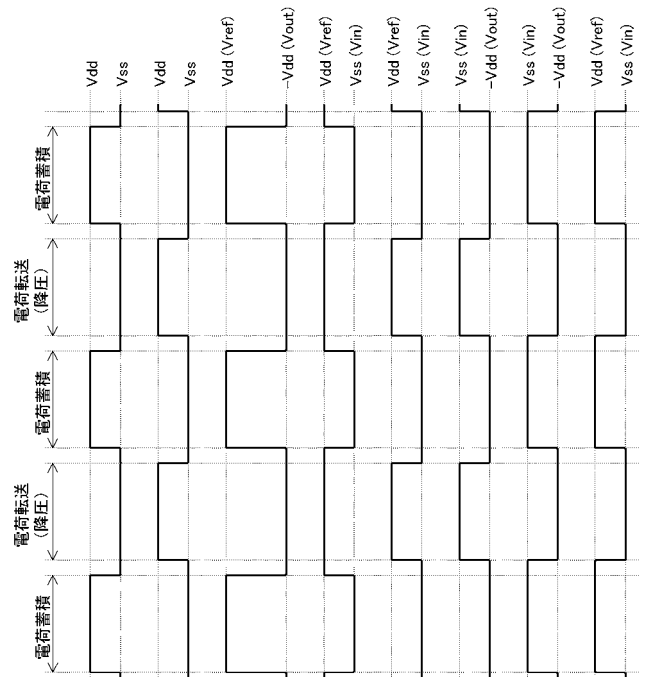
【図 6】



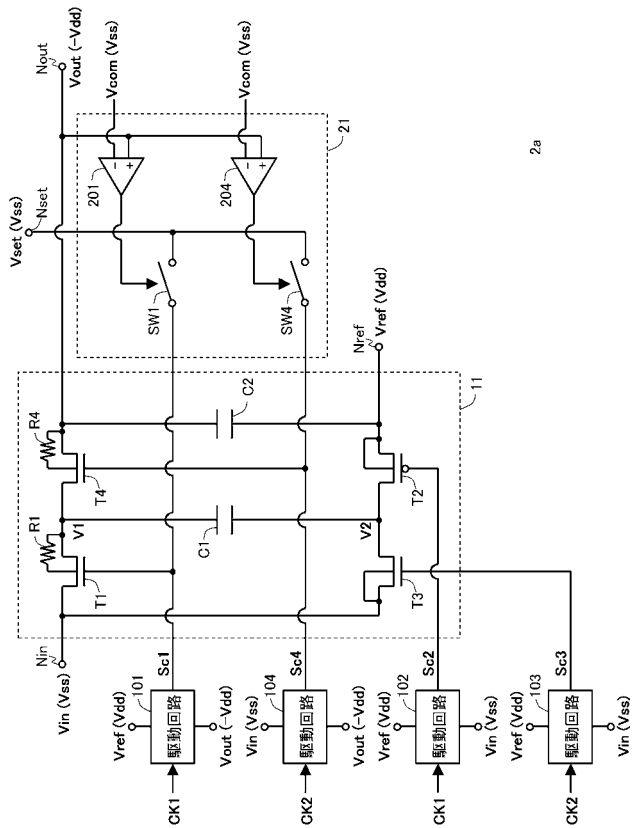
【図 7】



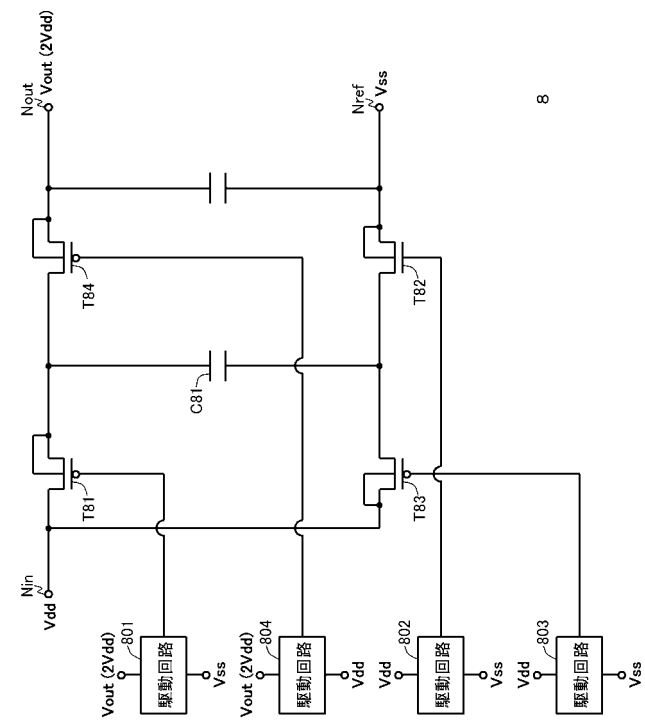
【図 8】



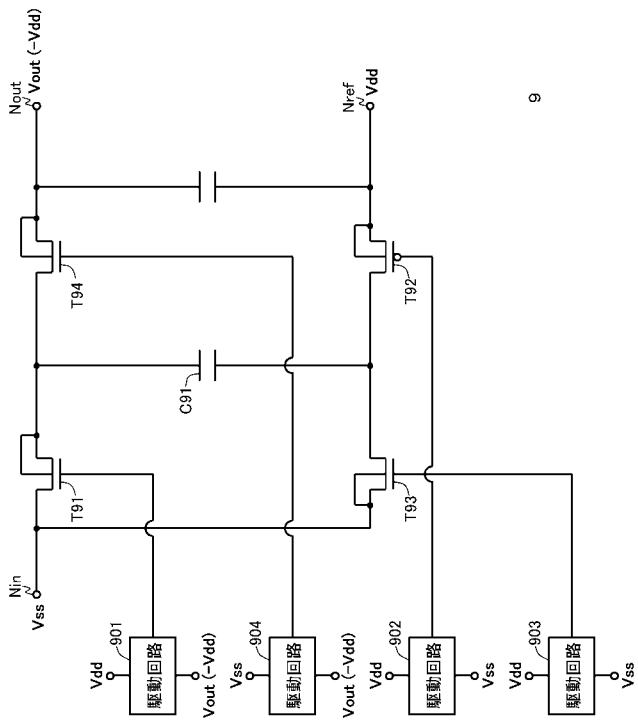
【図 9】



【図 10】



【図 11】



フロントページの続き

(74)代理人 100117581

弁理士 二宮 克也

(74)代理人 100117710

弁理士 原田 智雄

(74)代理人 100121728

弁理士 井関 勝守

(74)代理人 100124671

弁理士 関 啓

(74)代理人 100131060

弁理士 杉浦 靖也

(72)発明者 中井 貴之

大阪府門真市大字門真 1 0 0 6 番地 パナソニック半導体システムテクノ株式会社内

F ターム(参考) 5H730 AA20 AS00 AS04 AS05 BB02 BB03 BB57 BB86 BB98 DD04

FD01 FG01 XX03 XX15 XX23 XX33