

	(19) 대한민국특허청(KR) (12) 공개특허공보(A)	(11) 공개번호 10-2012-0014677 (43) 공개일자 2012년02월20일
(51) Int. Cl. <i>H01L 33/04</i> (2010.01) <i>B82B 1/00</i> (2006.01) (21) 출원번호 10-2010-0076791 (22) 출원일자 2010년08월10일 심사청구일자 2010년08월10일	(71) 출원인 인하대학교 산학협력단 인천광역시 남구 인하로 100, 인하대학교 (용현동) (72) 발명자 오범환 인천광역시 남구 인하로 100, 인하대학교 정보공학부 (용현동) 성준호 인천광역시 남구 용현5동 627-534 신창APT 101동 1405호 (뒷면에 계속) (74) 대리인 이원희	

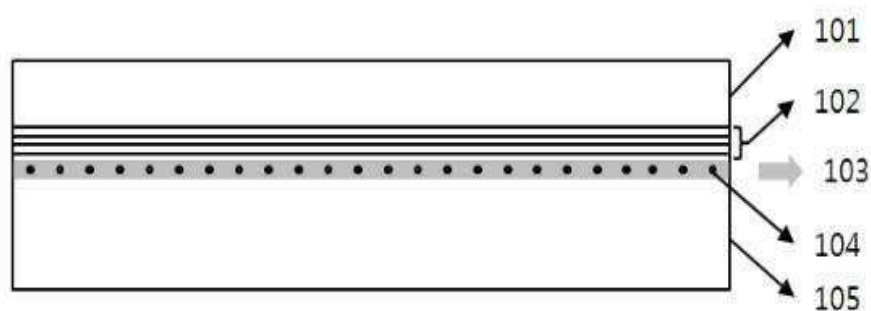
전체 청구항 수 : 총 14 항

(54) 전도성 매개물층이 적용된 금속 나노입자 내장형 발광다이오드 구조

(57) 요약

본 발명은, 반도체층 내부에 금속 나노입자를 내장한 전도성 매개물층을 삽입하여 발광다이오드의 효율을 개선시키는 새로운 반도체 발광다이오드의 구조에 관한 것으로서, 금속 나노입자를 발광다이오드의 활성층으로부터 수십 나노미터 이하로 근접시킬 경우, 금속 입자의 국소화된 표면 플라즈몬 현상(LSPR: Localized Surface Plasmon Resonance)에 의해 활성층의 광방출효율 또는 내부 양자효율이 크게 증대될 수 있는 효과를 극대화 및 최적화하기 위해서는, 금속 나노입자를 둘러싼 물질의 유전상수와 금속 나노입자의 크기, 모양 및 밀도의 조절이 필요한 문제를 해결하기 위해, 본 발명에 따르면, 반도체(GaN)의 유전상수(450nm 파장에서 약 8.1)의 유전상수보다 낮은 유전상수를 가지는 ITO(Indium Tin Oxide)(450nm 파장에서 약 3.84) 등의 물질을 매개물질로서 사용하여, 표면 플라즈몬 공명결합의 중심파장을 단파장 영역으로 이동시켜 청색 발광다이오드의 출력 파장과 최대한 일치시키며, 그것에 의해 내부 양자효율을 극대화할 수 있는 금속 나노입자의 표면 플라즈몬 공명결합 현상을 이용한 반도체 발광다이오드의 구조가 제공된다.

대표도 - 도1



(72) 발명자

이민우

인천광역시 부평구 세월천로 16, 대우APT 111동
2502호 (청천동)

최철현

인천광역시 남구 매소홀로 340, 풍림아이원APT 10
9동 102호 (학익동)

이 발명을 지원한 국가연구개발사업

과제고유번호 R11-2003-022

부처명 한국과학재단

연구관리전문기관 인하대학교

연구사업명 우수연구센터(ERC) 사업

연구과제명 집적형 광자기술 연구센터

기여율 1/1

주관기관 지식경제부

연구기간 2003.08.01 ~ 2012.02.28

특허청구의 범위

청구항 1

전도성 매개물층이 적용된 금속 나노입자 내장형 발광다이오드 구조에 있어서,
n형 도핑 반도체층(n-type semiconductor)과,
금속 나노입자(metallic nanoparticles)를 포함하는 전도성 매개물층(conducting intermediate layer)과,
양자우물 활성층(multi quantum wells active layer) 및
p형 도핑 반도체층(p-type semiconductor)이 차례로 적층되어 구성된 것을 특징으로 하는 발광다이오드 구조.

청구항 2

제 1항에 있어서,
상기 n형 도핑 반도체층과 상기 p형 도핑 반도체층은, 서로 그 도핑이 반대가 되도록 구성된 것을 특징으로 하는 발광다이오드 구조.

청구항 3

제 1항에 있어서,
상기 전도성 매개물층의 전도성 매개물질은, ITO(Indium-Tin-Oxide), SnO₂(Tin-dioxide), TiO₂(Titanium-dioxide), ZnO(Zinc-Oxide), IZO(Indium-Zinc-Oxide), 탄소 나노튜브(CNT: Carbon NanoTubes)와 같은 투명전극용 전도성 화합물(TCO: Transparent Conducting Oxide), 전도성 합금(Conducting Alloy), 전도성 고분자 물질(Conducting Polymer)과 같은 박막소재와 같은 물질들을 사용할 수 있도록 구성된 것을 특징으로 하는 발광다이오드 구조.

청구항 4

제 1항에 있어서,
상기 금속 나노입자의 소재로는, Au, Ag, Al, Cu, Ti, Ir, Mo, Ni, Os, Pt, Rh, W 등을 사용할 수 있도록 구성된 것을 특징으로 하는 발광다이오드 구조.

청구항 5

제 1항에 있어서,
상기 발광다이오드의 소재로는, GaN, GaAs, InGaN, AlGaN, AlGaInN과 같은 III-V족 반도체 화합물 및 Si와 같은 반도체를 사용할 수 있도록 구성된 것을 특징으로 하는 발광다이오드 구조.

청구항 6

제 1항에 있어서,
상기 금속 나노입자의 크기, 모양, 밀도 및 상기 전도성 매개물층의 두께를 조절함으로써 상기 금속 나노입자와 상기 양자우물 활성층의 간격을 용이하게 조절할 수 있도록 구성되고,
그것에 의해, 상기 양자우물 활성층과의 표면 플라즈몬 공명결합의 극대화를 용이하게 달성할 수 있도록 구성된 것을 특징으로 하는 발광다이오드 구조.

청구항 7

제 1항에 있어서,
상기 구조는, 상기 n형 도핑 반도체층과 상기 p형 도핑 반도체층 사이에 적어도 둘 이상의 복수의 전도성 매개물층을 포함하도록 구성된 것을 특징으로 하는 발광다이오드 구조.

청구항 8

전도성 매개물을 포함하는 금속 나노입자 내장형 발광다이오드 칩 구조에 있어서,
 성장기판과,
 무도핑 반도체층(undoped semiconductor)과,
 n형 도핑 반도체층(n-type semiconductor)과,
 금속 나노입자(metal Nano-particles)를 포함하는 전도성 매개물층(conducting intermediate layer)과,
 양자우물 활성층(multi quantum wells active layer)과,
 p형 도핑 반도체층(p-type semiconductor) 및
 투명전극층(transparent electrode)이 차례대로 적층되어 이루어지고,
 상기 투명전극층 상에 형성되는 p형 접촉전극(p-type contact electrode)과,
 상기 n형 도핑 반도체층 상에 형성되는 n형 접촉전극(n-type contact electrode)을 포함하여 구성된 것을 특징으로 하는 발광다이오드 칩 구조.

청구항 9

제 8항에 있어서,
 상기 n형 도핑 반도체층과 상기 p형 도핑 반도체층 및 상기 n형 접촉전극과 상기 p형 접촉전극은, 서로 그 도핑이 반대가 되도록 구성된 것을 특징으로 하는 발광다이오드 칩 구조.

청구항 10

제 8항에 있어서,
 상기 전도성 매개물층의 전도성 매개물질은, ITO(Indium-Tin-Oxide), SnO_2 (Tin-dioxide), TiO_2 (Titanium-dioxide), ZnO (Zinc-Oxide), IZO(Indium-Zinc-Oxide), 탄소 나노튜브(CNT: Carbon NanoTubes)와 같은 투명전극용 전도성 화합물(TCO: Transparent Conducting Oxide), 전도성 합금(Conducting Alloy), 전도성 고분자 물질(Conducting Polymer)과 같은 박막소재와 같은 물질들을 사용할 수 있도록 구성된 것을 특징으로 하는 발광다이오드 칩 구조.

청구항 11

제 8항에 있어서,
 상기 금속 나노입자의 소재로는, Au, Ag, Al, Cu, Ti, Ir, Mo, Ni, Os, Pt, Rh, W 등을 사용할 수 있도록 구성된 것을 특징으로 하는 발광다이오드 칩 구조.

청구항 12

제 8항에 있어서,
 상기 발광다이오드의 소재로는, GaN, GaAs, InGaN, AlGaN, AlGaInN과 같은 III-V족 반도체 화합물 및 Si와 같은 반도체를 사용할 수 있도록 구성된 것을 특징으로 하는 발광다이오드 칩 구조.

청구항 13

제 8항에 있어서,
 상기 금속 나노입자의 크기, 모양, 밀도 및 상기 전도성 매개물층의 두께를 조절함으로써 상기 금속 나노입자와 상기 양자우물 활성층의 간격을 용이하게 조절할 수 있도록 구성되고,
 그것에 의해, 상기 양자우물 활성층과의 표면 플라즈몬 공명결합의 극대화를 용이하게 달성할 수 있도록 구성된 것을 특징으로 하는 발광다이오드 칩 구조.

청구항 14

제 8항에 있어서,

상기 구조는, 상기 n형 도핑 반도체층과 상기 p형 도핑 반도체층 사이에 적어도 둘 이상의 복수의 전도성 매개물층을 포함하도록 구성된 것을 특징으로 하는 발광다이오드 칩 구조.

명세서

기술분야

[0001] 본 발명은 발광다이오드(Light Emitting Diode, LED)에 관한 것으로, 더 상세하게는, 금속 나노입자의 표면 플라즈몬 공명결합 현상을 이용한 반도체 발광다이오드의 효율 증대 기법을 개선시킨 구조에 관한 것으로서, 양자우물 활성층에 근접한 위치의 p형 또는 n형 도핑 반도체층 내부에 금속 나노입자를 내장한 전도성 매개물층을 삽입하여 발광다이오드의 효율을 개선시킬 수 있도록 하는 기술적 방법에 관한 것이다.

배경기술

[0002] 발광다이오드(LED)는, 반도체에 전압을 가할 때 생기는 발광현상을 이용하는 것이며, 이러한 현상은, 1923년 탄화규소 결정의 발광 관측에서 비롯된 것으로, 1923년에 비소화갈륨(GaAs) p-n 접합에서의 고발광효율이 발견되면서부터 그 연구가 활발하게 진행되었다.

[0003] 또한, 1960년대 말에는 이들이 실용화되기에 이르러 각종 전자기기의 표시용 램프, 숫자 표시장치나 계산기의 카드판독기 등의 다양한 분야에 널리 쓰이고 있으며, 최근에는 유비쿼터스(ubiquitous)의 실현을 위한 각종 응용분야, 신호등, 실외 풀 컬러 디스플레이, LCD(Liquid Crystal Display)의 백라이트 유닛(backlight units), 조명장치 등 더욱 많은 분야에 응용될 것으로 기대되고 있다.

[0004] 이와 같이 그 적용범위가 확대됨에 따라, 적은 전력소비로 더 높은 발광효율을 가지는 발광다이오드에 대한 요구가 점점 커지고 있다.

[0005] 그러나 기존의 발광다이오드는, 활성층의 내부 양자효율(Internal Quantum Efficiency)과 구조적인 특성의 한계에 의해 광추출효율(Optical Extraction Efficiency)이 처음부터 결정되어 있는 것이며, 이는 발광다이오드의 전광 변환효율 및 광방출효율에 있어 제약을 가져오게 된다.

[0006] 특히, 활성층의 내부 양자효율을 개선시키기 위한 방안으로, 양자우물 활성층(Quantum Well Active Layer)에 금속 나노입자 또는 금속 박막을 수십 나노미터 이내로 근접시켜 양자우물 활성층의 내부 양자효율을 증대시키는 기술이 주목받고 있다.

[0007] 이는, 근접한 금속 구조물에 의해 양자우물 발광체에서 이득(Gain)을 얻을 수 있는 원리에 근거한 것이며, 이와 같이 양자우물 내의 쌍극자와 금속 구조물 간의 표면 플라즈몬 공명결합(Surface Plasmon Resonance Coupling)을 유도함으로써 양자우물의 내부 양자효율을 수 배 ~ 수십 배 증대시킬 수 있게 된다.

[0008] 그러나 이러한 표면 플라즈몬 공명결합을 극대화하기 위해서는, 금속 나노입자와 입자를 둘러싼 물질의 광학적 특성이 매우 중요하다.

[0009] 이는 표면 플라즈몬 공명결합이 빛의 특정 파장영역에 대해서만 일어나고, 이러한 파장영역은 금속 나노입자의 물질, 크기, 모양, 밀도, 입자를 둘러싼 주변 물질의 유전상수 등에 매우 민감하게 의존하기 때문이다.

[0010] 따라서 표면 플라즈몬 공명결합에 의한 발광다이오드의 내부 양자효율을 극대화하기 위해서는, 양자우물 활성층의 발광파장과 금속 나노입자의 표면 플라즈몬 공명파장이 일치되도록 상기한 변수들을 조절하는 과정이 필요하다.

[0011] 전도성 매개물이 없는 기존의 금속 나노입자 내장형 발광다이오드의 경우, 상기한 변수들 가운데 입자 주변물질의 유전상수를 조절하는 것이 불가능하고, 그로 인해 표면 플라즈몬 공명파장을 조절하는 것에 한계가 있다.

[0012] 이는, 표면 플라즈몬 공명결합 현상을 이용한 발광다이오드의 내부 양자효율 증대기법을 청색 발광다이오드에 적용시키는 데에 있어서 기술적인 한계로 작용한다.

- [0013] 일례로, GaN 기반의 청색 발광다이오드의 활성층의 발광 중심파장은 약 450nm인데 비해, 약 5nm 직경의 Ag 나노입자를 사용할 경우, 입자의 표면 플라즈몬 공명 중심파장은 약 510nm가 되며, Ag 나노입자의 크기가 커질수록 보다 장파장 쪽으로 이동하는 경향을 보인다.
- [0014] 이는, 금속 나노입자를 둘러싸고 있는 물질인 GaN의 유전상수(450nm 파장에서 약 8.1)가 매우 높기 때문인데, 보다 낮은 유전상수를 가지는 주변물질을 사용할 경우, 표면 플라즈몬 공명 중심파장을 단파장 쪽으로 이동시킬 수 있어 표면 플라즈몬 공명결합 효과로 인한 청색 발광다이오드의 내부 양자효율 극대화를 기대할 수 있다.
- [0015] 아울러, 상기한 바와 같은 종래의 발광다이오드의 예로는, 예를 들면, "J. Vuckovic, M. Loncar, and A. Scherer, "Surface Plasmon Enhanced Light-Emitting Diode", IEEE Journal of quantum electronics, 36, 1131, (2000)"에 기재된 바와 같은 기술내용이 있다.
- [0016] 즉, 상기 문헌은, 금속 박막을 사용한 GaN 기반 발광다이오드의 내부 양자효율을 증가시키기 위한 방법을 제시하고는 있으나, 상기 문헌에는 금속 나노입자를 사용하는 방법에 대하여는 개시되어 있지 않다.
- [0017] 또한, 예를 들면, "Surface plasmon-enhanced light-emitting diodes using silver nanoparticles embedded in p-GaN, Chu-Young cho 외 7명, Nanotechnology 21, 205201 (2010)"에 기재된 기술내용에는, 금속 나노입자(Ag)가 p-GaN 반도체층에 내장된 청색 발광다이오드의 효율증대방법 및 그 구조가 제시되어 있고, 아울러, "Surface-Plasmon-Enhanced Light-Emitting Diodes, Min-Ki Kwon 외 6명, Advanced Materials 20, 1253 (2008)"에는, 금속 나노입자(Ag)가 n-GaN 반도체 층에 내장된 청색 발광다이오드의 효율증대방법 및 그 구조가 제시되어 있다.
- [0018] 그러나 상기 문헌들에 기재된 기술내용들은, 금속 나노입자 내장형 청색 GaN 기반 발광다이오드의 구조를 개시하고는 있으나, 상기 문헌들의 경우는, 표면 플라즈몬 중심파장과 발광파장이 일치하지 않아 내부 양자효율의 증대를 기대하는 데에 치명적인 결점이 있는 것이었다.
- [0019] 따라서 상기한 바와 같이, 금속 나노입자 내장형 청색 GaN 기반 발광다이오드의 구조에 있어서, 표면 플라즈몬 중심파장과 양자우물 활성층의 발광파장을 일치시켜 표면 플라즈몬 공명결합 효과의 극대화를 도모함으로써, 청색 발광다이오드의 내부 양자효율 극대화할 수 있는 새로운 발광다이오드의 구조 또는 그 제조방법을 제공하는 것이 바람직하나, 아직까지 그러한 요구를 모두 만족시키는 구조나 방법은 제공되지 못하고 있는 실정이다.

발명의 내용

해결하려는 과제

- [0020] 본 발명은 상기한 바와 같은 종래기술의 문제점들을 해결하기 위한 것으로, 따라서 본 발명의 목적은, 금속 나노입자 내장형 청색 GaN 기반 발광다이오드의 구조에 있어서, 표면 플라즈몬 중심파장과 양자우물 활성층의 발광파장을 일치시켜 표면 플라즈몬 공명결합 효과를 극대화함으로써 청색 발광다이오드의 내부 양자효율 극대화할 수 있도록 구성된 전도성 매개물층이 적층된 금속 나노입자 내장형 발광다이오드를 제공하고자 하는 것이다.

과제의 해결 수단

- [0021] 상기한 바와 같은 목적을 달성하기 위해, 본 발명에 따르면, 전도성 매개물층이 적용된 금속 나노입자 내장형 발광다이오드 구조에 있어서, n형 도핑 반도체층(n-type semiconductor)과, 금속 나노입자(metallic nanoparticles)를 포함하는 전도성 매개물층(conducting intermediate layer)과, 양자우물 활성층(multi quantum wells active layer) 및 p형 도핑 반도체층(p-type semiconductor)이 차례로 적층되어 구성된 것을 특징으로 하는 발광다이오드 구조가 제공된다.
- [0022] 여기서, 상기 n형 도핑 반도체층과 상기 p형 도핑 반도체층은, 서로 그 도핑이 반대가 되도록 구성된 것을 특징으로 한다.
- [0023] 또한, 상기 전도성 매개물층의 전도성 매개물질은, ITO(Indium-Tin-Oxide), SnO₂(Tin-dioxide), TiO₂(Titanium-dioxide), ZnO(Zinc-Oxide), IZO(Indium-Zinc-Oxide), 탄소 나노튜브(CNT: Carbon NanoTubes)와 같은 투명전극용 전도성 화합물(TCO: Transparent Conducting Oxide), 전도성 합금(Conducting Alloy), 전도성 고분자 물질(Conducting Polymer)과 같은 박막소재와 같은 물질들을 사용할 수 있도록 구성된 것을 특징으로 한다.
- [0024] 아울러, 상기 금속 나노입자의 소재로는, Au, Ag, Al, Cu, Ti, Ir, Mo, Ni, Os, Pt, Rh, W 등을 사용할 수 있

도록 구성된 것을 특징으로 한다.

- [0025] 또한, 상기 발광다이오드의 소재로는, GaN, GaAs, InGaN, AlGaN, AlGaInN과 같은 III-V족 반도체 화합물 및 Si와 같은 반도체를 사용할 수 있도록 구성된 것을 특징으로 한다.
- [0026] 더욱이, 상기 구조는, 상기 금속 나노입자의 크기, 모양, 밀도 및 상기 전도성 매개물층의 두께를 조절함으로써 상기 금속 나노입자와 상기 양자우물 활성층의 간격을 용이하게 조절할 수 있도록 구성되고, 그것에 의해, 상기 양자우물 활성층과의 표면 플라즈몬 공명결합의 극대화를 용이하게 달성할 수 있도록 구성된 것을 특징으로 한다.
- [0027] 또, 상기 구조는, 상기 n형 도핑 반도체층과 상기 p형 도핑 반도체층 사이에 적어도 둘 이상의 복수의 전도성 매개물층을 포함하도록 구성된 것을 특징으로 한다.
- [0028] 또한, 본 발명에 따르면, 전도성 매개물을 포함하는 금속 나노입자 내장형 발광다이오드 칩 구조에 있어서, 성장기판과, 무도핑 반도체층(undoped semiconductor)과, n형 도핑 반도체층(n-type semiconductor)과, 금속 나노입자(metal Nano-particles)를 포함하는 전도성 매개물층(conducting intermediate layer)과, 양자우물 활성층(multi quantum wells active layer)과, p형 도핑 반도체층(p-type semiconductor) 및 투명전극층(transparent electrode)이 차례대로 적층되어 이루어지고, 상기 투명전극층 상에 형성되는 p형 접촉전극(p-type contact electrode)과, 상기 n형 도핑 반도체층 상에 형성되는 n형 접촉전극(n-type contact electrode)을 포함하여 구성된 것을 특징으로 하는 발광다이오드 칩 구조가 제공된다.
- [0029] 여기서, 상기 n형 도핑 반도체층과 상기 p형 도핑 반도체층 및 상기 n형 접촉전극과 상기 p형 접촉전극은, 서로 그 도핑이 반대가 되도록 구성된 것을 특징으로 한다.
- [0030] 또, 상기 전도성 매개물층의 전도성 매개물질은, ITO(Indium-Tin-Oxide), SnO₂(Tin-dioxide), TiO₂(Titanium-dioxide), ZnO(Zinc-Oxide), IZO(Indium-Zinc-Oxide), 탄소 나노튜브(CNT: Carbon NanoTubes)와 같은 투명전극용 전도성 화합물(TCO: Transparent Conducting Oxide), 전도성 합금(Conducting Alloy), 전도성 고분자 물질(Conducting Polymer)과 같은 박막소재와 같은 물질들을 사용할 수 있도록 구성된 것을 특징으로 한다.
- [0031] 또한, 상기 금속 나노입자의 소재로는, Au, Ag, Al, Cu, Ti, Ir, Mo, Ni, Os, Pt, Rh, W 등을 사용할 수 있도록 구성된 것을 특징으로 한다.
- [0032] 아울러, 상기 발광다이오드의 소재로는, GaN, GaAs, InGaN, AlGaN, AlGaInN과 같은 III-V족 반도체 화합물 및 Si와 같은 반도체를 사용할 수 있도록 구성된 것을 특징으로 한다.
- [0033] 아울러, 상기 구조는, 상기 금속 나노입자의 크기, 모양, 밀도 및 상기 전도성 매개물층의 두께를 조절함으로써 상기 금속 나노입자와 상기 양자우물 활성층의 간격을 용이하게 조절할 수 있도록 구성되고, 그것에 의해, 상기 양자우물 활성층과의 표면 플라즈몬 공명결합의 극대화를 용이하게 달성할 수 있도록 구성된 것을 특징으로 한다.
- [0034] 또한, 상기 구조는, 상기 n형 도핑 반도체층과 상기 p형 도핑 반도체층 사이에 적어도 둘 이상의 복수의 전도성 매개물층을 포함하도록 구성된 것을 특징으로 한다.

발명의 효과

- [0035] 상기한 바와 같이, 본 발명에 따르면, 금속 나노입자 내장형 청색 GaN 기반 발광다이오드의 구조에 있어서 표면 플라즈몬 중심파장과 양자우물 활성층의 발광파장을 일치시켜 표면 플라즈몬 공명결합 효과를 극대화함으로써 청색 발광다이오드의 내부 양자효율을 극대화할 수 있도록 구성된 전도성 매개물층이 적층된 금속 나노입자 내장형 발광다이오드를 제공할 수 있다.
- [0036] 또, 본 발명에 따르면, 상기한 바와 같이 전도성 매개물 층이 적용된 금속 나노입자 내장형 발광다이오드가 제공됨으로써, 금속 나노입자 주변물질인 반도체의 높은 유전상수로 인해 표면 플라즈몬 공명결합을 이용한 내부 양자효율 증대기술이 청색 LED에 적용되기 어려웠던 종래의 기술적 한계를 극복할 수 있어, 고효율의 청색 LED의 구현을 가능하게 할 수 있다.
- [0037] 또한, 본 발명에 따르면, 기존의 효율증대기술과 중복적용이 가능하여 백색 LED 조명기술의 획기적인 발전을 도모할 수 있을 뿐만 아니라, 태양전지 및 바이오 관련소자 등에도 유용하게 쓰일 수 있어, 다양한 분야에 걸쳐 그 활용 가치가 매우 높은 전도성 매개물 층이 적용된 금속 나노입자 내장형 발광다이오드를 제공할 수 있다.

도면의 간단한 설명

- [0038] 도 1은 본 발명에 따른 전도성 매개물층이 적용된 금속 나노입자 내장형 발광다이오드의 전체적인 구조를 개략적으로 나타내는 도면이다.
- 도 2는 본 발명에 따른 전도성 매개물층이 적용된 금속 나노입자 내장형 발광다이오드를 실제로 적용한 예를 나타내는 도면이다.

발명을 실시하기 위한 구체적인 내용

- [0039] 이하, 첨부된 도면을 참조하여, 본 발명에 따른 전도성 매개물층이 적용된 금속 나노입자 내장형 발광다이오드의 상세한 내용에 대하여 설명한다.
- [0040] 여기서, 이하에 설명하는 내용은 본 발명을 실시하기 위한 하나의 실시예일 뿐이며, 본 발명은 이하에 설명하는 실시예의 내용으로만 한정되는 것은 아니라는 사실에 유념해야 한다.
- [0041] 즉, 본 발명은, 금속 나노입자를 발광다이오드의 활성층으로부터 수십 나노미터 이하로 근접시킬 경우 금속입자의 국소화된 표면 플라즈몬 현상(LSPR: Localized Surface Plasmon Resonance)에 의해 활성층의 광방출효율 또는 내부 양자효율이 크게 증대되는 현상을 이용한 것으로, 그러한 현상의 극대화 및 최적화를 위해서는 금속 나노입자를 둘러싼 물질의 유전상수와 금속 나노입자의 크기, 모양 및 밀도의 조절이 필요하게 된다.
- [0042] 즉, 본 발명은, 상기한 바와 같이, 금속 나노입자가 포함된 전도성 매개물질을 이용하여 금속 나노입자를 둘러싼 물질의 유전상수 등의 물성 조절을 용이하게 하는 것이다.
- [0043] 예를 들면, 매개물질로서 ITO(Indium Tin Oxide)와 같은 물질을 사용할 경우, 반도체(여기서, GaN의 유전상수는 450nm 파장에서 약 8.1)의 유전상수보다 낮은 유전상수(450nm 파장에서 약 3.84)로 인해 표면 플라즈몬 공명결합의 중심파장을 단파장 영역으로 이동시켜 청색 발광다이오드의 출력파장과 최대한 일치시킬 수 있으며, 그것에 의해, 내부 양자효율의 극대화를 달성할 수 있다.
- [0044] 아울러, ITO 매개물층이 반도체 p-n 접합의 운반자(carrier) 이동에 지장을 주지 않을 뿐만 아니라, 웨이퍼 접합기술을 이용하여 제조할 경우에도 저온 및 저압 공정을 유도하는 등, 공정상 이점 또한 기대할 수 있다.
- [0045] 계속해서, 도 1을 참조하여, 본 발명에 따른 전도성 매개물층이 적용된 금속 나노입자 내장형 발광다이오드의 구조에 대하여 설명한다.
- [0046] 도 1을 참조하면, 도 1은 본 발명에 따른 전도성 매개물층이 적용된 금속 나노입자 내장형 발광다이오드의 전체적인 구조를 개략적으로 나타내는 도면이다.
- [0047] 즉, 도 1에 나타난 바와 같이, 본 발명은, 금속 나노입자 주변에 반도체보다 유전상수가 낮은 전도성 매개물층을 삽입하는 구조를 가지는 것이다.
- [0048] 더 상세하게는, 도 1에 나타난 바와 같이, 본 발명에 따른 전도성 매개물층이 적용된 금속 나노입자 내장형 발광다이오드의 구조는, n형(p형) 도핑 반도체층(n-type(or p-type) semiconductor)(105) 위에 금속 나노입자(metallic nanoparticles)(104)를 포함하는 전도성 매개물층(conducting intermediate layer)(103), 양자우물 활성층(multi quantum wells active layer)(102) 및 p형(n형) 도핑 반도체층(p-type(or n-type) semiconductor)(101)이 차례로 적층된 구조를 가지는 것이다.
- [0049] 여기서, n형 도핑 반도체층(105)과 p형 도핑 반도체층(101)은, 서로 그 도핑이 반대가 되도록 구성할 수도 있다.
- [0050] 또한, 전도성 매개물층(103)의 전도성 매개물질로는, 예를 들면, ITO(Indium-Tin-Oxide), SnO₂(Tin-dioxide), TiO₂(Titanium-dioxide), ZnO(Zinc-Oxide), IZO(Indium-Zinc-Oxide), 탄소 나노튜브(CNT: Carbon NanoTubes) 등의 투명 전극용 전도성 화합물(TCO: Transparent Conducting Oxide), 전도성 합금(Conducting Alloy), 전도성 고분자 물질(Conducting Polymer) 등의 박막소재와 같은 물질들을 사용할 수 있다.
- [0051] 여기서, 전도성 매개물층(103)의 물질로서, 예를 들면, ITO(Indium Tin Oxide)를 사용할 경우, ITO의 유전상수는 450nm 파장에서 약 3.84가 되므로, 이러한 경우는, 5nm의 은(Ag) 나노입자의 표면 플라즈몬 공명 중심파장을 약 470nm로 설계할 수 있다.

- [0052] 아울러, 상기한 바와 같은 전도성 매개물층(103)의 두께를 적절히 조절함으로써, 금속 나노입자(104)와 양자우물 활성층(102)과의 간격을 용이하게 조절할 수도 있다.
- [0053] 즉, 금속 나노입자(104)의 크기, 모양, 밀도 및 전도성 매개물층(103)의 두께를 적절히 조절함으로써, 양자우물 활성층(102)과의 표면 플라즈몬 공명결합의 극대화를 용이하게 달성할 수 있다.
- [0054] 또한, 예를 들면, 웨이퍼 접합기술을 사용하여 제조할 경우, 전도성 매개물층(103)의 삽입에 의해 저온의 접합 온도 및 접합강도 향상 등의 공정상의 장점 또한 유도할 수 있어, 내부 양자효율의 극대화를 이룰 수 있다.
- [0055] 아울러, 상기한 금속 나노입자(104)의 소재로는, Au, Ag, Al, Cu, Ti, Ir, Mo, Ni, Os, Pt, Rh, W 등을 사용할 수 있다.
- [0056] 또한, 반도체 발광다이오드의 소재로는, GaN, GaAs, InGaN, AlGaN, AlGaInN 등과 같은 III-V족 반도체 화합물 및 Si 등의 반도체를 사용할 수 있다.
- [0057] 계속해서, 도 2는 본 발명에 따른 전도성 매개물을 포함하는 금속 나노입자 내장형 발광다이오드 칩의 전체적인 구성을 개략적으로 나타내는 도면이다.
- [0058] 즉, 본 발명에 따른 전도성 매개물을 포함하는 금속 나노입자 내장형 발광다이오드 칩은, 금속 나노입자가 내장된 전도성 매개물 층 또는 금속 나노입자가 전도성 매개물 층과 n형 또는 p형 반도체층 사이에 적층되어 있는 구조를 포함하여, 금속 나노입자와 전도성 매개물층이 n형 또는 p형 반도체 내부에 삽입된 구조로 구성될 수 있다.
- [0059] 더 상세하게는, 본 발명에 따른 전도성 매개물을 포함하는 금속 나노입자 내장형 발광다이오드 칩은, 도 2에 나타낸 바와 같이, 성장기판(208) 위에 무도핑 반도체층(undoped semiconductor)(207), n형 도핑 반도체층(n-type semiconductor)(203b), 금속 나노입자(metal Nano-particles)(206)를 포함하는 전도성 매개물층(conducting intermediate layer)(205), 양자우물 활성층(multi quantum wells active layer)(204), p형 도핑 반도체층(p-type semiconductor)(203a), 투명전극층(transparent electrode)(202)이 차례로 적층되어 이루어진다.
- [0060] 여기서, 투명전극층(transparent electrode)(202) 상에는 p형 접촉전극(p-type contact electrode)(201a)이 형성되고, n형 도핑 반도체층(203b) 상에는 n형 접촉전극(n-type contact electrode)(201b)이 각각 형성된다.
- [0061] 아울러, 상기한 도 1에 나타낸 실시예의 경우와 마찬가지로, n형 도핑 반도체층(203b)과 p형 도핑 반도체층(203a) 및 n형 접촉전극(201b)과 p형 접촉전극(201a)은 서로 그 도핑이 반대가 되도록 구성될 수도 있다.
- [0062] 또한, 나머지 부분은 상기한 도 1에 나타낸 발광다이오드의 구조와 동일하므로, 설명을 간략히 하기 위해 그 상세한 설명은 생략한다.
- [0063] 따라서 상기한 바와 같은 구조를 이용하여, 본 발명에 따른 전도성 매개물을 포함하는 금속 나노입자 내장형 발광다이오드 칩을 제조할 수 있다.
- [0064] 상기한 바와 같이, 본 발명에 따르면, 금속 나노입자의 표면 플라즈몬 공명결합 현상을 이용한 반도체 발광다이오드의 효율을 개선하기 위해, 양자우물 활성층에 근접한 위치의 p형 또는 n형 도핑 반도체 층 내부에 금속 나노입자를 내장한 전도성 매개물 층을 삽입한 전도성 매개물을 포함하는 금속 나노입자 내장형 발광다이오드를 제공할 수 있다.
- [0065] 이상 상기한 바와 같은 본 발명의 실시예를 통하여 본 발명에 따른 전도성 매개물층이 적층된 금속 나노입자 내장형 발광다이오드의 상세한 내용에 대하여 설명하였으나, 본 발명은 상기한 실시예에 기재된 내용으로만 한정되는 것은 아니다.
- [0066] 즉, 상기한 도 1 및 도 2에 나타낸 바와 같은 실시예에서는, 금속 나노입자(104)를 포함하는 전도성 매개물층(103)이 하나인 것으로 설명하였으나, 본 발명은, 도시하지는 않았으나, 둘 이상의 복수의 전도성 매개물층(103)을 포함하도록 구성할 수도 있는 등, 필요에 따라 다양하게 구성할 수 있는 것이다.
- [0067] 상기한 바와 같이, 본 발명은 상기한 발명의 상세한 설명에 기재된 내용만으로 한정되는 것은 아니며, 따라서 본 발명은, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에 의해 설계상의 필요 및 기타 다양한 요인에 따라 여러 가지 수정, 변경, 결합 및 대체 등이 가능한 것임은 당연한 일이라 하겠다.

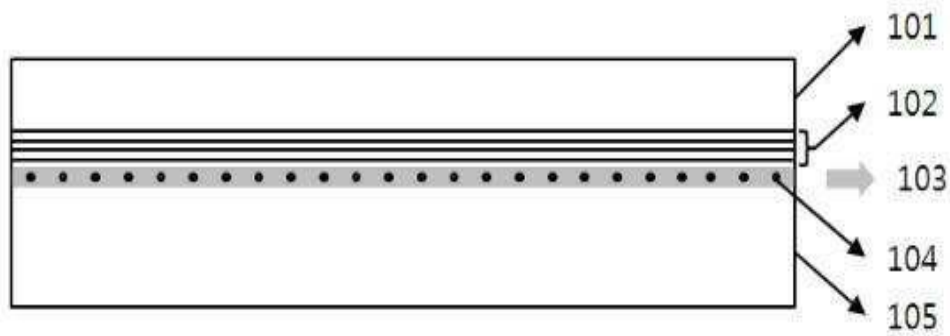
부호의 설명

[0068]

- | | |
|----------------------|------------------|
| 101. p형(n형) 도핑 반도체층 | 102. 양자우물 활성층 |
| 103. 전도성 매개물층 | 104. 금속 나노입자 |
| 105. n형(p형) 도핑 반도체 층 | 201a. p형 접촉전극 |
| 201b. n형 접촉전극 | 202. 투명전극층 |
| 203a. p형 도핑 반도체층 | 203b. n형 도핑 반도체층 |
| 204. 양자우물 활성층 | 205. 전도성 매개물층 |
| 206. 금속 나노입자 | 207. 무도핑 반도체층 |
| 208. 성장기판 | |

도면

도면1



도면2

