

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2011/102561 A1

PCT

(43) 国際公開日
2011 年 8 月 25 日(25.08.2011)

(51) 国際特許分類:
H05K 3/46 (2006.01)

(21) 国際出願番号: PCT/JP2011/054420

(22) 国際出願日: 2011 年 2 月 21 日(21.02.2011)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2010-36239 2010 年 2 月 22 日(22.02.2010) JP
特願 2011-028582 2011 年 2 月 14 日(14.02.2011) JP

(71) 出願人 (米国を除く全ての指定国について): 三洋電機株式会社 (SANYO ELECTRIC CO., LTD.) [JP/JP]; 〒5708677 大阪府守口市京阪本通二丁目 5 番 5 号 Osaka (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 五十嵐 優助 (IGARASHI Yusuke) [JP/JP]; 〒5708677 大阪府守口市京阪本通二丁目 5 番 5 号 三洋電機株式会社 知的財産本部内 Osaka (JP). 中村 岳史 (NAKAMURA Takeshi) [JP/JP]; 〒5708677 大阪府守口市京阪本通二丁目 5 番 5 号 三洋電機株式会社 知的財産本部内 Osaka (JP).

(74) 代理人: 岡田 敬 (OKADA Kei); 〒3730842 群馬県太田市細谷町 1 7 0 - 1 Gunma (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

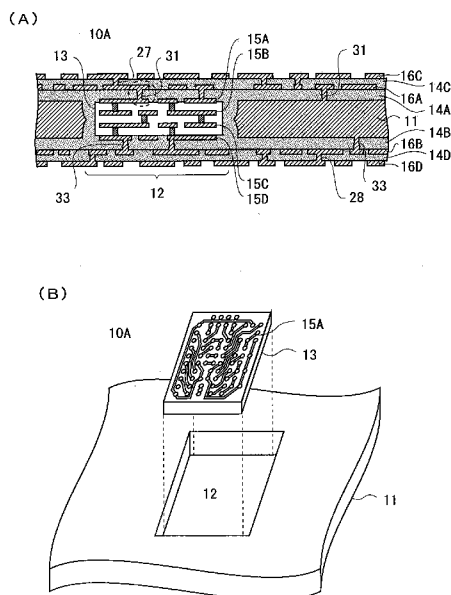
規則 4.17 に規定する申立て:

[続葉有]

(54) Title: MULTILAYER PRINTED CIRCUIT BOARD AND MANUFACTURING METHOD THEREFOR

(54) 発明の名称: 多層プリント配線基板およびその製造方法

図 1



(57) Abstract: Provided is a substrate wherein wiring layers laminated onto the top and bottom surfaces of a core layer are connected to each other by a simple means. Also provided is a method for manufacturing said substrate. In the provided substrate (10A), a connection substrate (13) is placed in a removed region (12) which goes all the way through a part of a thick core layer (11). Said connection substrate (13) electrically connects a first wiring layer (16A) laminated onto the top surface of the core layer (11) to a second wiring layer (16B) laminated onto the bottom surface of the core layer (11). This eliminates the requirement of providing a through-hole through the core layer (11) for each connection, resulting in a small form-factor substrate (10A) with a high wiring density.

(57) 要約: コア層の上面および下面に積層される配線層同士を簡易な手段で接続する構造の基板およびその製造方法を提供する。基板 10A は、厚いコア層 11 を部分的に貫通して設けた除去領域 12 に接続基板 13 を配置し、この接続基板 13 を経由して、コア層 11 の上面に積層された第 1 配線層 16A と、コア層 11 の下面に積層された第 2 配線層 16B とを電氣的に接続している。このようにすることで、接続部毎にコア層 11 を貫通する貫通孔を設ける必要がなくなるので、配線密度が高く且つ小型の基板 10A が得られる。



-
- | | |
|--|---------------------------------|
| — 出願し及び特許を与えられる出願人の資格に関する申立て (規則 4.17(ii)) | 添付公開書類: |
| — 発明者である旨の申立て (規則 4.17(iv)) | — 国際調査報告 (条約第 21 条(3)) |
| | — 補正された請求の範囲及び説明書 (条約第 19 条(1)) |

明 細 書

発明の名称

多層プリント配線基板およびその製造方法

5

技術分野

本発明は多層プリント配線基板およびその製造方法に関し、特に、コア層の上面および下面に多層の配線層を積層させた多層プリント配線基板およびその製造方法に関する。

10

背景技術

近年の電子機器は高性能化・小型化が進行しており、実装基板に搭載する部品の大容量化、実装基板自体の高密度化により放熱の重要性が高まっている。そのため、例えば、放熱性、均熱性に優れたコア層を備えた基板が用いられている（例えば特許文献1参照）。

15

図7の断面図を参照して、コア層を備えた基板100の構成を説明する。基板100は、コア層111と、コア層の上面に第1絶縁層114Aを介して積層された第1配線層116Aと、コア層111の下面に第2絶縁層114Bを介して積層された第2配線層116Bとを備えている。

20

コア層111は、銅やアルミニウム等の金属から成る厚みが100 μ m～200 μ m程度の板状体であり、基板100全体の機械的強度を担うと共に、基板100を経由した放熱の効果を向上させる機能を有する。従って、基板100の上面に実装されたトランジスタ等の回路素子から放出された熱は、コア層111を経由して良好に外部に放出される。

25

第1配線層116Aおよび第2配線層116Bは、銅箔等を所定形状にパターンニングして形成され、樹脂から成る絶縁層によりコア層と絶縁されている。

第1配線層116Aと第2配線層116Bとは、コア層111を貫通して設けた貫通孔121の内部を経由して電氣的に接続される。具体的には、先ず、コア層111を部分的に除去して貫通孔121が形成されている。そして、第1樹脂

層 1 1 4 A および第 2 樹脂層 1 1 6 B を構成する樹脂材料が貫通孔 1 2 1 に充填されており、この充填された樹脂材料を更に貫通して接続部 1 2 5 が形成されている。接続部 1 2 5 を経由して、コア層 1 1 1 の上面に形成された第 1 配線層 1 1 6 A と、コア層 1 1 1 の下面に形成された第 2 配線層 1 1 6 B とが電氣的に接続される。

先行技術文献

特許文献

10 特許文献 1 : 特開 2 0 0 7 - 2 9 4 9 3 2 号公報

発明の概要

発明が解決しようとする課題

15 しかしながら、上記した基板 1 0 0 に設けられる貫通孔 1 2 1 の直径 $L 1 0$ は例えば 0.4 mm 程度であり、その内部に配置される接続部 1 2 5 の幅は例えば 0.1 mm 程度である。貫通孔 1 2 1 や接続部 1 2 5 は、ウェットエッチング、レーザー照射およびメッキ処理により形成されるので、これらの部位を更に小さくすることは困難である。

20 このことから、第 1 配線層 1 1 6 A および第 2 配線層 1 1 6 B の配線幅を 50 $\mu m \sim 100 \mu m$ 程度に微細に形成しても、貫通孔 1 2 1 や接続部 1 2 5 が広い面積を占めるので、基板 1 0 0 全体の更なる小型化が困難である問題があった。

更には、第 1 配線層 1 1 6 A と第 2 配線層 1 1 6 B との接続箇所を複数設けるためには、この接続箇所毎に貫通孔 1 2 1 および接続部 1 2 5 を設ける必要があり、この様な場合は基板 1 0 0 の小型化は更に困難になる。

本発明は上述した問題点を鑑みて成されたものであり、本発明の主な目的は、コア層の上面および下面に積層される配線層同士を簡易な手段で接続する構造の基板およびその製造方法を提供することにある。

課題を解決するための手段

本発明の基板は、第1主面と第2主面とを備えたコア層と、前記コア層の前記第1主面に第1絶縁層を介して積層された第1配線層と、前記コア層の前記第2主面に第2絶縁層を介して積層された第2配線層と、前記コア層を部分的に貫通して設けた除去領域と、前記除去領域に配置されると共に、複数層の配線パターンを備え、前記第1配線層と前記第2配線層とを接続する経路として機能する接続基板と、を備え、前記コア層の前記第1主面側の前記接続基板の第1配線パターンは、前記第1絶縁層を貫通して設けた第1接続部を経由して前記第1配線層に接続され、前記コア層の前記第2主面側の前記接続基板の第2配線パターンは、前記第2絶縁層を貫通して設けた第2接続部を経由して前記第2配線層に接続されることを特徴とする。

本発明の基板の製造方法は、第1主面と、第2主面と、部分的に貫通して設けた除去領域とを備えたコア層を準備する工程と、前記第1主面側に設けられた第1配線パターンと、前記第2主面側に設けられた第2配線パターンとを備えた接続基板を、前記コア層の前記除去領域に配置する工程と、前記コア層の前記第1主面に第1絶縁層を介して第1配線層を積層し、前記コア層の前記第2主面に第2絶縁層を介して第2配線層を積層すると共に、前記接続基板を経由して前記第1配線層と前記第2配線層とを電氣的に接続する工程と、を備えたことを特徴とする。

発明の効果

本発明によれば、コア層を部分的に除去して除去領域を設け、この除去領域に配置された接続基板を介して、コア層の上面に積層された第1配線層と、コア層の下面に積層された第2配線層とを電氣的に接続している。従って、配線層同士が接続される箇所毎にコア層に貫通孔を設ける必要がないので、配線層同士を接続する接続手段が占める面積が全体として小さくなり、基板の配線密度が向上される。

更に、接続基板に多層に設けられる配線パターンは、コア層に積層される配線層よりも微細に形成される。従って、背景技術ではコア層に積層される配線層で

構成されていた電気回路の一部を、接続基板 13 に含まれる配線パターンで置き換えることが可能となる。このことにより、基板の更なる小型化が達成される。

更にまた、製造方法に於いては、コア層を貫通する接続手段を設けるためのレーザー照射工程やメッキ膜形成工程が不要となるので、基板の製造に必要とされるコストが低減される。

図面の簡単な説明

図 1 は本発明の基板を示す図であり、(A) は断面図であり、(B) は斜視図である。

10 図 2 は本発明の基板を部分的に示す図であり、(A) は基板を部分的に示す断面図であり、(C) は用いられる接続基板を示す斜視図であり、(C) は接続基板を拡大して示す平面図である。

図 3 は (A) および (B) は本発明の基板の他の形態を示す断面図であり、(C) は本発明の基板が採用された回路装置を示す断面図である。

15 図 4 は本発明の基板の他の形態を示す断面図である。

図 5 は本発明の基板の製造方法を示す図であり、(A) - (D) は断面図である。

図 6 は本発明の基板の製造方法を示す図であり、(A) - (C) は断面図である。

図 7 は背景技術の基板を示す断面図である。

図 8 は本発明の基板の製造方法を示す図であり、(A) - (C) は断面図である。

20 図 9 は本発明の基板を説明する図である。

発明を実施するための形態

図 1 を参照して、本形態の基板 10 A の構成を説明する。図 1 (A) は基板 10 A の構成を示す断面図であり、図 1 (B) は基板 10 A の概要を示す斜視図である。

図 1 (A) を参照して、基板 10 A は、厚いコア層 11 と、コア層 11 の上面に絶縁層を介して積層された配線層 (第 1 配線層 16 A、第 3 配線層 16 C) と、コア層 11 の下面に絶縁層を介して積層された配線層 (第 2 配線層 16 B、第 4 配線層 16 D) と、コア層 11 の除去領域 12 に埋設された接続基板 13 とを具

備している。

ここでは、コア層 1 1 の上下両主面に合計で 4 層の多層配線が構成されているが、積層される配線層の数は 4 層以外でも良く、2 層配線でも良いし 6 層配線以上の配線層が形成されても良い。

- 5 コア層 1 1 は、基板 1 0 A の機械的強度を高め且つ放熱性を向上させる層として機能している。コア層 1 1 は、他の配線層よりも厚く形成され、その厚みは例えば $100\text{ }\mu\text{m}$ 以上 $200\text{ }\mu\text{m}$ 以下である。コア層 1 1 の材料としては、銅を主材料とする金属、アルミニウムを主材料とする金属、合金等を採用することができる。また、コア層 1 1 の材料として、圧延された銅箔等の圧延金属を採用する
- 10 と、コア層 1 1 の機械的強度や放熱性を更に向上させることができる。

- コア層 1 1 の材料としてアルミニウムが採用された場合は、コア層 1 1 の上面および下面はアルミニウムを酸化させたアルマイト膜により被覆されても良い。
- A 1 は、C u と同様に薄い厚みであると簡単に曲がる。そのため、自身の A 1 を材料とした酸化アルミニウムを主とする硬質層を設ければ、曲げに対して強くなる。
- 15 よって硬質層を設ければ、変形に対して強くなり、基板 1 0 A 自体の平坦性を維持することが可能となる。

更に、コア層 1 1 は、各配線層に入出力される電気信号が通過する信号パターンとして用いられても良いし、所定の箇所にて固定電位（例えば電源電位や接地電位）を取り出すためのパターンとして用いられても良い。

- 20 ここで、コア層 1 1 の材料として金属以外の材料を採用することも可能であり、例えばセラミック等の無機材料やガラスエポキシ基板等の樹脂材料を採用することも可能である。

- 第 1 絶縁層 1 4 A および第 2 絶縁層 1 4 B は、コア層 1 1 の上面および下面を被覆している。第 1 絶縁層 1 4 A および第 2 絶縁層 1 4 B がコア層 1 1 を被覆する厚みは、例えば $50\text{ }\mu\text{m}$ 以上 $100\text{ }\mu\text{m}$ 以下である。第 1 絶縁層 1 4 A および
- 25 第 2 絶縁層 1 4 B の材料としては、エポキシ樹脂等の熱硬化性樹脂や、ポリエチレン樹脂等の熱可塑性樹脂を採用することができる。

更に、繊維状または粒子状のフィラーが充填された樹脂材料を第 1 絶縁層 1 4 A および第 2 絶縁層 1 4 B の材料として採用すると、これらの樹脂層の熱抵抗が

低減される。更に、フィラーが第1絶縁層14Aおよび第2絶縁層14Bに混入されることにより、絶縁層の熱膨張係数が金属から成るコア層11に接近して、温度変化が作用した際の基板の反りが抑制される。また、フィラーの材料としては、アルミナ、シリコン酸化物やシリコン窒化物を採用することができる。

- 5 第1配線層16Aは、第1絶縁層14Aの上面に形成された配線層であり、第1絶縁層14Aに貼着された導電膜またはメッキ膜を選択的にエッチングして形成される。第1配線層16AのL/Sは、例えば $50\mu\text{m}/50\mu\text{m}$ 以上、 $100\mu\text{m}/100\mu\text{m}$ 以下に細くすることができる。

10 ここで、L/Sとは配線の微細さを示し、L/Sが $20\mu\text{m}/20\mu\text{m}$ であれば、形成される配線の幅（L：ライン）が $20\mu\text{m}$ であり、且つ配線同士が離間する距離（S：スペース）が $20\mu\text{m}$ であることを示している。

また、第1配線層16Aは、第1絶縁層14Aを貫通して設けた接続部31を経由して、コア層11と電氣的に接続される。このようにすることで、コア層11を接地電位を引き回すための層として用いることができる。

- 15 第2配線層16Bは、第2絶縁層14Bの下面に形成された配線層であり、上記した第1配線層16Aと同様の構成である。また、第2配線層16Bは、第2絶縁層14Bを貫通して設けた接続部33を介して、コア層11の下面と導通している。

20 接続部31および接続部33は、絶縁層を除去して設けた貫通孔に形成されたメッキ膜または導電ペースト等の導電材料から成り、各配線層とコア層11ととを接続する働きを有する。ここでは、第1絶縁層14Aを貫通して設けた接続部31により第1配線層16Aとコア層11とが接続される。また、第2絶縁層14Bを貫通して設けた接続部33により、第2配線層16Bとコア層11とが接続される。

- 25 ここで、各接続部は、電気信号が通過する経路として機能しても良いし、電気信号が通過しない所謂ダミーのものでも良い。接続部31等が電気信号を通過させないものであっても、熱が通過するサーマルビアホールとして用いることができる。

第1配線層16Aの上面には第3絶縁層14Cを介して第3配線層16Cが積

層されている。第1絶縁層14Aおよび第3配線層の詳細は、上記した第1絶縁層14Aおよび第1配線層16Aと同様である。更に、第3絶縁層14Cを貫通する接続部27を経由して、第3配線層16Cと第1配線層16Aとが所定箇所にて電氣的に接続される。

- 5 また、最上層の配線層である第3配線層16Cには、IC等の回路素子が接続される。さらに、回路素子と接続される部分の第3配線層16Cを除外して、第3配線層16Cおよび第3絶縁層14Cの上面が溶剤レジストにより被覆されても良い。この様にすることで、素子実装に用いられる半田が第3配線層16Cに付着してしまうことが防止され、実装工程に於ける配線同士のショートが防
- 10 止される。

- 第2配線層16Bの下面には、第4絶縁層14Dを介して第4配線層16Dが形成される。第4絶縁層14Dおよび第4配線層16Dの詳細は、上記した第2絶縁層14Bおよび第2配線層16Bと同様である。また、第4絶縁層14Dを貫通して形成された接続部28を経由して、第2配線層16Bと第4配線層16Dが電氣的に接続される。最下層の第4配線層16Dには、半田ボール等の外部接続電極が形成されても良い。更には、接続箇所となる部分の第4配線層16Dを除外して、第4配線層16Dおよび第4絶縁層14Dの下面が溶剤レジストにより被覆されても良い。
- 15

- 接続基板13は、コア層11を部分的に除去して設けた除去領域12に収納された多層基板であり、コア層11の上面に積層された配線層と、コア層11の下面に積層された配線層とを接続する接続手段として機能している。
- 20

- 具体的には、接続基板13は、ガラスエポキシ樹脂やセラミック等の絶縁材料を介して積層された多層の配線パターンを備えている。即ち、上層から、第1配線パターン15A、第2配線パターン15B、第3配線パターン15Cおよび第4配線パターン15Dが接続基板13に設けられている。これらの配線パターン同士は、絶縁材料を貫通して所定箇所にて接続されている。
- 25

接続基板13の厚みは、コア層11と同等であり、例えば100 μ m以上200 μ m以下である。また、図1(B)を参照すると、コア層11に対して部分的なエッチングまたはプレス加工を行うことにより、平面視で四角形状の除去領

域 1 2 が設けられており、接続基板 1 3 は、この除去領域 1 2 に収納されている。接続基板 1 3 の平面視での大きさは、コア層 1 1 に設けられる除去領域 1 2 よりも小さく形成されている。そして、図 1 (A) を参照して、接続基板 1 3 は、除去領域 1 2 に面するコア層 1 1 の側面から離間している。除去領域 1 2 に収納される接続基板 1 3 の表面は、第 1 絶縁層 1 4 A および第 2 絶縁層 1 4 B を構成する樹脂材料により被覆されている。更にここで、接続基板 1 3 は基板の中心部を避けた領域に配置されても良い。このようにすることで、基板全体が湾曲した際に、湾曲部は、殆ど中心に来るので、この湾曲による応力により接続基板 1 3 が破壊されることが抑制される。

- 10 ここで、接続基板 1 3 の厚みはコア層 1 1 よりも薄くても良いし厚くても良い。この場合、第 1 絶縁層 1 4 A および第 2 絶縁層 1 4 B の材料としてシート状で用意される樹脂材料を用いると、コア層 1 1 と接続基板 1 3 の厚みの差異に起因して、両絶縁層に段差が発生する恐れがある。しかしながら、第 1 絶縁層 1 4 A および第 2 絶縁層 1 4 B の材料として、液状の樹脂材料を塗布することにより、段
15 差が発生してしまう現象が緩和される。

また、ここでは 1 つの接続基板 1 3 のみが図示されているが、必要に応じてコア層 1 1 に複数の除去領域 1 2 を設け、個々の除去領域 1 2 に接続基板 1 3 を配置しても良い。更に、比較的大型の除去領域 1 2 を形成し、この除去領域 1 2 の内部に複数の接続基板 1 3 を配置しても良い。

- 20 更には、接続基板 1 3 の内部で配線パターンを所定形状にすることで、コンデンサやコイルを構成しても良い。また、コイル、コンデンサ、抵抗器を接続基板 1 3 に内蔵させても良いし、これらを接続基板 1 3 と共に除去領域 1 2 に埋設して各配線層と接続しても良い。この様にすることで、背景技術では基板 1 0 A の上面に配置される素子が備える機能が、コア層 1 1 の除去領域 1 2 に内蔵される
25 ので、基板 1 0 A を含む回路装置が小型なものとなる。

また、接続基板 1 3 としてセラミック基板が採用されると、導電材料を焼成することにより、セラミック基板の内部や表面にコンデンサや抵抗を容易に設けることができる。セラミックから成る基板は、他の材料から成る基板と比較して、

高周波領域での特性に優れ、更に高耐圧である利点がある。

接続基板 13 に設けられる第 1 配線パターン 15 A 等は、コア層 11 に積層される第 1 配線層 16 A 等よりも微細に形成される。第 1 配線パターン 15 A 等の L/S は、例えば $30\ \mu\text{m}/30\ \mu\text{m}$ 以下である。この様に微細な導電パターンが接続基板 13 に形成されることで、背景技術であればコア層に積層される配線層で構成される電気回路の一部を、接続基板 13 で構成することができる。結果的に、コア層 11 に積層される第 1 配線層 16 A—第 4 配線層 16 D で実現される回路部分が小さくなり、基板 10 A 自体を小型化することが可能となる。

上記構成の接続基板 13 を経由して、コア層 11 に積層される第 1 配線層 16 A と第 2 配線層 16 B とが電氣的に接続される。具体的には、接続基板 13 の上面に配置された第 1 配線パターン 15 A は、第 1 絶縁層 14 A を貫通して設けた接続部 31 を経由して第 1 配線層 16 A と接続されている。更に、接続基板 13 の最下層に設けた第 4 配線パターン 15 D は、第 2 絶縁層 14 B を貫通して設けた接続部 33 を経由して、第 2 配線層 16 B と接続されている。この様にすることで、コア層 11 の上面に位置する第 1 配線層 16 A が、コア層 11 の下面に位置する第 2 配線層 16 B と、接続基板 13 を経由して接続される。

また、接続基板 13 の第 1 配線パターン 15 A と第 1 配線層 16 A とは、複数個の接続部 31 を介して接続されている。更に、接続基板 13 の第 4 配線パターン 15 D と第 2 配線層 16 B も、複数個の接続部 33 を経由して接続されている。この様にすることで、コア層 11 の上面に積層された配線層と、下面に積層された配線層とを接続する接続箇所を、接続基板 13 に集約することができる。このことにより、背景技術に示す接続孔を複数個設ける必要が無くなるので、基板全体としては小型化が達成される。この場合は、内側に配置される配線層である第 1 配線層 16 A および第 2 配線層 16 B には、上記した接続箇所を引き回すための配線が含まれる。

ここで、接続基板 13 の配線パターンは、第 3 配線層 16 C または第 4 配線層 16 D と接続することも可能である。接続基板 13 と第 3 配線層 16 C が接続される場合は、第 1 絶縁層 14 A および第 3 絶縁層 14 C を貫通して、接続基板 13 の第 1 配線パターン 15 A と第 3 配線層 16 C とが接続される。また、接続基

板 1 3 と第 4 配線層 1 6 D が接続される場合は、接続基板 1 3 の第 4 配線パターン 1 5 D と第 4 配線層 1 6 D とが、第 2 絶縁層 1 4 B および第 4 絶縁層 1 4 D を貫通して接続される。

本形態では、上記したようにコア層 1 1 の除去領域 1 2 に収納した接続基板 1 3 を経由して、コア層 1 1 の上面に積層された配線層と、コア層 1 1 の下面に積層された配線層とを接続している。従って、接続部毎にコア層 1 1 に貫通孔を設けていた背景技術と比較すると、上層の配線層と下層の配線層とを接続する接続部が占有する面積を小さくすることが可能となる。このことから、基板 1 0 A 全体を小型なものとすることができる。

10 更に上記したように、接続基板 1 3 は単に接続手段として機能しているのではなく、接続基板 1 3 の内部にコイル等の機能素子を収納して回路を構成することが出来る。このことが、基板 1 0 A 全体の更なる小型化や高機能化に貢献する。

図 2 の各図を参照して、基板 1 0 A の構成を更に説明する。

図 2 (A) は、図 1 (A) にて点線の円で囲まれる部分を拡大して示す他の形態である。図 1 (A) では、接続基板 1 3 の上面には最上層の第 1 配線パターン 1 5 A が配置されていたが、ここでは、接続基板 1 3 の上面には第 1 配線パターン 1 5 A は配置されていない。ここでは、接続基板 1 3 の上面は樹脂等の絶縁材料が露出する面と成っている。このようにすることで、樹脂などの絶縁材料から成る接続基板 1 3 の上面全域が、第 1 絶縁層 1 4 A と密着することと成り、両者の
15 20 10 20 25

この構成に於いて、接続基板 1 3 と第 1 配線層 1 6 A とを接続する場合は、先ず、第 1 絶縁層 1 4 A とその下方の接続基板 1 3 の絶縁材料を、レーザー照射により除去して貫通孔を形成する。更に、この貫通孔に導電材料を埋め込むことにより接続部 3 1 が形成される。接続部 3 1 を経由して、接続基板 1 3 に内蔵される第 2 配線パターン 1 5 B と、第 1 配線層 1 6 A とが接続される。

このような構造は接続基板 1 3 の下面でも同様である。具体的には、図 1 (A) を参照して、接続基板 1 3 の下面には第 4 配線パターン 1 5 D が設けられずに、樹脂材料が全面的に露出する面と成る。このことで、樹脂等の絶縁材料から成る接続基板 1 3 の下面と第 2 絶縁層 1 4 B とが良好に密着するように成る。また、

第2絶縁層14Bおよび接続基板13の絶縁材料を貫通して設けた接続部を経由して、接続基板13の第3配線パターン15Cは第2配線層16Bと接続される。

このような場合に用いられる接続基板13を図2(B)に示す。ここでは、接続基板13の上面および下面は、樹脂等の絶縁材料が全面的に露出する面である。

- 5 また、最上層の層として設けられる第2配線パターン15Bは、絶縁材料に被覆されており上面には露出していない。ここでは、第2配線パターン15Bを点線で示している。

図2(C)は、接続基板13が配置される部分の基板10Aを示す平面図である。この図を参照して、本形態では、コア層11の上面に配置された第1配線層16Aと、コア層11の下面に配置された第2配線層16Bとを、接続基板13
10 で集約して接続している。換言すると、第1配線層16Aと第2配線層16Bとを接続するためにはコア層11を貫通する接続部が必要となるが、本形態ではこの接続を全て接続基板13で行っている。即ち、本形態では、第1配線層16Aおよび第2配線層16Bを用いて、この接続箇所を接続基板13に再配置すること
15 とで集約させている。このことにより、コア層11を貫通する接続部をコア層11に離散的に複数設ける必要が無いので、基板10Aの構成および製造方法が簡素なものとなり、コストダウンが実現される。図7では、必要な部分に貫通孔が点在して多数設けられ、その中には、貫通電極が通過するため、絶縁耐圧に問題がある場合がある。しかしながらガラスエポキシ等の樹脂から成る基板をプリント
20 基板として採用するので、この絶縁耐圧もクリアになる。

図3を参照して、他の形態に係る基板および回路装置の構成を説明する。図3(A)および図3(B)は他の形態の基板を示す断面図であり、図3(C)は本形態の基板が用いられる回路装置を示す断面図である。

図3(A)に示す基板10Bの基本的な構成は図1に示した基板10Aと同様
25 であり、多層配線（ここでは4層）を備えた基板がコア層11として採用されていることが異なる。例えば、多層配線を備えたガラスエポキシ基板またはセラミック基板がコア層11として採用されている。そして、コア層の最上層に設けられた配線層が、接続部31を経由して第1配線層16Aと接続されている。また、コア層11の最下層に設けられた配線層は、接続部33を経由して第2配線層1

6 B と接続されている。

一般的なガラスエポキシを用いた基板がコア層 1 1 として採用された場合、コア層 1 1 に設けられる配線層の L / S は、例えば $50 \mu\text{m} / 50 \mu\text{m}$ 以上 $100 \mu\text{m} / 100 \mu\text{m}$ 以下の範囲であり、この値は接続基板 1 3 に設けられる配線パターンよりも大きい。

基板 1 0 B では、コア層としてガラスエポキシ等の樹脂材料から成るプリント基板、セラミック基板等の多層基板を採用しているので、更に複雑な回路を構成することが可能となる。

図 3 (B) に示す基板 1 0 C では、除去領域 1 2 に備えられる接続基板 1 3 として半導体から成る基板が採用されている。そして、シリコン等の半導体から成る接続基板 1 3 を厚み方向に貫通する貫通電極 2 9 が形成されている。更に、貫通電極 2 9 と接続された接続基板 1 3 上の接続パッドは、接続部 3 1 A を経由して第 1 配線層 1 6 A と接続される。一方、接続基板 1 3 の下面に形成されて貫通電極 2 9 とコンタクトするパッドは、接続部 3 3 A を経由して第 2 配線層 1 6 B と接続される。このことにより、半導体チップである接続基板 1 3 に設けた貫通電極 2 9 を経由して、コア層 1 1 の上面に配置された配線層と、コア層 1 1 の下面に配置された配線層とが電氣的に接続される。ここで、半導体基板である接続基板 1 3 に複数の貫通電極 2 9 を設け、これらを経由して複数箇所にて第 1 配線層 1 6 A と第 2 配線層 1 6 B とを接続しても良い。

また、半導体基板である接続基板 1 3 の内部には、拡散工程によりトランジスタ等の素子が形成されており、この素子と接続される接続基板 1 3 の上面のパッドは、接続部 3 1 B、3 1 C を経由して第 1 配線層 1 6 A と接続される。ここで、接続基板 1 3 の内部に設けられたトランジスタ等が動作することで発生した熱は、コア層 1 1 を経由して外部に良好に放出される。ここで、拡散領域と接続されたパッドを接続基板 1 3 の下面に設け、接続部 3 3 を経由してこのパッドを第 2 配線層 1 6 B と接続しても良い。

この様に、トランジスタ等の素子が作り込まれた半導体基板を接続基板 1 3 として採用することにより、基板 1 0 C により多くの機能を持たせることが出来る。

図 3 (C) を参照して、ここでは、上記した構成の基板 1 0 A の上面に回路素

子が実装されることにより、回路装置 17 が構成されている。ここでは、回路素子としてチップ型素子 48 および半導体素子 50 が基板 10A に実装されている。チップコンデンサ又はチップ抵抗であるチップ型素子 48 の両端の電極は、ロウ材 52 を介して基板 10A の最上層の配線に接続される。LSI である半導体素子 50 は、半田等から成るバンプ電極を介して、フェイスダウンの状態です
5 基板 10A に実装されている。

なお、各半導体素子が封止されるように基板 10A の上面を、ガラスエポキシ等の樹脂材料で被覆しても良い。また、基板 10A の替わりに、図 3 (A) に示す基板 10B または図 3 (B) に示す基板 10C が採用されても良い。

10 図 4 を参照して、更なる他の形態に係る基板 10D の構成を説明する。

基板 10D の基本的な構成は、図 1 に示した基板 10A と同様であり、相違点は複数個の除去領域 12A が設けられていることにある。

ここでは、コア層 11 を部分的に除去することで複数個の除去領域 12A、12B、12C、12D が設けられ、各々の除去領域に接続基板 13 等の機能素子が
15 収納されている。

具体的には、除去領域 12A には接続基板 13 が配置され、除去領域 12B にはチップ型素子 38 が配置され、除去領域 12C には半導体素子 40 が配置され、除去領域 12D にはヒートスプレッダー 42 が配置されている。除去領域 12A と接続基板 13 との間には絶縁層の一部が充填されており、この構成は他の除去
20 領域でも同様である。

チップ型素子 38 は、チップコンデンサやチップ抵抗等の両端に電極を備える素子が採用され、これらの電極は、接続部を経由して配線層に接続されている。ここでは、チップ型素子 38 の電極は接続部 31 を経由して第 1 配線層 16A に
25 接続されているが、下層の第 2 配線層 16B に接続部 33 を経由して接続されても良い。

半導体素子 40 は上面に多数個のパッドが配置された LSI であり、ここではパッドが配置される主面を上面にして配置されている。そして、各半導体素子 40 の上面に配置されたパッドは、第 1 絶縁層 14A を貫通する接続部 31 を経由して第 1 配線層 16A と接続されている。更に、半導体素子 40 の下方には、第

2 配線層 1 6 B、接続部 2 8 および第 4 配線層 1 6 D が配置されており、半導体素子 4 0 から発生した熱はこれらを経由して良好に外部に放出される。ここで、半導体素子 4 0 の下面にパッドを設けて接続部 3 3 を経由して第 2 配線層 1 6 B と電氣的に接続するようにしても良い。

- 5 ヒートスプレッダー 4 2 は、銅またはアルミニウムを主材料とした熱伝導性に優れた金属から成り、基板 1 0 D の上面に配置された回路素子から発生した熱を、良好に外部に放熱するための手段として機能している。ヒートスプレッダー 4 2 の上面は、接続部 3 1 および接続部 2 7 を経由して、第 1 配線層 1 6 A および第 3 配線層 1 6 C に接続されている。更に、ヒートスプレッダー 4 2 の下面は、接続部 3 3 および接続部 2 8 を経由して、第 2 配線層 1 6 B および第 4 配線層 1 6 D に接続される。ここで、ヒートスプレッダー 4 2 と接続される各接続部は電流が通過する為のものではなく、上面に実装された回路素子から発生する熱を通過させるためのサーマルビアホールとして機能している。

- 15 上記した構成の基板 1 0 D の製造方法は、図 5 および図 6 を参照して後述する基板 1 0 A の製造方法と基本的には同様であり、コア層 1 1 に複数の除去領域を設け、各々の除去領域に対して接続基板や機能素子を収納する点が異なる。

- 基板 1 0 D では、コア層 1 1 の上面の配線層と、コア層 1 1 の下面の配線層とを接続する接続箇所を、接続基板 1 3 に集約させている。このことにより、背景技術では離散的に配置されていた接続箇所が一箇所に集約される。従って、接続基板 1 3 が配置される箇所以外の領域に、複数の除去領域 1 2 B - 1 2 D を設け、この除去領域 1 2 B - 1 2 D に半導体素子 4 0 等の機能素子を埋設することが可能と成る。

- 25 このようにすることで、トランジスタ等の回路素子を実装するために用いられる基板 1 0 D 自体が様々な機能を備えることになるので、この基板 1 0 D が採用される回路装置が、更に高機能および小型になる。

図 5 および図 6 に示す断面図を参照して、上記した基板 1 0 A の製造方法を説明する。

図 5 (A) を参照してまず、厚みが $100\ \mu\text{m}$ ~ $200\ \mu\text{m}$ 程度の銅またはアルミニウムを主材料とした金属から成るコア層 1 1 を準備し、コア層 1 1 の一部

分を除去して除去領域 12 を設ける。除去領域 12 の形成方法としては、プレス加工やルータ加工等の機械的加工方法やエッチング加工が採用されるが、ここではエッチング加工を図示している。具体的には、コア層 11 の両主面をエッチング用のレジスト 18 により被覆した後に露光現像処理を行い、除去される部分の

5 コア層 11 の両主面を露出させる。次に、エッチャントを用いたウェットエッチングを行うことにより、レジスト 18 から露出するコア層 11 をエッチングして除去領域 12 が形成される。その結果、図 5 (A) に示すように、除去領域 12 の内壁には、表面または裏面の開口位置よりも除去領域 12 側に飛び出した凸部を有する。この凸部は、金属から成るため、ショート等を誘発するため、図 5 (C)

10 の如く、接続基板 13 とコア層 11 の間のスペースには、絶縁材料が埋め込まれている。図では、第 1 絶縁層で成るが、別の材料でもよい。

図 5 (B) を参照して、次に、上記工程にて形成された除去領域 12 に接続基板 13 を収納すると共に、絶縁層を経由して配線層の材料となる導電膜をコア層 11 の両主面に積層させる。

15 具体的には、先ず、除去領域 12 の内部に、多層の配線パターンを備える接続基板 13 を内蔵させる。ここで、接続基板 13 は、コア層 11 の上面に積層させる配線層と、コア層 11 の下面に積層される配線層とを接続する接続手段である。更に、接続基板 13 は、絶縁層を介して複数の配線パターンが積層されており、この配線パターンは、コア層 11 に積層される配線層よりも微細に形成される。

20 次に、コア層 11 の上下両主面に絶縁層を介して導電膜を積層する。具体的には、コア層 11 の上面に、第 1 絶縁層 14 A を介して、第 1 導電膜 20 を積層させる。更に、コア層 11 の下面に、第 2 絶縁層 14 B を介して、第 2 導電膜 22 を積層させる。第 1 絶縁層 14 A および第 2 絶縁層 14 B は、フィラーが混入された樹脂材料から成り、これらの絶縁層がコア層 11 を被覆する厚みは上記した

25 ように $50\text{ }\mu\text{m}$ 以上 $100\text{ }\mu\text{m}$ 以下である。

第 1 絶縁層 14 A は第 1 導電膜 20 の下面に貼着された状態で用意され、第 2 絶縁層 14 B は第 2 導電膜 22 の上面に貼着された状態で用意される。ここで、各絶縁層は導電膜とは別個にコア層 11 にシート状態で積層されても良い。更には、第 1 絶縁層 14 A および第 2 絶縁層 14 B は、液状の状態でコア層 11 の上

下主面に塗布された後に、加熱硬化されても良い。

第1導電膜20および第2導電膜22は、銅等の導電材料を圧延加工した圧延導電箔であり、厚みは例えば20 μ m以上50 μ m以下である。第1導電膜20および第2導電膜22の材料としては、圧電導電箔以外にもメッキ膜が採用可能である。

尚、除去領域12に接続基板13を収納させる具体的手法としては、絶縁層が貼着された第1導電膜20、第2導電膜22および接続基板13を一括して積層および収納させても良いし、これらを個別に積層および収納しても良い。

個別に収納および積層が行われる場合は、先ず、コア層11の下面に、第2絶縁層14Bを介して第2導電膜22を貼着させる。次に、第2導電膜22および第2絶縁層14Bにより下方が塞がれた除去領域12に、上方から接続基板13を収納する、このとき、接続基板13は、下面が第2絶縁層14Bに接触した状態で、除去領域12の内部に於いて所定箇所に固定される。即ち、半硬化状態の第2絶縁層14Bが、接続基板13を所定箇所に固着するための接着剤として作用する。最後に、第1絶縁層14Aを介して第1導電膜20をコア層11の上面に貼着する。この際に、第1絶縁層14Aの樹脂成分は除去領域12に充填される。結果的に、第1絶縁層14Aおよび第2絶縁層14Bの一部が、除去領域12に面するコア層11の側面と接続基板13との間隙に充填され、除去領域12の内部に於ける接続基板13の位置が固定される。

図5(C)を参照して、次に、各導電膜および各絶縁層を部分的に除去して、後に接続部となる貫通孔30を形成する。具体的には、先ず、第1導電膜20の上面および第2導電膜22の下面を、エッチング用のレジスト32により被覆する。次に、レジスト32に対して露光現像処理を施すことで、貫通孔30が形成される領域に対応する第1導電膜20の上面および第2導電膜22の下面を露出させる。次に、レジスト32をマスクとしてウェットエッチングを行うことにより、レジスト32から露出する部分の第1導電膜20および第2導電膜22を除去する。

更に、レジスト32を除去した後に、第1導電膜20から露出する第1絶縁層14Aにレーザーを照射して除去し、コア層11の上面が露出する貫通孔30を

形成する。また、第2導電膜22から露出する第2絶縁層14Bにレーザーを照射して除去することで、コア層11の下面が露出する貫通孔30を形成する。

更にまた、接続基板13の第1配線パターン15Aおよび第4配線パターン15Dも、この方法により形成された貫通孔30から露出するようになる。

- 5 図5(D)を参照して、次に、第1絶縁層14Aを貫通する貫通孔30にメッキ膜等の導電材料を埋設することで接続部31を形成する。この接続部31により、接続基板13に設けられた最上層の第1配線パターン15Aと、所定箇所の第1導電膜20とが接続される。更にまた、同様の方法により、第1絶縁層14Aを貫通してコア層11と第1導電膜20とを接続する接続部31も設けられる。
- 10 同様に、第2導電膜22とコア層11とを接続する接続部33が形成される。更に、接続基板13の第4配線パターン15Dと第2導電膜22とを接続する接続部33も形成される。

- 図6(A)を参照して、次に、第1導電膜20および第2導電膜22に対して選択的なウェットエッチングを行うことにより、第1配線層16Aおよび第2配線層16Bを形成する。
- 15

- 図6(B)を参照して、次に、絶縁層を介して更に導電膜を積層させる。具体的には、第1配線層16Aの上面に第3絶縁層14Cを介して第3導電膜24を積層させ、第2配線層16Bの下面に第4絶縁層14Dを介して第4導電膜26を積層させる。本工程で積層される各導電膜および各絶縁層の詳細は、図5(B)を参照して説明した第1絶縁層14Aや第1導電膜20と同様である。
- 20

- 更に本工程でも、絶縁層を貫通する接続部が形成される。具体的には、第3絶縁層14Cを貫通して、第3導電膜24と第1配線層16Aとを接続する接続部27が形成される。また、第4絶縁層14Dを貫通して第2配線層16Bと第4導電膜26とを接続する接続部28が形成される。接続部27、28を形成する方法は、図5(C)および図5(D)に示す接続部31、33を形成する方法と同様である。
- 25

図6(C)を参照して、上記した第3導電膜24および第4導電膜26に対してウェットエッチングを行うことにより、第3配線層16Cおよび第4配線層16Dを形成する。

以上の工程により、図 1 に構成を示す基板 10 A が構成される。

また、上記説明では、コア層 11 の上下主面に合計で 4 層の多層配線が積層されたが、絶縁層を介して更に配線層を積層することにより、6 層以上の配線層が形成されても良い。

- 5 更にまた、図 6 (C) を参照して、後に回路素子等が接続される部分を除外して、最上層および最下層の第 3 配線層 16 C および第 4 配線層 16 D を、ソルダーレジストにより被覆しても良い。

- 更にまた、図 3 (C) に示すような回路装置 17 を製造する場合は、上記工程に加えて、半導体素子 50 等の回路素子を実装する工程、および外部電極 19 を
10 溶着する工程が必要となる。

- 更にここで、図 5 (B) を参照して、コア層 11 の除去領域 12 に接続基板 13 を収納させる際には、位置合わせマークを基準として、コア層 11 と接続基板 13 との位置合わせを行っても良い。具体的には、接続基板 13 の上面に、例えば導電パターンの一部から成る第 1 マークを設ける。更に、コア層 11 の上面に、
15 例えばコア層 11 の上面を部分的に凹状または凸状とすることにより形成された第 2 マークを設ける。そして、接続基板 13 をコア層 11 の除去領域 12 に収納させる際には、CCD カメラ等の撮像手段にて両者を上方から撮影しつつ位置認識を行う。そして、接続基板 13 の第 1 マークと、コア層 11 の第 2 マークとが所定の位置関係と成るように、両者の平面的な位置を調整する。この調整を行っ
20 た後に、接続基板 13 を除去領域 12 に収納する。このようにすることで、除去領域 12 の内部の所定箇所に接続基板 13 が収納され、基板を構成する各要素の相対的な位置精度が向上する。

続いて、図 8 を用いて、図 2 (A) の接続基板について、説明する。

- この図面は、図 5 をベースに書き換えたもので、第 1 配線パターン、第 4 配線パターンが省略されたものである。または第 1 配線パターン、第 4 配線パターンの
25 上にソルダーレジスト等の絶縁樹脂層が設けられたものである。一般の基板は、最表面にソルダーレジストが被覆され、ボンディングパッドまたはダイパッド等の電氣的接続部は、開口されて露出している。しかしここでは、開口部が形成されず、前面がソルダーレジストで覆われている。

図 8 (A) の如く、コア層 1 1 を両側からエッチングで取り除き、図 8 (B) の様に、接続基板 1 3 を埋め込む。ここで接続基板 1 3 の上下表面は、絶縁樹脂 (ソルダーレジスト) からなる。よって、第 1 絶縁層 1 4 A および第 2 絶縁層 1 4 B との密着性が向上できる。

5 ここでは、絶縁層の上に導電膜が形成されたシートを用意し、両側に貼り合わせる。

最後に、レジスト 3 2 を形成したら、レジストの開口部を介して導電膜を取り除き、この導電膜の穴をレーザ照射して、貫通孔 3 0 を形成する。

この後は、図 6 と同様な工程を経る。

10 ここで接続基板 1 3 は、配線が埋め込まれるように、封止用の金型を用いてもよい。一般に、接続基板の分離はダイシングで行うため、平面は矩形であるが、金型であれば、円、三角、L 字型等と色々な構造を可能とする。

以上、コアメタルをベースにした基板の埋め込みについて説明した。例えば、図 1 の基板は、LED バーに好適である。コア層がある部分に LED が実装され、
15 この駆動回路は、IC 等が実装されるため、接続基板 1 3 の上に配置される。そしてこの配線基板をバーの周囲に配置すれば、メインの光反射部分に影響を与えることもない。

図 9 は、更なる実施例である。一般に携帯電話等に採用されるモジュールは、少なくとも 2 層のプリント基板 1 0 A に TR、チップコンデンサ、チップ抵抗または LSI チップ 1 0 0 が実装されている。しかしながら、この LSI チップは、
20 高機能であるため、ピン数が非常に多く、しかもそのサイズが小さくなっている。そのため、接続基板 1 3 は、ファインパターンの基板が必要になる。例えば、この LSI チップだけ、または LSI チップとその周辺回路において、微細なパターンが必要で、この接続基板 1 3 が内蔵される基板 1 0 A は、接続基板に比べて
25 ラフである場合がある。

また接続基板を高精細、高密度で実現する事で、基板 1 0 A は、パターンがラフで、低密度であっても良い場合がある。よって接続基板 1 3 の表側 (または裏側) の最表面の配線パターン 1 0 1 と基板 1 0 A の最表面の配線層 1 0 2 が実質同一面になるように埋め込まれても良い。

この場合、最表面に形成される溶剤レジスト 103 は、基板 10A の表面と接続基板 13 の表面に一度に形成することができる。そして電氣的接続部に相当する溶剤レジストを除けば良い。すると、接続基板は、精度の高いプロセスで加工する必要があるが、基板 10A は、ラフでよく、安価で実現できる。

5 図 9 (A) は、接続基板の表、裏の配線パターンが基板 10A の配線層と実質同一面で形成されているが、図 9 (E) は、接続基板 13 の表側の配線パターンが、基板 10A の表側の配線層と実質同一面で形成されている。そして裏側の配線パターンは、基板 10A の裏側の最表面の配線層よりも内側に埋め込まれることになる。

10 図 9 (B) は、LSI チップ 100 がフェイスダウンで、図 9 (C) は、フェイスアップで、接続基板に接続されている。そして接続基板の一部から接続配線 104 が、境界から基板 10A に渡り設けられている。

図 9 (D) は、素子が実装されず、交差回避 (クロスオーバー) のために、基板を埋め込んだものである。配線 105 は右の基板へ、配線 106 は左の基板へ
15 延在され、接続基板には、その下層にもぐり、接続配線と交差するように配線 107、108 が設けられている。一般には、クロスオーバーが必要なことから多層配線が必要なのであり、このような配線基板をクロスオーバーが必要な部分に設けることで、クロスオーバーの数が減らせ、基板自体の層数を減らせる。例えば本来 6 層配線の基板なのに、2、4 層で実現できる。

20

符号の説明

10A、10B、10C、10D 基板

11 コア層

12、12A、12B、12C、12D 除去領域

25 13 接続基板

14A 第 1 絶縁層

14B 第 2 絶縁層

14C 第 3 絶縁層

14D 第 4 絶縁層

- 1 5 A 第1配線パターン
- 1 5 B 第2配線パターン
- 1 5 C 第3配線パターン
- 1 5 D 第4配線パターン
- 5 1 6 A 第1配線層
- 1 6 B 第2配線層
- 1 6 C 第3配線層
- 1 6 D 第4配線層
- 1 7 回路装置
- 10 1 8 レジスト
- 1 9 外部電極
- 2 0 第1導電膜
- 2 2 第2導電膜
- 2 4 第3導電膜
- 15 2 6 第4導電膜
- 2 7 接続部
- 2 8 接続部
- 2 9 貫通電極
- 3 0 貫通孔
- 20 3 1、3 1 A、3 1 B、3 1 C 接続部
- 3 2 レジスト
- 3 3、3 3 A 接続部
- 3 6 レジスト
- 3 8 チップ型素子
- 25 4 0 半導体素子
- 4 2 ヒートスプレッダー
- 4 8 チップ型素子
- 5 0 半導体素子
- 5 2 ロウ材

- 1 0 0 L S I チップ
- 1 0 1 配線パターン
- 1 0 2 配線層
- 1 0 3 ソルダレジスト
- 5 1 0 4 接続配線
- 1 0 5 配線
- 1 0 6 配線
- 1 0 7 配線
- 1 0 8 配線

請求の範囲

[請求項 1]

金属材料からなるメタルコア層と、前記メタルコア層の表面および裏面に、少なくとも絶縁層および前記絶縁層上の導体から成る配線層が形成されたメタルコア型の多層プリント配線基板であり、

前記メタルコア層の一部に貫通して設けられた少なくとも一つの除去領域と、前記除去領域に設けられて埋め込まれ、絶縁材料から成る樹脂コア層をベースとした多層プリント基板から成る接続基板とを有し、

10 前記表面の配線層と前記裏面の配線層は、前記接続基板を介して電氣的に接続されるメタルコア型の多層プリント配線基板。

[請求項 2]

前記除去領域の側壁は、前記除去領域の開口部よりも前記除去領域側に飛び出した凸部を有し、前記コア層と前記配線基板の間には、絶縁材料が埋め込まれる

15 請求項 2 に記載の多層プリント配線基板。

[請求項 3]

第 1 主面と第 2 主面とを備えたコア層と、

前記コア層の前記第 1 主面に第 1 絶縁層を介して積層された第 1 配線層と、

前記コア層の前記第 2 主面に第 2 絶縁層を介して積層された第 2 配線層と、

20 前記コア層を部分的に貫通して設けた除去領域と、

前記除去領域に配置されると共に、複数層の配線パターンを備え、前記第 1 配線層と前記第 2 配線層とを接続する経路として機能する接続基板と、

を備え、

前記コア層の前記第 1 主面側の前記接続基板の第 1 配線パターンは、前記第 1

25 絶縁層を貫通して設けた第 1 接続部を経由して前記第 1 配線層に接続され、

前記コア層の前記第 2 主面側の前記接続基板の第 2 配線パターンは、前記第 2 絶縁層を貫通して設けた第 2 接続部を経由して前記第 2 配線層に接続されることを特徴とする多層プリント配線基板。

[請求項 4]

前記接続基板に設けられる前記配線パターンは、前記第 1 配線層および前記第 2 配線層よりも微細に形成されることを特徴とする請求項 3 に記載の多層プリント配線基板。

[請求項 5]

- 5 前記第 1 接続部および前記第 2 接続部は、複数個設けられることを特徴とする請求項 3 または請求項 4 に記載の多層プリント配線基板。

[請求項 6]

- 10 前記除去領域に面する前記コア層の内壁と、前記接続基板との間隙には、前記第 1 絶縁および前記第 2 絶縁層の一部が充填されることを特徴とする請求項 3 から請求項 5 の何れかに記載の多層プリント配線基板。

[請求項 7]

前記コア層は、金属から成ることを特徴とする請求項 3 から請求項 6 の何れかに記載の多層プリント配線基板。

[請求項 8]

- 15 前記接続基板は半導体基板であり、
前記半導体基板を貫通する貫通電極を経由して、前記コア層の第 1 主面側に設けた前記第 1 配線層と、前記コア層の前記第 2 主面側に設けた第 2 配線層とが接続されることを特徴とする請求項 3 から請求項 6 の何れかに記載の多層プリント配線基板。

- 20 [請求項 9]

前記半導体基板は、拡散工程により形成された素子領域と、前記素子領域と接続されたパッドとを備え、

- 25 前記パッドは、前記第 1 接続部または前記第 2 接続部を経由して、前記第 1 配線層または前記第 2 配線層と接続されることを特徴とする請求項 8 に記載の多層プリント配線基板。

[請求項 10]

前記コア層はアルミニウムから成る基板であり、

前記コア層の前記第 1 主面および前記第 2 主面は酸化膜により被覆されることを特徴とする請求項 3 から請求項 7 の何れかに記載の多層プリント配線基板。

[請求項 1 1]

前記第 1 配線層には回路素子が電氣的に接続され、

前記第 2 配線層は外部接続端子として機能することを特徴とする請求項 3 から請求項 10 の何れかに記載の多層プリント配線基板。

5 [請求項 1 2]

前記除去領域には、前記接続基板が収納される第 1 除去領域と、機能部品が収納される第 2 除去領域が含まれることを特徴とする請求項 3 から請求項 10 の何れかに記載の多層プリント配線基板。

[請求項 1 3]

- 10 前記機能部品は、半導体素子またはチップ部品であることを特徴とする請求項 1 2 に記載の多層プリント配線基板。

[請求項 1 4]

前記機能部品には、ヒートスプレッダーが含まれることを特徴とする請求項 1 3 に記載の多層プリント配線基板。

15 [請求項 1 5]

前記第 1 絶縁層を貫通する第 1 接続部を経由して前記ヒートスプレッダーの上面を前記第 1 配線層と接続し、前記第 2 絶縁層を貫通する第 2 接続部を経由して前記ヒートスプレッダーの下面を前記第 2 配線層と接続することを特徴とする請求項 1 4 に記載の多層プリント配線基板。

20 [請求項 1 6]

第 1 主面と、第 2 主面と、部分的に貫通して設けた除去領域とを備えたコア層を準備する工程と、

前記第 1 主面側に設けられた第 1 配線パターンと、前記第 2 主面側に設けられた第 2 配線パターンとを備えた接続基板を、前記コア層の前記除去領域に配置す

25 る工程と、

前記コア層の前記第 1 主面に第 1 絶縁層を介して第 1 配線層を積層し、前記コア層の前記第 2 主面に第 2 絶縁層を介して第 2 配線層を積層すると共に、前記接続基板を経由して前記第 1 配線層と前記第 2 配線層とを電氣的に接続する工程と、を備えたことを特徴とする多層プリント配線基板の製造方法。

[請求項 17]

前記第1絶縁層を貫通する第1接続部により、前記接続基板の第1配線パターンと前記第1配線層とを接続し、

- 5 前記第2絶縁層を貫通する第2接続部により、前記接続基板の第2配線パターンと前記第2配線層とを接続する工程と、を更に備えることを特徴とする請求項16に記載の多層プリント配線基板の製造方法。

[請求項 18]

- 前記第1絶縁層および前記第2絶縁層の一部を、前記除去領域に面する前記コア層の内壁と前記接続基板との間隙に充填させることを特徴とする請求項16または請求項17に記載の多層プリント配線基板の製造方法。
- 10

補正された請求の範囲
[2011年7月19日 (19.07.2011) 国際事務局受理]

〔請求項 1〕(補正後)

金属材料からなるメタルコア層と、前記メタルコア層の表面および裏面に、少なくとも絶縁層および前記絶縁層上の導体から成る配線層が形成されたメタルコア型の多層プリン

5 ト配線基板であり、

前記メタルコア層の一部に貫通して設けられた少なくとも一つの除去領域と、前記除去領域に埋め込まれ、絶縁材料から成る樹脂コア層をベースとした多層プリント基板から成る接続基板とを有し、

前記表面の配線層と前記裏面の配線層は、前記接続基板を介して電氣的に接続され、

10 前記接続基板の上面、側面および下面は、樹脂材料により覆われることを特徴とするメタルコア型の多層プリント配線基板。

〔請求項 2〕

前記除去領域の側壁は、前記除去領域の開口部よりも前記除去領域側に飛び出した凸部を有し、前記コア層と前記配線基板の間には、絶縁材料が埋め込まれる請求項 2 に記載の

15 多層プリント配線基板。

〔請求項 3〕(補正後)

第 1 主面と第 2 主面とを備えたコア層と、

前記コア層の前記第 1 主面に第 1 絶縁層を介して積層された第 1 配線層と、

前記コア層の前記第 2 主面に第 2 絶縁層を介して積層された第 2 配線層と、

20 前記コア層を部分的に貫通して設けた除去領域と、

前記除去領域に配置されると共に、複数層の配線パターンを備え、前記第 1 配線層と前記第 2 配線層とを接続する経路として機能する接続基板と、

を備え、

前記コア層の前記第 1 主面側の前記接続基板の第 1 配線パターンは、前記第 1 絶縁層を貫通して設けた第 1 接続部を経由して前記第 1 配線層に接続され、

25 前記コア層の前記第 2 主面側の前記接続基板の第 2 配線パターンは、前記第 2 絶縁層を貫通して設けた第 2 接続部を経由して前記第 2 配線層に接続され、

前記接続基板の上面、側面および下面は、樹脂材料により覆われることを特徴とする多層プリント配線基板。

30 〔請求項 4〕

前記接続基板に設けられる前記配線パターンは、前記第 1 配線層および前記第 2 配線層よりも微細に形成されることを特徴とする請求項 3 に記載の多層プリント配線基板。

〔請求項 5〕

前記第 1 接続部および前記第 2 接続部は、複数個設けられることを特徴とする請求項 3
5 または請求項 4 に記載の多層プリント配線基板。

〔請求項 6〕

前記除去領域に面する前記コア層の内壁と、前記接続基板との間隙には、前記第 1 絶縁および前記第 2 絶縁層の一部が充填されることを特徴とする請求項 3 から請求項 5 の何れかに記載の多層プリント配線基板。

10 〔請求項 7〕

前記コア層は、金属から成ることを特徴とする請求項 3 から請求項 6 の何れかに記載の多層プリント配線基板。

〔請求項 8〕

前記接続基板は半導体基板であり、

15 前記半導体基板を貫通する貫通電極を経由して、前記コア層の第 1 主面側に設けた前記第 1 配線層と、前記コア層の前記第 2 主面側に設けた第 2 配線層とが接続されることを特徴とする請求項 3 から請求項 6 の何れかに記載の多層プリント配線基板。

〔請求項 9〕

前記半導体基板は、拡散工程により形成された素子領域と、前記素子領域と接続された
20 パッドとを備え、

前記パッドは、前記第 1 接続部または前記第 2 接続部を経由して、前記第 1 配線層または前記第 2 配線層と接続されることを特徴とする請求項 8 に記載の多層プリント配線基板。

〔請求項 10〕

前記コア層はアルミニウムから成る基板であり、

25 前記コア層の前記第 1 主面および前記第 2 主面は酸化膜により被覆されることを特徴とする請求項 3 から請求項 7 の何れかに記載の多層プリント配線基板。

〔請求項 11〕

前記第 1 配線層には回路素子が電氣的に接続され、

前記第 2 配線層は外部接続端子として機能することを特徴とする請求項 3 から請求項 1
30 0 の何れかに記載の多層プリント配線基板。

〔請求項 1 2〕

前記除去領域には、前記接続基板が収納される第 1 除去領域と、機能部品が収納される第 2 除去領域が含まれることを特徴とする請求項 3 から請求項 1 0 の何れかに記載の多層プリント配線基板。

5 〔請求項 1 3〕

前記機能部品は、半導体素子またはチップ部品であることを特徴とする請求項 1 2 に記載の多層プリント配線基板。

〔請求項 1 4〕

10 前記機能部品には、ヒートスプレッダーが含まれることを特徴とする請求項 1 3 に記載の多層プリント配線基板。

〔請求項 1 5〕

15 前記第 1 絶縁層を貫通する第 1 接続部を経由して前記ヒートスプレッダーの上面を前記第 1 配線層と接続し、前記第 2 絶縁層を貫通する第 2 接続部を経由して前記ヒートスプレッダーの下面を前記第 2 配線層と接続することを特徴とする請求項 1 4 に記載の多層プリント配線基板。

〔請求項 1 6〕（補正後）

第 1 主面と、第 2 主面と、部分的に貫通して設けた除去領域とを備えたコア層を準備する工程と、

20 前記第 1 主面側に設けられた第 1 配線パターンと、前記第 2 主面側に設けられた第 2 配線パターンとを備えた接続基板を、前記コア層の前記除去領域に配置すると共に、前記接続基板の上面、側面および下面を樹脂材料により被覆する工程と、

前記コア層の前記第 1 主面に第 1 絶縁層を介して第 1 配線層を積層し、前記コア層の前記第 2 主面に第 2 絶縁層を介して第 2 配線層を積層すると共に、前記接続基板を経由して前記第 1 配線層と前記第 2 配線層とを電氣的に接続する工程と、

25 を備えたことを特徴とする多層プリント配線基板の製造方法。

〔請求項 1 7〕

前記第 1 絶縁層を貫通する第 1 接続部により、前記接続基板の第 1 配線パターンと前記第 1 配線層とを接続し、

30 前記第 2 絶縁層を貫通する第 2 接続部により、前記接続基板の第 2 配線パターンと前記第 2 配線層とを接続する工程と、を更に備えることを特徴とする請求項 1 6 に記載の多層

プリント配線基板の製造方法。

〔請求項 18〕

前記第 1 絶縁層および前記第 2 絶縁層の一部を、前記除去領域に面する前記コア層の内壁と前記接続基板との間隙に充填させることを特徴とする請求項 16 または請求項 17 に

5 記載の多層プリント配線基板の製造方法。

条約第19条(1)に基づく説明書

<補正の説明>

請求項1:「前記接続基板の上面、側面および下面は、樹脂材料により覆われる」を追加した。当該事項は、図1(A)およびその説明箇所である8頁4行目ー6行目に記載されている。

請求項3:「前記接続基板の上面、側面および下面は、樹脂材料により覆われる」の補正の根拠は、請求項1と同様である。

請求項16:「前記接続基板の上面、側面および下面を樹脂材料により被覆する工程と、」の補正の根拠は、上記した請求項1と同様である。

<引用刊行物記載の発明との差異>

補正された請求項1等に記載された本願発明の特徴は、図1(A)を参照して、多層配線を備えた接続基板13の上面、側面および下面を、エポキシ樹脂等の樹脂材料で被覆したことにある。接続基板13が多層の配線構造を備えることにより、接続基板13の内部で自由に配線を引き回すことが可能となり、上層の配線層と下層の配線層とを接続する接続部を接続基板13に集約し、基板全体の接続構造を簡素化することが可能となる。

更なる本願発明の特徴は、接続基板13の上面、側面および下面を樹脂材料で被覆した点にある。これにより、接続基板13の上方および下方に設けられた配線層と接続基板13とが絶縁される。

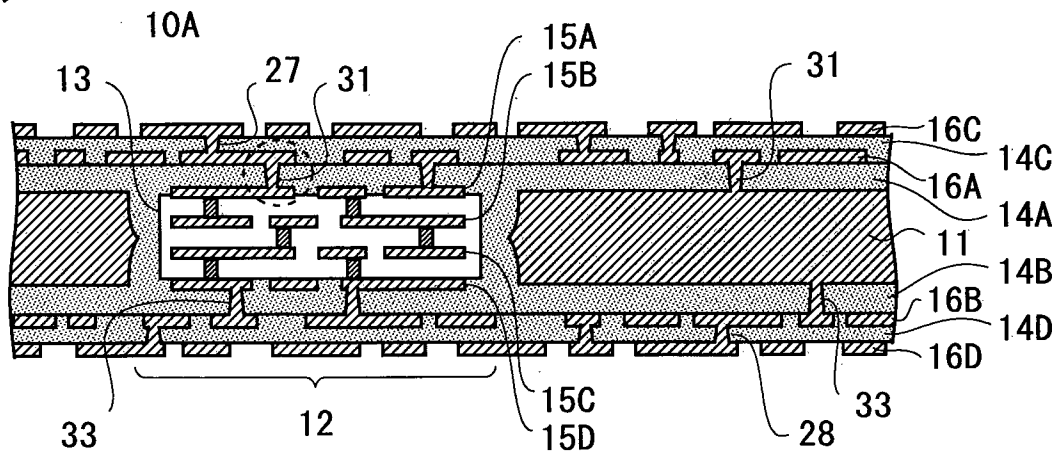
一方、文献1(JP2001-223298)の図4を参照すると、金属基板12の開口部に、コア基板20が収納されており、このコア基板20を経由して、上層に設けられた配線層と、下層に設けられた配線層が接続されている。しかし、図4に示された構成および0038の記載を参照すると、コア基板20にはスルーホールが設けられるのみであり、本願のように多層配線をコア基板20に設ける事項は開示されていない。

引例2(JP11-317582)の図1およびその説明箇所0031ー0041を参照すると、マザー基板11の上部に、微細な配線が形成されたキャリア配線基板16を収納している。これにより、キャリア配線基板16に、LSIをバンプ接続している。しかし、キャリア配線基板16はLSIを接続するための基板であり、上層配線と下層配線とを接続する機能を有しないので、「キャリア配線基板16の上面を樹脂材料で被覆すること」は開示されていない。

以上の理由から、本発明は進歩性を有すると考える。

図 1

(A)



(B)

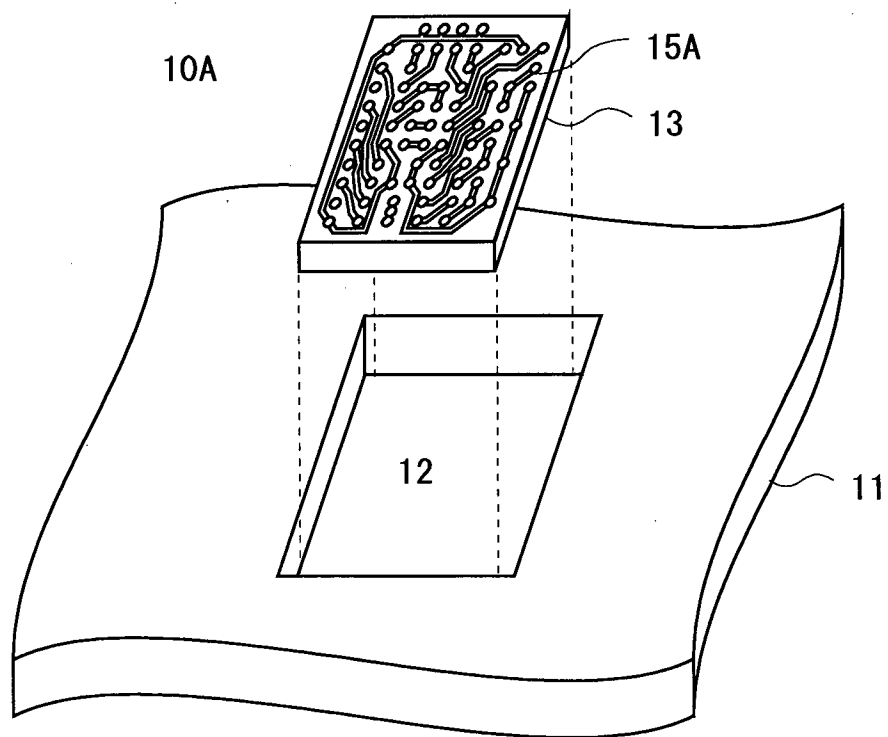
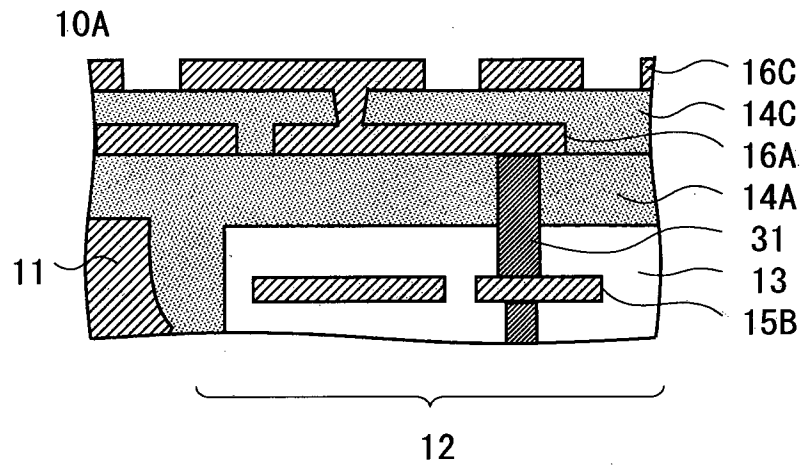
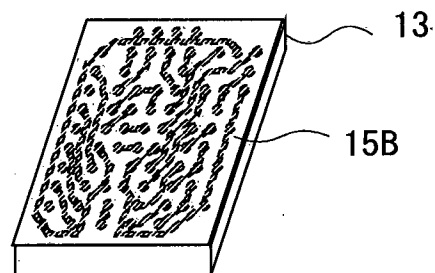


図 2

(A)



(B)



(c)

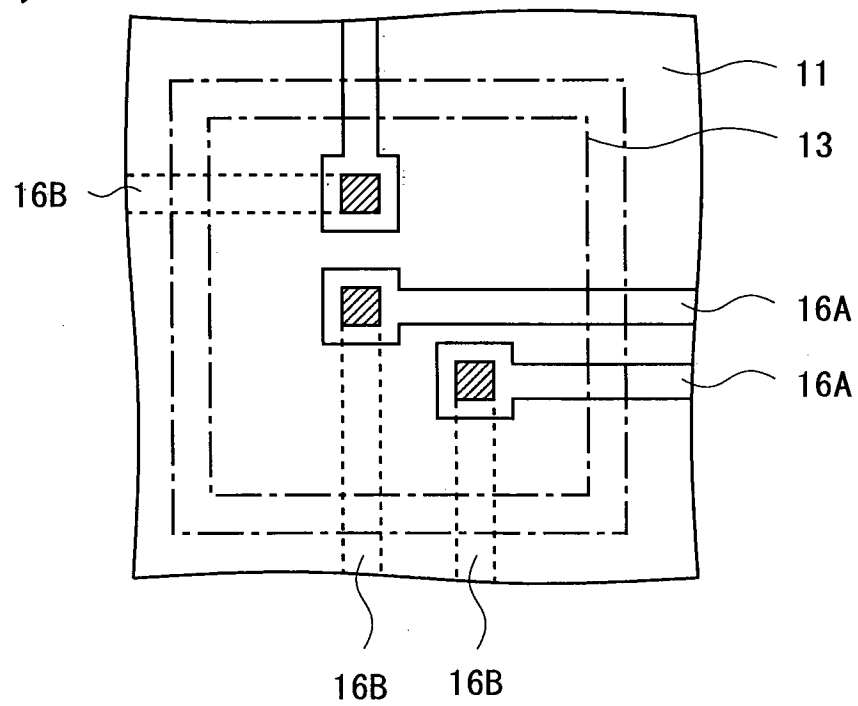
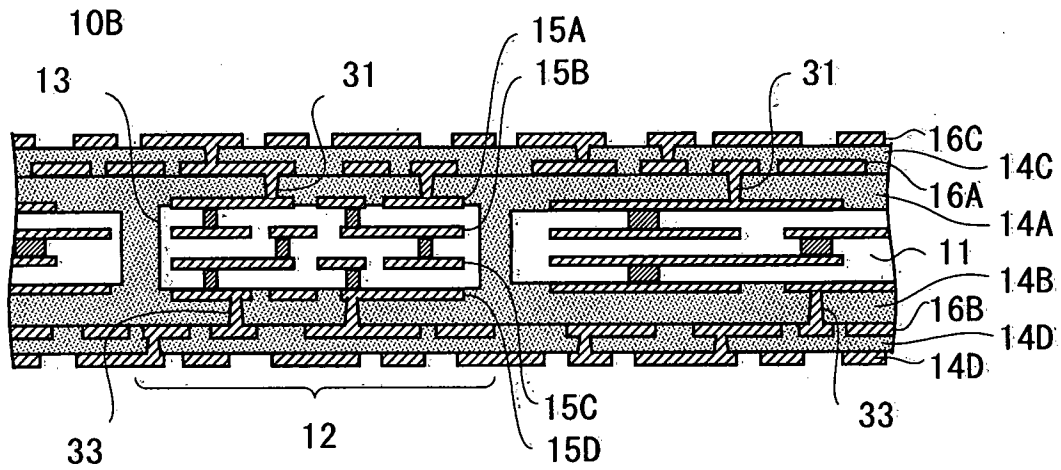
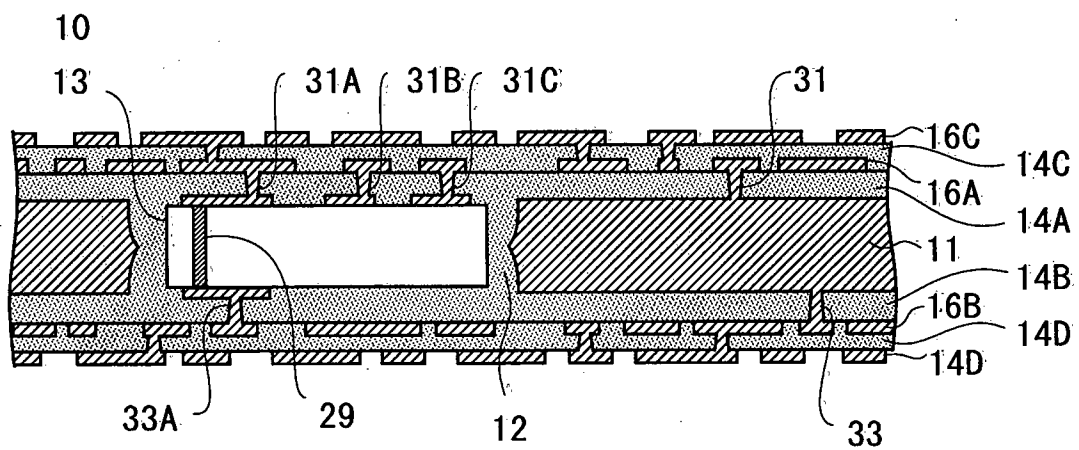


图 3

(A)



(B).



(C)

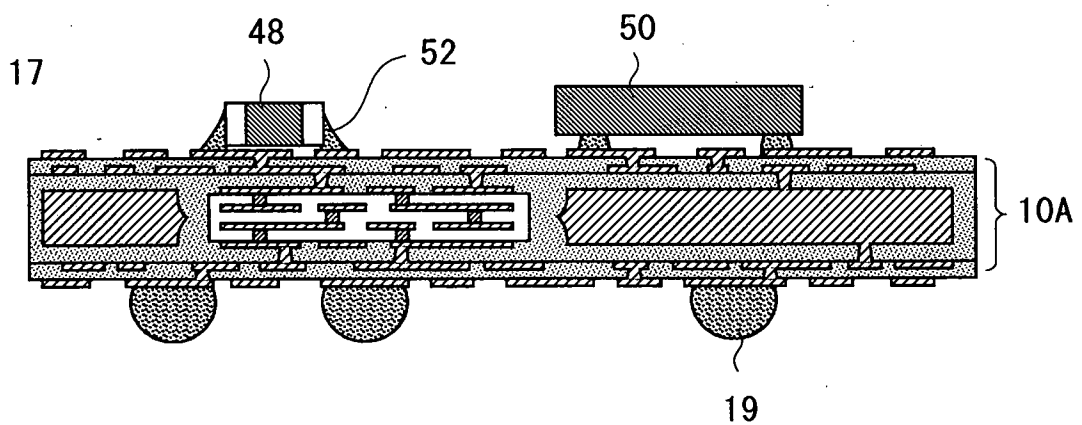


図 4

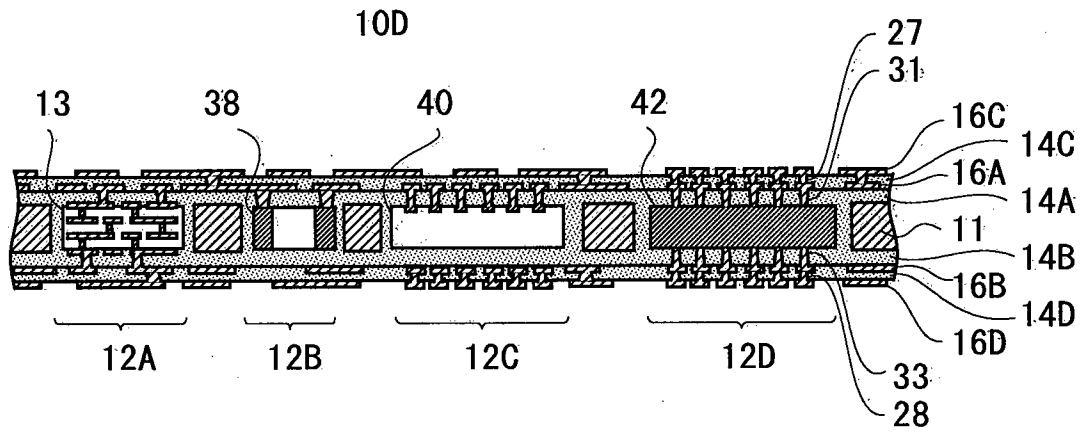


図 5

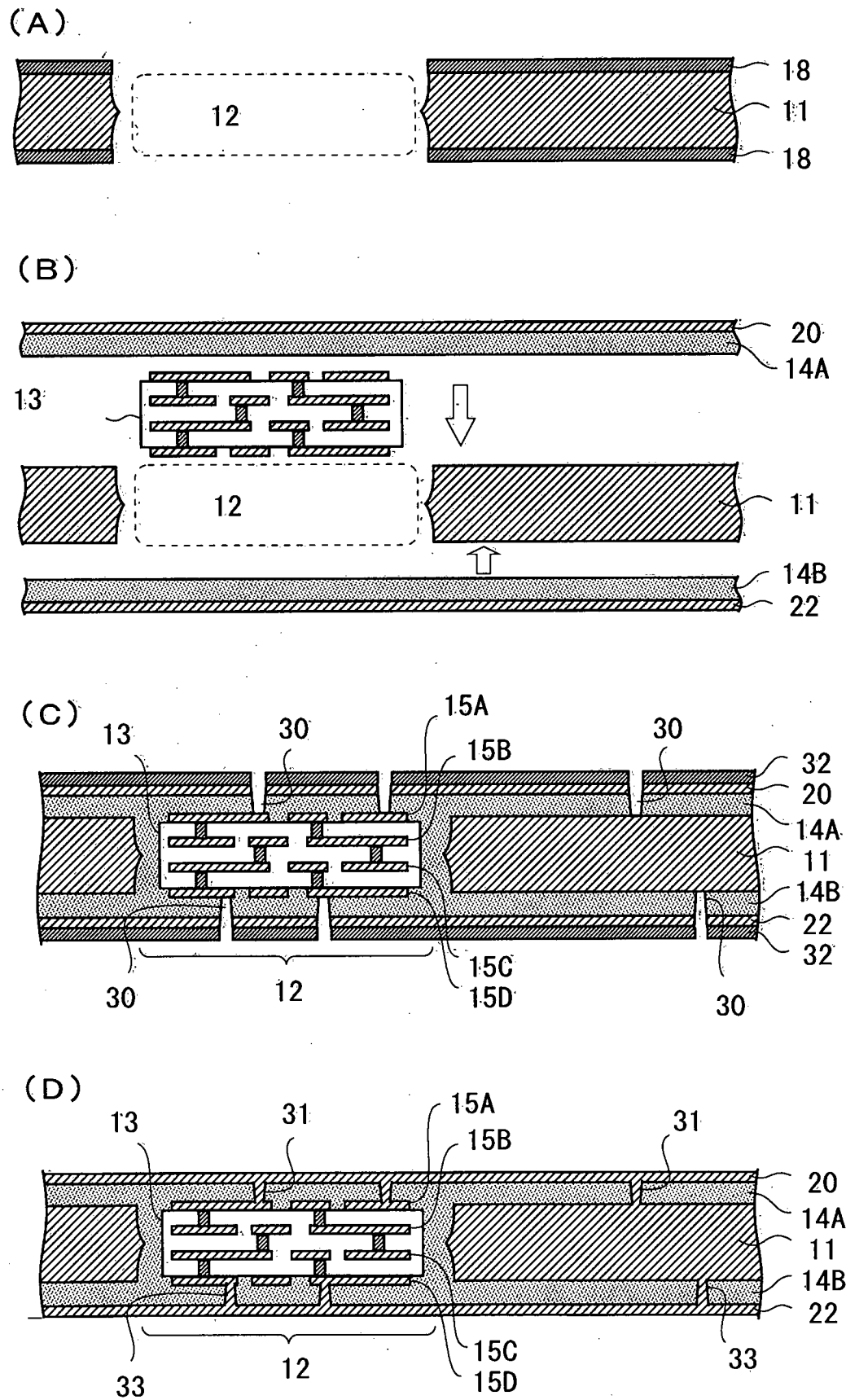


図 6

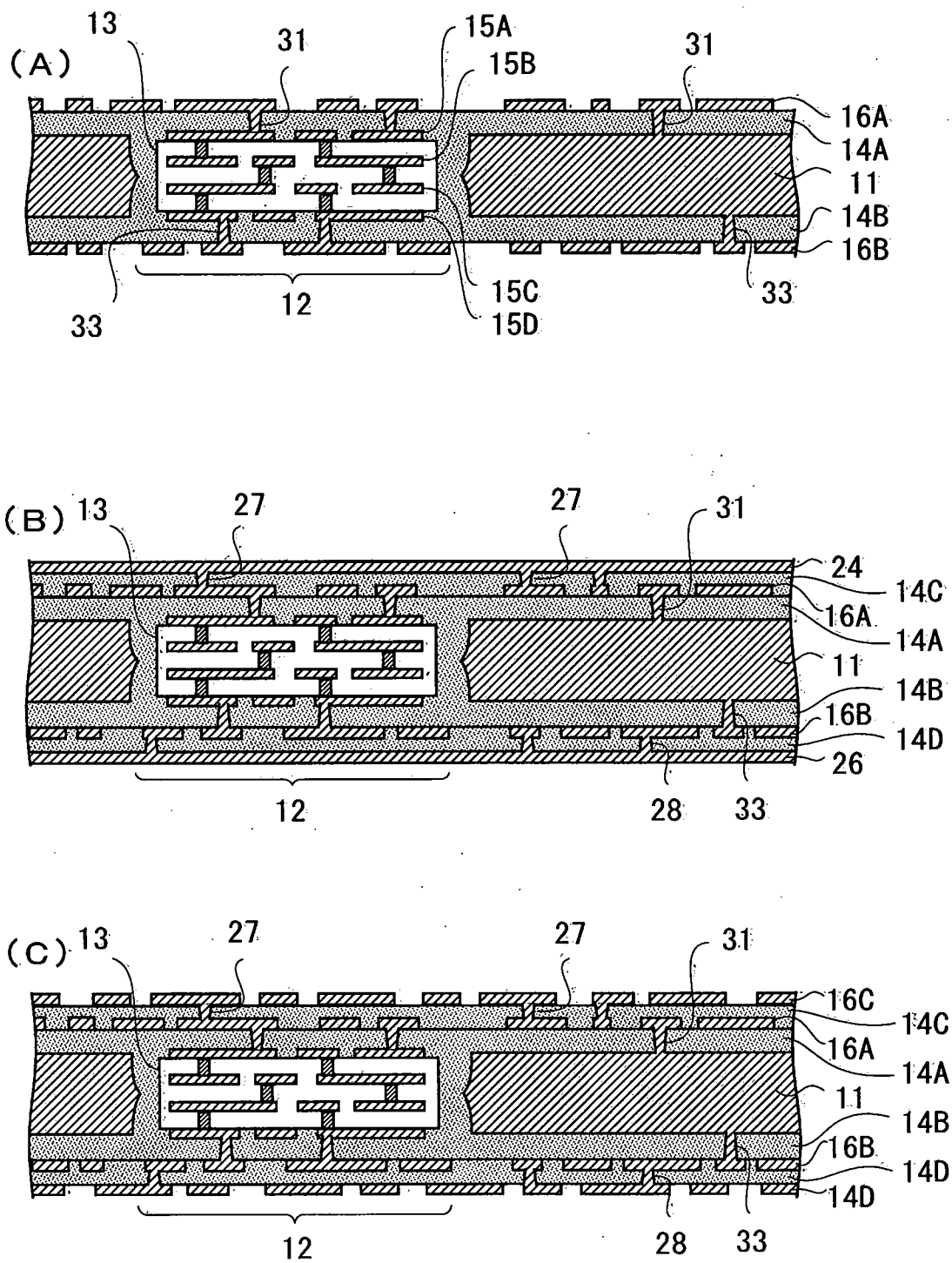


図 7

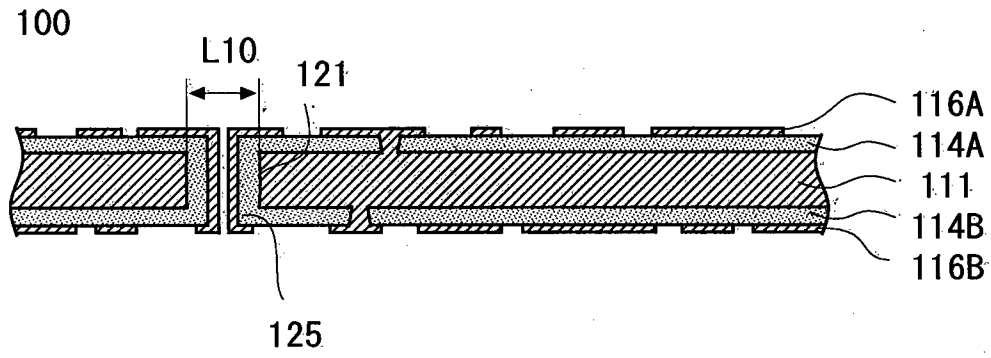


図 8

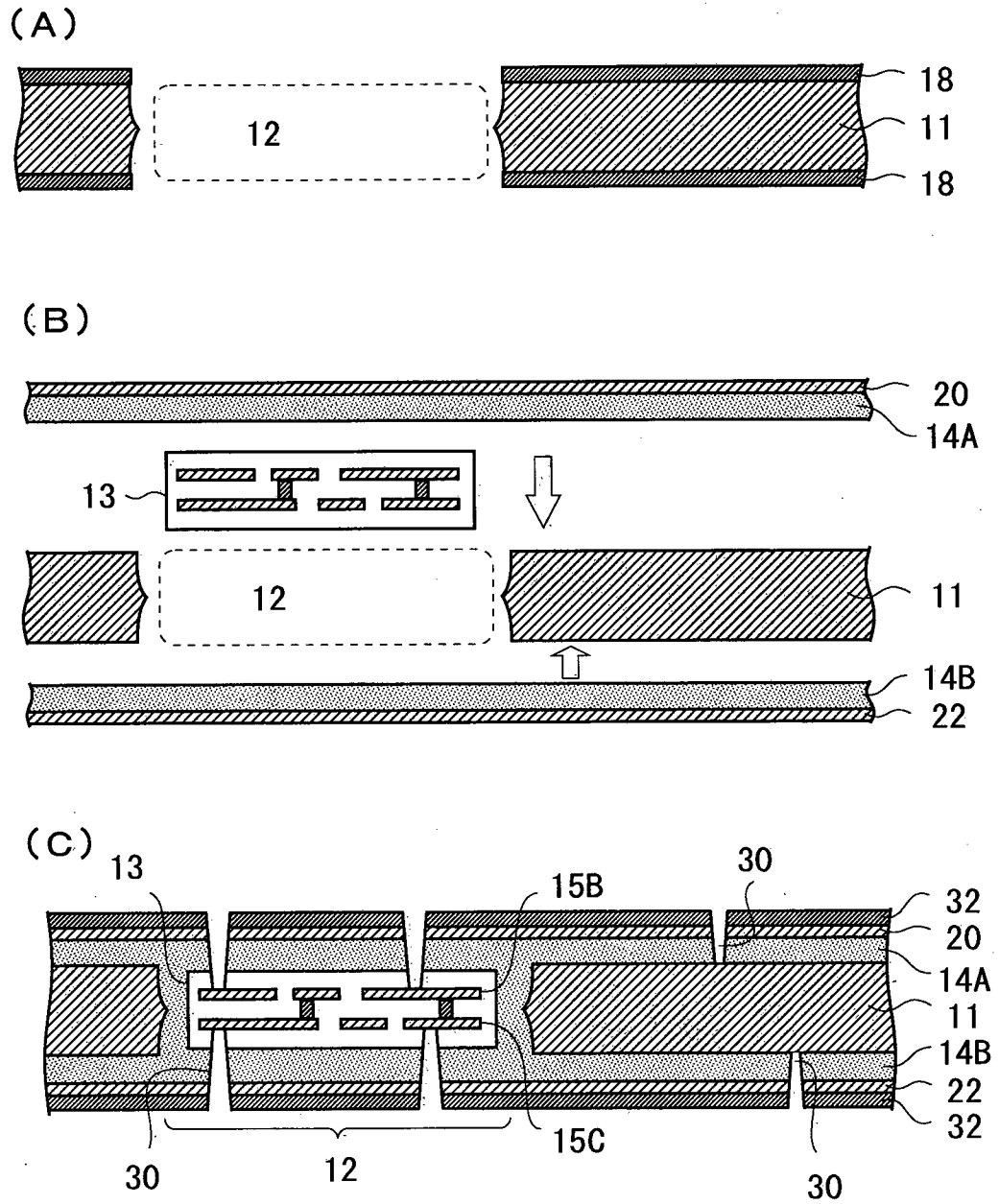
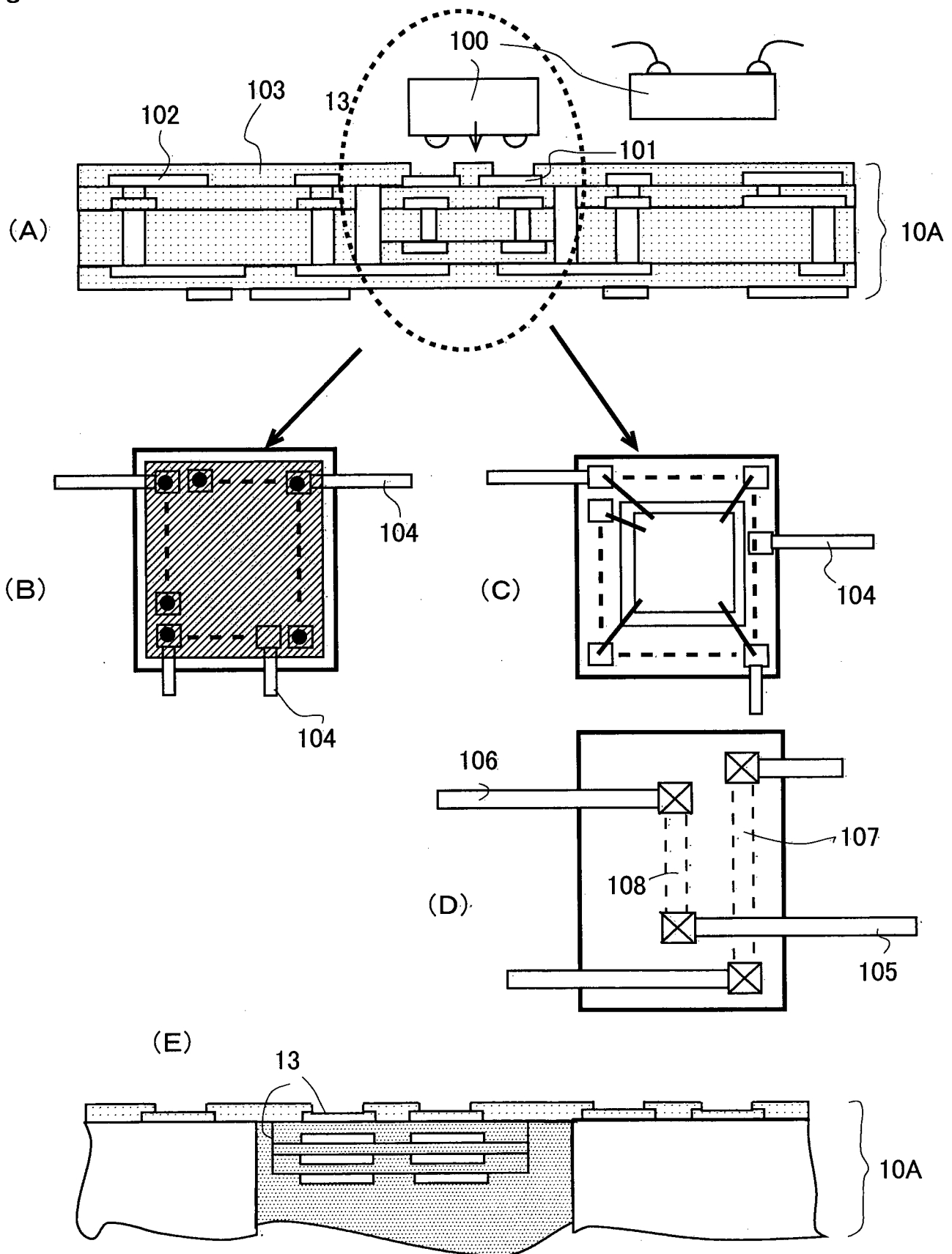


図 9

9/9



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/054420

A. CLASSIFICATION OF SUBJECT MATTER

H05K3/46(2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H05K3/46

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2011
Kokai Jitsuyo Shinan Koho	1971-2011	Toroku Jitsuyo Shinan Koho	1994-2011

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2001-223298 A (Ibiden Co., Ltd.), 17 August 2001 (17.08.2001), paragraphs [0024] to [0030], [0039]; fig. 1, 2, 6, 7 (Family: none)	1-18
Y	JP 11-317582 A (Matsushita Electric Industrial Co., Ltd.), 16 November 1999 (16.11.1999), claim 1; fig. 1, 7 & US 6281446 B1 & US 2002/0020554 A1	1-18

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search
16 May, 2011 (16.05.11)

Date of mailing of the international search report
24 May, 2011 (24.05.11)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2011/054420

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2007-96291 A (NGK Spark Plug Co., Ltd.), 12 April 2007 (12.04.2007), paragraph [0037]; fig. 1 & US 2007/0064375 A1 & US 2007/0076392 A1 & EP 1761118 A1 & EP 1761119 A1 & CN 1925720 A & CN 1925721 A	2, 6, 18
Y	JP 11-298104 A (Sumitomo Metal (SMI) Electronics Devices Inc.), 29 October 1999 (29.10.1999), claim 1 (Family: none)	10
A	WO 2009/141928 A1 (Ibiden Co., Ltd.), 26 November 2009 (26.11.2009), fig. 1 & KR 10-2010-0102193 A	1-18
A	WO 2009/141929 A1 (Ibiden Co., Ltd.), 26 November 2009 (26.11.2009), fig. 6B & US 2009/0283301 A1 & KR 10-2010-0096274 A	1-18

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H05K3/46(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H05K3/46

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 1 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 1 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 1 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2001-223298 A（イビデン株式会社）2001.08.17, 段落【0024】～【0030】、【0039】、図1、図2、図6、図7（ファミリーなし）	1-18
Y	JP 11-317582 A（松下電器産業株式会社）1999.11.16, 請求項1、図1、図7 & US 6281446 B1 & US 2002/0020554 A1	1-18

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

1 6 . 0 5 . 2 0 1 1

国際調査報告の発送日

2 4 . 0 5 . 2 0 1 1

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

吉澤 秀明

3 S

9 4 3 7

電話番号 03-3581-1101 内線 3391

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2007-96291 A (日本特殊陶業株式会社) 2007.04.12, 段落【0037】、図1 & US 2007/0064375 A1 & US 2007/0076392 A1 & EP 1761118 A1 & EP 1761119 A1 & CN 1925720 A & CN 1925721 A	2, 6, 18
Y	JP 11-298104 A (株式会社住友金属エレクトロデバイス) 1999.10.29, 請求項1 (ファミリーなし)	10
A	WO 2009/141928 A1 (イビデン株式会社) 2009.11.26, 図1 & KR 10-2010-0102193 A	1-18
A	WO 2009/141929 A1 (イビデン株式会社) 2009.11.26, 図6 B & US 2009/0283301 A1 & KR 10-2010-0096274 A	1-18