

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2012 年 9 月 7 日(07.09.2012)



(10) 国際公開番号

WO 2012/117655 A1

- (51) 国際特許分類:
H04B 7/005 (2006.01)
- (21) 国際出願番号: PCT/JP2012/000086
- (22) 国際出願日: 2012 年 1 月 10 日(10.01.2012)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2011-044641 2011 年 3 月 2 日(02.03.2011) JP
- (71) 出願人 (米国を除く全ての指定国について): パナソニック株式会社(PANASONIC CORPORATION)
[JP/JP]; 〒5718501 大阪府門真市大字門真 1 0 0 6 番地 Osaka (JP).
- (72) 発明者; および
- (75) 発明者/出願人 (米国についてのみ): 上田 功
(UEDA, Isao).
- (74) 代理人: 中島 司朗, 外(NAKAJIMA, Shiro et al.);
〒5310072 大阪府大阪市北区豊崎三丁目 2 番 1 号淀川 5 番館 6 F Osaka (JP).
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA,

BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

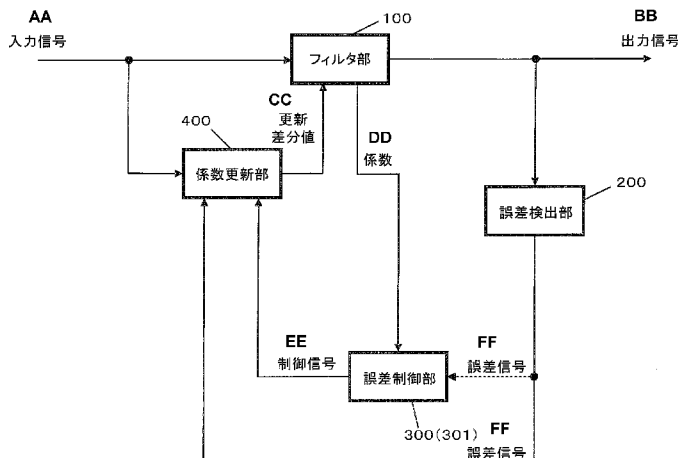
添付公開書類:

- 国際調査報告 (条約第 21 条(3))
- 補正された請求の範囲 (条約第 19 条(1))

(54) Title: WAVEFORM EQUALIZATION DEVICE

(54) 発明の名称: 波形等化装置

[図1]



100 Filter unit
200 Error detection unit
300 Error control unit
400 Coefficient updating unit
AA Input signal
BB Output signal
CC Updated differential value
DD Coefficient
EE Control signal
FF Error signal

(57) Abstract: This waveform equalization device is provided with: an error detection unit (200) for detecting an error signal; and a coefficient updating unit (400) for generating a value to be used for updating a filter coefficient value for a filter unit (100). An error control unit (300) compares the filter coefficient value of the filter unit (100) with a threshold value, and if the filter coefficient value is smaller, notifies the coefficient updating unit (400) so that the filter coefficient value is not updated.

(57) 要約: 波形等化装置は、誤差信号を検出する誤差検出部(200)、フィルタ部(100)におけるフィルタ係数値の更新に用いられる値を生成する係数更新部(400)を備える。誤差制御部(300)は、フィルタ部(100)のフィルタ係数値としきい値とを比較し、フィルタ係数値の方が小さい場合には、係数更新部(400)に対して、フィルタ係数値の更新が行われないようにするための指示を行う。

WO 2012/117655 A1

明 細 書

発明の名称： 波形等化装置

技術分野

[0001] 本出願は、日本国で提出された特願2011-044641に基づく。このため、この出願の内容を援用する。

[0002] 本発明は、フィルタ係数値を更新する波形等化装置に関するものである。

背景技術

[0003] 従来、放送信号システムにおいて、送信機から送信された信号を受信する受信機では、伝送路などで発生する反射波や、散乱された複数の反射波を抑制するために波形等化装置（波形等化器）を用いている。様々な環境下で発生する遅延量の異なる反射波や、時間変動する反射波にも対応するため、波形等化装置のフィルタタップ係数は適応処理するように工夫されている。

[0004] 一般的に、適応処理するフィルタタップ係数は、フィルタ出力と期待すべき値との差分である誤差から算出され、誤差の値を小さくするように自動的に決定されている。

[0005] 誤差検出からフィルタタップ係数を決定する係数更新アルゴリズムは、反射波を抑制する波形等化の収束時間と精度とに大きく影響する。また、フィルタタップの個数は適応等化範囲を決定するものであり、フィルタタップ係数の更新周期は、時間変動する反射波の除去レベルを決定するものであり、両者は波形等化性能に大きく影響する。

[0006] 従来技術では、係数更新の演算量削減と反射波の抑制量向上の両立を図るため、特性の異なる２種類の係数更新アルゴリズムを切り替えるものがある（例えば、特許文献１参照）。

[0007] 図３は、上記特許文献１に記載された従来の波形等化装置を示すものである。

[0008] 図３において、フィルタ部１１００は入力信号とフィルタタップ係数値とを乗算している。誤差検出部１２００はフィルタ部１１００の出力と期待す

べき値との比較結果を算出することで、誤差を検出している。遅延器 1 4 2 0 は入力信号からフィルタタップ係数を生成するタイミングを調整している。係数生成器 A 1 4 1 1 と係数生成器 B 1 4 1 2 とは相異なるアルゴリズムで係数を生成するものであり、誤差検出された誤差信号と、遅延器 1 4 2 0 を通った入力信号とからフィルタタップ係数値を算出する。誤差制御部 1 3 0 0 は、あらかじめ用意されたしきい値と誤差信号とを比較し、比較結果を基に、係数生成器 A 1 4 1 1 と係数生成器 B 1 4 1 2 とのいずれかに切り替えて、フィルタタップ係数値を決定している。

先行技術文献

特許文献

[0009] 特許文献1：特開 2 0 0 0 - 9 1 9 6 5 号公報

発明の概要

発明が解決しようとする課題

[0010] しかしながら、上記従来の構成では、反射波の変動が少ない場合や適応フィルタ係数の収束後においても、サンプリング毎にフィルタ係数値を演算し、すべてのフィルタのフィルタ係数値を更新している。

[0011] このため、実際には更新の必要性が低い場合（例えば、更新前後でフィルタ係数値がほとんど変化しない場合など）にも演算を行っていることがあり、演算量の増大や無駄な電力消費を招いている。

[0012] 本発明は、このような課題の下になされたものであって、フィルタ係数値の更新の際に、演算量の削減や電力消費の抑制に寄与する波形等化装置を提供することを目的とする。

課題を解決するための手段

[0013] 上記課題を解決するために、本発明の波形等化装置は、放送に用いられる入力信号の伝送歪みを低減する波形等化装置であって、フィルタ係数値を用いてフィルタ処理し、入力される値を用いて前記フィルタ係数値を更新する複数のサブフィルタを有するフィルタ部と、前記フィルタ部からの出力と、

前記入力信号に対してフィルタ処理した結果として期待される期待値と、を比較して誤差を検出し、誤差信号として出力する誤差検出部と、前記誤差信号と入力信号とから、フィルタ係数値の更新に用いられる値を生成して前記フィルタ部へと出力する係数更新部と、しきい値を保持し、当該しきい値と前記サブフィルタのフィルタ係数値とを比較し、当該フィルタ係数値の方が小さい場合には、前記係数更新部に対してフィルタ係数値の更新が行われないようにするための指示を行う誤差制御部とを備えることを特徴とする。

[0014] このような構成により、フィルタ係数値の更新の際に、演算量の削減や電力消費の抑制に寄与することができる。

発明の効果

[0015] 本発明の波形等化装置によれば、フィルタ係数値の更新の際に、演算量の削減や電力消費の抑制に寄与することができる。

図面の簡単な説明

[0016] [図1]本発明に係る実施の形態1～3における波形等化装置の基本構成を示すブロック図

[図2]本発明に係る実施の形態1における波形等化装置の構成を示すブロック図

[図3]従来の波形等化装置の構成を示すブロック図

[図4]本発明に係る実施の形態2における波形等化装置の構成を示すブロック図

[図5]本発明に係る実施の形態1における係数更新制御を示すフローチャート

[図6]本発明に係る実施の形態2における係数更新制御を示すフローチャート

[図7]FIRフィルタの構成例を示す図

[図8]本発明に係る実施の形態3における実施の形態1における波形等化装置の構成を示すブロック図

発明を実施するための形態

[0017] 以下本発明を実施するための形態について、図面を参照しながら説明する。

[0018] 図1は、本発明の実施の形態1～3における波形等化装置の基本構成を示すブロック図である。

[0019] フィルタ部100は、放送波などに用いられる入力信号を入力とする。フィルタ部100は、複数のサブフィルタを有しており、各サブフィルタにおいて入力信号に対してフィルタタップ係数値を乗算し、各サブフィルタの出力結果を加算したものを、波形等化装置の最終信号として出力する。

[0020] 入力信号の例としては、ATSC (Advanced Television Systems Committee) 規格の信号が挙げられる。

[0021] 誤差検出部200は、フィルタ部100の出力と、期待すべき値との比較結果を基に誤差を検出して、誤差値を示す誤差信号を出力する。

[0022] 係数更新部400は、入力信号と誤差信号が示す誤差値とからフィルタ係数値の更新に用いられる値（以下、「更新差分値」と呼ぶことがある。）を生成し、更新差分値をフィルタ部100に出力する。また、誤差制御部300から誤差値をゼロとすることを指示する制御信号を受信した場合は、誤差値をゼロとして更新差分値を導出する。

[0023] 誤差制御部300（301）は、フィルタタップ係数値と誤差信号が示す誤差値（必要に応じて用いる。）とから係数更新周期を調整している。誤差制御部300は、しきい値を保持し、当該しきい値と前記サブフィルタのフィルタ係数値とを比較し、例えばフィルタ係数値の方が小さい場合には、係数更新部400に対してフィルタ係数値の更新が行われないようにするための指示を行う。なお、誤差制御部300は、必ずしも誤差値を用いる必要はなく、後述する実施の形態2では用いるが、実施の形態1、3では用いていない。

[0024] このような構成によって、補正しなくても十分に受信可能になる反射を含んだ入力信号に対して、補正の際に演算されるフィルタタップ係数値が予め決められたしきい値よりも小さい場合に、波形等化装置が無駄な演算処理を行わないように係数更新を停止することができる。

[0025] また、例えば、強電界の反射波が存在する環境下である受信可能限度にな

るような環境下と、弱電界の反射波しか存在しない環境下である容易に受信可能な環境下など、波形等化機能をそれぞれの環境に適するよう動作させることで、容易に受信可能な環境下における波形等化装置の冗長な演算量を削減でき、消費電力を抑制することができる。

[0026] また、前記複数のサブフィルタは、3個以上のサブフィルタが直列接続されてなり、前記誤差制御部は、2個以上のサブフィルタ群のフィルタ係数値を加算する加算器を有し、前記誤差制御部は、加算されたフィルタ係数値をしきい値と比較し、当該加算されたフィルタ係数値の方が小さい場合には、前記指示として、前記係数更新部に対して前記サブフィルタ群のフィルタ係数値の更新が行われないようにするための指示を行うように構成しても構わない。

[0027] このような構成によって、多数のフィルタの係数値としきい値との比較処理を軽減することができ、波形等化装置の演算量を削減可能となる。

[0028] 前記複数のサブフィルタは、N個（Nは2以上の整数）のサブフィルタが直列接続されてなり、前記係数更新部は、N個のサブフィルタのフィルタ係数値の更新に用いられる値を個別に生成し、前記誤差制御部は、各サブフィルタのフィルタ係数値にそれぞれ対応するN個のしきい値を有し、各フィルタ係数値と対応するしきい値とを比較し、フィルタ係数値の方が小さいものに対応するサブフィルタのフィルタ係数値の更新が行われないようにするための指示を前記指示として行うように構成しても構わない。

[0029] このような構成によって、適応等化範囲となるフィルタ毎に係数更新アルゴリズムを適用することができ、想定される複数の受信環境に適したしきい値に設定可能とすることができる。

[0030] 前記指示は、更新停止を示す期間を含むように構成しても構わない。

[0031] この構成によれば、更新の時機の適正化に寄与する。

[0032] 前記指示は、更新の周期を一定間隔にする旨を含むように構成しても構わない。

[0033] この構成によれば、例えば、更新の周期をより長い間隔に変更するよう指

示することで、波形等化装置の演算量を削減できる。

- [0034] 前記誤差制御部は、前記指示の回数をカウントするカウンタを含み、
前記カウンタは、カウント値がプリセット値に達するまでは、前記フィルタ係数値としきい値との比較の動作を停止させ、前記誤差制御部は、比較の停止の間は、前記指示を行うとしても構わない。
- [0035] このような構成によって、プリセット値に達するまでは、しきい値との冗長な比較処理の実行を回避することができ、また、係数更新の停止期間を強制的に長くすることができる。これにより、演算量を削減できる。
- [0036] 前記誤差制御部は、前回フィルタ部から入力されたフィルタ係数値と、新たにフィルタ部から入力されたフィルタ係数値との差分から変化量を算出し、算出した変化量が一定値以下ならば、前記カウンタ値をリセットするとしても構わない。
- [0037] この構成によれば、変化量が小さくフィルタ係数値の更新の必要性が低い場合に、カウンタ値のリセットにより比較動作を先延ばしでき、演算量の削減に貢献できる。
- [0038] 前記誤差制御部は、前回フィルタ部から入力されたフィルタ係数値と、新たにフィルタ部から入力されたフィルタ係数値との差分から変化量を算出し、算出した変化量が一定値より大きいならば、前記係数更新部に対しての前記指示を抑止するとしても構わない。
- [0039] このような構成によって、係数更新停止期間に入力信号の急激な変動が生じた場合に、誤差信号からその変動を察知し、急激に変動する入力信号にも対応できるように係数更新を再開することができる。
- [0040] 前記誤差制御部は、前記誤差検出部から出力された誤差信号が示す誤差が一定値以上であるならば、前記係数更新部に対しての前記指示を抑止するとしても構わない。
- [0041] このような構成によれば、誤差が大きい場合には、係数更新を行うことができる。
- [0042] また、前記誤差制御部は、前回の比較から一定時間が経過するまでは比較

を停止し、比較を行わないにも関わらず、前記指示を行うとしても構わない。

[0043] このような構成によれば、比較自体を停止することで更なる消費電力の抑制の効果が得られる。

[0044] また、本発明に係る波形等化装置は、放送に用いられる入力信号の伝送歪みを低減する波形等化装置であって、フィルタ係数値を用いてフィルタ処理し、入力される値を用いて前記フィルタ係数値を更新する複数のサブフィルタを有するフィルタ部と、前記フィルタ部からの出力と、前記入力信号に対してフィルタ処理した結果として期待される期待値と、を比較して誤差を検出し、誤差信号として出力する誤差検出部と、前記誤差信号と入力信号とから、フィルタ係数値の更新に用いられる値を生成して前記フィルタ部へと出力する係数更新部と、前回フィルタ部から入力されたフィルタ係数値と、新たにフィルタ部から入力されたフィルタ係数値とを比較してその差分から変化量を算出し、算出した変化量がしきい値以下ならば、前記係数更新部に対してフィルタ係数値の更新が行われなくするための指示を行う誤差制御部とを備えることを特徴とする。

[0045] このような構成によって、例えば、強電力なゴースト信号であるもののほぼ静的な反射波である場合や、補正不可能な入力信号のためオーバーフローなどによりフィルタタップ係数値の変動が止まった場合に、フィルタ係数値の大小に関わらず係数更新を停止して不要な処理を抑制することができる。

[0046] （実施の形態１）

図２は、実施の形態１における波形等化装置の構成を示すブロック図である。図２において、図１と同じ構成要素については同じ符号を用い、説明を省略する。

[0047] フィルタ部１００は、入力信号をフィルタタップ係数値で重みづけした５つのフィルタタップであるＦＩＲフィルタ１１１～１１５と、各フィルタタップの出力を積算して波形等化装置の出力信号とする加算器１２０により構成されている。

- [0048] なおFIRフィルタとは、Finite Impulse Responseフィルタのことであり、デジタルフィルタの種類の一つである。各実施の形態では、適応処理を行うデジタルフィルタの一例としてFIRフィルタを用いており、フィルタタップ係数値を保持する機能と、保持したフィルタタップ係数値と入力信号とを乗算して出力する機能と、入力信号を後段のフィルタに出力する機能と、フィルタタップ係数値（「フィルタ係数値」と呼ぶことがある。）を更新する機能を有している。
- [0049] FIRフィルタ111の構成例を図7に示す。
- [0050] FIRフィルタ111は、遅延器111a、加算器111b、遅延器111c、乗算器111dを含む。
- [0051] 特に、加算器111bは、遅延器111cから出力された前回のフィルタ係数値 C_n と、乗算器431から出力された $\mu E X_n$ （更新差分値）とを加算して、新たなフィルタ係数値 C_{n+1} を出力する。このようなフィルタ係数値の更新については後述する。
- [0052] 図2の説明に戻る。誤差検出部200は、期待値検出器210と、期待値比較器220とから構成されている。
- [0053] 期待値検出器210は、加算器120の出力信号から予測される期待値信号を導出する。
- [0054] 期待値比較器220は、波形等化装置の出力信号と期待値信号との差分である誤差値を示す誤差信号を出力する。
- [0055] 係数更新部400は、係数生成器A411、係数生成器B412、係数生成器C413、5個の乗算器431～435、5個の遅延器421～425とから構成されている。
- [0056] 係数更新部400の説明をする。
- [0057] 係数生成器A411は、誤差検出部200から誤差信号（誤差値Eを示す）、誤差値Eとして用いることがあるゼロ、および誤差制御部300からの制御信号が入力される。また、ステップゲインの値（ μ ）を保持している。
- [0058] 係数生成器A411は、ステップゲインの値に誤差値を乗算した値を出力

する。誤差値は、制御信号の指示内容に基づいて、誤差信号が示す誤差値そのままかゼロかのいずれかを用いる。

[0059] 係数生成器 B 4 1 2、係数生成器 C 4 1 3 もこれと同様である。

[0060] 乗算器 4 3 1～4 3 5 は、各フィルタタップのフィルタタップ係数値の更新差分値を出力する。

[0061] 遅延器 4 2 1～4 2 5 は、各フィルタタップに対する係数生成器の出力と入力信号との乗算タイミングを調整する。

[0062] 誤差制御部 3 0 0 は、係数比較器 A 3 1 1、係数比較器 B 3 1 2、係数比較器 C 3 1 3、更新制御器 3 2 0、加算器 3 3 1、加算器 3 3 2 とから構成されている。

[0063] 係数比較器 A 3 1 1、係数比較器 B 3 1 2、係数比較器 C 3 1 3 は、フィルタ部 1 0 0 の各フィルタタップのフィルタタップ係数値またはフィルタタップ係数値の和と、予め決められたしきい値との間で大小比較した結果を出力する比較器である。

[0064] 更新制御器 3 2 0 は、係数比較器 A 3 1 1、係数比較器 B 3 1 2、係数比較器 C 3 1 3 による比較結果に基づき係数生成器 A 4 1 1、係数生成器 B 4 1 2、係数生成器 C 4 1 3 の更新周期をそれぞれ制御する。

[0065] 加算器 3 3 1 は F I R フィルタ 1 1 1、1 1 2 のフィルタタップ係数値の和を出力し、加算器 3 3 2 は、F I R フィルタ 1 1 4、1 1 5 のフィルタタップ係数値の和を出力する。

[0066] ここで係数更新制御の動作について概略を説明する。図 5 は波形等化装置の係数更新制御フローを示す図である。

[0067] 波形等化装置に入力された信号である入力信号は、フィルタ部 1 0 0 の処理により出力される (S 1 0 1)。

[0068] 波形等化装置の出力信号は誤差検出部 2 0 0 にも出力され、誤差検出部 2 0 0 は誤差検出処理して誤差値を示す誤差信号を出力する (S 1 0 2)。

[0069] 誤差制御部 3 0 0 において、フィルタタップ係数値と比較するしきい値が設定され (S 1 0 3)、フィルタ部 1 0 0 のフィルタタップ係数値としきい

値とを比較する（S104）。

[0070] 比較結果より、フィルタタップ係数値がしきい値よりも大きい場合（S104：Yes）、誤差制御部300は、S102において検出した誤差値は誤差として扱うものとして判断する（S105）。フィルタタップ係数値がしきい値以下の場合（S104：No）、誤差制御部300は、係数更新を停止するために誤差をゼロとする（S106）。

[0071] 係数更新部400では、S105とS106の結果から、フィルタタップ係数の更新値を生成する（S107）。

[0072] S105を経由した場合には、係数更新部400は、誤差検出部200から受信した誤差信号が示す誤差値を用いて更新値を生成し、生成した更新値を入力信号と乗算して更新差分値を出力する（S108）。フィルタ部100は、係数更新部400から出力された更新差分値を用いてフィルタタップ係数値を更新する。

[0073] これに対して、S106を経由した場合には、誤差制御部300から係数更新部400へと誤差値をゼロとすることを指示する制御信号が送信される。この制御信号を受けた係数更新部400は、誤差値 $E=0$ とするので、S107では更新値 $\mu E=0$ となり、S108では更新差分値 $\mu E X_n=0$ となり、フィルタ部100のフィルタタップ係数の更新が停止する。

[0074] つぎに、フィルタ部100の内部動作の詳細について説明する。

[0075] FIRフィルタのフィルタタップ係数値の初期状態は、センタータップフィルタと呼ばれるFIRフィルタ113のみ1の値をもっており、その他のFIRフィルタ111、FIRフィルタ112、FIRフィルタ114、FIRフィルタ115はゼロをもっている。

[0076] 波形等化装置の入力信号は初段のフィルタであるFIRフィルタ111にそのまま入力されるが、初期値のフィルタタップ係数値がゼロのためFIRフィルタ111とフィルタタップ係数値の乗算結果はゼロであり、その出力を加算器120へ出力する。

[0077] デジタル処理の次の動作では、FIRフィルタ111において、前回

の動作時の入力信号がFIRフィルタ111から出力されそのままFIRフィルタ112の入力信号となる。また、新たに波形等化装置の入力信号が入力され、FIRフィルタ111の入力となる。

[0078] 同様にして、FIRフィルタ112において、入力信号とフィルタタップ係数値を乗算した値を加算器120へ出力し、次の動作で入力信号をFIRフィルタ113へ出力する。

[0079] この一連の動作をFIRフィルタ113、FIRフィルタ114、FIRフィルタ115を通して同様に進行。ただし、FIRフィルタ115は最後尾のフィルタのため、次のデジタル処理の動作で入力信号を後段のフィルタに送る出力が不要である。

[0080] フィルタタップ係数値が変化しない初期動作では、FIRフィルタ113のフィルタタップ係数の値のみ1であるため、FIR加算器120の出力はFIRフィルタ113の出力そのものである。

[0081] 波形等化装置の入力信号はFIRフィルタ111とFIRフィルタ112とFIRフィルタ113の動作分を遅延して、波形等化装置の出力信号となる。

[0082] フィルタ部100のフィルタタップ係数値を変化させることで、入力信号を自在に変化させて、波形等化装置の出力信号とすることが可能である。つまりフィルタタップ係数値を適切な値にすることで、波形等化装置の入力信号をフィルタ部100において補正して出力することができる。フィルタタップ係数値は、係数更新部400で出力されるフィルタタップ係数値の更新差分値で変更でき、係数更新部400は誤差制御部300からの制御信号により誤差信号からフィルタタップ係数値を生成する。誤差信号は、誤差検出部200にて生成されるが、誤差検出部200の入力信号は波形等化装置の出力信号そのものである。

[0083] つぎに、誤差検出部200の内部動作の詳細について説明する。期待値検出器210は、波形等化装置の入力信号の正確な値を推測する機能を有していて、期待値比較器220は、波形等化装置の出力とその期待値を比較する

機能を有している。

[0084] 伝送路などの反射による反射波の発生により、本来の正確な信号とは異なった波形等化装置の入力信号の値は、フィルタ部100で補正された後、期待値検出器210で予め用意されている値と比較される。そして、期待値検出器210で、正確な信号の値と最も期待される値とが導き出される。そして、期待値比較器220では、期待値検出器210にて導出された期待値と、波形等化装置の出力信号の値とを比較し、その差分値を誤差値として出力する。

[0085] たとえば、本来の正確な信号パターンを“0 | 0 | 0 | 0”、“1 | 1 | 1 | 1”、“1 | 0 | 1 | 0”、“0 | 1 | 0 | 1”の4つのうちのどれかであるとした場合、“0.8 | 0.2 | 0.9 | 0.1 |”というような信号が期待値検出器210で入力されると、期待値パターン“1 | 0 | 1 | 0”として出力される。

[0086] 期待値比較器220は、期待値検出器210で出力された期待値パターン“1 | 0 | 1 | 0”と波形等化装置の出力信号のパターン“0.8 | 0.2 | 0.9 | 0.1 |”とを比較してその差分“-0.2 | +0.2 | -0.1 | +0.1 |”を誤差値パターンとして出力する。

[0087] つぎに、係数更新部400の内部動作の詳細について説明する。係数生成器A411、係数生成器B412、係数生成器C413は、係数更新部400に入力された誤差信号にステップゲインを乗算して出力するものであり、誤差制御部300の制御信号によりステップゲインの値の大きさや乗算出力の値自体を変更することが可能である。

[0088] 遅延器421～425は、それぞれFIRフィルタ111～115のフィルタタップ係数値を更新前の入力信号から係数更新差分値を生成して更新できるように、デジタル処理の入力信号を遅延させるために必要である。

[0089] 同様に乗算器431～435は、係数生成器A411、係数生成器B412、係数生成器C413の出力と乗算して、それぞれFIRフィルタ111～115の係数更新差分値を出力するために必要である。係数更新方法をL

MS アルゴリズムで行った場合、ディジタル処理で更新される係数値 C_{n+1} を（式 1）に示す。

[0090] $C_{n+1} = C_n + \mu E X_n \cdots$ （式 1）

C_n は現在の係数値であり、 μ はステップゲインであり、 E は誤差値（誤差信号）であり、 X_n は現在の入力信号である。

[0091] ステップゲインを大きく、または小さくすることにより、誤差信号の値による係数更新量を制御することが可能である。係数生成器の動作自体を止めることにより係数更新周期を制御することが可能だが、（式 1）から分かるように、（1）ステップゲイン μ をゼロとする（2）誤差値 E をゼロにする、この（1）または（2）により更新差分値 $\mu E X_n$ がゼロとなるので（ $C_{n+1} = C_n$ ）、係数生成器の動作自体を止めることなく係数更新周期を制御することが可能である。上述の図 5（S 106）では（2）のやり方を採用している。

[0092] ここで、LMS アルゴリズムとは、Least Mean Square アルゴリズムであり、誤差信号が示す誤差値とステップゲインと入力信号とを乗算して誤差値を小さくしながら係数更新を行うものである。

[0093] 実施の形態では、LMS アルゴリズムを例に挙げて説明するが、これに限らず、LMS アルゴリズムを改良した各種手法や、RLS (Recursive Least Square Algorithm) アルゴリズムなども採用しうる。

[0094] 一般的にステップゲインを大きくすることにより、誤差信号が示す誤差値を小さくする波形等化装置の収束時間を短くすることができる。つまり、大きく変化する反射波を含んだ信号に追従して、誤差を補正することが可能である。一方、変化の乏しい反射波を含んだ信号にも大きく反応してしまうため、誤差信号が示す誤差値が小さくなるとステップゲインを小さくしたり、係数更新周期を小さくしたりする工夫が必要である。

[0095] 入力信号に含まれる遅延の大きい反射波や遅延の小さい反射波など、入力信号の反射環境を想定した係数更新を行うことで、異なった遅延量をもつ複数の反射波に対応する波形等化装置の実現が可能である。そこで、係数生成

器A 4 1 1、係数生成器B 4 1 2、係数生成器C 4 1 3のように複数の係数生成器により、係数更新を行うことで波形等化装置の性能向上を可能としている。

[0096] たとえば、入力信号の伝送路において、変動する反射波の遅延量はとても小さく、遅延量の大きい反射波はほとんど変動しないという環境を想定する。センタータップフィルタであるFIRフィルタ1 1 3に対する係数更新を係数生成器B 4 1 2で行う。また、前段のFIRフィルタ1 1 1とFIRフィルタ1 1 2の係数更新は係数生成器A 4 1 1で行う。さらに、後段のFIRフィルタ1 1 4とFIRフィルタ1 1 5の係数更新は係数生成器C 4 1 3で行う。

[0097] このため、変動する反射波は、遅延量が小さくなりセンタータップであるFIRフィルタ1 1 3でほぼ補正され、係数生成器B 4 1 2は反射の変動に追従できるように係数更新を行う。一方、ほとんど変動しない反射波は、遅延量が大きいため、FIRフィルタ1 1 4、あるいはFIRフィルタ1 1 5で補正され、係数生成器C 4 1 3は、係数更新を抑制する。

[0098] さらに反射波は主波よりも必ず遅延する環境であれば、センタータップフィルタより前段のFIRフィルタ1 1 1、FIRフィルタ1 1 2での補正は不要であり、係数生成器A 4 1 1は、係数更新しないように動作する。

[0099] このように、入力信号に含まれる特定の遅延量の反射波に対する係数更新を行うことで、補正のためのフィルタタップ係数値をピンポイントに変化させることができるため、誤差信号を補正によって小さくするために要する収束時間を短くでき、波形等化装置の性能を向上させることになる。

[0100] つぎに、誤差制御部3 0 0の内部動作の詳細について説明する。

[0101] 係数比較器A 3 1 1は、係数生成器A 4 1 1の係数更新に関与しており、係数更新の判断指標としてFIRフィルタ1 1 1とFIRフィルタ1 1 2のフィルタタップ係数値を読み込んでいる。

[0102] 係数比較器B 3 1 2は、係数生成器B 4 1 2の係数更新に関与しFIRフィルタ1 1 3のフィルタタップ係数値を読み込んでおり、係数比較器C 3 1

3は、係数生成器C 4 1 3の係数更新に関与しF I Rフィルタ1 1 4とF I Rフィルタ1 1 5のフィルタタップ係数値を読み込んでいる。

[0103] 係数比較器A 3 1 1、係数比較器B 3 1 2、係数比較器C 3 1 3は、それぞれ異なったしきい値をとることができ、読み込んだそれぞれのフィルタタップ係数値をしきい値と比較できるようになっている。比較処理では、フィルタタップ係数値がしきい値を超えた値であれば1（係数更新の動作を行うことを示す。）を出力し、フィルタタップ係数値がしきい値以下の値であれば0（係数更新の動作を行わない。）を出力する。このようにして、更新制御器3 2 0は、係数比較器A 3 1 1の比較結果、係数比較器B 3 1 2の比較結果、係数比較器C 3 1 3の比較結果をもとに、それぞれ係数生成器A 4 1 1、係数生成器B 4 1 2、係数生成器C 4 1 3の係数更新の挙動を制御する制御信号を出力することができる。

[0104] また、係数比較器A 3 1 1は、F I Rフィルタ1 1 1とF I Rフィルタ1 1 2のフィルタタップ係数値を加算器3 3 1で加算した結果の係数値Aを読み込む。こうすることにより、それぞれのF I Rフィルタのフィルタタップ係数値を比較することと比べて係数比較処理量を半減できる。同様に係数比較器C 3 1 3も、F I Rフィルタ1 1 4とF I Rフィルタ1 1 5のフィルタタップ係数値を加算器3 3 2で加算した結果の係数値Cを読み込んでいる。

[0105] 特にF I Rフィルタ数が多い場合、遅延量の異なる多くの反射波を抑制することが可能だが、係数比較器はF I Rフィルタ数の数だけ増やす必要が生じる。係数比較器の増加は、フィルタタップ係数値の比較処理の増加になり、計算量が膨大になる。

[0106] そこで、上述したように隣同士あるいは比較的近い段数目のフィルタにおいては、フィルタタップ係数値の加算値（あるいは平均値）と比較することにより、比較処理による計算量の膨大を抑制することが可能である。

[0107] たとえば、係数比較器A 3 1 1のしきい値Aを0. 3、係数比較器B 3 1 2のしきい値Bを0. 1、係数比較器C 3 1 3のしきい値Cを0. 4とする。

- [0108] そして、FIRフィルタ111のフィルタタップ係数値が“0.2 | 0.0 | 0.1 | 0.0”、FIRフィルタ112のフィルタタップ係数値が“0.2 | 0.3 | 0.2 | 0.1”、FIRフィルタ113のフィルタタップ係数値が“0.9 | 0.7 | 0.8 | 0.6”、FIRフィルタ114のフィルタタップ係数値が“0.2 | 0.3 | 0.2 | 0.5”、FIRフィルタ115のフィルタタップ係数値が“0.0 | 0.2 | 0.2 | 0.3”とそれぞれ順に変化したときを想定する。
- [0109] 加算器331は、FIRフィルタ111とFIRフィルタ112のフィルタタップ係数値の和（係数A）として、“0.4 | 0.3 | 0.3 | 0.1”を順に出力する。加算器332は、FIRフィルタ114とFIRフィルタ115のフィルタタップ係数値の和（係数C）として、“0.2 | 0.5 | 0.4 | 0.8”を順に出力する。係数Bは、FIRフィルタ113のそのままのフィルタタップ係数値であり、“0.9 | 0.7 | 0.8 | 0.6”の順になる。
- [0110] 係数比較器A311は、係数A（0.4 | 0.3 | 0.3 | 0.1）としきい値A（0.3）とを比較して、係数Aの方がより大きい場合に1を出力するので、“1 | 0 | 0 | 0”を順に出力する。
- [0111] 係数比較器B312は、係数B（0.9 | 0.7 | 0.8 | 0.6）としきい値B（0.1）とを比較して、係数Bの方がより大きい場合に1を出力するので、“1 | 1 | 1 | 1”を順に出力する。
- [0112] 係数比較器C313は、係数C（0.2 | 0.5 | 0.4 | 0.8）としきい値C（0.4）とを比較して、係数Cの方がより大きい場合に1を出力するので、“0 | 1 | 0 | 1”を順に出力する。
- [0113] 更新制御器320は、係数比較器A311の出力が0の場合に係数生成器Aへの出力を0として出力させるため、FIRフィルタ111とFIRフィルタ112のフィルタタップ係数値は、4回の内1回の係数更新の動作となる。同様に、係数生成器C313の出力で係数更新されるFIRフィルタ114とFIRフィルタ115のフィルタタップ係数値は、4回の内2回の係

数更新の動作となる。係数生成器 B 3 1 2 の出力で係数更新される F I R フィルタ 1 1 3 のフィルタタップ係数値は、4 回の内 4 回と常時の係数更新の動作となる。

[0114] かかる構成によれば、誤差制御部 3 0 0 でフィルタ部 1 0 0 のフィルタタップ係数値を 3 つの係数比較器でしきい値と比較して、しきい値以下の場合に係数更新部 4 0 0 に係数更新を停止するように制御信号を送信することにより、係数更新部 4 0 0 の更新差分値をゼロとすることで係数更新を停止することになり、フィルタタップ係数更新による演算量を削減することができる。このように、誤差信号が示す誤差値が 0 の期間については、係数更新を停止するように指示することとしている。なお、係数更新を停止する期間の指示として、誤差信号が示す誤差値を 1 となるように定義しても構わない。

[0115] なお、本実施の形態 1 において、フィルタ部 1 0 0 のフィルタタップとして F I R フィルタを設けたが、I I R (I n f i n i t e I m p u l s e R e s p o n s e) フィルタなど、他のフィルタとしても良い。他のフィルタの場合、フィルタタップ係数値の収束時間や係数値の変動量が異なってくるが、しきい値を適宜設定することで同様な効果を得ることができる。

[0116] また、本実施の形態 1 において、フィルタ部 1 0 0 の F I R フィルタを 5 つ、誤差制御部 3 0 0 の係数比較器を 3 つと加算器を 2 つ、係数更新部 4 0 0 の係数生成器を 3 つと遅延器を 5 つと乗算器を 5 つとして示したが、特に数を限定するものではない。数を増やした場合は、一般的にはデジタル処理の精度が向上するため、波形等化性能が向上すると考えられる。

[0117] なお、実施の形態 1 では、係数更新部 4 0 0 の更新差分値をゼロとすることで係数更新を停止するとしたが、フィルタ部 1 0 0 における係数更新を停止できる手法であればこれに限られない。例えば、係数更新部 4 0 0 の更新差分値を無効な値とすることを示す制御信号を、誤差制御部 3 0 0 から係数更新部 4 0 0 へと送るとしても構わない。

[0118] (実施の形態 2)

図 4 は、本発明の実施の形態 2 における波形等化装置の構成を示すブロッ

ク図である。図4において、図1および図2と同じ構成要素については同じ符号を用い、説明を省略する。

[0119] 図4において、誤差制御部301は、遅延器340と、係数変動検出器350と、係数比較器310と、更新制御器320と、カウンタ360とにより構成されている。

[0120] 遅延器340は、フィルタ部100のフィルタタップ係数値を前の値と比較するためにタイミングを調整する。

[0121] 係数変動検出器350は、フィルタ部100のフィルタタップ係数値と、遅延器340が出力したフィルタタップ係数値とを比較して差分を出力することで係数変動値を検出する。

[0122] 係数比較器310は、係数変動検出器350で検出した係数変動値と、予め決められたしきい値とを大小比較した結果を出力する。

[0123] 更新制御器320は、係数比較器310による比較結果と、誤差検出部200からの誤差信号に基づき係数更新部400の更新周期を制御するための制御信号を出力する。

[0124] カウンタ360は、更新制御器320から係数更新部400への制御信号を検知し、その回数をカウントする。カウント値がプリセット値に達した場合には、係数比較器310と係数変動検出器350とに動作の停止を示す停止信号を送信してこれらの動作を停止させる。

[0125] ここで係数更新制御動作について概略を説明する。図6は波形等化装置の係数更新制御フローを示す図である。

[0126] 波形等化装置に入力された信号は、フィルタ部100により処理され、出力信号として出力される(S201)。

[0127] 波形等化装置の出力信号は誤差検出部200にも出力され、誤差検出部200は誤差検出処理して誤差値(E)を示す誤差信号を出力する(S202)。

[0128] 更新制御器320は、誤差検出部200から受信した誤差信号に示される誤差値(E)が0.5以上かどうかを比較する(S203)。

- [0129] 比較結果が0.5未満の場合に、係数変動検出器350において、現在のフィルタタップ係数値と、前回のフィルタタップ係数値との差分から係数変化量を算出する(S204)。
- [0130] 続いて、係数比較器310は、算出した係数変化量と比較するためのしきい値を設定し(S205)、カウンタ360は、プリセット値を設定する(S206)。以下では、プリセット値が8回であるとして説明する。なお、これらの設定は、例えば、ユーザから入力を受け付けて行うことができる。また、設定済みのときは、S205やS206をスキップしてもよい。
- [0131] そして、更新制御器320は、設定したカウント値がプリセット値の8回以上かどうかを確認し(S207)、8回以上の場合に係数変化量としきい値とを比較する(S209)。
- [0132] S207においてカウント値が8回未満の場合、カウンタ360は、係数変動検出器350と係数比較器310とに動作の停止を示す停止信号を送信してそれらの動作を停止させる(S208)。
- [0133] 次にS209の比較結果より、係数変化量がしきい値より大きい場合、S202の誤差値(E)を誤差として判断し(S211)、係数変化量がしきい値以下の場合、カウント値をゼロ($N=0$)にリセットする(S210)。
- [0134] S208またはS210をたどった場合、更新制御器320は、係数更新部400に対して、係数更新を停止するために誤差(E)をゼロにするよう指示する制御信号を出力する(S212)。
- [0135] また、S203において誤差値(E)が0.5以上の場合は、S211に進み、S202の誤差値(E)を誤差として判断する。
- [0136] なお、S203で誤差値(E)と比較対象となる値は、0.5以外に定めなくても構わない。
- [0137] カウンタ360は、S211、または、S212の処理回数をカウント値としてカウント($N=N+1$)する(S213)。
- [0138] 係数更新部400では、S211、または、S212の結果から、フィル

タタップ係数の更新値を生成する（Ｓ２１４）。

[0139] そして、係数更新部４００は、生成した更新値を入力信号と乗算して更新差分値を出力する（Ｓ２１５）。フィルタ部１００は、係数更新部４００から出力された更新差分値を用いてフィルタタップ係数値を更新する。

[0140] なお、Ｓ２１２を経由した場合には、Ｓ２１４、Ｓ２１５を経て生成された更新差分値はゼロとなり、フィルタ部１００のフィルタタップ係数の更新が停止するのは実施の形態１と同様である。

[0141] つぎに、誤差制御部３０１の内部動作の詳細について説明する。

[0142] 係数変動検出器３５０は、フィルタ部１００から更新前後のフィルタタップ係数値を読み込んでいる。そのため、係数変動検出器３５０は、フィルタタップ係数値を遅延器３４０で更新一回の処理分を遅延させて、更新前後のフィルタタップ係数値の変化量を算出している。

[0143] 係数比較器３１０は、係数変化量をしきい値と比較し、係数変化量がしきい値を超えた値であれば１を出力し、係数変化量がしきい値以下の値であれば０を出力する。

[0144] 更新制御器３２０は、係数比較器３１０の比較結果をもとに、カウンタ３６０に係数更新の制御信号を出力する。ただし、更新制御器３２０は、同時に誤差検出部２００から誤差信号を読み込んでおり、誤差検出部２００からの誤差信号の値が０．５以上の場合は、係数更新を強制的に動作させるための制御信号をカウンタ３６０に出力する。

[0145] カウンタ３６０は、更新制御器３２０の制御信号の回数をカウントしており、回数が８回以上の場合に更新制御器３２０の制御信号を係数更新部４００へ出力し、回数が８回未満の場合に、係数更新を停止するための制御信号を係数更新部４００へ出力する。このとき、カウンタ３６０のカウントの回数が８回未満の場合でも、更新制御器３２０から係数更新を強制動作させる制御信号が出力されていれば、カウントの回数が８回以上と同様に係数更新を動作させるための制御信号を係数更新部４００へ出力する。

[0146] たとえば、係数比較器３１０のしきい値を０．１とし、フィルタタップ係

数値が“0.9 | 0.7 | 0.4 | 0.3 | 0.2”と順に変化したときを想定する。係数変動検出器350は、係数変化量として“0.2 | 0.3 | 0.1 | 0.1”を順に出力する。係数比較器310は、しきい値との比較結果より、“1 | 1 | 0 | 0”を順に出力する。

[0147] 同時に更新制御器320は、誤差検出部200からの誤差信号を読み込んでおり、誤差信号が“0.3 | 0.3 | 0.1 | 0.5”と順に変化していたものとする。このとき、誤差信号が0.5以上であるので、カウンタ360の値に関わらず強制的に係数を更新する。その結果、最後の4つ目の値がカウンタ360のカウント回数に関わらず強制的に1となるため、“1 | 1 | 0 | 1”をカウンタ360へと順に出力する。

[0148] 始めの値の動作でカウンタ360の回数が7回だったとすると、始めの値はゼロとみなされ、カウンタ360は“0 | 1 | 0 | 1”を係数更新部400へと順に出力する。係数更新部400では、カウンタ360からの制御値が0の場合に更新差分値をゼロとするため、4回の内2回の係数更新周期として動作することになる。

[0149] かかる構成によれば、誤差制御部301でフィルタ部100のフィルタタップ係数値の変化量をしきい値と比較してしきい値以下の場合と、誤差検出部200の誤差信号の値が小さい場合に、係数更新部400に係数更新を停止するように制御信号を送信し、さらにその制御信号の回数をカウントして回数が小さい場合にも係数更新を停止するように制御信号を送信することにより、係数更新部400の更新差分値をゼロとすることで係数更新を停止することになり、フィルタタップ係数更新による演算量を削減することができる。

[0150] さらに、たとえ係数更新が停止状態であったとしても、誤差検出部200より検出された誤差が大きくなる場合（S203：Yes）や、入力信号が急激に変化する場合（S209：Yes）にも、強制的にフィルタタップ係数値を更新することができる。

[0151] なお、本実施の形態2において、誤差制御部301の変化量を算出手

段として遅延器 340 を設けたが、値を一定期間保存もしくは平均化できるメモリーとしても良い。この場合、フィルタタップ係数値の変化量を算出するタイミングやフィルタタップ係数値の変化量を抑制し、係数比較器 310 の比較演算がしやすくなる利点がある。

[0152] なお、本実施の形態 2 において、カウンタ 360 のカウンタ設定値を 8 回、更新制御器 320 の誤差信号の更新有効値を 0.2 以上として示したが、特に数を限定するものではない。数を減らした場合は、係数更新周期がより長くなりやすいため、係数更新での演算量を削減による消費電力を抑制するものの、波形等化性能は低下する。数を増やした場合は、係数更新周期がより短くなりやすく、波形等化性能の劣化を抑制するものの、係数更新での演算量削減による消費電力が抑制しにくくなる。

[0153] なお、本実施の形態 1、2 において、係数比較器に用いるしきい値として、複数の組を保存し、これらを選択して用いるように構成することもできる。このようにすることで、フィルタ部 100 のフィルタアルゴリズムや各フィルタタップの係数値等のフィルタ構成に応じた、誤差制御部 300、301 を構成することができる。

[0154] なお、本実施の形態では、カウント値を利用して比較動作を停止しているが、これに代えて、あるいはこれと組み合わせて、タイマー制御により比較動作を停止しても構わない。このようなタイマー制御は、例えば、図 6 の S207 の判断に代えて、前回の比較動作から一定期間未満であれば S208 に進み、一定期間以上であれば S209 に進むような判断のフローを導入することで実現できる。

[0155] (実施の形態 3)

実施の形態 1 の図 2 では、フィルタタップ係数値を加算する加算器 331, 332 を設ける構成としたが、実施の形態 3 ではこのような加算器は設けない。個々の FIR フィルタに対して、専用の係数生成器および係数比較器を設けることで、きめ細やかなフィルタタップ係数値の更新制御を図るものである。

[0156] 図8は、実施の形態3における波形等化装置の構成を示すブロック図である。図8において、図2と同じ構成要素については同じ符号を用い、説明を省略する。

[0157] フィルタ部600は、3個のFIRフィルタ111、112、113を含む。

[0158] 誤差制御部800の係数比較器A311には、FIRフィルタ111のフィルタタップ係数値が入力され、係数比較器B312には、FIRフィルタ112のフィルタタップ係数値が入力され、係数比較器C313には、FIRフィルタ113のフィルタタップ係数値が入力されている。

[0159] また、係数更新部900の係数生成器A411は、FIRフィルタ111用の更新値を生成し、係数生成器B412は、FIRフィルタ112用の更新値を生成し、係数生成器C413は、FIRフィルタ113用の更新値を生成する。

産業上の利用可能性

[0160] 本発明にかかる波形等化装置は、反射波の大小でフィルタ係数値の係数更新周期を変更することが可能になるので、反射の少ない環境下におけるフィルタ係数値の更新の際の演算量を削減することにより、消費電力を抑制した波形等化技術等として有用である。

符号の説明

- [0161] 100 フィルタ部
111 FIRフィルタ（サブフィルタ）
112 FIRフィルタ（サブフィルタ）
113 FIRフィルタ（サブフィルタ）
114 FIRフィルタ（サブフィルタ）
115 FIRフィルタ（サブフィルタ）
120 加算器
200 誤差検出部
210 期待値検出器

2 2 0 期待値比較器
3 0 0 誤差制御部
3 0 1 誤差制御部
3 1 0 係数比較器
3 1 1 係数比較器 A
3 1 2 係数比較器 B
3 1 3 係数比較器 C
3 2 0 更新制御器
3 3 1 加算器
3 3 2 加算器
3 4 0 遅延器
3 5 0 係数変動検出器
3 6 0 カウンター
4 0 0 係数更新部
4 1 1 係数生成器 A
4 1 2 係数生成器 B
4 1 3 係数生成器 C
4 2 1 遅延器
4 2 2 遅延器
4 2 3 遅延器
4 2 4 遅延器
4 2 5 遅延器
4 3 1 乗算器
4 3 2 乗算器
4 3 3 乗算器
4 3 4 乗算器
4 3 5 乗算器
6 0 0 フィルタ部

8 0 0 誤差制御部

9 0 0 係数更新部

請求の範囲

[請求項1] 放送に用いられる入力信号の伝送歪みを低減する波形等化装置であって、

フィルタ係数値を用いてフィルタ処理し、入力される値を用いて前記フィルタ係数値を更新する複数のサブフィルタを有するフィルタ部と、

前記フィルタ部からの出力と、前記入力信号に対してフィルタ処理した結果として期待される期待値と、を比較して誤差を検出し、誤差信号として出力する誤差検出部と、

前記誤差信号と入力信号とから、フィルタ係数値の更新に用いられる値を生成して前記フィルタ部へと出力する係数更新部と、

しきい値を保持し、当該しきい値と前記サブフィルタのフィルタ係数値とを比較し、当該フィルタ係数値の方が小さい場合には、前記係数更新部に対してフィルタ係数値の更新が行われなくするための指示を行う誤差制御部と
を備えることを特徴とする波形等化装置。

[請求項2] 前記複数のサブフィルタは、3個以上のサブフィルタが直列接続されてなり、

前記誤差制御部は、2個以上のサブフィルタ群のフィルタ係数値を加算する加算器を有し、

前記誤差制御部は、加算されたフィルタ係数値をしきい値と比較し、当該フィルタ係数値の方が小さい場合には、前記指示として、前記係数更新部に対して前記サブフィルタ群のフィルタ係数値の更新が行われなくするための指示を行う
ことを特徴とする請求項1に記載の波形等化装置。

[請求項3] 前記複数のサブフィルタは、N個（Nは2以上の整数）のサブフィルタが直列接続されてなり、

前記係数更新部は、N個のサブフィルタのフィルタ係数値の更新に

用いられる値を個別に生成し、

前記誤差制御部は、各サブフィルタのフィルタ係数値にそれぞれ対応するN個のしきい値を有し、

各フィルタ係数値と対応するしきい値とを比較し、

フィルタ係数値の方が小さいものに対応するサブフィルタのフィルタ係数値の更新が行われないようにするための指示を前記指示として行う

ことを特徴とする請求項1に記載の波形等化装置。

[請求項4] 前記指示は、更新停止を示す期間を含む

ことを特徴とする請求項1に記載の波形等化装置。

[請求項5] 前記指示は、更新の周期を一定間隔にする旨を含む

ことを特徴とする請求項1に記載の波形等化装置。

[請求項6] 前記誤差制御部は、前記指示の回数をカウントするカウンターを含み、

前記カウンターは、カウント値がプリセット値に達するまでは、前記フィルタ係数値としきい値との比較の動作を停止させ、前記誤差制御部は、比較の停止の間は、前記指示を行う

ことを特徴とする請求項1に記載の波形等化装置。

[請求項7] 前記誤差制御部は、前回フィルタ部から入力されたフィルタ係数値と、新たにフィルタ部から入力されたフィルタ係数値との差分から変化量を算出し、算出した変化量が一定値以下ならば、前記カウント値をリセットする

ことを特徴とする請求項6に記載の波形等化装置。

[請求項8] 前記誤差制御部は、前回フィルタ部から入力されたフィルタ係数値と、新たにフィルタ部から入力されたフィルタ係数値との差分から変化量を算出し、算出した変化量が一定値より大きいならば、前記係数更新部に対しての前記指示を抑止する

ことを特徴とする請求項1に記載の波形等化装置。

- [請求項9] 前記誤差制御部は、前記誤差検出部から出力された誤差信号が示す誤差が一定値以上であるならば、前記係数更新部に対しての前記指示を抑止することを特徴とする請求項1に記載の波形等化装置。
- [請求項10] 前記誤差制御部は、前回の比較から一定時間が経過するまでは比較を停止し、比較を行わないにも関わらず、前記指示を行うことを特徴とする請求項1に記載の波形等化装置。
- [請求項11] 放送に用いられる入力信号の伝送歪みを低減する波形等化装置であって、
フィルタ係数値を用いてフィルタ処理し、入力される値を用いて前記フィルタ係数値を更新する複数のサブフィルタを有するフィルタ部と、
前記フィルタ部からの出力と、前記入力信号に対してフィルタ処理した結果として期待される期待値と、を比較して誤差を検出し、誤差信号として出力する誤差検出部と、
前記誤差信号と入力信号とから、フィルタ係数値の更新に用いられる値を生成して前記フィルタ部へと出力する係数更新部と、
前回フィルタ部から入力されたフィルタ係数値と、新たにフィルタ部から入力されたフィルタ係数値とを比較してその差分から変化量を算出し、算出した変化量がしきい値以下ならば、前記係数更新部に対してフィルタ係数値の更新が行われないようにするための指示を行う誤差制御部と
を備えることを特徴とする波形等化装置。

補正された請求の範囲
[2012年3月30日(30.03.2012)国際事務局受理]

[請求項1] (補正後)

放送に用いられる入力信号の伝送歪みを低減する波形等化装置であって、

フィルタ係数値を用いてフィルタ処理し、入力される値を用いて前記フィルタ係数値を更新する複数のサブフィルタを有するフィルタ部と、

前記フィルタ部からの出力と、前記入力信号に対してフィルタ処理した結果として期待される期待値と、を比較して誤差を検出し、誤差信号として出力する誤差検出部と、

前記誤差信号と入力信号とから、フィルタ係数値の更新に用いられる値を生成して前記フィルタ部へと出力する係数更新部と、

しきい値を保持し、当該しきい値と前記サブフィルタのフィルタ係数値とを比較し、当該フィルタ係数値の方が小さい場合には、前記係数更新部に対してフィルタ係数値の更新が行われなくするための指示を行う誤差制御部と

を備え、

前記誤差制御部は、前記指示の回数をカウントするカウンターを含み、

前記カウンターは、カウント値がプリセット値に達するまでは、前記フィルタ係数値としきい値との比較の動作を停止させ、前記誤差制御部は、比較の停止の間は、前記指示を行うことを特徴とする波形等化装置。

[請求項2] 前記複数のサブフィルタは、3個以上のサブフィルタが直列接続されてなり、

前記誤差制御部は、2個以上のサブフィルタ群のフィルタ係数値を加算する加算器を有し、

前記誤差制御部は、加算されたフィルタ係数値をしきい値と比較し

、当該フィルタ係数値の方が小さい場合には、前記指示として、前記係数更新部に対して前記サブフィルタ群のフィルタ係数値の更新が行われないようにするための指示を行う

ことを特徴とする請求項 1 に記載の波形等化装置。

[請求項3] 前記複数のサブフィルタは、N個（Nは2以上の整数）のサブフィルタが直列接続されてなり、

前記係数更新部は、N個のサブフィルタのフィルタ係数値の更新に用いられる値を個別に生成し、

前記誤差制御部は、各サブフィルタのフィルタ係数値にそれぞれ対応するN個のしきい値を有し、

各フィルタ係数値と対応するしきい値とを比較し、

フィルタ係数値の方が小さいものに対応するサブフィルタのフィルタ係数値の更新が行われないようにするための指示を前記指示として行う

ことを特徴とする請求項 1 に記載の波形等化装置。

[請求項4] 前記指示は、更新停止を示す期間を含む

ことを特徴とする請求項 1 に記載の波形等化装置。

[請求項5] 前記指示は、更新の周期を一定間隔にする旨を含む

ことを特徴とする請求項 1 に記載の波形等化装置。

[請求項6] (削除)

[請求項7] (補正後)

前記誤差制御部は、前回フィルタ部から入力されたフィルタ係数値と、新たにフィルタ部から入力されたフィルタ係数値との差分から変化量を算出し、算出した変化量が一定値以下ならば、前記カウント値をリセットする

ことを特徴とする請求項 1 に記載の波形等化装置。

[請求項8] 前記誤差制御部は、前回フィルタ部から入力されたフィルタ係数値と、新たにフィルタ部から入力されたフィルタ係数値との差分から変

化量を算出し、算出した変化量が一定値より大きいならば、前記係数更新部に対しての前記指示を抑止する

ことを特徴とする請求項 1 に記載の波形等化装置。

[請求項9] 前記誤差制御部は、前記誤差検出部から出力された誤差信号が示す誤差が一定値以上であるならば、前記係数更新部に対しての前記指示を抑止する

ことを特徴とする請求項 1 に記載の波形等化装置。

[請求項10] 前記誤差制御部は、前回の比較から一定時間が経過するまでは比較を停止し、比較を行わないにも関わらず、前記指示を行う

ことを特徴とする請求項 1 に記載の波形等化装置。

[請求項11] (補正後)

放送に用いられる入力信号の伝送歪みを低減する波形等化装置であって、

フィルタ係数値を用いてフィルタ処理し、入力される値を用いて前記フィルタ係数値を更新する複数のサブフィルタを有するフィルタ部と、

前記フィルタ部からの出力と、前記入力信号に対してフィルタ処理した結果として期待される期待値と、を比較して誤差を検出し、誤差信号として出力する誤差検出部と、

前記誤差信号と入力信号とから、フィルタ係数値の更新に用いられる値を生成して前記フィルタ部へと出力する係数更新部と、

前回フィルタ部から入力されたフィルタ係数値と、新たにフィルタ部から入力されたフィルタ係数値とを比較してその差分から変化量を算出し、算出した変化量がしきい値以下ならば、前記係数更新部に対してフィルタ係数値の更新が行われないようにするための指示を行う誤差制御部と

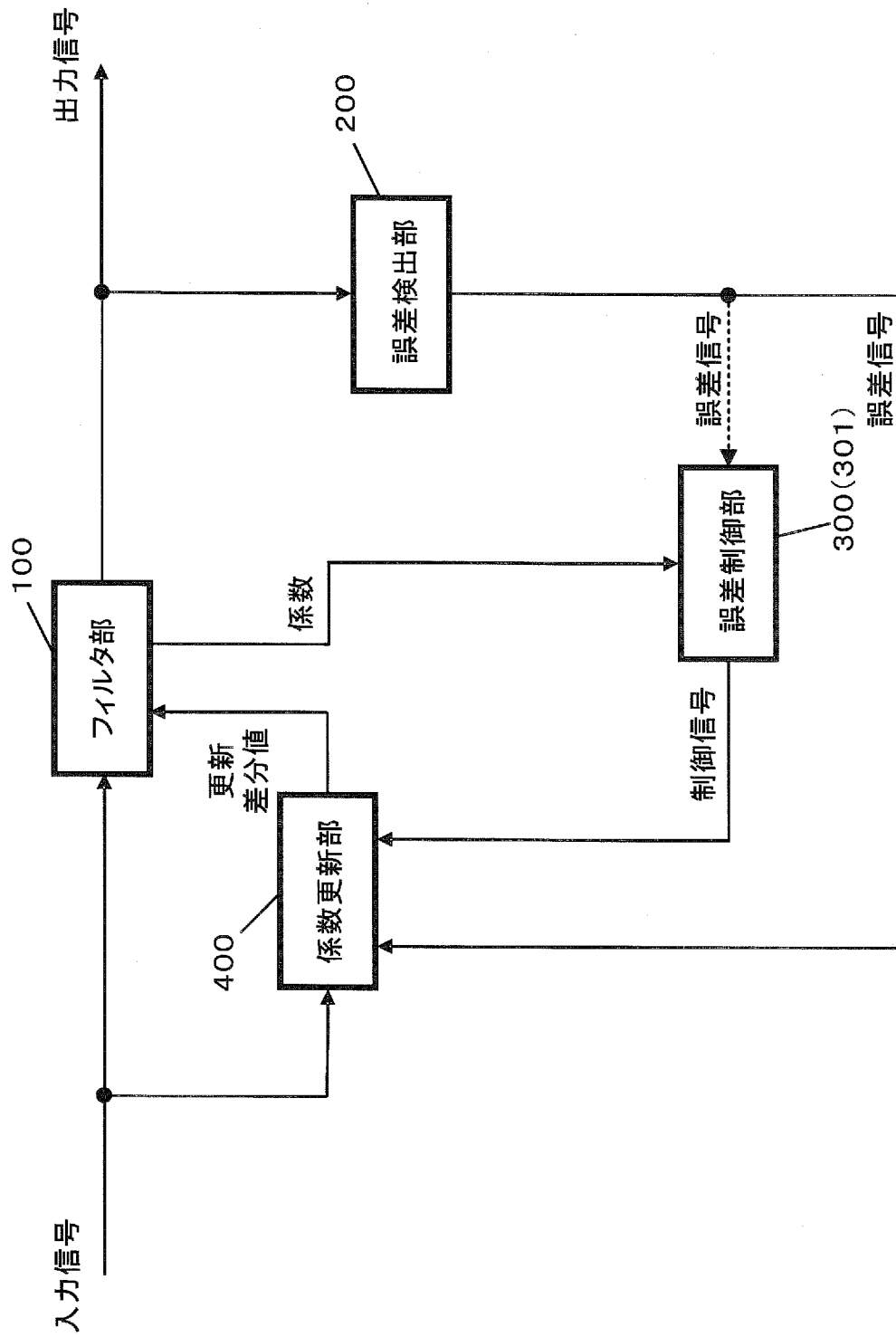
を備え、

前記誤差制御部は、前記指示の回数をカウントするカウンターを含

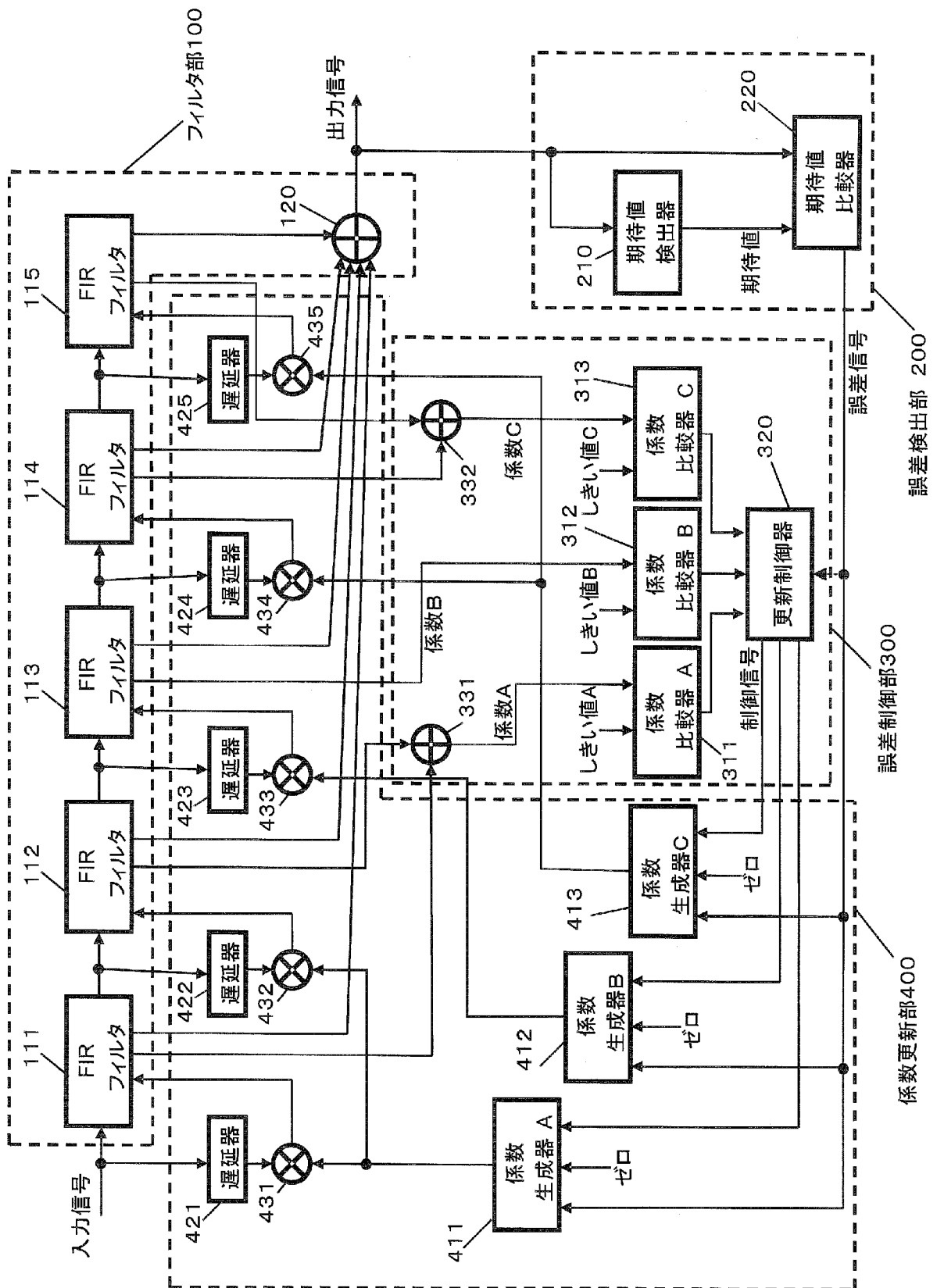
み、

前記カウンタは、カウント値がプリセット値に達するまでは、前記フィルタ係数値としきい値との比較の動作を停止させ、前記誤差制御部は、比較の停止の間は、前記指示を行うことを特徴とする波形等化装置。

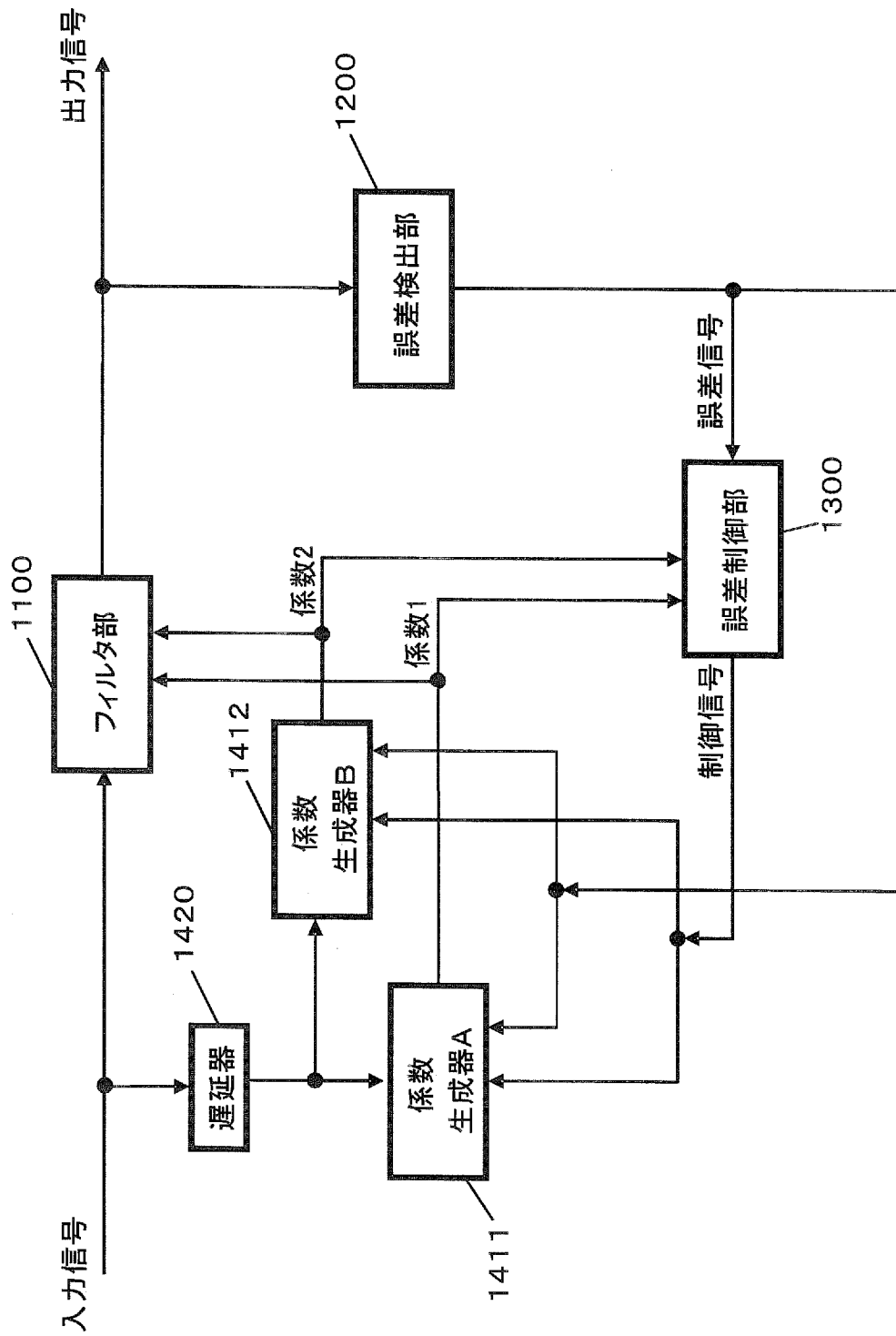
[図1]



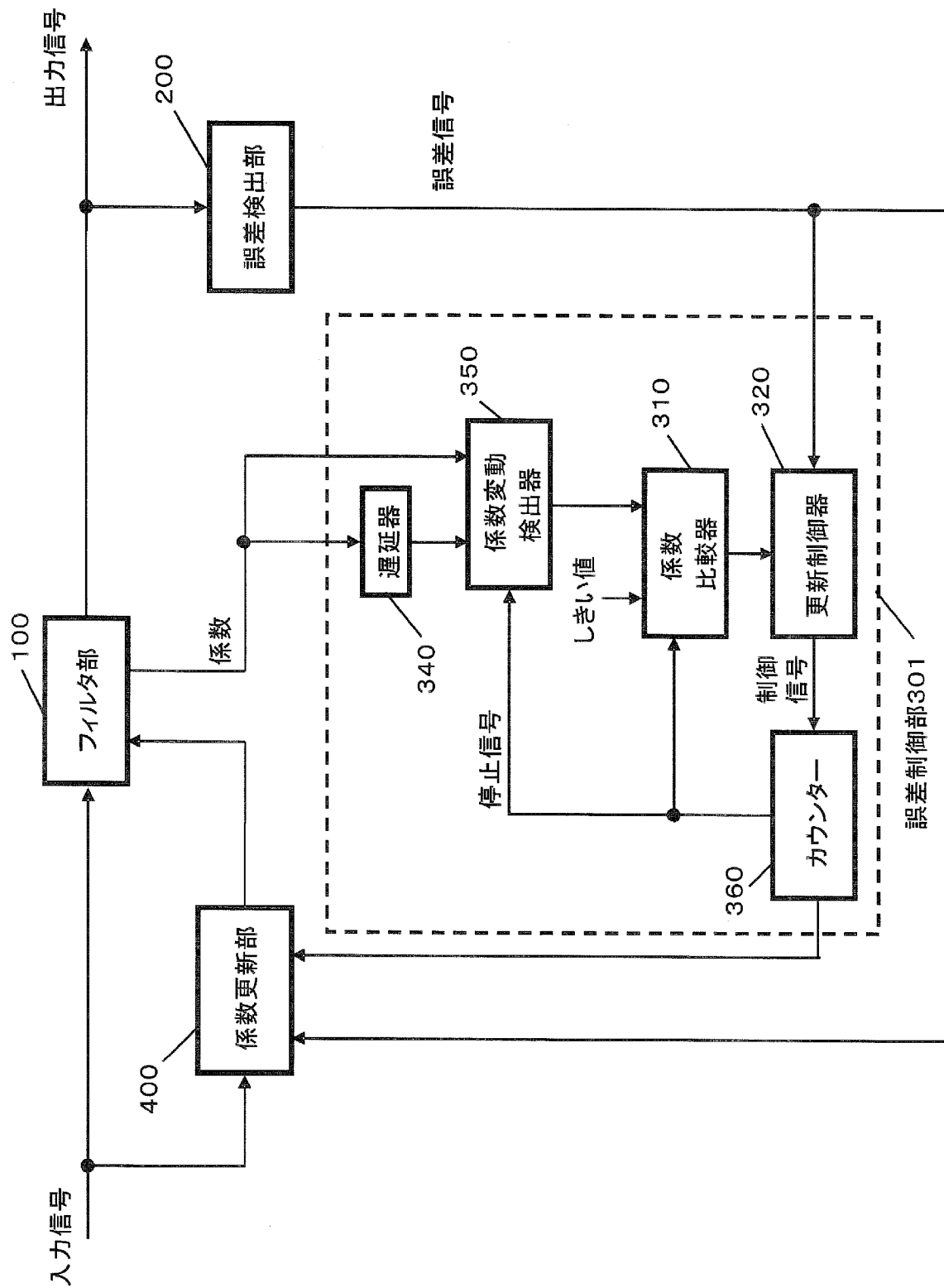
[図2]



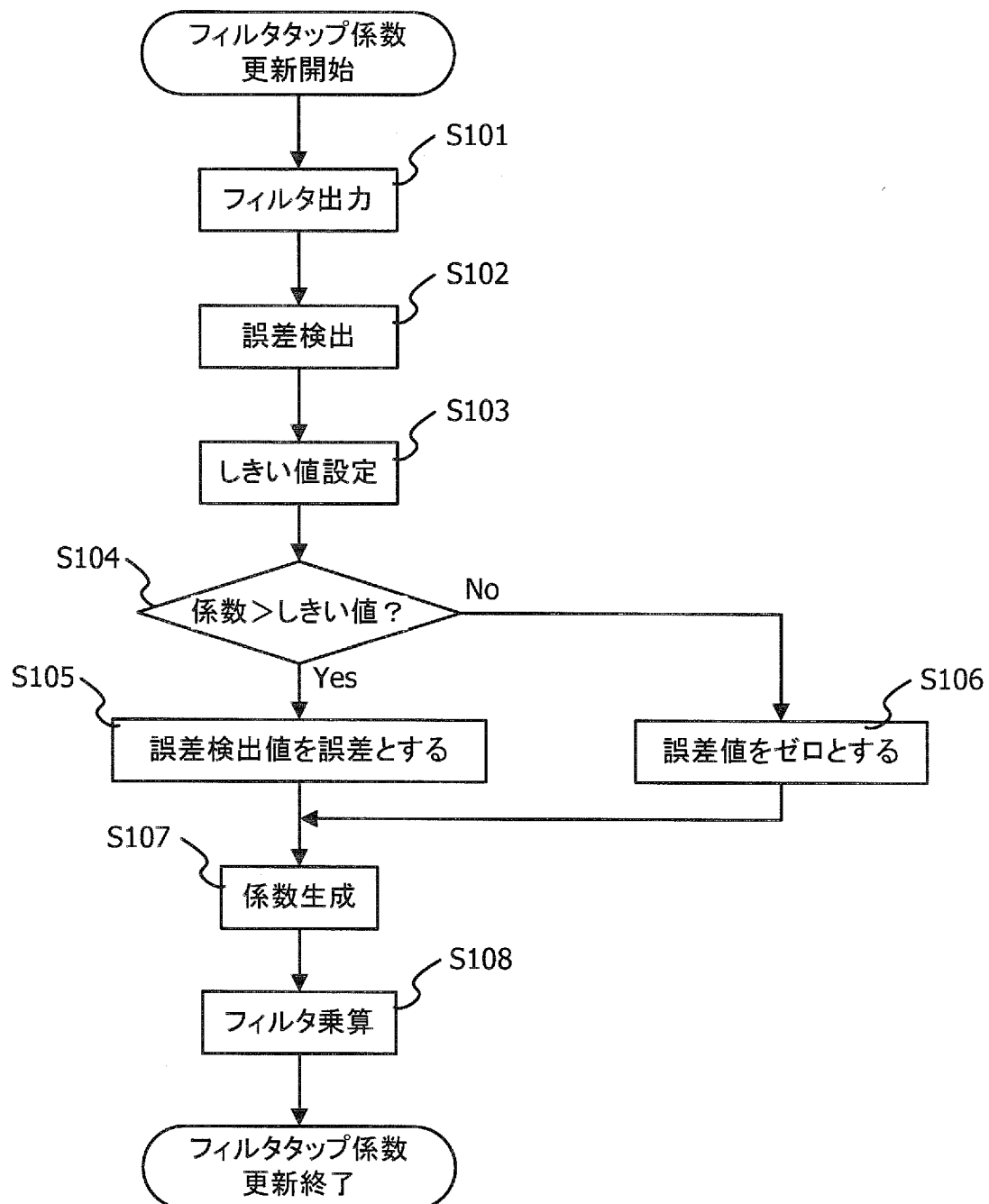
[図3]



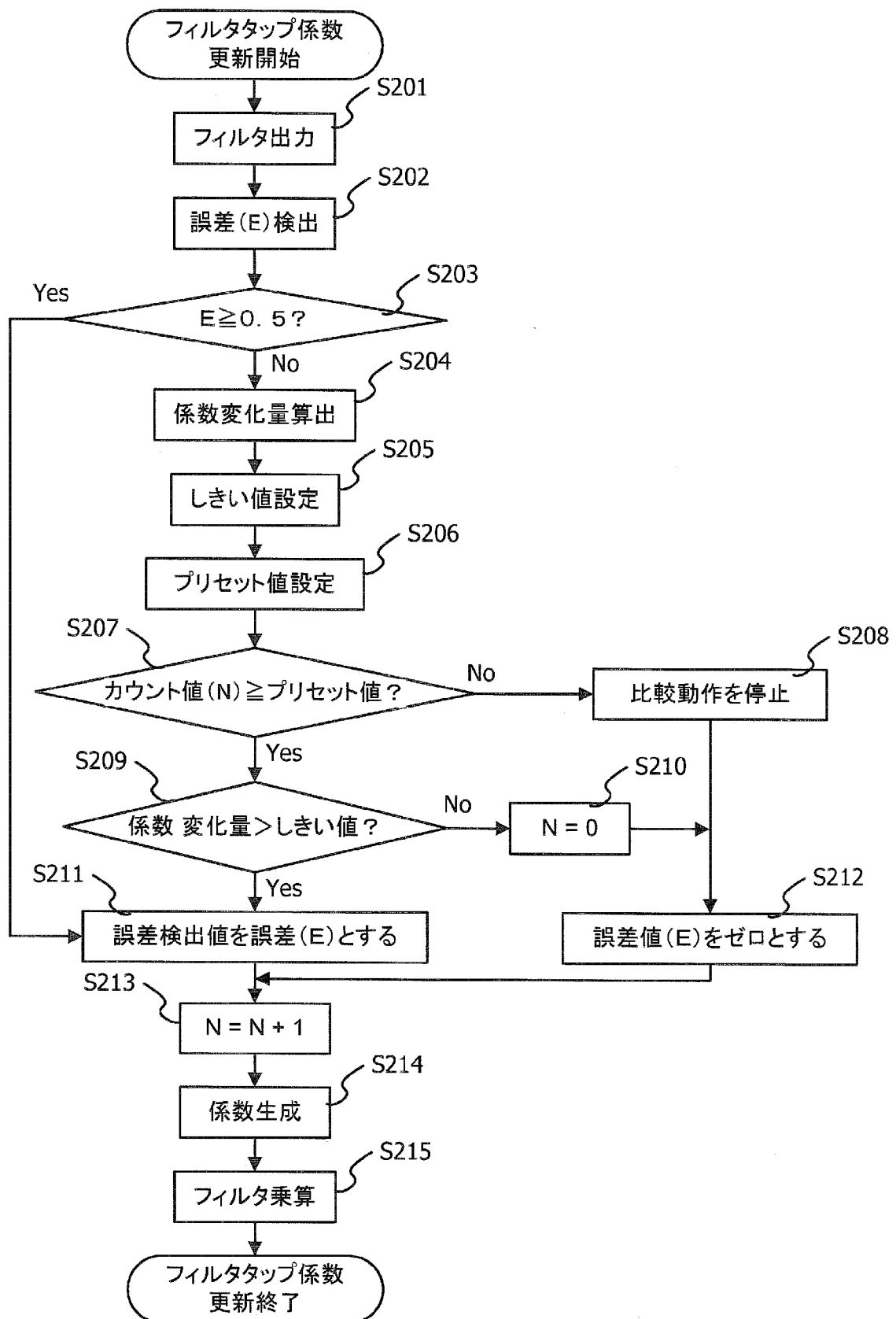
[図4]



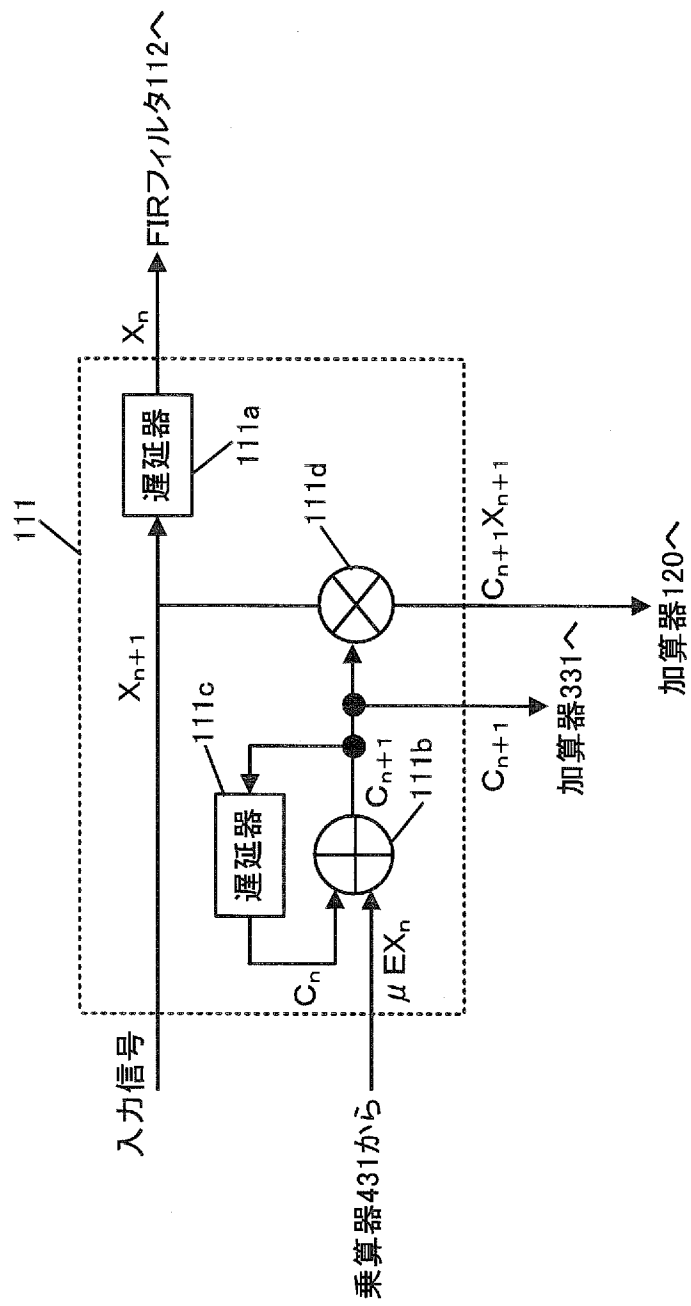
[図5]



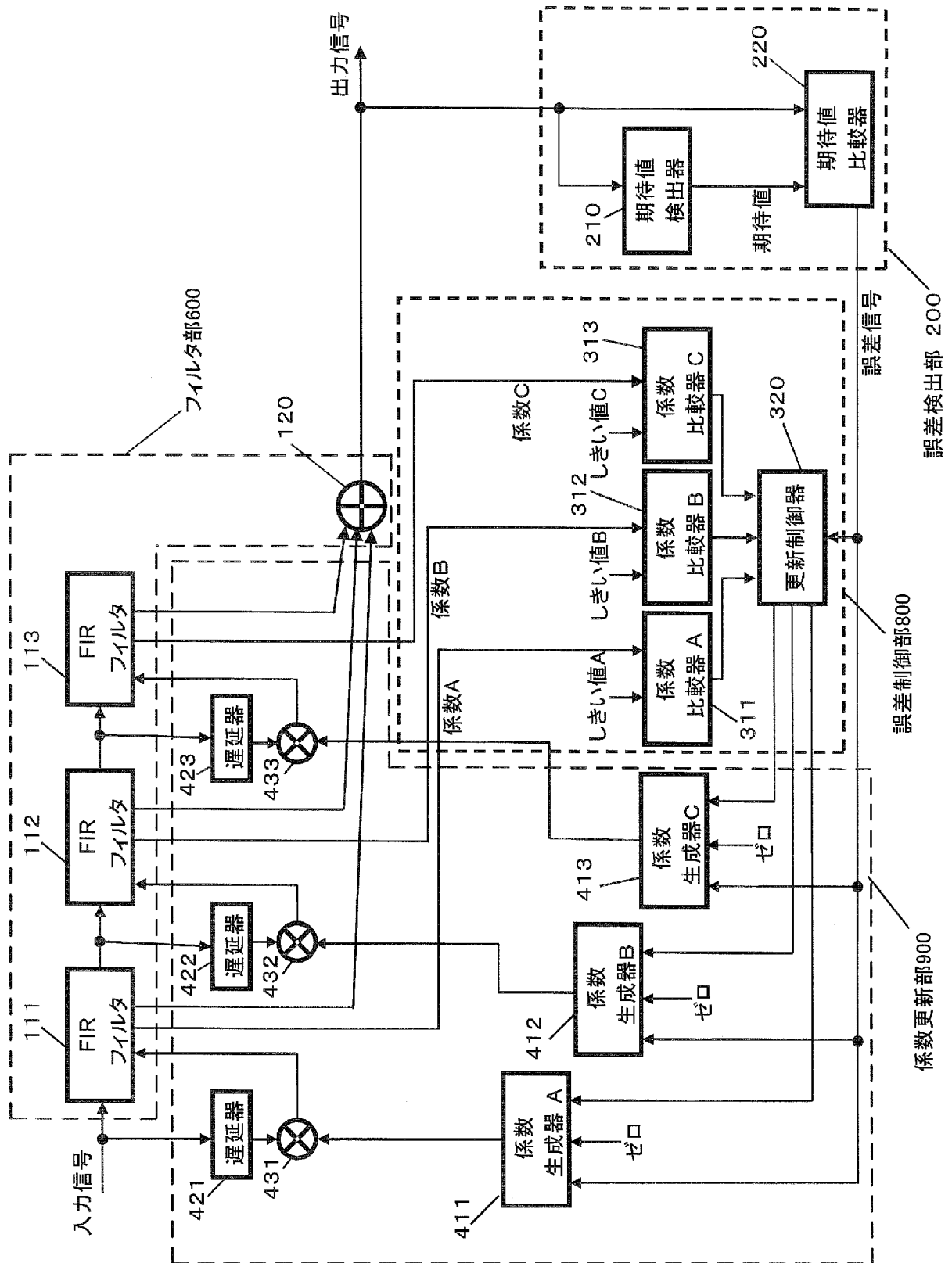
[図6]



[図7]



[図8]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/000086

A. CLASSIFICATION OF SUBJECT MATTER

H04B7/005 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H04B7/005-7/015, H04B3/00-3/60

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2012

Kokai Jitsuyo Shinan Koho 1971-2012 Toroku Jitsuyo Shinan Koho 1994-2012

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2-186839 A (Mitsubishi Electric Corp.), 23 July 1990 (23.07.1990), entire text; all drawings (Family: none)	1-5, 8-11 6, 7
Y A	JP 2009-502097 A (Thomson Licensing), 22 January 2009 (22.01.2009), paragraphs [0012] to [0013]; fig. 2, 3 & WO 2007/011386 A1 & KR 10-2008-0040672 A & CN 101228752 A	1-5, 8-11 6, 7
Y A	JP 60-107928 A (Fujitsu Ltd.), 13 June 1985 (13.06.1985), entire text; all drawings (Family: none)	1-5, 8-10 6, 7

☒ Further documents are listed in the continuation of Box C.☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
01 February, 2012 (01.02.12)Date of mailing of the international search report
14 February, 2012 (14.02.12)Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2012/000086

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y A	JP 2007-158996 A (Mitsubishi Electric Corp.), 21 June 2007 (21.06.2007), paragraph [0002] (Family: none)	1-5, 8-10 6, 7
Y A	JP 2004-56263 A (Matsushita Electric Industrial Co., Ltd.), 19 February 2004 (19.02.2004), paragraphs [0057] to [0065]; fig. 1, 3 & US 2004/0013187 A1 & KR 10-2004-0008081 A	2, 3 6, 7
Y A	JP 2003-283383 A (Matsushita Electric Industrial Co., Ltd.), 03 October 2003 (03.10.2003), paragraphs [0001], [0026] to [0031]; fig. 6, 8 (Family: none)	5, 9 6, 7

A. 発明の属する分野の分類 (国際特許分類 (I P C))

Int.Cl. H04B7/005 (2006.01) i

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (I P C))

Int.Cl. H04B7/005-7/015, H04B3/00-3/60

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 2 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 2 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 2 年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2-186839 A (三菱電機株式会社) 1990.07.23, 全文全図 (ファミリーなし)	1-5, 8-11 6, 7
Y A	JP 2009-502097 A (トムソン ライセンシング) 2009.01.22, 段落[0012]-[0013], 図 2, 3 & WO 2007/011386 A1 & KR 10-2008-0040672 A & CN 101228752 A	1-5, 8-11 6, 7
Y A	JP 60-107928 A (富士通株式会社) 1985.06.13, 全文全図 (ファミリーなし)	1-5, 8-10 6, 7

☒ C 欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

0 1 . 0 2 . 2 0 1 2

国際調査報告の発送日

1 4 . 0 2 . 2 0 1 2

国際調査機関の名称及びあて先

日本国特許庁 (I S A / J P)
郵便番号 1 0 0 - 8 9 1 5
東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官 (権限のある職員)

木下 直哉

5 J

3 8 5 8

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 5 3 4

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y A	JP 2007-158996 A (三菱電機株式会社) 2007. 06. 21, 段落[0002] (ファミリーなし)	1-5, 8-10 6, 7
Y A	JP 2004-56263 A (松下電器産業株式会社) 2004. 02. 19, 段落[0057]-[0065], 図 1, 3 & US 2004/0013187 A1 & KR 10-2004-0008081 A	2, 3 6, 7
Y A	JP 2003-283383 A (松下電器産業株式会社) 2003. 10. 03, 段落[0001], [0026]-[0031], 図 6, 8 (ファミリーなし)	5, 9 6, 7