

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】令和6年9月20日(2024.9.20)

【国際公開番号】WO2023/135896

【出願番号】特願2023-573852(P2023-573852)

【国際特許分類】

H 0 1 L 2 9 / 0 6 (2 0 0 6 . 0 1)

H 0 1 L 2 9 / 7 8 (2 0 0 6 . 0 1)

【 F I 】

H 0 1 L 2 9 / 7 8 6 5 2 P

H 0 1 L 2 9 / 7 8 6 5 2 Q

H 0 1 L 2 9 / 7 8 6 5 2 S

H 0 1 L 2 9 / 7 8 6 5 2 F

H 0 1 L 2 9 / 7 8 6 5 3 C

H 0 1 L 2 9 / 7 8 6 5 2 M

H 0 1 L 2 9 / 7 8 6 5 2 K

H 0 1 L 2 9 / 0 6 3 0 1 V

H 0 1 L 2 9 / 0 6 3 0 1 F

10

20

【手続補正書】

【提出日】令和6年5月22日(2024.5.22)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

半導体層と、

前記半導体層に形成され、平面視で第1方向に延び、平面視で前記第1方向と直交する第2方向に幅を有するゲートトレンチと、

前記半導体層上に形成された絶縁層と、

前記ゲートトレンチ内に配置され、前記第2方向に幅を有するフィールドプレート電極と、

前記ゲートトレンチ内に配置され、前記フィールドプレート電極から前記絶縁層によって離隔されたゲート電極と

を備え、前記ゲートトレンチは、

前記ゲートトレンチの深さ方向において前記ゲート電極が前記フィールドプレート電極の上方に位置している第1領域と、

前記第1方向における前記ゲートトレンチの一端を含む第2領域と

を含み、前記第2領域のフィールドプレート電極は、前記第1領域の前記フィールドプレート電極の幅よりも大きな幅を有する拡幅部を含む、

半導体装置。

30

40

【請求項2】

前記拡幅部は、少なくとも前記ゲートトレンチの特定の深さ位置に設けられており、前記特定の深さ位置において、前記拡幅部は、前記第1領域の前記フィールドプレート電極の幅よりも大きな幅を有している、請求項1に記載の半導体装置。

【請求項3】

前記特定の深さ位置は、前記第1領域の前記フィールドプレート電極が最も大きい幅を

50

有する前記深さ方向における位置である、請求項 2 に記載の半導体装置。

【請求項 4】

前記特定の深さ位置は、前記ゲートトレンチの前記深さ方向における中央の位置である、請求項 2 に記載の半導体装置。

【請求項 5】

前記拡幅部と前記ゲートトレンチの側壁との間に位置する前記絶縁層の厚さは、前記第 1 領域の前記フィールドプレート電極と前記側壁との間に位置する前記絶縁層の厚さの 0 . 8 倍よりも大きい、請求項 1 ~ 4 のうちのいずれか一項に記載の半導体装置。

【請求項 6】

前記拡幅部の前記第 1 方向の長さは、前記拡幅部の幅の 6 倍よりも大きい、請求項 1 ~ 4 のうちのいずれか一項に記載の半導体装置。 10

【請求項 7】

前記第 2 領域の前記ゲートトレンチのうち、少なくとも前記拡幅部を収容する部分は、前記第 1 領域の前記ゲートトレンチの幅よりも大きな幅を有している、請求項 1 ~ 4 のうちのいずれか一項に記載の半導体装置。

【請求項 8】

前記第 2 領域の前記ゲートトレンチのうち、少なくとも前記拡幅部を収容する部分は、前記第 1 領域の前記ゲートトレンチの幅の 1 . 1 倍以上 1 . 5 倍未満の幅を有している、請求項 1 ~ 4 のうちのいずれか一項に記載の半導体装置。

【請求項 9】

前記第 2 領域の前記フィールドプレート電極は、前記拡幅部に対応する第 1 部分と、前記第 1 部分の幅よりも小さい幅を有する第 2 部分とを含み、前記第 2 部分は、平面視で前記第 1 部分と前記ゲート電極との間に位置している、請求項 1 ~ 4 のうちのいずれか一項に記載の半導体装置。 20

【請求項 10】

前記第 2 部分の幅は、前記第 1 領域の前記フィールドプレート電極の幅と同じである、請求項 9 に記載の半導体装置。

【請求項 11】

前記第 2 領域の前記ゲートトレンチのうち、前記第 2 部分を収容する部分は、前記第 1 領域の前記ゲートトレンチの幅と同じ幅を有している、請求項 9 に記載の半導体装置。 30

【請求項 12】

前記第 2 部分は、前記第 1 方向において 1 μ m よりも大きい長さを有している、請求項 9 に記載の半導体装置。

【請求項 13】

前記ゲートトレンチの側壁と前記第 1 部分との間に位置する前記絶縁層の厚さは、前記ゲートトレンチの前記側壁と前記第 2 部分との間に位置する前記絶縁層の厚さの 0 . 8 倍よりも大きい、請求項 9 に記載の半導体装置。

【請求項 14】

前記第 2 領域のフィールドプレート電極は、前記第 1 領域の前記ゲート電極の底面よりも前記深さ方向において上方に位置する上面を含む、請求項 1 ~ 4 のうちのいずれか一項に記載の半導体装置。 40

【請求項 15】

前記絶縁層の上に形成されたゲート配線と、
前記絶縁層の上に形成され、前記ゲート配線から離隔されたソース配線とをさらに備え、
前記ゲート電極は、前記第 1 領域において前記ゲート配線に接続され、
前記フィールドプレート電極は、前記第 2 領域において前記ソース配線に接続されている、
請求項 1 ~ 4 のうちのいずれか一項に記載の半導体装置。