(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2014 년 9 월 12 일 (12.09.2014)

WIPO | PCT

(10) 국제공개번호
WO 2014/137180 A1

(51) 국제특허분류:
*H01B 13/00* (2006.01) *H01L 29/78* (2006.01)
*C01B 31/02* (2006.01)

(21) 국제출원번호: PCT/KR2014/001877

(22) 국제출원일: 2014 년 3 월 7 일 (07.03.2014)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2013-0024729 2013 년 3 월 7 일 (07.03.2013) KR

(71) 출원인: **울산대학교 산학협력단 (UNIVERSITY OF ULSAN FOUNDATION FOR INDUSTRY COOPERATION)** [KR/KR]; 680-749 울산시 남구 대학로 93, Ulsan (KR).

(72) 발명자: **김용수 (KIM, Yong Soo)**; 680-843 울산시 남구 문수로 335 번길 54, 101 동 1205 호 (옥동, 현대아파트), Ulsan (KR). **최학순 (CHOI, Hak Soon)**; 683-745 울산시 북구 호계로 371, 101 동 1407 호 (신천동, 신동아파트), Ulsan (KR).

(74) 대리인: **김종선 (KIM, Jong-Sun)**; 135-936 서울시 강남구 역삼로 3 길 11, 12 층 (역삼동, 광성빌딩), Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

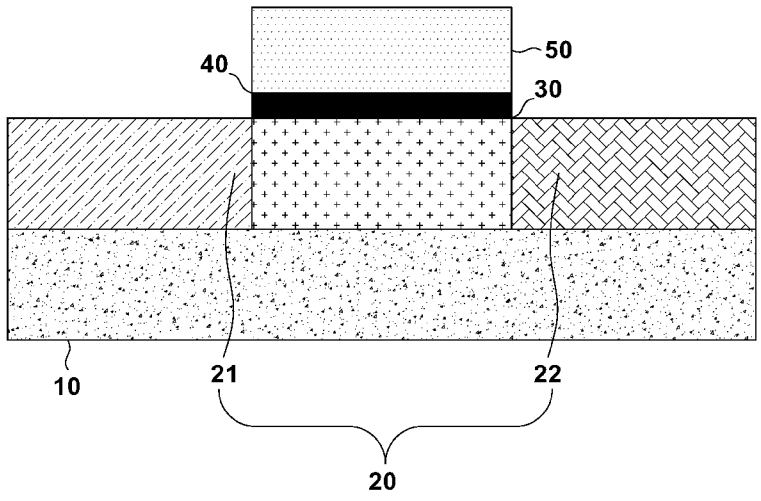
(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제 21 조(3))

(54) **Title**: CARBON BASED ELECTRONIC DEVICE USING PARTIAL REDUCTION OF GRAPHENE OXIDE AND METHOD FOR MANUFACTURING SAME

(54) **발명의 명칭** : 그래핀 산화물의 부분환원을 이용한 탄소기반 전자소자 및 이의 제조방법




(57) **Abstract**: The present invention provides a carbon based electronic device of a graphene series and a method for manufacturing the same. A carbon based electronic device of a graphene series according to the present invention includes: a substrate; a graphene oxide layer formed on the substrate; a gate insulation layer formed on the graphene oxide layer; and a gate electrode formed on the insulation layer, wherein the graphene oxide layer is partially reduced by irradiating one surface thereof with a laser beam. According to the present invention, the reduction of the graphene oxide reduces the resistance and improves the transparency.

(57) 요약서:

[다음 쪽 계속]

WO 2014/137180 A1

본 발명은 그래핀계 탄소기반 전자소자 및 그 제조방법을 제공한다. 본 발명의 그래핀계 탄소기반 전자소자는 기판; 상기 기판 상에 형성된 그래핀 산화물층; 상기 그래핀 산화물층 상에 형성된 게이트 절연층; 및 상기 절연층 상에 형성된 게이트 전극;을 포함하되, 상기 그래핀 산화물층은 일면 상에 레이저를 조사하여 그래핀 산화물이 부분환원된 것일 수 있다. 본 발명에 따르면, 그래핀 산화물의 환원에 의해 저항 감소 및 투명도가 향상되는 효과가 있다.

# 명세서

# 발명의 명칭: 그래핀 산화물의 부분환원을 이용한 탄소기반 전자소자 및 이의 제조방법

## 기술분야

[1] 본 발명은 그래핀 산화물층의 부분환원을 이용한 탄소기반 전자소자 및 이의 제조방법에 관한 것으로, 더욱 상세하게는, 그래핀 산화물층의 일면에 레이저를 조사하여 그래핀 산화물을 부분환원시켜 구현되는 그래핀계 탄소기반 전자소자 및 이의 제조방법에 관한 것이다.

## 배경기술

[2] 그래핀은 탄소원자들이 2차원 판상 구조에 육각형의 기본 형태로 배열되어 있는 원자 한 층의 나노재료로서, 우수한 역학적 강도와 화학적, 열적 안정성 및 뛰어난 전기 전자적 성질로 인하여 CNT를 대체할 물질로 다양한 분야에서 주목을 받고 있다.

[3] 그래핀은 물리적 강도가 우수하며, 구체적으로는 강철의 200배 이상인 1,100 GPa로 알려져 있다. 우수한 물리적 강도는 단단한 탄소결합이 있고 단층에 결합이 존재할 수 없기 때문이다.

[4] 또한, 그래핀은 실온에서 약 500 W/mK의 우수한 열 전도성이 있는 것으로 알려져 있다. 그래핀의 열 전도성은 CNT 보다 50% 이상 높으며, 구리나 알루미늄 같은 금속보다 10배 정도의 큰 수치를 나타낸다. 이러한 그래핀의 우수한 열 전도성은 원자진동을 쉽게 전달할 수 있기 때문이며, 전자의 긴 평균자유행로에도 영향을 주게된다.

[5] 그래핀은 빠른 전자이동도와 전자의 긴 평균자유행로를 갖는다. 예를 들어, 상온에서 그래핀의 최대 전자이동도는 2000,000 $cm^2/Vs$이다. 이러한 그래핀의 전자이동도는 전자가 움직임을 저해하는 산란의 정도가 매우 작기 때문이며, 이로 인해 긴 평균자유행로를 갖는다. 따라서, 저항이 낮은 것으로 알려진 구리와 비교하여, 35% 이상 낮은 저항값을 갖는다.

[6] 한편, 그래핀의 산업적 응용을 위해서는 대면적의 그래핀을 합성하는 것이 중요한 과제이며, 합성방법은 크게 흑연으로부터 기계적으로 박리하는 방법과 탄소원으로부터 화학적으로 합성하는 방법으로 구분된다.

[7] 흑연으로부터 기계적으로 박리하는 방법으로는 Geim 연구진에 의해 최초로 개발된 접착 테이프의 접착력을 이용하여 단층 그래핀을 분리하는 방법, 용액상에서 계면활성제 등으로 분산시켜 화학적으로 박리하는 방법, 산화된 그래핀 산화물을 만든 위 용액상을 분산시킨 후 물리적/화학적 환원시키는 방법(GO/rGO) 등이 있다. 탄소원으로부터 화학적으로 합성하는 방법에는 열화학증기증착법, 플라즈마 CVD, 화학적 합성법, SiC(Silicon carbide)의 열분해 등과 같은 방법이 널리 이용되고 있다.

[8] 기계적 박리의 경우에 고 결정성의 그래핀을 얻을 수 있지만, 형상의 제어가 어렵다는 단점이 있다. 화학적 박리법 및 산화흑연의 환원법 등은 대량의 그래핀을 얻을 수는 있으나, 처리 도중에서 생기는 구조적 결함 등으로 인해 결정성이 떨어지는 문제점이 있다.

[9] 또한, 화학기상증착법(CVD: Chemical Vapor Deposition)의 경우, 구리 또는 백금 등의 촉매금속으로 이루어진 금속박판을 그래핀 합성 챔버의 내부공간에 배치시키고, 메탄 또는 에탄 등의 탄화수소를 그래핀 합성 챔버의 내부공간에 주입한 후, 그래핀 합성 챔버의 내부공간을 고온으로 가열함으로써 금속박판의 표면에 그래핀을 합성시키는 방법(한국특허공개공보: 2011-0064164)으로써, 다른 그래핀에 비해 순도가 높고 원하는 크기의 그래핀을 만들 수 있지만, 제조되는 그래핀의 양이 매우 적어 양산성이 떨어지는 문제점이 지적되고 있다.

[10] 한편, 가장 대표적인 합성법인 SiC의 열분해를 이용한 에피텍시 합성법(한국특허공개공보: 2009-0124330)은 SiC를 열분해 하여 Si를 기화시키고 탄소(C)의 재결합을 통해 SiC 표면에 그래핀을 형성시키는 방법으로, 탄소원이 SiC 자체에 포함된 탄소이므로 실험 방법이 간단하며 웨이퍼 수준의 그래핀 결정으로 성장할 수 있어 대면적화가 가능하며, 그래핀/SiC 구조가 반도체 공정 적용이 용이하고 전자소재 응용이 쉽기 때문에 그래핀 합성의 대안으로 떠오르고 있다. 그러나, SiC의 열분해는 SiC의 표면 평탄도와 기공의 형성에 의해 그래핀의 크기가 30 ~ 200 nm로 작은 것과 1500℃ 이상의 고온, $1 \times 10^{-8}$ Pa의 초 저압이 요구되며 기계적으로 박리하는 박리법을 통해 얻은 그래핀보다 전기적인 특성이 떨어진다는 문제점을 가지고 있다.

[11] 또한, 그래핀이 우수한 물리, 화학적인 특성을 갖고 있음에도 불구하고, 그래핀을 상용 전자소자로 이용하는 데에는 제한이 있었다. 즉, 그래핀의 표면은 화학적으로 매우 안정하고 반응성이 떨어지기 때문에, 그래핀 상에 구조물 또는 박막을 성장시키기가 힘들며 특히, 그래핀 상에 다양한 기능성 박막을 형성한 소자를 집적하여 광소자 또는 메모리 소자 등의 각종 전자소자를 제조하는 것이 매우 곤란하다는 문제점을 가지고 있다.

## 발명의 상세한 설명

## 기술적 과제

[12] 본 발명은 상기와 같은 문제점을 해결하기 위해 도출된 것으로, 그래핀 산화물 박막 층에 레이저를 조사함으로써, 그래핀 산화물층의 부분 또는 완전 환원을 유도하여 후속 패턴화 공정 없이 투명도가 향상된 그래핀계 탄소기반 전자소자를 단일 기판에 동시에 제조하는 방법을 제공하는 것을 목적으로 한다.

[13] 또한, 본 발명의 두 번째 목적은 그래핀 산화물층의 부분 또는 완전 환원이 가능한 그래핀계 탄소기반 전자소자를 제조하는 방법을 제공하는 것이다.

[14] 또 다른 본 발명의 목적은 저온 공정이 요구되는 유연성 기판을 사용할 수 있으며, 식각 공정을 거치지 않아 작업시간을 단축시킬 수 있는 그래핀계

탄소기반 전자소자 및 그 제조방법을 제공하는 것이다.

## 과제 해결 수단

[15] 본 발명의 첫 번째 목적을 달성하기 위한 본 발명에 따른 그래핀계 탄소기반 전자소자는,

[16] 기판; 상기 기판 위에 형성된 그래핀 산화물층; 상기 그래핀 산화물층 위에 형성된 게이트 절연층; 및 상기 절연층 위에 형성된 게이트 전극;을 포함하되, 상기 그래핀 산화물층은 일면 상에 레이저를 조사하여 그래핀 산화물이 부분 혹은 완전 환원 될 수 있다.

[17] 이때, 상기 펄스 레이저는 엑시머 펄스 레이저일 수 있다.

[18] 상기 그래핀 산화물층은 상기 기판 위에 드레인 전극, 소스 전극 및 채널층이 동일면에 일체로 형성될 수 있다.

[19] 상기 채널층 위에 게이트 절연층이 형성될 수 있으며, 상기 채널층은 드레인 전극과 소스 전극 사이에 형성될 수 있다.

[20] 또한, 상기 드레인 전극 및 소스 전극은 상기 그래핀 산화물층을 부분 혹은 완전 환원하여 형성될 수 있다.

[21] 상기 게이트 전극은 상기 그래핀 산화물층 위에 금속을 증착하여 형성될 수 있다.

[22] 본 발명의 두 번째 목적을 달성하기 위한 본 발명에 따른 그래핀계 탄소기반 전자소자를 제조하는 방법은,

[23] 기판 상에 그래핀 산화물층을 형성하는 단계; 상기 그래핀 산화물층 위에 마스크를 제공하고, 펄스 레이저를 조사하여 패터닝하는 단계; 및 상기 마스크를 제거하는 단계;를 포함하되, 상기 그래핀 산화물층은 펄스 레이저를 조사하여 그래핀 산화물이 부분 혹은 완전 환원된 것일 수 있다.

[24] 하나의 바람직한 예로서, 상기 펄스 레이저는 엑시머 펄스 레이저일 수 있다.

[25] 본 발명의 세 번째 목적을 달성하기 위한 본 발명에 따른 그래핀계 탄소기반 전자소자를 제조하는 방법은, 유연성 기판; 상기 유연성 기판 위에 드레인 전극, 소스 전극 및 채널층이 동일면에 일체로 형성된 그래핀 산화물층; 상기 채널층 위에 형성된 게이트 절연층; 상기 절연층 위에 형성된 게이트 전극;을 포함하되, 상기 드레인 전극 및 소스 전극은, 펄스 레이저 노출(Pulsed Laser Exposure), RF 플라즈마 노출(RF Plasma Exposure) 및 전자빔 노출(E-Beam Exposure)중 어느 하나 이상의 물리적 방법을 사용하여 상기 그래핀 산화물층을 부분 혹은 완전 환원(reduction)시켜 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자를 제공한다.

[26] 상기 채널층은 상기 드레인 전극과 소스 전극 사이에 형성될 수 있으며, 상기 채널층은 상기 그래핀 산화물층이 부분 환원(Partially reduced)된 상기 그래핀 산화물층을 사용할 수 있다.

[27] 상기 채널층의 부분 환원 과정에서 게이트 전극과 채널층 사이에는 게이트

절연막이 형성될 수 있다.

[28] 상기 드레인 전극 및 소스 전극은 상기 그래핀 산화물층이 완전 환원(Fully reduced)되어 형성된다.

[29] 상기 게이트 전극은 상기 그래핀 산화물층 위에 금속을 증착하여 형성될 수 있으며, 상기 게이트 전극을 형성하는 금속은 티탄 알루미늄계 합금(Ti/Al)인 것이 바람직하다.

[30] 상기 게이트 절연층은 상기 그래핀 산화물층 위에 금속을 증착하면서 화학적 결합에 의하여 상기 금속의 하부가 산화되거나 또는 후속 열공정에 의하여 산화되어 형성된다.

[31] 상기 그래핀계 탄소기반 전자소자는, 박막 필름 트랜지스터(Thin-Flim Transistor)인 것이 바람직하다.

[32] 본 발명의 네 번째 목적을 달성하기 위한 본 발명에 따른 그래핀계 탄소기반 전자소자는, 유연성 기판 위에 그래핀 산화물층(Graphene Oxide Layer)을 형성하는 그래핀 형성단계; 상기 그래핀 산화물 위에 패터닝된 마스크를 형성하는 마스크 형성단계; 상기 마스크 위에 금속을 증착시키는 금속 증착단계; 상기 마스크를 제거하는 마스크 제거단계; 상기 마스크가 제거된 상기 유연성 기판 위에 형성된 그래핀 산화물층을 환원시는 그래핀(Graphene) 환원단계;를 포함하되, 상기 그래핀 환원단계는, 펄스 레이저 노출(Pulsed Laser Exposure), RF 플라즈마 노출(RF Plasma Exposure) 및 전자빔 노출(E-Beam Exposure)중 어느 하나 이상의 물리적 방법을 사용하고, 이후 후속 열공정(Thermal Annealing)으로 상기 그래핀 산화물층을 추가 환원(reduction)시켜 드레인 전극, 소스 전극 및 채널층을 동일면에 일체로 형성하는 것을 특징으로 하는 그래핀계 탄소기반 전자소자의 제조방법을 제공한다.

[33] 상기 그래핀 환원단계에서 상기 채널층이 상기 드레인 전극과 소스 전극 사이에 형성될 수 있다.

[34] 상기 그래핀 환원단계에서 상기 그래핀 산화물층이 부분 환원(Partially reduced)되어 상기 채널층이 형성되고, 또한 상기 그래핀 환원단계에서 게이트 전극 층과 그래핀 산화물 층 사이에는 게이트 절연막이 동시에 형성될 수 있다.

[35] 상기 그래핀 환원단계에서 상기 그래핀 산화물층이 완전 환원(Fully reduced)되어 상기 드레인 전극 및 소스 전극이 형성될 수 있다.

[36] 상기 금속 증착단계에서 상기 증착된 금속이 게이트 전극인 것이 바람직하며, 상기 게이트 전극은 상기 그래핀 산화물층 위에 티탄 알루미늄계 합금(Ti/Al) 금속을 증착하여 형성될 수 있다.

[37] 상기 그래핀화된 기판을 열 처리(Thermal Annealing)하는 열처리 단계를 더 포함할 수 있다.

## 발명의 효과

[38] 이상 설명한 바와 같이, 본 발명에 따른 그래핀계 탄소기반 전자소자는 그래핀

산화물층의 일면에 펄스 레이저를 조사함으로써 그래핀 산화물층의 부분 혹은 완전 환원을 유도하여 패턴화 공정이 필요하지 않아 공정 단가를 최소화할 수 있는 장점이 있다.

[39] 또한, 본 발명에 따른 그래핀 산화물층이 부분 혹은 완전 환원됨에 따라 종래에 비해 저항은 감소하고 투명도가 향상되며, 그래핀계 탄소기반 전자소자를 단일 기판에 동시에 제조하여 구현할 수 있는 효과가 있으며, 상온공정으로 유연성 기판에 롤투롤(Roll-to-Roll) 공정으로 적용하여 집적회로가 구현이 가능하여 양산이 가능한 잇점이 있다.

[40] 더욱이, 본 발명에 따른 그래핀계 탄소기반 전자소자 및 그 제조방법에 의하면, 저온 공정으로 인하여 유연성 기판을 사용할 수 있으며, 식각 공정을 거치지 않아 작업시간을 단축시킬 수 있을 뿐만 아니라, 제조 단가를 절감시킬 수 있는 효과가 있다.

## 도면의 간단한 설명

[41] 도 1은 본 발명의 일실시예에 다른 그래핀계 탄소기반 전자소자의 하나인 트랜지스터를 구현한 단면도이다;

[42] 도 2은 본 발명의 일실시예에 따른 엑시머 펄스 레이저를 이용하여 그래핀 산화물을 그래핀으로 환원시킨 모식도이다;

[43] 도 3은 본 발명의 일실시예에 따른 그래핀계 탄소기반 전자소자의 제조방법을 나타낸 순서도이다;

[44] 도 4는 본 발명의 일실시예에 따른 그래핀계 탄소기반 전자소자를 롤투롤 공정으로 제조하는 방법을 나타낸 모식도이다;

[45] 도 5는 본 발명의 일실시예에 따른 그래핀계 bottom gate FET(전계효과 트랜지스터)의 제작 개념도를 나타내는 모식도이다;

[46] 도 6은 본 발명의 일실시예에 따른 대면적의 탄소층 기반 집적소자를 동일 기판에 제작한 예시를 나타낸 단면도이다;

[47] 도 7은 본 발명에 따른 실험예 1의 면저항을 나타낸 그래프이다;

[48] 도 8은 본 발명에 따른 실험예 1의 투명도를 나타낸 그래프이다;

[49] 도 9는 본 발명의 다른 실시예에 따른 그래핀계 탄소기반 전자소자를 나타낸 단면도이다;

[50] 도 10은 본 발명의 다른 실시예에 따른 그래핀계 탄소기반 전자소자의 제조방법을 나타낸 순서도이다;

[51] 도 11 내지 도 16은 본 발명의 다른 실시예에 따른 그래핀계 탄소기반 전자소자 및 그 제조방법을 단계별로 단면도이다.

## 발명의 실시를 위한 형태

[52] 이하에서는 실시예 등을 참조하여 본 발명을 더욱 상술하지만, 하기 실시예는 본 발명을 예시하기 위한 것이며, 본 발명의 범주가 그것에 의해 한정되는 것은 아니다.

[53] 우선, 본 발명의 일실시예에 따른 그래핀계 탄소기반 전자소자를 설명한다.

[54] 본 발명에 있어서 전자소자는 메모리소자, 검출소자, 다이오드, 트랜지스터, 발광소자, 수광소자, 태양전자소자 등을 포함하는 각종의 디바이스, 또는 이들 디바이스의 일부 부분을 칭하는 개념으로 이해되어야 한다.

[55] 하나의 바람직한 예로서, 기판; 상기 기판 위에 형성된 그래핀 산화물층; 상기 그래핀 산화물층 위에 형성된 게이트 절연층; 및 상기 절연층 위에 형성된 게이트 전극;을 포함하되, 상기 그래핀 산화물층은 일면 상에 펄스 레이저를 조사하여 그래핀 산화물이 부분 혹은 완전 환원될 수 있다.

[56] 도 1은 본 발명의 바람직한 일실시예에 따른 그래핀계 탄소기반 전자소자를 나타낸 단면도이다.

[57] 본 발명의 그래핀계 탄소기반 전자소자는, 도 1에 도시된 바와 같이, 기판(10), 상기 기판(10) 위에 각각 형성된 드레인 전극(21) 및 소스 전극(22), 상기 드레인 전극(21)과 소스 전극(22) 사이에 형성된 채널층(30), 상기 채널층(30) 위에 형성된 게이트 절연층(40), 상기 게이트 절연층(40) 위에 형성된 게이트 전극(50)을 포함하여 구성될 수 있다.

[58] 이와 같이, 본 발명에 따른 그래핀 산화물층(20)을 포함하는 그래핀계 탄소기반 전자소자는 그래핀 산화물층(20) 일면에 펄스 레이저를 조사하여 부분환원을 유도함으로써, 후속 패턴화 공정을 생략할 수 있다.

[59] 또한, 본 발명에 따른 그래핀계 탄소기반 전자소자는 낮은 면저항과 우수한 투명도 특성을 가지며, 캐패시터, 소스/드레인 전극 등을 단일 기판에 동시에 제조할 수 있으므로, 공정 효율이 우수하다.

[60] 참고로, 본 발명에 있어서 전자소자란, 메모리소자, 검출소자, 다이오드, 트랜지스터, 발광소자, 집적회로 등을 포함하는 각종의 디바이스, 또는 이들 디바이스의 일부 부분을 칭하는 개념으로 이해되어야 한다.

[61] 상기 기판(10)은 금속, 유리, 수지 등을 사용할 수 있는 바, 기판(10)의 재료로서 실리콘, 실리콘카바이드, 비소화갈륨, 스피넬, 인화인듐, 인화갈륨, 인화알루미늄, 질화갈륨, 질화인듐, 질화알루미늄, 산화아연, 산화마그네슘, 산화알루미늄, 산화티타늄, 사파이어, 쿼츠, 파이렉스를 사용할 수 있으며, 이러한 재료로 한정되는 것은 아니다.

[62] 상기 기판(10) 상에 그래핀 산화물층(20)을 형성하되, 그래핀 산화물층(20)은 그래핀 산화물 용액을 상기 기판(10) 상에 분무 및 코팅하고 건조시킨 후 열처리하여 형성될 수 있다. 그래핀 산화물 용액은, 바람직하게는, 흑연 파우더를 황산과 같은 산을 첨가하여 산화시킨 후 열처리 과정을 통해 형성할 수 있고, 이어 UV, $O_2$ 플라즈마 처리를 수행할 수 있으며, 이에 특별히 제한되는 것은 아니다.

[63] 상기 코팅은 스핀코팅, 전기 분사 코팅, 스크린 코팅, 옵셋 인쇄, 잉크젯 프린팅, 스프레이법, 패드프린팅, 나이프코팅, 키스코팅, 그라비아코팅, 붓질, 초음파 미쇄분무코팅, 스프레이-미스트 분무코팅 중 어느 하나를 선택할 수 있으며,

이에 한정되는 것은 아니다.

[64] 상기 그래핀 산화물 용액의 용매는 물, 아세톤, 메틸에틸케톤, 메틸알콜, 에틸알콜, 이소프로필알콜, 부틸알콜, 에틸렌글라이콜, 에틸렌 글리콜, 폴리에틸렌글라이콜, 테트라하이드로푸란, 디메틸포름아미드, 디메틸아세트아마이드, N-메틸-2-피롤리돈, 헥산, 사이클로헥사논, 톨루엔, 클로로포름, 증류수, 디클로벤젠, 디메틸벤젠, 트리메틸벤젠, 피리딘, 메틸나프탈렌, 니트로메탄, 아크릴로니트릴 중 어느 하나일 수 있다.

[65] 또한, 본 발명의 그래핀 산화물 용액의 균일한 분산을 위해 비극성 용매를 첨가할 수 있는 바, 예를 들어, 아세톤, 메틸에틸케톤, 메틸알콜, 에틸알콜, 이소프로필알콜, 부틸알콜, 에틸렌글라이콜, 에틸렌 글리콜, 폴리에틸렌글라이콜, 테트라하이드로퓨란, 디메틸포름아미드, 디메틸아세트아마이드, N-메틸-2-피롤리돈, 헥산, 사이클로헥사논, 톨루엔, 클로로포롬, 증류수, 디클로벤젠, 디메틸벤진, 트리메틸벤젠, 피리딘, 메틸나프탈렌, 니트로메탄, 아크릴로니트릴, 옥타데실아민, 아닐린, 디메틸설폭사이드, 메틸렌클로라이드, 디에틸렌 글리콜 메틸 에틸 에테르, 에틸아세테이트 중 어느 하나인 것이 바람직하다. 이와 같은 비극성 용매는 그래핀 산화물의 분산을 균일하게 할 뿐만 아니라, 표면 거칠기를 감소시키는 효과가 있다.

[66] 본 발명의 그래핀 산화물층을(20) 부분 혹은 완전 환원시키기 위해서는 엑시머 펄스 레이저를 사용하여 조사할 수 있다.

[67] 도 2는 본 발명의 일실시예에 따른 엑시머 펄스 레이저를 이용하여 그래핀 산화물을 그래핀으로 환원시킨 모식도이다.

[68] 구체적으로, 도 2를 참조하면, 엑시머 펄스 레이저를 이용하여 그래핀 산화물에 펄스 형태로 조사함으로써, 레이저가 조사된 영역만 -O-, -OH 또는 -COOH 작용기가 제거되면서 그래핀으로 환원된다. 앞서 설명한 바와 같이, 엑시머 펄스 레이저가 조사된 영역만 그래핀으로 부분환원되기 때문에 그래핀 부분환원 및 패턴화의 공정을 동시에 수행할 수 있다.

[69] 이 때, S/D 마스크 또는 채널(Channel) 마스크를 이용하여 엑시머 펄스 레이저를 조사할 수 있으며, S/D 마스크 또는 채널(Channel) 마스크를 이용하여 직접 패터닝함으로써 후속 패턴화 공정을 수행하지 않을 수 있다.

[70] 경우에 따라서, 엑시머 펄스 레이저를 조사할 때 대물렌즈 등을 이용하여 집속해서 조사할 수 있고, 상온에서 조사될 수 있으며, 소자 특성을 고려하여 200℃ 이하의 온도로 기판을 가열하면서 조사할 수 있다.

[71] 하나의 바람직한 예에서, 엑시머 펄스 레이저의 펄스 폭은 10 이상 50 nS이하일 수 있는 바, 펄스 폭 50 nS를 초과하는 경우 열에너지가 과도하게 공급되어 표면에 손상이 가해질 수 있으며, 반대로 10 nS미만일 경우 충분한 환원이 이루어질 수 없으므로, 바람직하지 않다.

[72] 또 다른 바람직한 예에서, 엑시머 펄스 레이저의 조사되는 에너지는 100 내지

1000 mJ 이하일 수 있다. 레이저의 에너지가 100 mJ 미만일 경우에는 반응 온도가 낮아져 충분한 환원이 일어나지 못하게 되며, 반대로 1000 mJ를 초과한 경우에는 그래핀 산화물층의 표면이 손상될 수 있으므로, 본 발명이 소망하는 효과를 기대할 수 없다.

[73] 상기 기판(10) 상에 형성된 그래핀 산화물층(20)은 기판(10) 상에 드레인 전극(21), 소스 전극(22) 및 채널층(30)이 동일면에 일체로 형성되는 구조(도 1 참조)일 수 있으며, 상기 드레인 전극(21) 및 소스 전극(22)은 상기 엑시머 펄스 레이저를 조사하여 부분환원된 그래핀(Graphene)으로 형성될 수 있다.

[74] 상기 채널층(30)은 상기 드레인 전극(21) 및 소스 전극(22) 사이의 그래핀 산화물층(20)이 일부 환원(partial reduction)되어 형성될 수 있으며, 상기 게이트 전극(50)은 상기 그래핀 산화물층(20) 위에 금속(Metal)(13)을 증착(deposition)하여 형성될 수 있다.

[75] 또한, 상기 절연층(40)은 펄스 레이저를 조사하지 않은 영역으로, 상기 그래핀 산화물층(20) 상에 금속(13)을 증착하면서 화학적 결합에 의하여 상기 금속(13)의 하부가 산화되거나 또는 후속 열공정에 의하여 산화되어 형성될 수 있다.

[76] 본 발명의 바람직한 일실시예에서 상기 그래핀계 탄소기반 전자소자는 박막 필름 트랜지스터, 가스센서, 메모리, 캐패시터 등의 집적소자에 적용하여 사용될 수 있다.

[77] 또한, 본 발명의 제 1 실시예에 따른 그래핀계 탄소기반 전자소자를 제조하는 방법을 제공한다.

[78] 하나의 바람직한 예에서, 기판 상에 그래핀 산화물층을 형성하는 단계; 상기 그래핀 산화물층 상에 마스크를 제공하고, 펄스 레이저를 조사하여 패터닝하는 단계; 및 상기 마스크를 제거하는 단계;를 포함하되, 상기 그래핀 산화물층은 펄스 레이저를 조사하여 그래핀 산화물이 부분환원된 것일 수 있다. 바람직하게는, 엑시머 펄스 레이저를 사용하여 조사할 수 있다.

[79] 도 3은 본 발명의 바람직한 일실시예에 따른 그래핀계 탄소기반 전자소자의 제조방법을 나타낸 순서도이다.

[80] 도 3에 도시된 바와 같이, 본 발명의 그래핀계 탄소기반 전자소자의 제조방법은 기판 상에 그래핀 산화물층을 형성하는 단계(S310); 그래핀 산화물층 상에 마스크를 제공하고, 펄스 레이저를 조사하여 패터닝하는 단계(S320); 및 상기 마스크를 제거하는 단계(S330);를 포함하여 그래핀계 탄소기반 전자소자(S340)을 형성할 수 있다.

[81] 상기 일련의 공정은 그래핀계 탄소기반 집적소자 구현을 위해 롤투롤 형태의 공정에 적용될 수 있다.

[82] 도 4는 본 발명의 바람직한 일실시예에 따른 탄소기반 소자를 롤투롤 공정으로 제조하는 방법을 나타낸 모식도이다.

[83] 도 4를 참조하면, 기판을 연속적으로 공급하는 공급부(410); 상기 공급된

기판의 표면에 그래핀 산화물 용액을 분사 및 코팅하기 위한 그래핀 합성부(420); 상기 그래핀 합성부를 통과한 그래핀 산화물 박막의 일면 상에 펄스 레이저를 조사하는 레이저 조사부(430); 상기 조사된 그래핀 산화물 박막을 회수하는 회수부(440)를 포함하는 구조일 수 있다.

[84] 상기 그래핀 합성부(420)은 그래핀 산화물 용액을 기판에 분사 및 코팅하여 그래핀 산화물층을 생성한 뒤, 건조 후 열처리하여 표면처리 할 수 있다. 또한, 상기 레이저 조사부(430)는 S/D 마스크, 채널(Channel) 마스크 등을 이용하여 직접 패터닝하는 공정을 포함할 수 있다.

[85] 더욱이, S/D 마스크와 채널(Channel) 마스크 등을 이용하고 연속적으로 펄스 레이저를 조사하여 본 발명의 집적소자의 FET를 구현할 수 있는 바, 도 5는 본 발명의 일실시예에 따른 유기 FET의 제작 개념도를 나타낸 모식도이다.

[86] 도 5를 참조하면, 기판(510) 상에 그래핀 산화물층(520)이 형성되며, 그래핀 산화물층(520) 상에 S/D 마스크(531)를 이용하여 엑시머 레이저(540)를 조사한다. 레이저 펄스 수를 10회 이상 조사하면 완전 환원(Fully reduced Graphene Oxide: FrGO)된 영역(551)이 형성되고, S/D 마스크를 제거한다. 이어, 채널(Channel) 마스크(532)를 이용하여 레이저 펄스 수를 5회 미만으로 조사하여 부분환원(Partially reduced Graphene Oxide: PrGO)된 영역(552)을 형성할 수 있다. 즉, S/D 마스크(531)와 채널(Channel) 마스크(532)를 이용하여 연속적으로 레이저를 조사하여 집적소자 FET를 구현할 수 있다.

[87] 앞서 설명한 바와 같이, 본 발명에 따른 그래핀계 탄소기반 전자소자는, 상온에서 기판에 롤투롤 방법을 이용하여 단일 기판에 직접 그래핀계 탄소기반 전자소자를, 예를 들어, 게이트 전극, 소스/드레인 전극 등을 동시에 구현할 수 있는 잇점이 있다. 이를 도 6에 나타내었다.

[88] 도 6은 대면적의 탄소층 기반 집적소자를 동일 기판에 제작한 예시를 나타낸 단면도이다.

[89] 도 6을 참조하면, 그래핀 산화물층 상에 S/D 마스크, 채널(Channel) 마스크 등을 이용하고 엑시머 레이저를 조사하면, 레이저 펄스 조사 횟수에 따라 도체성 영역(610, 640, 650, 670)(비저항, $\rho < 1\ \Omega/cm$)과 반도체성 영역(620, 660)(비저항, $1 < \rho < 10^3\ \Omega/cm$)을 동시에 구현할 수 있다. 또한, 전술한 바와 같이, 레이저가 조사되지 않은 영역을 절연성 영역(630)(비저항, $\rho > 10^3\ \Omega/cm$) 역시 구현할 수 있다. 상기 도체성 영역(610, 640, 650, 670)은 집적소자의 전극(640, 650, 670)으로 활용이 가능하며, 반도체성 영역은 FET(field effect transistor)의 채널 메모리의 활성층, 캐패시터의 절연층(660) 등으로 활용할 수 있다.

[90] 또한, 본 발명에 따른 그래핀계 탄소기반 집적소자를 구현 시, PR(photo-resistor)의 패터닝과 이의 제거 및 소망하지 않는 그래핀 산화물층 제거를 위한 $O_2$ 플라즈마 에칭 공정을 수행하지 않아도 되는 잇점이 있다.

[91] 한편, 일실시예에 따른 레이저 펄스 수를 다양하게 적용한 실시예들을 살펴본다.

[92] {실시예}

[93] [실시예 1]

[94] 그래핀 산화물 용액을 제조하여 5 mg/ml를 스핀 코팅 방법을 이용하여 투명기판에 분사 및 코팅하여 30 nm의 그래핀 산화물층을 형성하였다.

[95] 상기 제조된 그래핀 산화물층에 레이저를 조사하여 원하는 영역만을 그래핀으로 환원시켰다. 이때, 펄스 폭 20 nS, 펄스 당 에너지 300 mJ, 빔 폭 5 ×15 $mm^2$, 파장 248 nm, 레이저 펄스 수를 1로 하여 조사하였다.

[96]

[97] [실시예 2]

[98] 상기 실시예 1에서, 레이저 펄스 수를 3으로 하여 조사한 것을 제외하고는 실시예 1과 동일하게 조사하였다.

[99]

[100] [실시예 3]

[101] 상기 실시예 1에서, 레이저 펄스 수를 5로 하여 조사한 것을 제외하고는 실시예 1과 동일하게 조사하였다.

[102]

[103] [실시예 4]

[104] 상기 실시예 1에서, 레이저 펄스 수를 10으로 하여 조사한 것을 제외하고는 실시예 1과 동일하게 조사하였다.

[105]

[106] [비교예 1]

[107] 상기 실시예 1에서, 그래핀 산화물층에 레이저를 조사하지 않은것(pristine GO)을 제외하고는 실시예 1과 동일한 방법을 이용하였다.

[108]

[109] [실험예 1: 레이저 조사에 따른 면저항(Rs) 및 투명도를 측정]

[110] 실시예 1 내지 실시예 4 및 비교예 1에 따라, 레이저 펄스 수에 따른 면저항 및 투명도를 측정하였으며, 그 결과를 도 7 및 도 8에 나타내었다.

[111] 도 7은 실험예 1의 면저항을 나타낸 그래프이며, 도 8은 실험예 1의 투명도를 나타낸 그래프이다.

[112] 도 7을 참조하면, 레이저 펄스 수가 증가할수록(실시예 1에서 실시예 4) 면저항은 감소함을 확인하였다. 또한, 실시예 1의 면저항값은 실시예 4의 면저항값과 비교하여 다소 높지만, 실시예 1 역시 부분환원(Partially reduced) 되었음을, 실시예 4는 완전 환원(Fully reduced)되었음을 확인할 수 있었다.

[113] 또한, 면저항은 박막의 단위 두께당 비저항으로 표시하므로 비교예 1의 비저항은 $3.0\times10^{3}\Omega/cm$, 실시예 4의 비저항은 $9.09\times10^{-1}\Omega/cm$으로, 실시예 4의 면저항값은 비교예 1의 면저항값과 비교하여 약 ~ $10^{5}$감소하였음을 확인할 수 있었다. 이는, 면저항 특성이 향상되었다고 할 수 있다.

[114] 한편, 면저항과 투명도는 상관관계가 존재하는 바, 도 8을 참조하면, 투명도

역시 개선됨을 알 수 있었다. 구체적으로, 파장 550 nm에서 비교예 1의 투명도는 73, 실시예 2의 투명도는 80, 실시예 4의 투명도는 92로 증가함을 알 수 있다.

[115] 즉, 본 발명에 따라 제조된 부분환원이 가능한 그래핀 산화물층은 레이저 펄스 수가 증가할수록 면저항은 감소하고 투명도가 증가하여 플렉서블 디스플레이, 집적회로 등에 적용될 수 있다.

[116]

[117] 이하, 본 발명의 다른 실시예에 따른 그래핀계 탄소기반 전자소자를 설명한다.

[118] 도 9는 본 발명의 바람직한 실시예에 따른 그래핀계 탄소기반 전자소자를 나타낸 단면도이다.

[119] 도시된 바와 같이, 본 발명의 바람직한 일실시예에 따른 그래핀계 탄소기반 전자소자는, 기판(710), 상기 기판(710) 위에 각각 형성된 드레인 전극(721) 및 소스 전극(722), 상기 드레인 전극(721)과 소스 전극(722) 사이에 형성된 채널층(730), 상기 채널층(730) 위에 형성된 게이트 절연층(740), 상기 게이트 절연층(740) 위에 형성된 게이트 전극(750)을 포함하여 구성된다.

[120] 상기 기판(710)은 유연성 기판일 수 있으며, 금속, 유리, 수지 등의 어떠한 재료도 가능하다. 예컨대, 기판(710)의 재료로서, 실리콘, 실리콘카바이드, 비소화갈륨, 스피넬, 인화인듐, 인화갈륨, 인화알루미늄, 질화갈륨, 질화인듐, 질화알루미늄, 산화아연, 산화마그네슘, 산화알루미늄, 산화티타늄, 사파이어, 쿼츠, 파이렉스를 사용할 수 있으나, 이러한 재료로 한정되는 것은 아니다.

[121] 상기 드레인 전극(721) 및 소스 전극(722)은, 상기 유연성 기판(flexible substrate)(710) 위에 형성된 그래핀 산화물층(Graphene Oxide Layer)(720)을 환원(reduction)시켜 그래핀(Graphene)화하여 형성될 수 있다.

[122] 상기 드레인 전극(721) 및 소스 전극(722)은, 펄스 레이저 노출(Pulsed Laser Exposure), RF 플라즈마 노출(RF Plasma Exposure) 및 전자빔 노출(E-Beam Exposure)중 어느 하나 이상의 물리적 방법을 사용하고, 이후 후속 열처리(Thermal Annealing)로 상기 그래핀 산화물층(720)을 그래핀으로 완전 환원(Fully reduced)하여 형성할 수 있다.

[123] 상기 채널층(730)은 상기 드레인 전극(721) 및 소스 전극(722) 사이의 그래핀 산화물층(720)이 부분 환원(Partially reduced)되어 형성된다.

[124] 상기 게이트 전극(750)은 상기 그래핀 산화물층(720) 위에 금속(Metal)(713)을 증착(deposition)하여 형성된다.

[125] 상기 게이트 전극(750)을 형성하는 금속(713)은 티탄 알루미늄계 합금(Ti/Al)인 것이 바람직하다.

[126] 상기 절연층(740)은 상기 그래핀 산화물층(720) 위에 금속(713)을 증착하면서 화학적 결합에 의하여 상기 금속(713)의 하부가 산화되거나 또는 후속 열공정에 의하여 산화되어 형성된다.

[127] 본 발명의 바람직한 일실시예에서 상기 그래핀계 탄소기반 전자소자는, 박막 필름 트랜지스터(Thin-Flim Transistor)인 것이 바람직하다.

[128] 도 10은 본 발명의 바람직한 일실시예에 따른 그래핀계 탄소기반 전자소자의 제조방법을 나타낸 순서도이다.

[129] 도시된 바와 같이, 본 발명의 바람직한 일실시예에 따른 그래핀계 탄소기반 전자소자의 제조방법은, 기판(710) 위에 그래핀 산화물층(Graphene Oxide Layer)(720)을 형성하는 그래핀 형성단계(S810); 상기 그래핀 산화물층(720) 위에 패터닝된 마스크(712)를 형성하는 마스크 형성단계(S820); 상기 마스크(712) 위에 금속(Metal)(713)을 증착(deposition)시키는 금속 증착단계(S830); 상기 마스크(712)를 제거하는 마스크 제거단계(S840); 상기 마스크(712)가 제거된 상기 기판(710) 위에 형성된 그래핀 산화물층(720)을 그래핀(Graphene)화하는 그래핀 환원단계(S850); 그래핀화된 기판을 열 처리(Thermal Annealing)하는 열처리 단계(S860)을 포함하여 구성된다.

[130] 도 11 내지 도 16은 본 발명의 바람직한 일실시예에 따른 그래핀계 탄소기반 전자소자 및 그 제조방법을 단계별로 단면도로서, 본 발명의 바람직한 일실시예에 따른 그래핀계 탄소기반 전자소자 및 그 제조방법을 상세히 설명하면 다음과 같다.

[131] 먼저, 도 11에 도시된 바와 같이, 기판(710) 위에 저온공정을 사용하여 그래핀 산화물층(Graphene Oxide Layer)(720)를 형성한다(S810).

[132] 전술한 바와 같이, 그래핀(graphene)은 탄소원자들이 서로 연결되어 벌집모양의 2차원 평면 구조를 갖는 소재로서, 열 및 전기 전도도가 매우 우수하고, 화학적/기계적 안정성이 뛰어나며, 투명하고, 전자 이동도가 높고, 비저항이 낮으며, 표면적이 넓고, 상업적인 면에서도 탄소나노튜브(carbon nanotube)보다 유리하다. 또한, 그래핀 또는 그래핀을 포함하는 층상 구조의 그래파이트는 원래의 기판으로부터 쉽게 분리되어 다른 기판으로 이동(전이; transfer)할 수 있다.

[133] 기판(710) 위에 그래핀 산화물층(720)을 형성하는 방법은, 저온공정의 화학기상증착법(CVD)일 수 있으나, 이러한 방법으로 한정되는 것은 아니다. 예컨대, 그래파이트로부터 물리적 또는 화학적으로 그래핀 산화물을 분리하여 사용할 수도 있다. 한편, 화학기상증착법으로는 일반적인 CVD법 이외에도, RTCVD(급속가열화학기상증착법, PECVD(플라즈마 화학기상증착법), ICPCVD(유도결합형 플라즈마 화학기상증착법), MOCVD(유기금속 화학기상증착법) 등이 사용될 수 있다.

[134] 본 발명의 바람직한 일실시예에서는, 스핀 코딩의 방법으로 기판(710) 위에 그래핀 산화물층(720)을 형성하였으며, 본 발명의 바람직한 일실시예에 제시한 방법으로 단일층 그래핀(SLG; Single Layer Graphene)을 이용하여 전계효과트랜지스터(TFT)를 제작할 수 있었다.

[135] 이후, 도 12에 도시된 바와 같이, 상기 그래핀 산화물층(720) 위에 패터닝 된 마스크(712)를 형성한다(S820).

[136] 상기 마스크(712)는 금속 기타 물질의 얇은 시트로, 구멍이 뚫려 있고, 반도체에

선택적인 증착이나 에칭을 하기 위해 특정한 부분이나 표면을 차폐하는 데 사용하는 것이다. 본 발명의 바람직한 일실시예에서는, 마스크(712)를 패터닝하여 복수개의 개구부를 형성한다. 마스크를 패터닝하는 방법은 반도체 제조공정에서 잘 알려져 있으며, 예컨대 전자빔 리소그래피(e-beam lithography), 포토리소그래피(photolithography), 레이저 간섭 리소그래피(laser interference lithography) 또는 나노임프린트(nanoimprint) 등의 방법을 사용할 수 있다. 또한, 양극산화알루미늄(anodic aluminum oxide) 또는 블록공중합체(block copolymer) 등의 템플릿(template)을 이용한 패터닝 방법도 사용할 수 있다.

[137] 이후, 도 13에 도시된 바와 같이, 상기 마스크(712) 위에 금속(Metal)(713)을 증착(deposition)시키는 금속 증착단계(S830)을 수행한다.

[138] 상기 금속 증착단계(S830)는 상기 그래핀 산화물층(720)의 중앙 상부에 티탄 알루미늄계 합금(Ti/Al)을 증착한다.

[139] 티탄 알루미늄계 합금은 Ti와 Al의 금속간화합물이므로 가볍고, 밀도를 고려한 비강도로서 비교하여도 Ni 기초 내열합금에 필적할만 하다. 비강도가 큰 것은 원심력이 작용할 때(터빈 날개)의 실질 응력이 유리할 뿐만 아니라 엔진 전체의 중량의 경감에도 좋다. 상기의 금속간화합물은 알루미늄과 티타늄을 연속 증착하여 구현할 수 있다.

[140] 한편, 상기 금속 증착단계(S830)에서 상기 증착된 금속(713)이 게이트 전극(750)인 것이 바람직하다.

[141] 또한, 상기 금속 증착단계(S830)에서 상기 그래핀 산화물층(720) 위에 상기 금속(713)을 증착하면서 화학적 결합에 의하여 상기 금속(713)의 하부가 산화되거나 후속 열공정에 의하여 산화되어 절연층(740)이 형성된다.

[142] 이후, 도 14에 도시된 바와 같이, 상기 마스크(712)를 제거한다(S840).

[143] 상기 마스크(712)가 제거된 상기 기판(710) 위에 형성된 그래핀 산화물층(720)을 그래핀(Graphene)화시키는 그래핀 환원단계(S850)을 수행한다.

[144] 도 15에 도시된 바와 같이, 상기 그래핀 환원단계(S850)에서는, 상기 금속(713)이 증착된 상기 그래핀 산화물층(720) 위에 펄스 레이저 노출(Pulsed Laser Exposure), RF 플라즈마 노출(RF Plasma Exposure) 및 전자빔 노출(E-Beam Exposure)중 어느 하나 이상의 물리적 방법을 사용할 수 있다.

[145] 그래핀 산화물의 탄소와 화학 결합한 수산화기(-OH), 카복실기(-CH00H), 에폭시 기(-CO, -COC)를 제거하기 위해 적용하는 외부의 여기원(exciation source)는 이상의 화학 결합의 결합에너지보다 큰 에너지를 주면 가능하다. 상기 펄스 레이저 노출은 500nm 이하의 파장을 갖는, 즉 에너지 측면에서 2.5 eV보다 큰 값을 갖는 레이저를 조사한다. 레이저는 펄스파(pulsed wave) 형태 혹은 연속파(continuous wave)형태 모두 사용가능하다. 입사 레이져 파워는 환원시키고자 하는 그래핀 산화물층의 두께에 따라 달라진다. 적어도 90 mW 이상의 레이져 파워를 펄스파 혹은 연속파 형태로 조사해야한다. 레이저 노출 시의 환경은 불활성 기체 분위기 혹은 진공에서 진행하는 것이 바람직하다.

또한, 그래핀 산화물층의 환원을 시료 전 면적에 고르게 진행하기 위해 레이저 혹은 시료를 광축에 대해 수직면에 내에서 이동할 수 있다.

[146] 상기 RF 플라즈마 노출은 저 진공 (1mTorr < 진공도 < 500mTorr) RF 플라즈마 반응로 내에 알르곤 등의 불활성 기체를 플라즈마로 형성하여 시료에 노출시킨다. RF 플라즈마의 에너지는 외부 인가 전력에 관련되어 있기 때문에 외부 전력을 변경하여 그래핀 산화물 환원을 조절할 수 있다. 일반적으로 RF 플라즈마는 전극의 모양 등을 변경하여 대 면적 노출이 가능하다.

[147] 상기 전자빔 노출은, 상기의 목적을 달성하기 위해 열 전자를 고전압으로 가속시켜 시료에 주입할 수 있다. 이 방법은 가속 고전압에 따라 전자빔의 에너지를 변경할 수 있다. 전자빔 노출을 시료 전체에 균일하게 하기 위해서는 자기장과 전기장을 변경하여 진행할 수 있다.

[148] 상기 그래핀 환원단계(S850)에서 상기 절연층(740) 하부의 그래핀 산화물층(720)이 부분 환원(Partially reduced)되어 채널층(730)이 형성된다.

[149] 상기 그래핀 환원단계(S850)에서는 상기 채널층(730)의 양측에 각각 드레인 전극(721) 및 소스 전극(722)이 형성된다. 상기 그래핀 환원단계(S850)에서 상기 드레인 전극(721) 및 소스 전극(722)은 상기 그래핀 산화물층(720)이 그래핀으로 완전 환원(Fully reduced)되어 형성될 수 있다.

[150] 본 발명의 바람직한 일실시예에서, 상기 채널층(730)은 상기 각각 드레인 전극(721) 및 소스 전극(722)과 동일한 높이로 형성되었으나, 이에 한정되지 않으며 상기 드레인 전극(721) 및 소스 전극(722)보다 더 높거나 낮은 높이로 형성될 수 있다.

[151] 또한, 본 실시예에서는 편의상 소스 전극, 드레인 전극 등의 용어를 사용하여 표현하였으나, 이들이 반드시 트랜지스터용 전극인 것은 아니다. 즉, 소스 전극과 드레인 전극은 단순히 전극의 명칭을 구별하기 위해 사용되는 경우도 있으며, 이 경우 예컨대 소스 전극은 제1 전극을, 드레인 전극은 제2 전극을 의미하기도 한다. 따라서, 이하의 실시예에서 나타내는 전자소자는 발광소자, 수광소자, 검출소자, 메모리소자, 트랜지스터, 다이오드 등에 폭넓게 적용될 수 있는 것으로 이해되어야 한다.

[152] 또한, 도 16에 도시된 바와 같이, 상기 그래핀화된 기판을 열 처리(Thermal Annealing)한다(S860). 본 발명의 바람직한 일실시예에 따르면, 아르곤 가스와 함께 200~300도에서 15분간 어닐링을 진행했다. 그 결과, 식각 공정을 삭제할 수 있었고, 전도도는 크게 감소했다.

[153] 앞에서 설명되고, 도면에 도시된 본 발명의 실시예는 본 발명의 기술적 사상을 한정하는 것으로 해석되어서는 안 된다. 본 발명의 보호범위는 청구범위에 기재된 사항에 의해서만 제한되고, 본 발명의 기술 분야에서 통상의 지식을 가진 자는 본 발명의 기술적 사상을 다양한 형태로 개량 변경하는 것이 가능하다. 따라서 이러한 개량 및 변경은 통상의 지식을 가진 자에게 자명한 것인 한 본 발명의 보호범위에 속하게 될 것이다.

# 청구범위

[청구항 1] 기판;
상기 기판 위에 형성된 그래핀 산화물층;
상기 그래핀 산화물층 위에 형성된 게이트 절연층; 및
상기 절연층 위에 형성된 게이트 전극;을 포함하되,
상기 그래핀 산화물층은 일면 상에 펄스 레이저를 조사하여 그래핀 산화물이 부분환원된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 2] 제 1 항에 있어서,
상기 펄스 레이저는 엑시머 펄스 레이저인 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 3] 제 1 항에 있어서,
상기 그래핀 산화물층은 상기 기판 위에 드레인 전극, 소스 전극 및 채널층이 동일면에 일체로 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 4] 제 3 항에 있어서,
상기 채널층 위에 게이트 절연층이 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 5] 제 3 항에 있어서,
상기 채널층은 드레인 전극과 소스 전극 사이에 형성되는 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 6] 제 5 항에 있어서,
상기 드레인 전극 및 소스 전극은 상기 그래핀 산화물층이 완전 환원되어 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 7] 제 1 항에 있어서,
상기 게이트 전극은 상기 그래핀 산화물층 위에 금속을 증착하여 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 8] 기판 위에 그래핀 산화물층을 형성하는 단계;
상기 그래핀 산화물층 위에 마스크를 제공하고, 펄스 레이저를 조사하여 패터닝하는 단계; 및
상기 마스크를 제거하는 단계;
를 포함하되,
상기 그래핀 산화물층은 레이저를 조사하여 그래핀 산화물이 부분환원된 것을 특징으로 하는 그래핀계 탄소기반 전자소자를 제조하는 방법.

[청구항 9] 제 8 항에 있어서,

상기 펄스 레이저는 엑시머 레이저인 것을 특징으로 하는 그래핀계 탄소기반 전자소자를 제조하는 방법.

[청구항 10] 유연성 기판;
상기 유연성 기판 위에 드레인 전극, 소스 전극 및 채널층이 동일면에 일체로 형성된 그래핀 산화물층;
상기 채널층 위에 형성된 게이트 절연층; 및
상기 절연층 위에 형성된 게이트 전극;을 포함하되,
상기 드레인 전극 및 소스 전극은,
펄스 레이저 노출(Pulsed Laser Exposure), RF 플라즈마 노출(RF Plasma Exposure) 및 전자빔 노출(E-Beam Exposure)중 어느 하나 이상의 물리적 방법을 사용하여 상기 그래핀 산화물층을 환원(reduction)시켜 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 11] 제 10항에 있어서,
상기 채널층은;
상기 드레인 전극과 소스 전극 사이에 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 12] 제 10항에 있어서,
상기 채널층은;
상기 그래핀 산화물층이 부분 환원(Partially reduced)되어 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 13] 제 10항에 있어서,
상기 드레인 전극 및 소스 전극은,
상기 그래핀 산화물층이 완전 환원(Fully reduced)되어 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 14] 제 10항에 있어서,
상기 게이트 전극은;
상기 그래핀 산화물층 위에 금속을 증착하여 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 15] 제 14항에 있어서,
상기 게이트 전극을 형성하는 금속은;
티탄 알루미늄계 합금(Ti/Al)인 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 16] 제 14항에 있어서,
상기 절연층은;
상기 그래핀 산화물층 위에 금속을 증착하면서 화학적 결합에 의하여 상기 금속의 하부가 산화되어 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 17] 제 10항 내지 제 16항중 어느 한 항에 있어서,
상기 그래핀계 탄소기반 전자소자는, 박막 필름 트랜지스터(Thin-Flim Transistor)인 것을 특징으로 하는 그래핀계 탄소기반 전자소자.

[청구항 18] 유연성 기판 위에 그래핀 산화물층(Graphene Oxide Layer)을 형성하는 그래핀 형성단계;
상기 그래핀 산화물층 위에 패터닝된 마스크를 형성하는 마스크 형성단계;
상기 마스크 위에 금속을 증착시키는 금속 증착단계;
상기 마스크를 제거하는 마스크 제거단계;
상기 마스크가 제거된 상기 유연성 기판 위에 형성된 그래핀 산화물층을 환원하는 그래핀(Graphene) 환원단계;를 포함하되,
상기 그래핀 환원단계는;
펄스 레이저 노출(Pulsed Laser Exposure), RF 플라즈마 노출(RF Plasma Exposure) 및 전자빔 노출(E-Beam Exposure)중 어느 하나 이상의 물리적 방법을 사용하고, 이후 후속 열 처리(Thermal Annealing)로 상기 그래핀 산화물층을 환원(reduction)시켜 드레인 전극, 소스 전극 및 채널층을 동일면에 일체로 형성하는 것을 특징으로 하는 그래핀계 탄소기반 전자소자를 제조하는 방법.

[청구항 19] 제 18항에 있어서,
상기 그래핀 환원단계에서;
상기 채널층이 상기 드레인 전극과 소스 전극 사이에 형성되는 것을 특징으로 하는 그래핀계 탄소기반 전자소자를 제조하는 방법.

[청구항 20] 제 18항에 있어서,
상기 그래핀 환원단계에서;
상기 그래핀 산화물층이 부분 환원(Partially reduced)되어 상기 채널층이 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자를 제조하는 방법.

[청구항 21] 제 18항에 있어서,
상기 그래핀 환원단계에서;
상기 그래핀 산화물층이 완전 환원(Fully reduced)되어 상기 드레인 전극 및 소스 전극이 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자를 제조하는 방법.

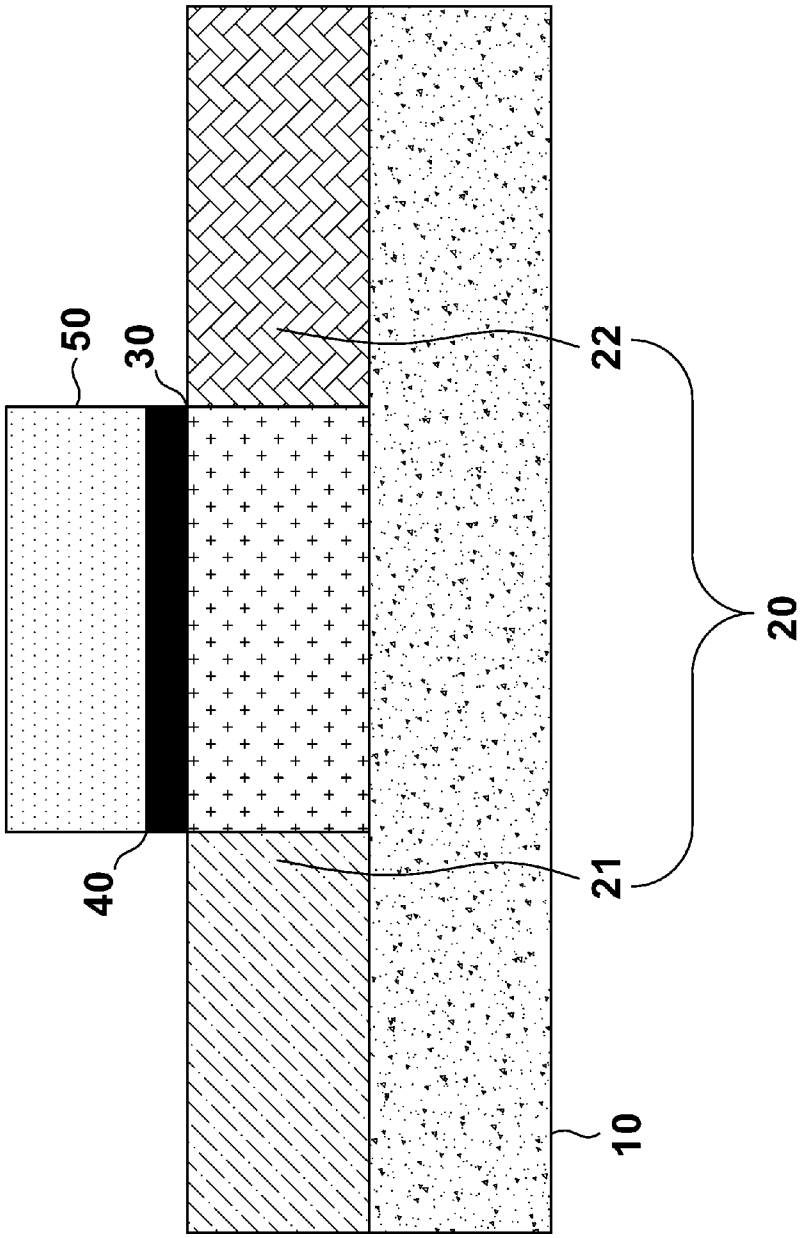
[청구항 22] 제 18항에 있어서,
상기 금속 증착단계에서;
상기 증착된 금속이 게이트 전극인 것을 특징으로 하는 그래핀계 탄소기반 전자소자를 제조하는 방법.

[청구항 23] 제 22항에 있어서,
상기 게이트 전극은;
상기 그래핀 산화물층 위에 티탄 알루미늄계 합금(Ti/Al) 금속을 증착하여 형성된 것을 특징으로 하는 그래핀계 탄소기반 전자소자를 제조하는 방법.

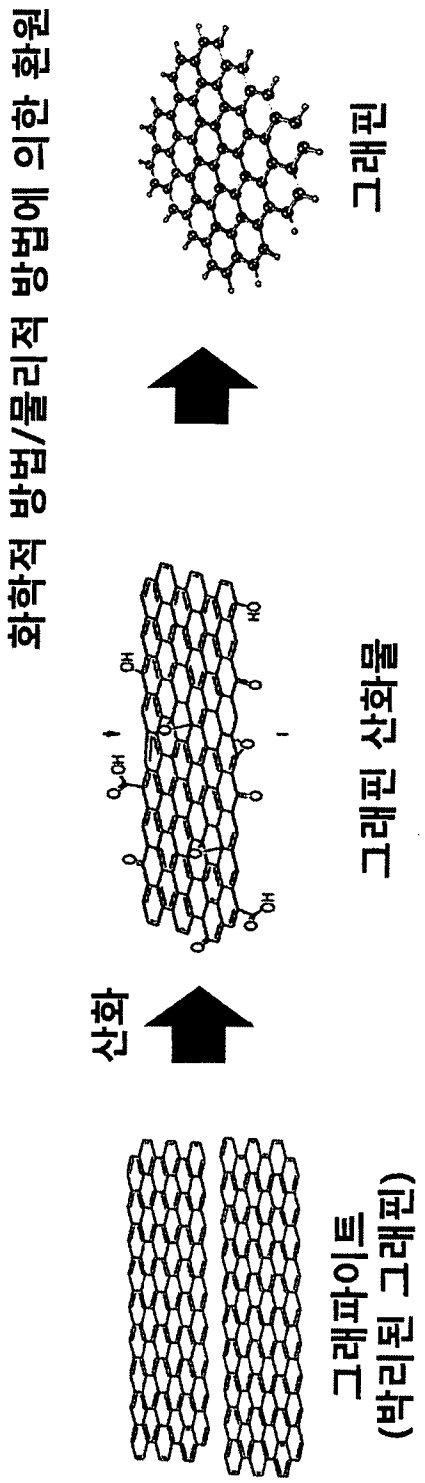
[청구항 24] 제 18항에 있어서,
상기 그래핀 산화물층의 환원 이후에, 상기 기판을 열처리(Thermal Annealing)하는 열처리 단계를 더 포함하는 것을 특징으로 하는 그래핀계 탄소기반 전자소자를 제조하는 방법.

[청구항 25] 제 18항 내지 제 24항중 어느 한 항의 제조 방법으로 제조된 것을 특징으로 하는 박막 필름 트랜지스터.

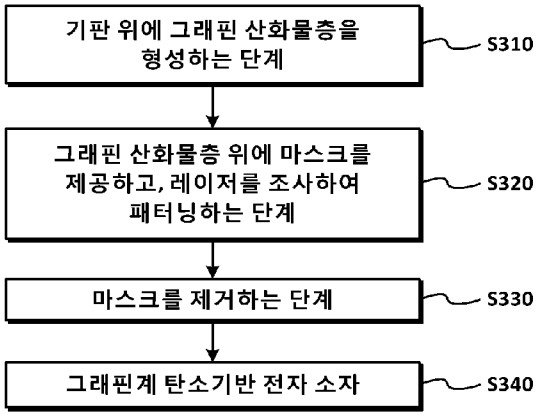
[Fig. 1]



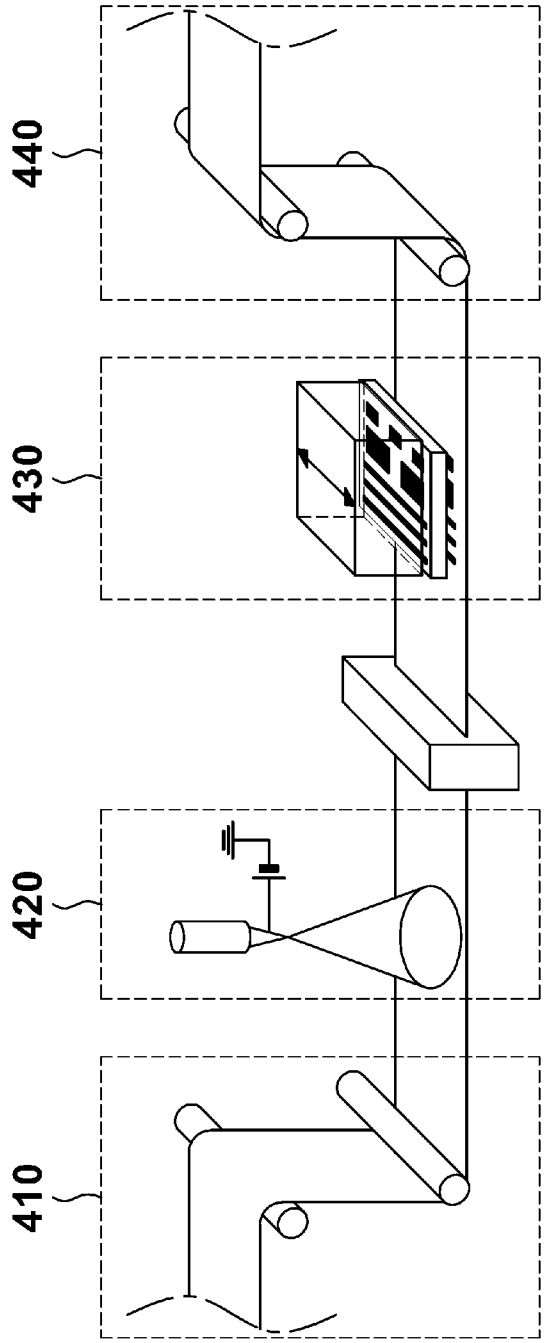
[Fig. 2]



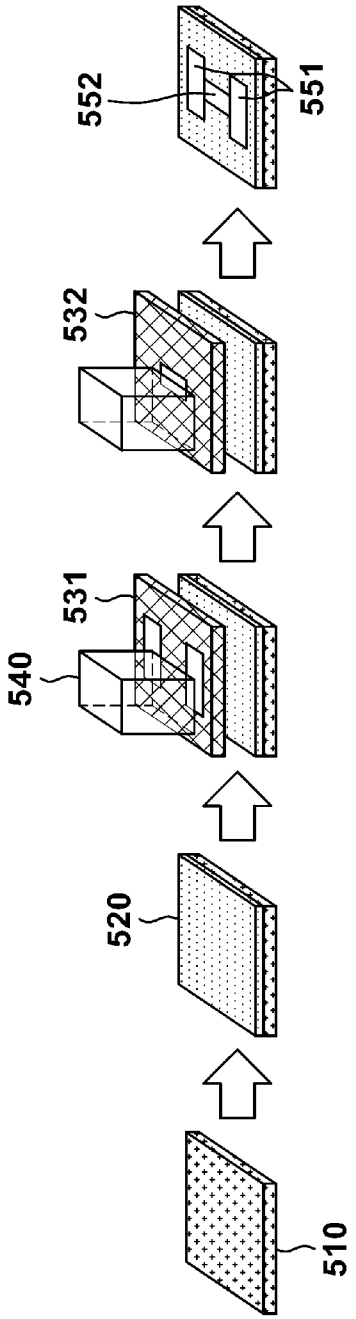
[Fig. 3]


기판 위에 그래핀 산화물층을 형성하는 단계
S310
그래핀 산화물층 위에 마스크를 제공하고, 레이저를 조사하여 패터닝하는 단계
S320
마스크를 제거하는 단계
S330
그래핀계 탄소기반 전자 소자
S340

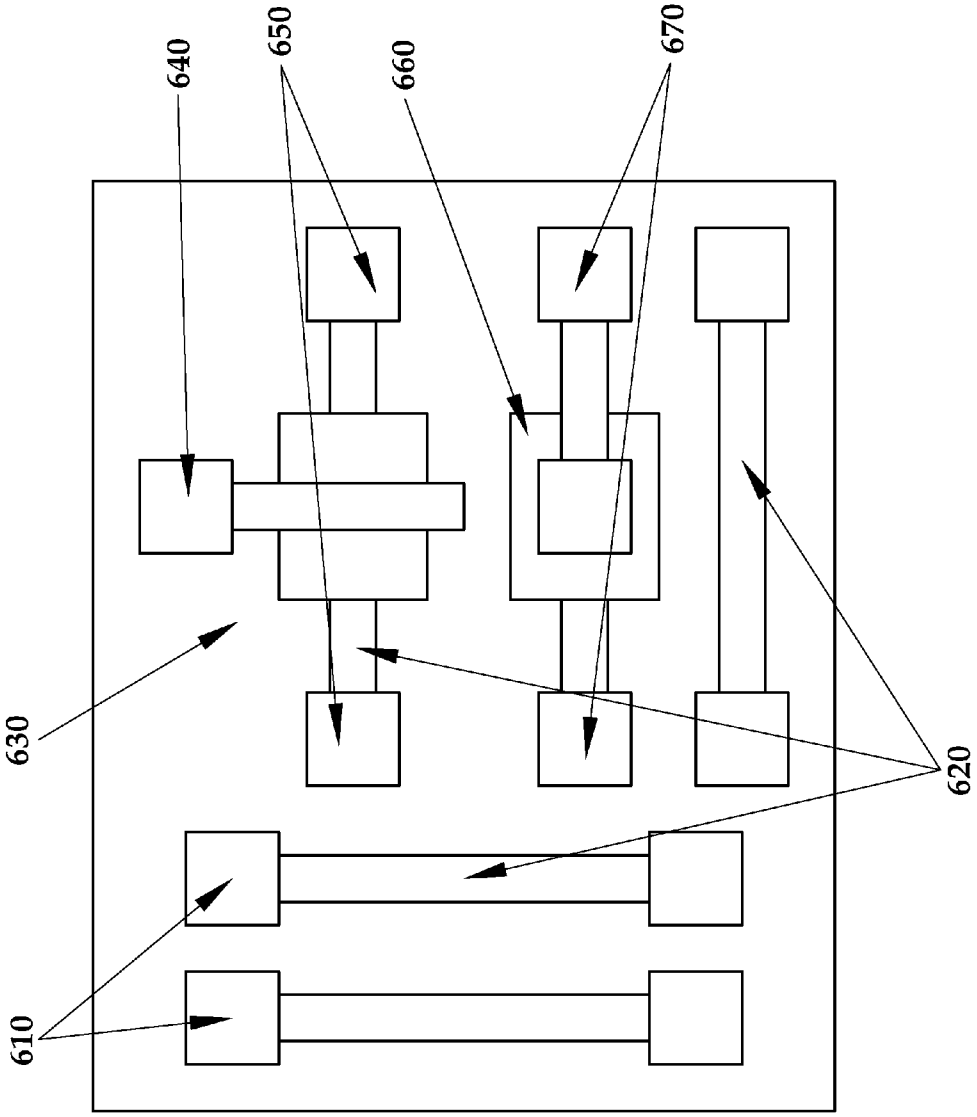
[Fig. 4]


440
430
420
410

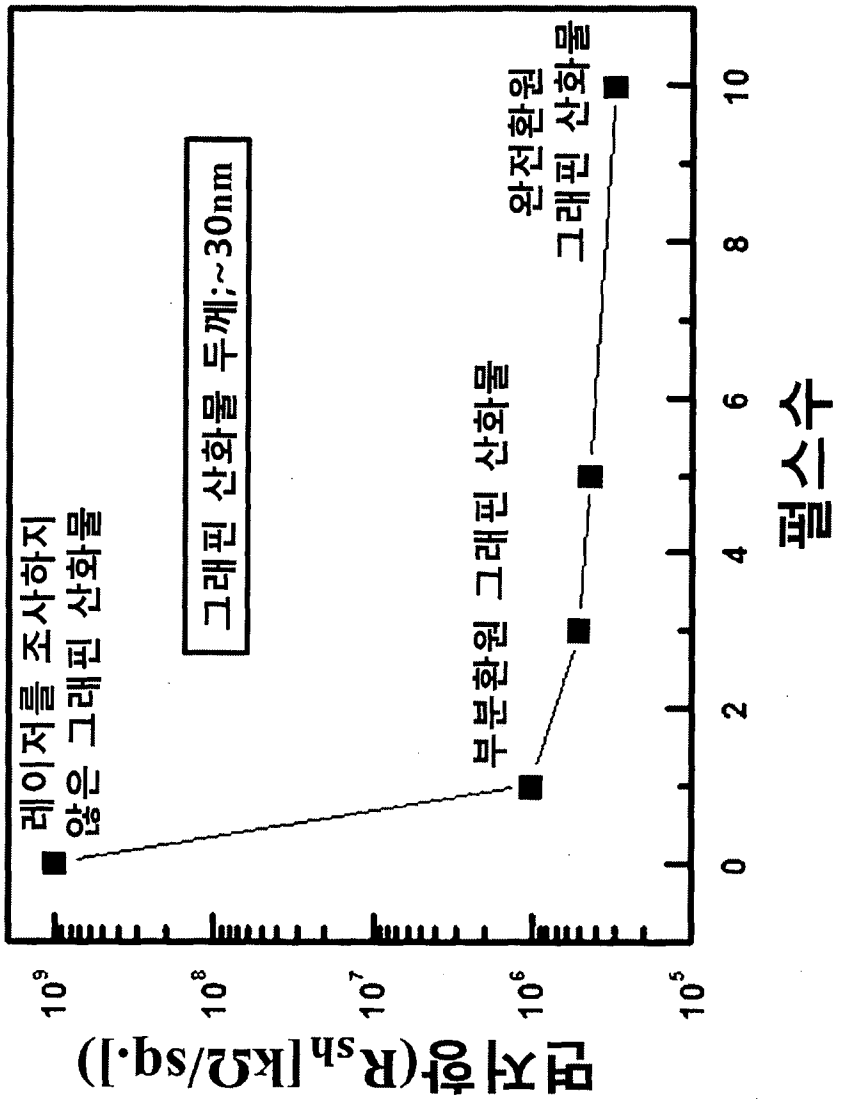
[Fig. 5]



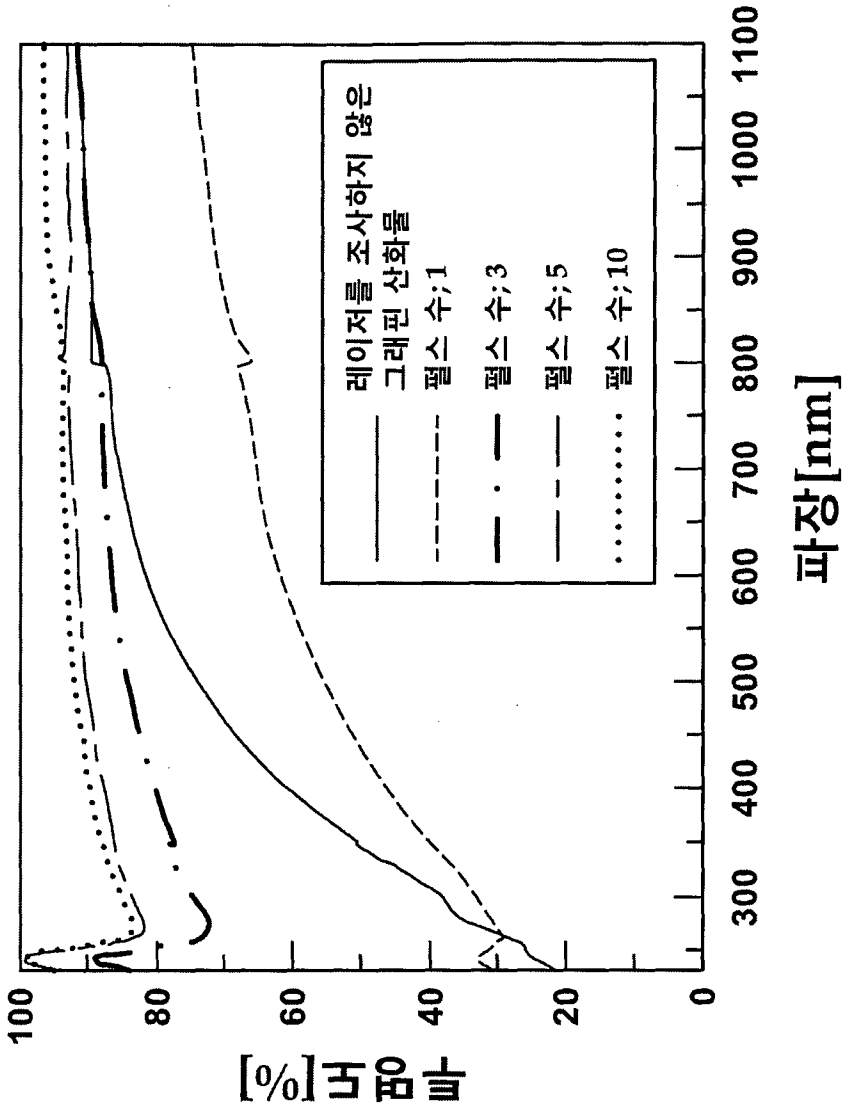
[Fig. 6]



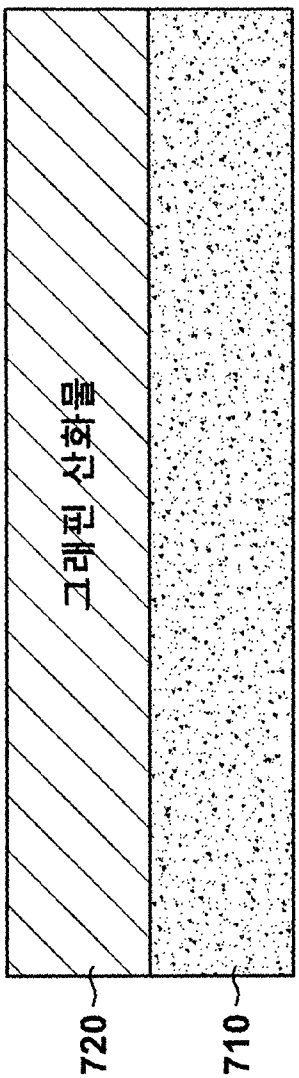
[Fig. 7]


레이저를 조사하지 않은 그래핀 산화물
그래핀 산화물 두께;~30nm
부분환원 그래핀 산화물
완전환원 그래핀 산화물
펄스수
면저항(Rsh[kΩ/sq.])
10^9
10^8
10^7
10^6
10^5
0
2
4
6
8
10

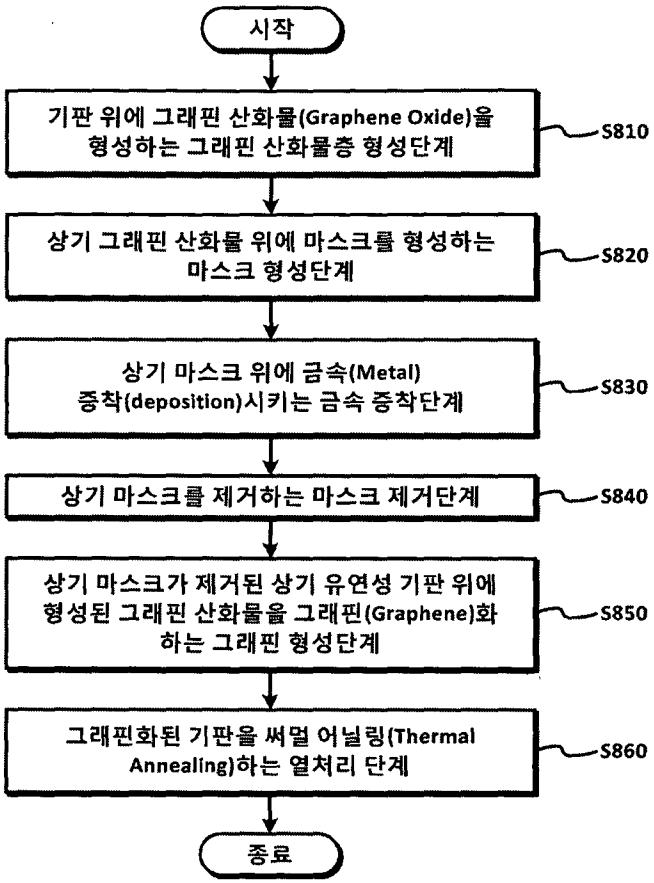
[Fig. 8]


레이저를 조사하지 않은
그래핀 산화물
펄스 수;1
펄스 수;3
펄스 수;5
펄스 수;10
투명도[%]
파장[nm]
0
20
40
60
80
100
300
400
500
600
700
800
900
1000
1100

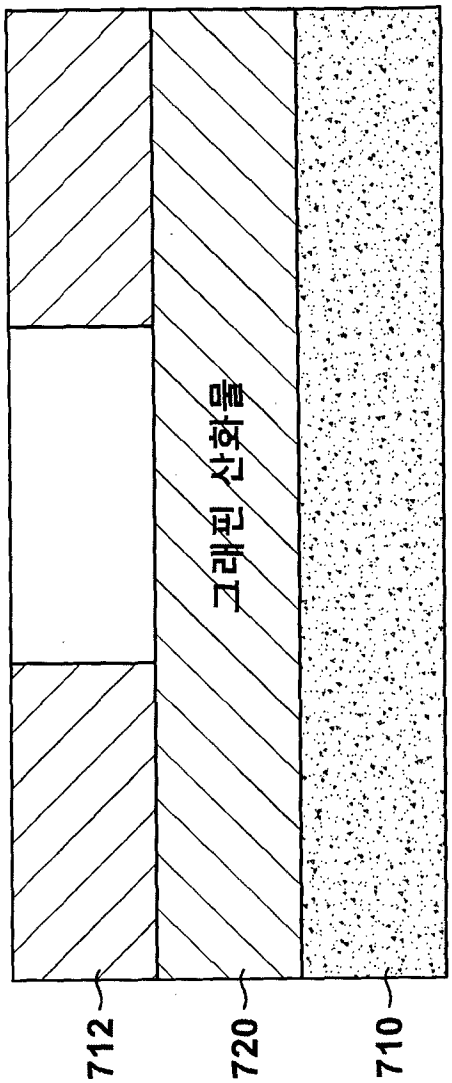
[Fig. 9]



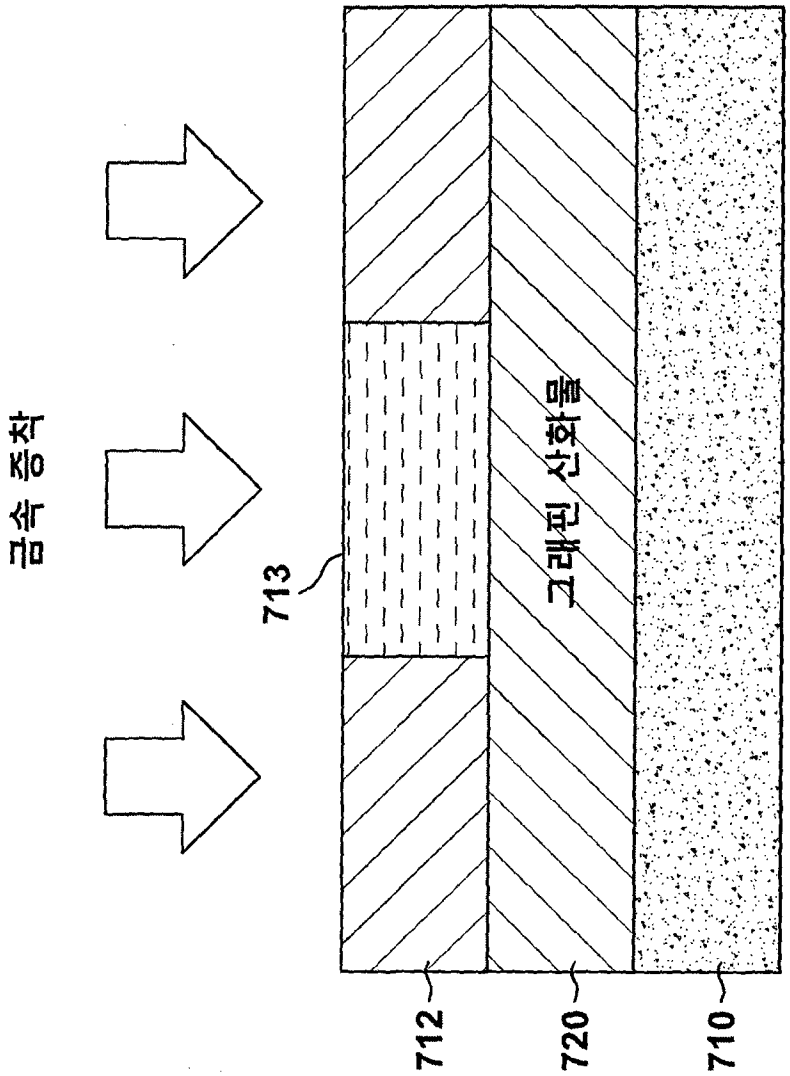
[Fig. 10]


시작
기판 위에 그래핀 산화물(Graphene Oxide)을 형성하는 그래핀 산화물층 형성단계
S810
상기 그래핀 산화물 위에 마스크를 형성하는 마스크 형성단계
S820
상기 마스크 위에 금속(Metal) 증착(deposition)시키는 금속 증착단계
S830
상기 마스크를 제거하는 마스크 제거단계
S840
상기 마스크가 제거된 상기 유연성 기판 위에 형성된 그래핀 산화물을 그래핀(Graphene)화 하는 그래핀 형성단계
S850
그래핀화된 기판을 써멀 어닐링(Thermal Annealing)하는 열처리 단계
S860
종료

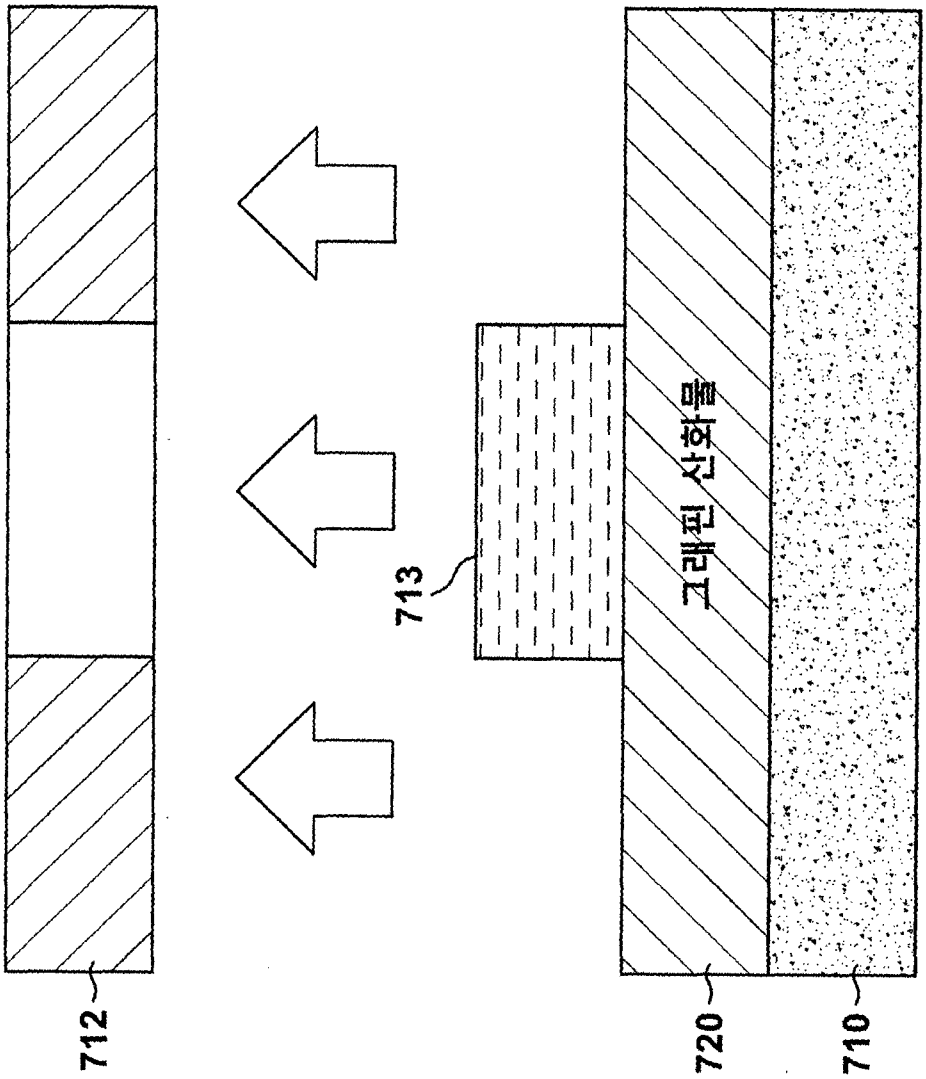
[Fig. 11]



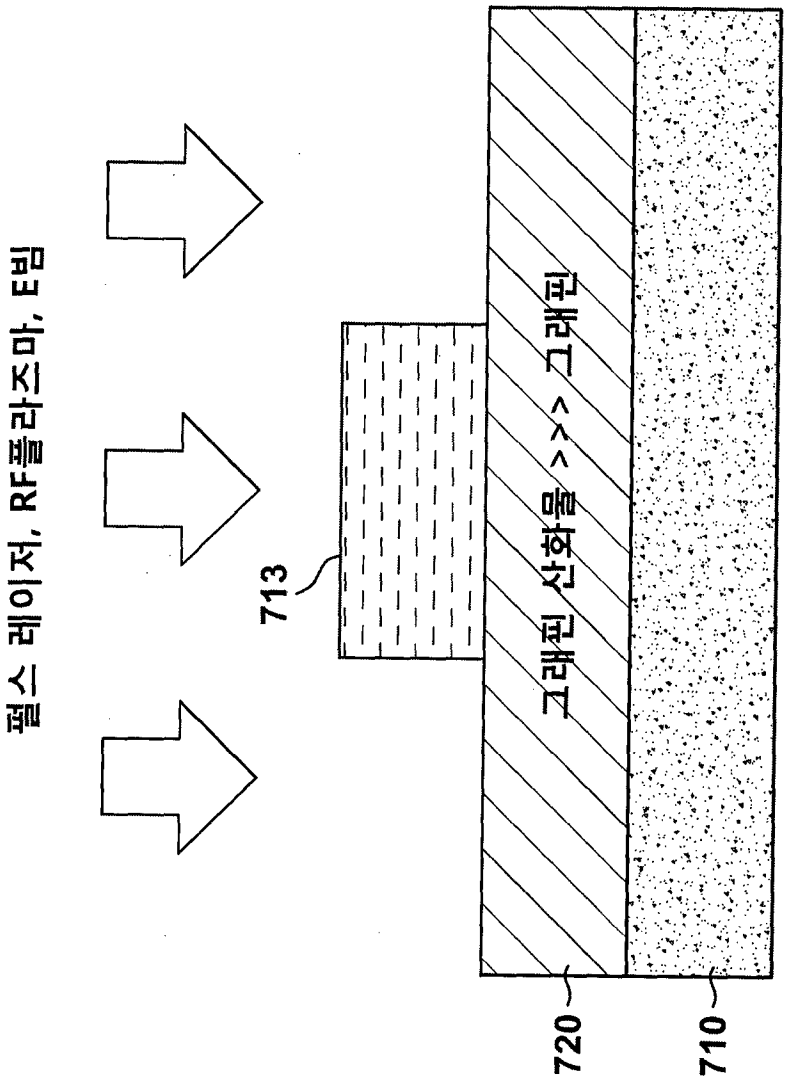
[Fig. 12]



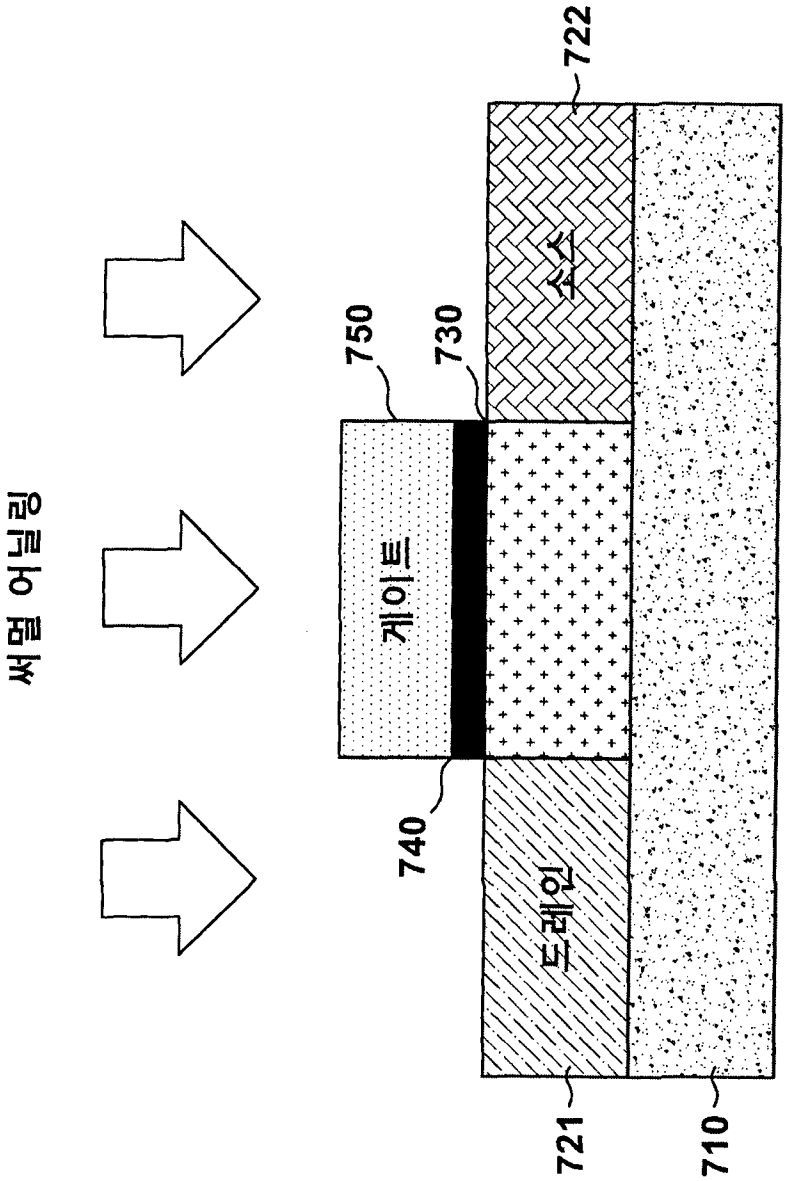
[Fig. 13]



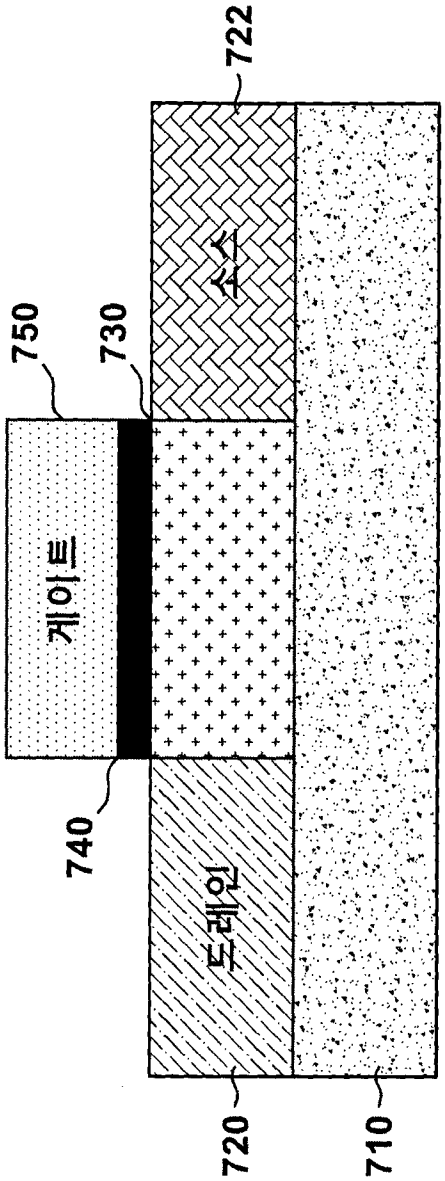
[Fig. 14]



[Fig. 15]



[Fig. 16]



# INTERNATIONAL SEARCH REPORT

International application No.
**PCT/KR2014/001877**

A. CLASSIFICATION OF SUBJECT MATTER

***H01B 13/00(2006.01)i, C01B 31/02(2006.01)i, H01L 29/78(2006.01)i***

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01B 13/00; H01L 21/268; C08F 301/00; D01F 9/12; H01L 21/336; H01L 29/12; H01L 29/786; H01B 1/24; C01B 31/02; B01J 19/08

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Korean Utility models and applications for Utility models: IPC as above
Japanese Utility models and applications for Utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & Keywords: substrate, graphene, oxide, laser, reduction, graphene, carbon, annealing

C. DOCUMENTS CONSIDERED TO BE RELEVANT

| Category* | Citation of document, with indication, where appropriate, of the relevant passages | Relevant to claim No. |
|---|---|---|
| Y | KR 10-2012-0033148 A (CHUNG-ANG UNIVERSITY INDUSTRY-ACADEMY COOPERATION FOUNDATION) 06 April 2012 | 1,2,7-9 |
| A | See abstract, paragraphs [0026]-[0043] and figures 1, 2. | 3-6,10-25 |
| Y | KR 10-2011-0132246 A (SONY CORPORATION) 07 December 2011<br>See abstract, paragraphs [0051]-[0078], [0083] and figures 1-10. | 1,2,7-9 |
| A | KR 10-1172625 B1 (KOREA ADVANCED INSTITUTE OF SCIENCE AND TECHNOLOGY) 08 August 2012<br>See abstract, paragraphs [0028]-[0038] and figures 20-33. | 1-25 |
| A | WO 2011-016889 A2 (WILLIAM MARSH RICE UNIVERSITY) 10 February 2011<br>See abstract, paragraphs [0041]-[0067] and figure 1. | 1-25 |
| A | US 2007-0131915 A1 (STANKOVICH, Sasha et al.) 14 June 2007<br>See abstract, paragraphs [0033]-[0075] and figures 1a-8c. | 1-25 |

☐ Further documents are listed in the continuation of Box C. ☒ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

| Date of the actual completion of the international search | Date of mailing of the international search report |
|---|---|
| 17 JUNE 2014 (17.06.2014) | **19 JUNE 2014 (19.06.2014)** |
| Name and mailing address of the ISA/KR<br>Korean Intellectual Property Office<br>Government Complex-Daejeon, 189 Seonsa-ro, Daejeon 302-701, Republic of Korea<br>Facsimile No. 82-42-472-7140 | Authorized officer<br><br>Telephone No. |

Form PCT/ISA/210 (second sheet) (July 2009)

**INTERNATIONAL SEARCH REPORT**
Information on patent family members

International application No.
**PCT/KR2014/001877**

| Patent document cited in search report | Publication date | Patent family member | Publication date |
|---|---|---|---|
| KR 10-2012-0033148 A | 06/04/2012 | NONE | |
| KR 10-2011-0132246 A | 07/12/2011 | CN 102270665 A | 07/12/2011 |
| | | EP 2393107 A1 | 07/12/2011 |
| | | EP 2393107 B1 | 16/01/2013 |
| | | JP 2012-015481 A | 19/01/2012 |
| | | US 2011-0291068 A1 | 01/12/2011 |
| KR 10-1172625 B1 | 08/08/2012 | KR 10-1198482 B1 | 06/11/2012 |
| | | KR 10-1260606 B1 | 03/05/2013 |
| | | KR 10-2012-0053489 A | 25/05/2012 |
| | | KR 10-2012-0084840 A | 31/07/2012 |
| | | WO 2012-036537 A2 | 22/03/2012 |
| | | WO 2012-036537 A3 | 20/09/2012 |
| WO 2011-016889 A2 | 10/02/2011 | CA 2762430 A1 | 10/02/2011 |
| | | CA 2765492 A1 | 23/12/2010 |
| | | CN 102666378 A | 12/09/2012 |
| | | CN 102803135 A | 28/11/2012 |
| | | EP 2327085 A1 | 01/06/2011 |
| | | EP 2432733 A2 | 28/03/2012 |
| | | EP 2443062 A1 | 25/04/2012 |
| | | JP 2012-500179 A | 05/01/2012 |
| | | JP 2012-527396 A | 08/11/2012 |
| | | JP 2012-530044 A | 29/11/2012 |
| | | KR 10-2011-0050523 A | 13/05/2011 |
| | | KR 10-2012-0030446 A | 28/03/2012 |
| | | KR 10-2012-0039634 A | 25/04/2012 |
| | | MX 2011012432 A | 08/05/2012 |
| | | SG 176174 A1 | 29/12/2011 |
| | | TW 201012749 A | 01/04/2010 |
| | | US 2010-0105834 A1 | 29/04/2010 |
| | | US 2012-0063988 A1 | 15/03/2012 |
| | | US 2012-0129736 A1 | 24/05/2012 |
| | | US 2012-0142111 A1 | 07/06/2012 |
| | | US 2012-0197051 A1 | 02/08/2012 |
| | | US 8703090 B2 | 22/04/2014 |
| | | WO 2010-022164 A1 | 25/02/2010 |
| | | WO 2010-096665 A1 | 26/08/2010 |
| | | WO 2010-147859 A1 | 23/12/2010 |
| | | WO 2010-147860 A1 | 23/12/2010 |
| | | WO 2011-016889 A3 | 21/04/2011 |
| US 2007-0131915 A1 | 14/06/2007 | US 7914844 B2 | 29/03/2011 |
| | | WO 2008-048295 A2 | 24/04/2008 |
| | | WO 2008-048295 A3 | 18/09/2008 |

# 국 제 조 사 보 고 서

국제출원번호
**PCT/KR2014/001877**

**A. 발명이 속하는 기술분류(국제특허분류(IPC))**

**H01B 13/00(2006.01)i, C01B 31/02(2006.01)i, H01L 29/78(2006.01)i**

**B. 조사된 분야**

조사된 최소문헌(국제특허분류를 기재)

H01B 13/00; H01L 21/268; C08F 301/00; D01F 9/12; H01L 21/336; H01L 29/12; H01L 29/786; H01B 1/24; C01B 31/02; B01J 19/08

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드:기판, 그래핀, 산화물, 레이저, 환원, 그래핀, 탄소, 어닐링

**C. 관련 문헌**

| 카테고리* | 인용문헌명 및 관련 구절(해당하는 경우)의 기재 | 관련 청구항 |
|---|---|---|
| Y | KR 10-2012-0033148 A (중앙대학교 산학협력단) 2012.04.06<br>요약, 문단번호 [0026]-[0043] 및 도면 1,2 참조. | 1,2,7-9 |
| A | | 3-6,10-25 |
| Y | KR 10-2011-0132246 A (소니 주식회사) 2011.12.07<br>요약, 문단번호 [0051]-[0078],[0083] 및 도면 1-10 참조. | 1,2,7-9 |
| A | KR 10-1172625 B1 (한국과학기술원) 2012.08.08<br>요약, 문단번호 [0028]-[0038] 및 도면 20-33 참조. | 1-25 |
| A | WO 2011-016889 A2 (WILLIAM MARSH RICE UNIVERSITY) 2011.02.10<br>요약, 문단번호 [0041]-[0067] 및 도면 1 참조. | 1-25 |
| A | US 2007-0131915 A1 (SASHA STANKOVICH 외 2명) 2007.06.14<br>요약, 문단번호 [0033]-[0075] 및 도면 1a-8c 참조. | 1-25 |

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☒ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

"&" 동일한 대응특허문헌에 속하는 문헌

| 국제조사의 실제 완료일 | 국제조사보고서 발송일 |
|---|---|
| 2014년 06월 17일 (17.06.2014) | 2014년 06월 19일 (19.06.2014) |


ISA/KR의 명칭 및 우편주소
대한민국 특허청
(302-701) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사)
팩스 번호 +82-42-472-7140

심사관
김태훈
전화번호 +82-42-481-8407

# 국제조사보고서
대응특허에 관한 정보

국제출원번호
**PCT/KR2014/001877**

| 국제조사보고서에서 인용된 특허문헌 | 공개일 | 대응특허문헌 | 공개일 |
|---|---|---|---|
| KR 10-2012-0033148 A | 2012/04/06 | 없음 | |
| KR 10-2011-0132246 A | 2011/12/07 | CN 102270665 A | 2011/12/07 |
| | | EP 2393107 A1 | 2011/12/07 |
| | | EP 2393107 B1 | 2013/01/16 |
| | | JP 2012-015481 A | 2012/01/19 |
| | | US 2011-0291068 A1 | 2011/12/01 |
| KR 10-1172625 B1 | 2012/08/08 | KR 10-1198482 B1 | 2012/11/06 |
| | | KR 10-1260606 B1 | 2013/05/03 |
| | | KR 10-2012-0053489 A | 2012/05/25 |
| | | KR 10-2012-0084840 A | 2012/07/31 |
| | | WO 2012-036537 A2 | 2012/03/22 |
| | | WO 2012-036537 A3 | 2012/09/20 |
| WO 2011-016889 A2 | 2011/02/10 | CA 2762430 A1 | 2011/02/10 |
| | | CA 2765492 A1 | 2010/12/23 |
| | | CN 102666378 A | 2012/09/12 |
| | | CN 102803135 A | 2012/11/28 |
| | | EP 2327085 A1 | 2011/06/01 |
| | | EP 2432733 A2 | 2012/03/28 |
| | | EP 2443062 A1 | 2012/04/25 |
| | | JP 2012-500179 A | 2012/01/05 |
| | | JP 2012-527396 A | 2012/11/08 |
| | | JP 2012-530044 A | 2012/11/29 |
| | | KR 10-2011-0050523 A | 2011/05/13 |
| | | KR 10-2012-0030446 A | 2012/03/28 |
| | | KR 10-2012-0039634 A | 2012/04/25 |
| | | MX 2011012432 A | 2012/05/08 |
| | | SG 176174 A1 | 2011/12/29 |
| | | TW 201012749 A | 2010/04/01 |
| | | US 2010-0105834 A1 | 2010/04/29 |
| | | US 2012-0063988 A1 | 2012/03/15 |
| | | US 2012-0129736 A1 | 2012/05/24 |
| | | US 2012-0142111 A1 | 2012/06/07 |
| | | US 2012-0197051 A1 | 2012/08/02 |
| | | US 8703090 B2 | 2014/04/22 |
| | | WO 2010-022164 A1 | 2010/02/25 |
| | | WO 2010-096665 A1 | 2010/08/26 |
| | | WO 2010-147859 A1 | 2010/12/23 |
| | | WO 2010-147860 A1 | 2010/12/23 |
| | | WO 2011-016889 A3 | 2011/04/21 |
| US 2007-0131915 A1 | 2007/06/14 | US 7914844 B2 | 2011/03/29 |
| | | WO 2008-048295 A2 | 2008/04/24 |
| | | WO 2008-048295 A3 | 2008/09/18 |