

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2017 年 8 月 10 日 (10.08.2017)



(10) 国际公布号
WO 2017/133095 A1

- (51) 国际专利分类号:
G02F 1/1362 (2006.01) *G02F 1/1343* (2006.01)
- (21) 国际申请号: PCT/CN2016/081109
- (22) 国际申请日: 2016 年 5 月 5 日 (05.05.2016)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201610074047.1 2016 年 2 月 2 日 (02.02.2016) CN
- (71) 申请人: 京东方科技集团股份有限公司 (BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN]; 中国北京市朝阳区酒仙桥路 10 号, Beijing 100015 (CN)。成都京东方光电科技有限公司 (CHENGDU BOE OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川省成都市高新区 (西区) 合作路 1188 号, Sichuan 611731 (CN)。
- (72) 发明人: 臧鹏程 (ZANG, Pengcheng); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。黄炜赞 (HUANG, Weiyun); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。祁小敬 (QI, Xiaojing); 中国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。刘庭良 (LIU, Tingliang); 中

国北京市经济技术开发区地泽路 9 号, Beijing 100176 (CN)。

(74) 代理人: 中科专利商标代理有限责任公司 (CHINA SCIENCE PATENT & TRADEMARK AGENT LTD.); 中国北京市海淀区西三环北路 87 号 4-1105 室, Beijing 100089 (CN)。

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO,

[见续页]

(54) Title: DOUBLE-GRID ARRAY SUBSTRATE AND DISPLAY DEVICE

(54) 发明名称: 一种双栅极阵列基板及显示装置

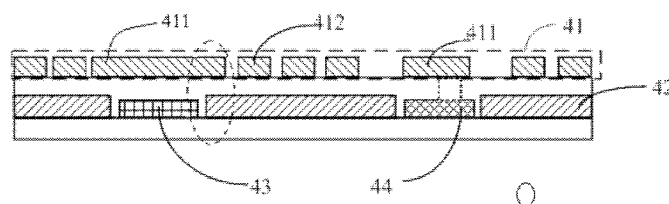


图 4 (b)

(57) Abstract: A double-grid array substrate and a display device, used for solving the problem in the prior art that a double-grid array substrate has a relatively low transmittance. In the double-grid array substrate and the display device, a primary signal line (43) and secondary signal line (44) are alternately arranged in a gap between adjacent pixel electrodes (11); the primary signal line (43), serving as a data line, is still led out by a driving unit and is simultaneously connected to pixel units (24) at two sides, so as to achieve the purpose that two pixel units (24) are driven and controlled by one primary signal line (43); and the secondary signal line (44) is connected to a common electrode (41), so that a voltage of the secondary signal line (44) is a relatively stable voltage, thus completely avoiding the possibility that a coupling capacitance is generated between the secondary signal line and the adjacent pixel electrode (11). Accordingly, it is unnecessary to decrease the coupling capacitance as a way of increasing the size of a dry electrode in the prior art, i.e. a dry electrode (251) located above a secondary signal line (44) does not need to be set to be quite large, thus improving the transmittance of an array substrate.

(57) 摘要:

[见续页]



WO 2017/133095 A1



RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, **本国际公布:**

CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, — 包括国际检索报告(条约第 21 条(3))。
TG)。

一种双栅极阵列基板及显示装置，用以解决现有技术中存在的双栅极阵列基板的透过率较低的问题。该双栅极阵列基板及显示装置中，在各个相邻像素电极（11）之间的空隙位置交替设置主信号线（43）和副信号线（44），主信号线（43）作为数据线仍由驱动单元引出，并同时连接两侧像素单元（24）以实现一条主信号线（43）驱动控制两个像素单元（24）的目的；副信号线（44）连接至公共电极（41），从而，使得副信号线（44）的电压为较为稳定的电压，完全避免了与相邻像素电极（11）产生耦合电容的可能。从而，无需按照现有技术中增大干电极尺寸的方式减小耦合电容，即位于副信号线（44）上方的干电极（251）可以不必设置的很大，进而，提升了阵列基板的透过率。

一种双栅极阵列基板及显示装置

技术领域

本发明涉及显示技术领域，尤其涉及一种双栅极阵列基板及显示装置。

背景技术

随着显示面板的分辨率的增加，驱动 IC 的性能及成本必然提升。因此，为了降低驱动 IC 成本，同时提升驱动 IC 的绑定良率，在显示面板上一般采用双栅极驱动的设计方案。如图 1 (a) 和图 1 (b) 所示，为目前常见的双栅极驱动的阵列基板示意图，为了便于描述，以边缘场开关 (FFS) 显示模式为例，将像素单元分别定义为像素单元 A，以及与像素单元 A 在水平方向上相邻的像素单元 B；如图 1 (a) 所示，两个像素单元的 TFT 器件分别位于像素单元的上、下方，且均通过各自的源极连接至同一数据线 L_S ，TFT 器件的栅极连接至栅线 L_G 。由图中可见，竖直方向相邻的像素单元之间设置有两条栅线 L_G ，便于实现双栅极驱动。结合图 1 (b) 所示的剖面结构可知，该阵列基板中，相邻的像素单元 A 与像素单元 B 均连接至两者之间的数据线 L_S ，且像素单元 B 与另外一个相邻的像素单元 A 之间没有设置数据线。由上述图 1 (a) 以及图 1 (b) 可知，无论在相邻两个像素电极 11 之间是否设置有数据线 L_S ，都会产生不需要的耦合电容，因而，为了减小相邻像素电极之间产生的耦合电容，需要在该位置处（如图中虚线对应区域）的公共电极 12 的干电极 121 设置的较大，最好能够使得该位置处的公共电极的干电极 121 在阵列基板上的正投影能够分别与相邻的像素电极 11 有交叠，从而很好的阻挡住耦合电容对液晶旋转的影响。

然而，双栅极阵列基板由于在相邻像素单元之间设置有两条栅线，相比现有技术而言，增加了一条栅线，必然需要在彩膜基板侧对应的设置额外的黑矩阵，从而导致阵列基板形成的面板的开口率减小，换言之，阵列基板的穿透率降低。而且，为了减小耦合电容，导致相邻像素单元之间的空隙处的公共电极

的面积较大，这一结构同样会导致阵列基板的开口率减小，穿透率降低。

发明内容

本发明实施例提供一种双栅极阵列基板及显示装置，可以提高现有技术中双栅极阵列基板的透过率。

本发明实施例采用以下技术方案：

一种双栅极阵列基板，包括：

沿第一方向排布的多条栅线；

沿第二方向交替排布的多条主信号线和副信号线；

所述相邻两条栅线与所述主信号线或所述副信号线绝缘交叠围设而成多个像素单元，所述主信号线由驱动单元引出，并分别与自身相邻的像素单元连接；

所述副信号线连接至公共电极，其中，所述公共电极包括多个干电极和多个支电极，且所述干电极在所述阵列基板上的正投影分别与相邻的像素电极在所述双栅极阵列基板上的正投影有交叠区域且至少覆盖所述主信号线。

在本发明实施例中，通过在双栅极阵列基板中设置交替排布的主信号线以及副信号线，并将副信号线连接至公共电极，从而，使得副信号线连通的电压为较稳定的电压，完全避免了与相邻像素电极产生耦合电容的可能。因此，本发明无需按照现有技术中增大干电极尺寸的方式减小耦合电容，即位于副信号线上方的干电极可以不必设置的很大，进而，提升了阵列基板的开口率。

在本发明的一个实施例中，所述副信号线的线宽不大于所述主信号线的线宽。

在本发明实施例中，副信号线的线宽不大于主信号线的线宽，从而，可以减小彩膜基板侧对应的黑矩阵的尺寸，进而提升该双栅极阵列基板的开口率。

在本发明的一个实施例中，所述公共电极中干电极沿所述主信号线延伸方向设置，所述支电极平行于所述干电极，任意相邻的两个干电极与该两个干电

极之间的支电极所构成的公共电极图案对应一个像素单元；

其中第一干电极在所述阵列基板上的正投影分别与相邻的像素电极在所述双栅极阵列基板上的正投影有交叠区域且至少覆盖所述主信号线，与所述其中第一干电极相邻的第二干电极在所述双栅极阵列基板上的正投影位于相邻像素电极之间的空隙内且覆盖所述副信号线。

通过将副信号线上方的干电极在双栅极阵列基板上的正投影限定在位于相邻像素电极之间的空隙内且覆盖副信号线，使得副信号线与相邻像素电极之间产生的稳定的电容能够与像素电极与公共电极产生的电容叠加，成为该双栅极阵列基板所需的存储电容，从而，能够更好的控制像素电极与公共电极交界处的电压。另外，由于该 FFS 显示模式的结构中，液晶旋转所需的电场方向与交界处叠加的电场方向相同，且比较稳定，因此，该叠加后的存储电容产生的电场能够促进该交界处的液晶的旋转，进而，提升面板的透过率。

在本发明的一个实施例中，与所述其中第一干电极相邻的第二干电极在所述阵列基板上的正投影与所述副信号线重合。

能够使得叠加的边缘场达到最佳值，提升像素电极与公共电极的交界处的液晶的旋转，进而提升面板的透过率。

在本发明的一个实施例中，所述公共电极中干电极沿所述主信号线延伸方向设置，所述支电极沿与所述主信号线交叉的方向设置，任意相邻的两个干电极与该两个干电极之间的支电极所构成的公共电极图案对应相邻的两个像素单元；

其中，两个干电极在所述阵列基板上的正投影分别与相邻的像素电极在所述双栅极阵列基板上的正投影有交叠区域且至少覆盖所述主信号线，所述支电极在相邻的像素单元之间的交界处图案连续。

在该技术方案中，液晶旋转所需的电场方向与交界处叠加的电场方向不同，因此，可以去掉副信号线上方的干电极，同时，增大与副信号线相邻的像素电极的尺寸，从而，使得支电极与像素电极的交叠区域更多，而且，由于该

交叠区域的增加会增大液晶旋转所需的电场，更为关键的是，增加的交叠区域位于像素电极与副信号线的交界处，因此，可以促使该交界处的液晶旋转，从而，提升面板的透过率。

在本发明的一个实施例中，所述支电极在相邻的像素单元之间的交界处设置有拐角结构。

通过该技术方案，缓解了触摸过程的移动或按压导致的显示不均现象。

在本发明的一个实施例中，所述副信号线的材质为金属或透明氧化物。

在本发明的一个实施例中，所述副信号线的材质为铟锡氧化物。

一种显示装置，包括彩膜基板，还包括所述的双栅极阵列基板。

在本发明的一个实施例中，所述彩膜基板中与所述阵列基板侧副信号线对应的位置设置有黑矩阵，其中，所述黑矩阵在所述阵列基板上的正投影与所述副信号线在所述阵列基板上的正投影重合。

附图说明

为了更清楚地说明本发明实施例中的技术方案，下面将对实施例描述中所需要使用的附图作简要介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域的普通技术人员来讲，在不付出创造性劳动性的前提下，还可以根据这些附图获得其他的附图。

图 1 (a) 和图 1 (b) 为目前常见的双栅极驱动阵列基板示意图；

图 2 (a) 和图 2 (b) 为本发明提供的一种双栅极阵列基板的结构示意图；

图 3 (a) 为 FFS 显示模式对应的阵列基板中像素单元图案的示意图；

图 3 (b) 为 FFS 显示模式对应的阵列基板中像素单元图案的示意图；

图 4 (a) 为本实例 1 中 FFS 显示模式的阵列基板的结构简图；

图 4 (b) 为本发明实例 1 中 FFS 显示模式的阵列基板的剖视图；

图 5 (a) 为本发明实例 2 中 AFFS 显示模式的阵列基板的结构简图；

图 5 (b) 和图 5 (c) 分别为本发明实例 2 中 AFFS 显示模式的阵列基板

中截面 A-A 以及截面 B-B 的剖视图；

图 6 为本发明实例 2 中公共电极的支电极设置有拐角结构的示意图。

具体实施方式

为了使本发明的目的、技术方案和优点更加清楚，下面将结合附图对本发明作进一步地详细描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其它实施例，都属于本发明保护的范围。

下面通过具体的实施例对本发明所涉及的技术方案进行详细描述，本发明包括但不限于以下实施例。

如图 2(a) 所示，为本发明提供的一种双栅极阵列基板的结构示意图，该阵列基板中主要设置有：沿第一方向排布的多条栅线 21，沿第二方向交替排布的多条主信号线 22 和副信号线 23，栅线 21 分别与主信号线 22 和副信号线 23 绝缘交叠围设而成多个像素单元 24，与主信号线 22 相邻的像素单元 24 分别连接至主信号线 22，主信号线 22 作为数据线连接至驱动单元（未示出），副信号线 23 连接至公共电极 25。图中仅为示出其连接关系，具体的膜层图案结构并未真实示出。结合图 2(b) 所示的针对 b-b 截面的剖视图可知，该阵列基板主要包括：衬底基板 26，第一绝缘层 27，第一图案化的像素电极 28，交替设置在相邻的像素电极 28 之间的信号线 22 以及副信号线 23，覆盖像素电极 28 以及信号线 22、副信号线 23 的第二绝缘层 29，以及位于第二绝缘层 29 之上的公共电极 25，其中，副信号线 23 可通过过孔与公共电极 25 建立电连接，也可以通过其他现有方式。公共电极 25 包括多个干电极 251 和多个支电极，且干电极 251 在双栅极阵列基板上的正投影分别与相邻的像素电极 28 在双栅极阵列基板上的正投影有交叠区域且至少覆盖信号线 22。

由上述方案可知，为了对已有的双栅极阵列基板进行改进，提升其透过率，本发明在各个相邻像素电极之间的空隙位置交替设置信号线和副信号线，其

中，主信号线仍由驱动单元引出，并在相应位置与两侧像素单元内的 TFT 器件源极连接，实现一条主信号线驱动控制两个像素单元的目的；而由于该主信号线连通的是变化的电压信号，必然与相邻的像素电极产生耦合电容。根据本发明的实施例，在该主信号线上方设置一干电极以覆盖遮挡耦合电容；同时，副信号线连接至公共电极，从而使得副信号线的电压为较为稳定的电压，完全避免了与相邻像素电极产生耦合电容的可能。因此，本发明无需按照现有技术中增大干电极尺寸的方式减小耦合电容，即位于副信号线上方的干电极可以不必设置的很大，进而，提升了阵列基板的开口率。

在本发明实施例中，所涉及的主信号线为数据线。

进一步，在本发明实施例中，副信号线的线宽不大于主信号线的线宽，从而，可以减小彩膜基板侧对应的黑矩阵的尺寸，进而提升该双栅极阵列基板的开口率。

为了更好的对上述方案进行描述，本发明以下述几个具体的实例对本发明的技术方案进行说明。需要解释的是，本发明主要针对边缘场开关技术 (Fringe Field Switching, FFS) 以及超级边缘电场转换 (Advanced Fringe Field Switching, AFFS) 两种显示模式对应的双栅极阵列基板的结构进行说明，其中，FFS 显示模式对应的阵列基板中一个像素单元对应的公共电极图案如图 3(a) 所示，AFFS 显示模式对应的阵列基板中一个像素单元对应的公共电极图案如图 3(b) 所示，两者结构的区别主要在于公共电极的图案不同，FFS 显示模式对应的双栅极阵列基板中干电极 31 与支电极 32 平行设置，它们几乎沿着数据线的方向延伸，一般呈图示中的“之”字形排布；而 AFFS 显示模式对应的阵列基板中干电极 33 与支电极 34 近乎垂直设置，干电极 33 沿着数据线延伸方向设置，支电极 34 则呈“V”字形排布在相邻干电极之间。

下面结合图 4 描述本发明的一个实施例。如图 4(a) 所示，为本发明的一个实施例的 FFS 显示模式的阵列基板的结构简图，其中，公共电极 41 中任意相邻的两个干电极 411 与该两个干电极 411 之间的支电极 412 所构成的公共电

极图案对应一个像素单元 P；结合图 4(b) 的剖面结构图，其中第一干电极 411（图示中左边的干电极）在双栅极阵列基板上的正投影分别与相邻的像素电极 42 在双栅极阵列基板上的正投影有交叠区域（图示中虚线椭圆框）且至少覆盖主信号线 43，与其中第一干电极 411 相邻的第二干电极 411（图示中右边的干电极）在双栅极阵列基板上的正投影位于相邻像素电极 42 之间的空隙内且覆盖副信号线 44。另外，该双栅极阵列基板还包括绝缘层等其他相关膜层，为了便于描述，并未示出。基于上述方案，在将副信号线连接至公共电极之后，避免了副信号线与相邻像素电极产生耦合电容，而且，通过将副信号线上方的干电极在双栅极阵列基板上的正投影限定在位于相邻像素电极之间的空隙内且覆盖副信号线，使得副信号线与相邻像素电极之间产生的稳定的电容能够与像素电极与公共电极产生的电容叠加，成为该双栅极阵列基板所需的存储电容，从而，能够更好的控制像素电极与公共电极交界处的电压。另外，由于该 FFS 显示模式的结构中液晶旋转所需的电场方向与交界处叠加的电场方向相同，且比较稳定，因此，该叠加后的存储电容产生的电场能够促进该交界处的液晶的旋转，进而，提升面板的透过率。在此，要说明的是，“第一”和“第二”并不代表次序、重要性等意义，而仅为了说明两个不同的干电极的名称。例如，在本实施例中，第一干电极在所述阵列基板上的正投影分别与相邻的像素电极在所述双栅极阵列基板上的正投影有交叠区域且至少覆盖所述主信号线，而第二干电极与第一干电极相邻，并且第二干电极在所述双栅极阵列基板上的正投影位于相邻像素电极之间的空隙内且覆盖所述副信号线。

进一步，基于上述实施例，与其中第一干电极相邻的第二干电极（图示中右边的干电极）在阵列基板上的正投影与副信号线重合。考虑本发明中所需的能够使得液晶旋转的电场为像素电极与公共电极之间的边缘场，因此，为了让像素电极与公共电极之间的边缘场能够与像素电极与副信号线之间的边缘场很好的叠加，且不致于像素电极与副信号线之间的边缘场对像素电极与公共电极之间的边缘场造成影响，优选以公共电极的干电极在双栅极阵列基板上的正

投影与副信号线重合为佳。这样，能够使得叠加的边缘场达到最佳值，提升像素电极与公共电极的交界处的液晶的旋转，进而提升面板的透过率。

下面结合图 5 还描述本发明的第一实施例。如图 5 (a) 所示，为本实例 2 中 AFFS 显示模式的阵列基板的结构简图，其中，公共电极 51 中干电极 511 沿主信号线 53 延伸方向设置，支电极 512 沿主信号线 53 的横向方向布置，或者可以认为支电极 512 沿与主信号线 53 交叉的方向设置，任意相邻的两个干电极 511 与该两个干电极 511 之间的支电极 512 所构成的公共电极图案对应相邻的两个像素单元 Q；结合图 5 (b) 所示的截面 A-A 处的剖视图，以及图 5 (c) 所示的截面 B-B 处的剖视图，两个干电极 511 在双栅极阵列基板上的正投影分别与相邻的像素电极 52 在双栅极阵列基板上的正投影有交叠区域且至少覆盖主信号线 53，支电极 512 在相邻的像素单元 Q 之间的交界处图案连续。基于上述方案，在将副信号线 54 连接至公共电极之后，避免了副信号线与相邻像素电极产生耦合电容，而且，在该显示模式中，液晶旋转所需的电场方向与交界处叠加的电场方向不同，因此，可以去掉副信号线上方的干电极，同时，增大与副信号线相邻的像素电极的尺寸，从而，使得支电极与像素电极的交叠区域更多（参见图 5 (c) 所示的剖视图），而且，由于该交叠区域的增加会增大液晶旋转所需的电场，更为关键的是，增加的交叠区域位于像素电极与副信号线的交界处，因此，可以促使该交界处的液晶旋转，从而，提升面板的透过率。

进一步，基于上述实例 2 的方案，参见图 6 所示，支电极 512 在相邻的像素单元 Q 之间的交界处设置有拐角结构 55。由于相邻像素单元之间设置有信号线，需要黑矩阵进行阻挡，因此，在这些信号线所在区域容易发生由于触摸而导致的显示缺陷。因此，本发明在相邻的像素单元之间的交界处设置拐角结构，可以改善这种显示缺陷，从而，缓解了触摸过程的移动或按压导致的显示不均现象。

优选地，在本发明实施例中，副信号线的材质为金属或透明氧化物。

一种可行的实施例，为了提升双栅极阵列基板的透过率，副信号线的材质为铟锡氧化物。

此外，本发明实施例还提供了一种显示装置，包括彩膜基板，以及本发明实施例提供的任意一种所述的双栅极阵列基板。

在本发明的一个实施例中，彩膜基板中与双栅极阵列基板侧副信号线对应的位置设置有黑矩阵，其中，黑矩阵在双栅极阵列基板上的正投影与副信号线在阵列基板上的正投影重合。

本发明所述的显示装置可以为液晶面板、手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示功能的产品或部件。对于该显示装置的其它必不可少的组成部分均为本领域的普通技术人员应该理解具有的，在此不做赘述，也不应作为对本发明的限制。

尽管已描述了本发明的优选实施例，但本领域内的技术人员一旦得知了基本创造性概念，则可对这些实施例作出另外的变更和修改。所以，所附权利要求意欲解释为包括优选实施例以及落入本发明范围的所有变更和修改。

显然，本领域的技术人员可以对本发明进行各种改动和变型而不脱离本发明的精神和范围。这样，倘若本发明的这些修改和变型属于本发明权利要求及其等同技术的范围之内，则本发明也意图包含这些改动和变型在内。

权利要求书

1、一种双栅极阵列基板，其特征在于，包括：

沿第一方向排布的多条栅线；

沿第二方向交替排布的多条主信号线和副信号线；

所述相邻两条栅线与所述主信号线或所述副信号线绝缘交叠围设而成多个像素单元，所述主信号线由驱动单元引出，并分别与自身相邻的像素单元连接；

所述副信号线连接至公共电极，其中，所述公共电极包括多个干电极和多个支电极，且所述干电极在所述阵列基板上的正投影分别与相邻的像素电极在所述双栅极阵列基板上的正投影有交叠区域且至少覆盖所述主信号线。

2、如权利要求 1 所述的双栅极阵列基板，其特征在于，所述副信号线的线宽不大于所述主信号线的线宽。

3、如权利要求 1 或 2 所述的双栅极阵列基板，其特征在于，所述公共电极中干电极沿所述主信号线延伸方向设置，所述支电极平行于所述干电极，任意相邻的两个干电极与该两个干电极之间的支电极所构成的公共电极图案对应一个像素单元；

其中第一干电极在所述阵列基板上的正投影分别与相邻的像素电极在所述双栅极阵列基板上的正投影有交叠区域且至少覆盖所述主信号线，与所述其中第一干电极相邻的第二干电极在所述双栅极阵列基板上的正投影位于相邻像素电极之间的空隙内且覆盖所述副信号线。

4、如权利要求 3 所述的双栅极阵列基板，其特征在于，与所述其中第一干电极相邻的第二干电极在所述阵列基板上的正投影与所述副信号线重合。

5、如权利要求 1 或 2 所述的双栅极阵列基板，其特征在于，所述公共电极中干电极沿所述主信号线延伸方向设置，所述支电极沿与所述主信号线交叉的方向设置，任意相邻的两个干电极与该两个干电极之间的支电极所构成的公共电极图案对应相邻的两个像素单元；

其中，两个干电极在所述阵列基板上的正投影分别与相邻的像素电极在所述双栅极阵列基板上的正投影有交叠区域且至少覆盖所述主信号线，所述支电极在相邻的像素单元之间的交界处图案连续。

6、如权利要求 5 所述的双栅极阵列基板，其特征在于，所述支电极在相邻的像素单元之间的交界处设置有拐角结构。

7、如权利要求 1、2、4、6 任一项所述的双栅极阵列基板，其特征在于，所述副信号线的材质为金属或透明氧化物。

8、如权利要求 7 所述的双栅极阵列基板，其特征在于，所述副信号线的材质为铟锡氧化物。

9、如权利要求 1 所述的双栅极阵列基板，其特征在于，主信号线是数据线。

10、一种显示装置，包括彩膜基板，其特征在于，还包括：权利要求 1-9 任一项所述的双栅极阵列基板。

11、如权利要求 10 所述的显示装置，其特征在于，所述彩膜基板中与所述阵列基板侧副信号线对应的位置设置有黑矩阵，其中，所述黑矩阵在所述阵列基板上的正投影与所述副信号线在所述阵列基板上的正投影重合。

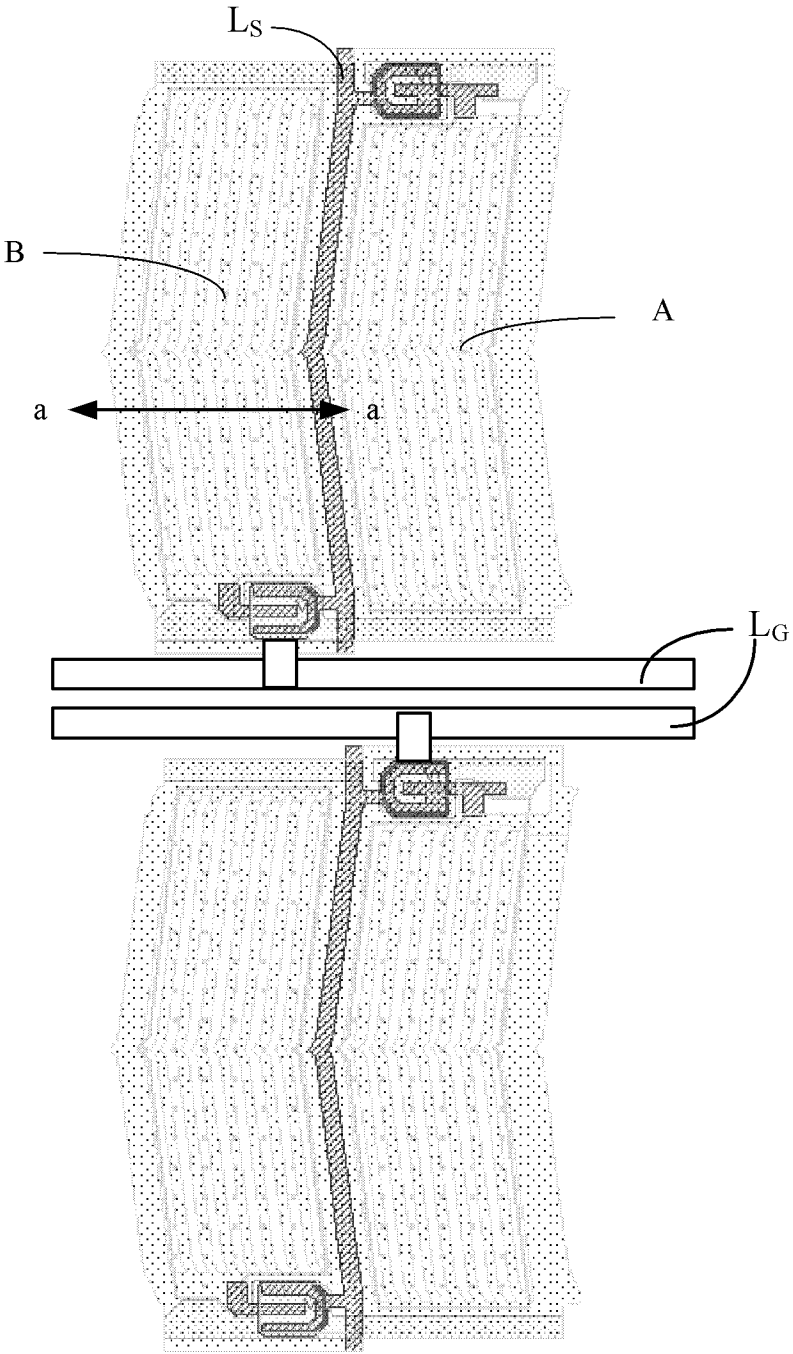


图 1 (a)

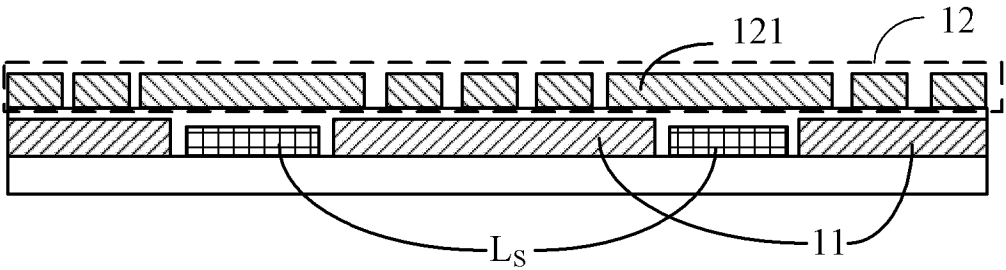


图 1 (b)

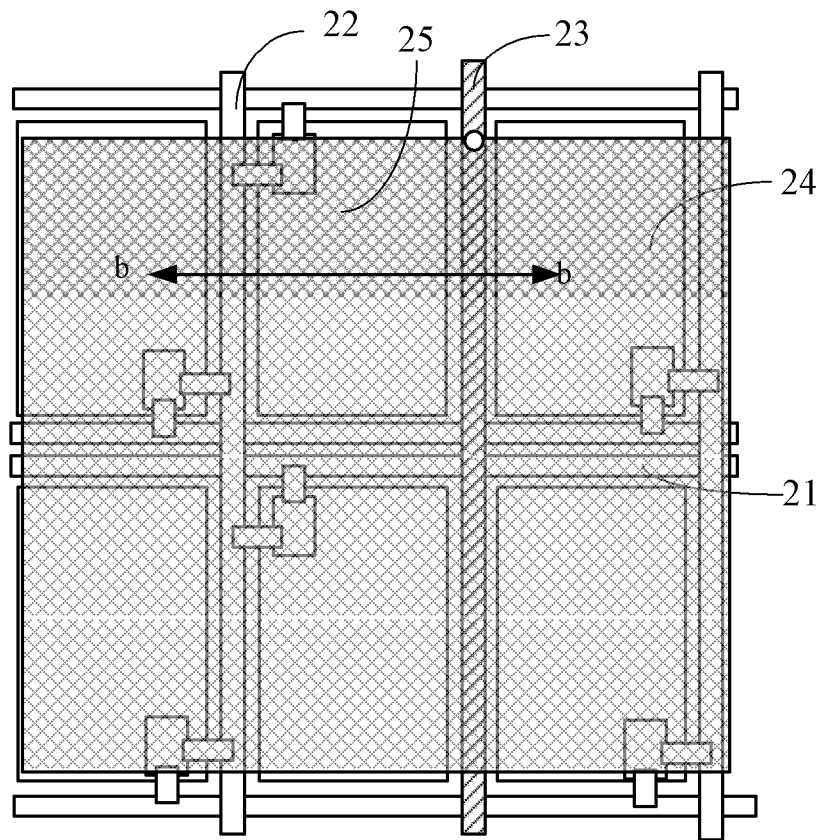


图 2 (a)

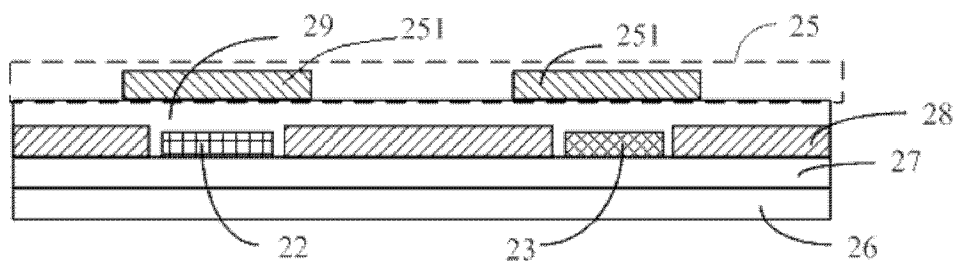


图 2 (b)

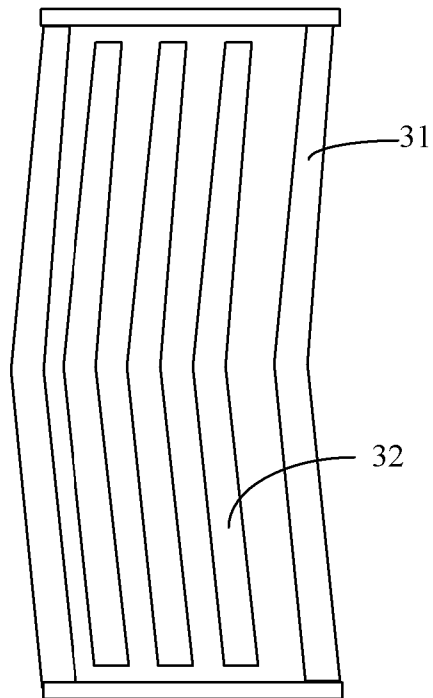


图 3 (a)

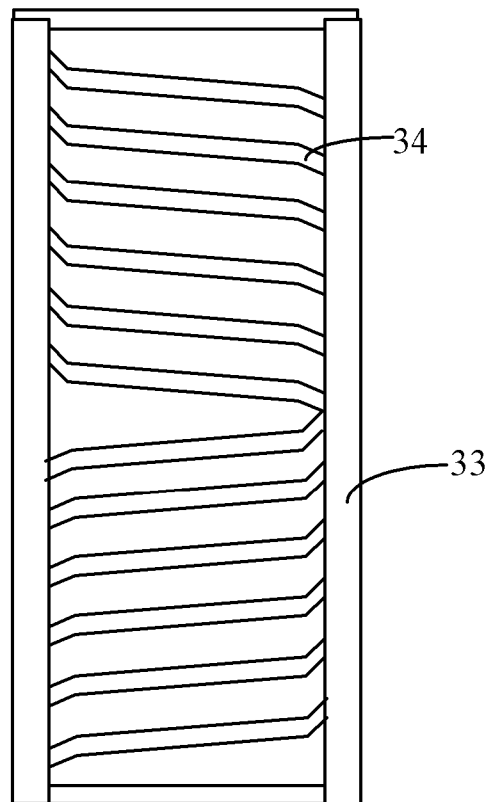


图 3 (b)

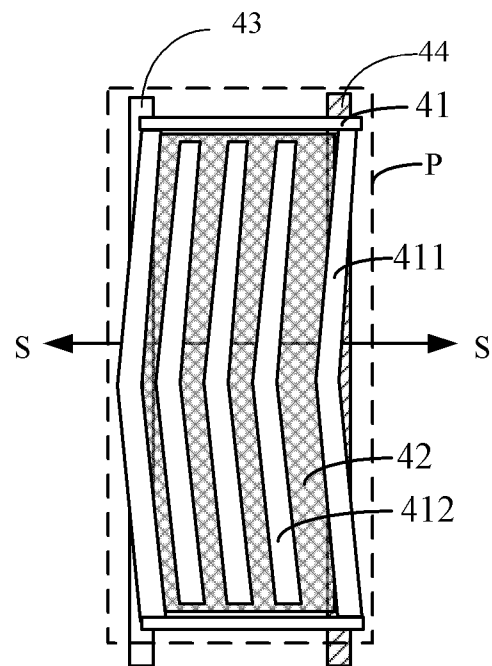


图 4 (a)

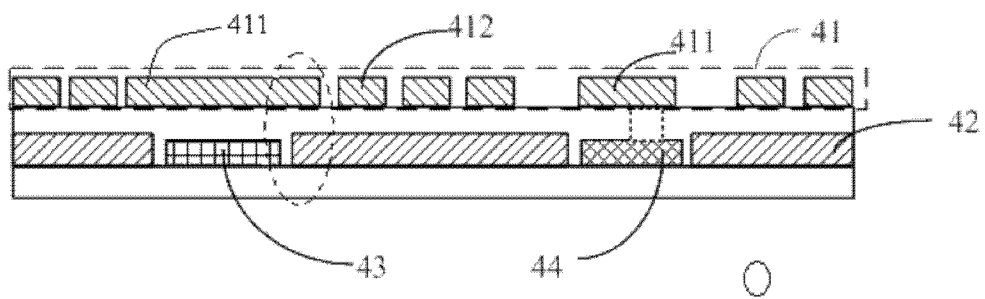


图 4 (b)

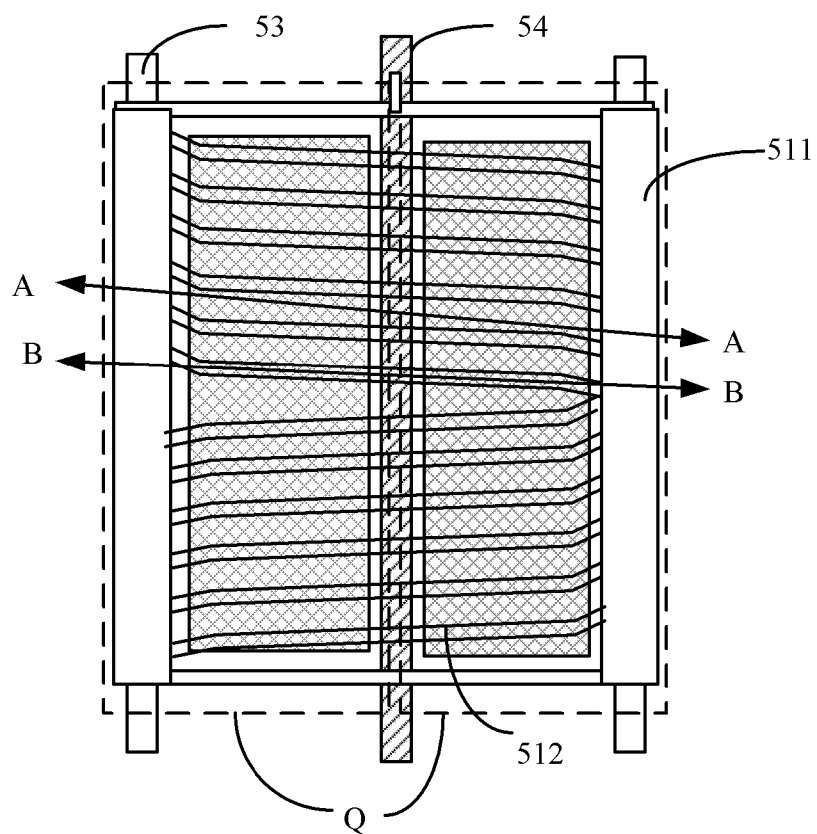


图 5 (a)

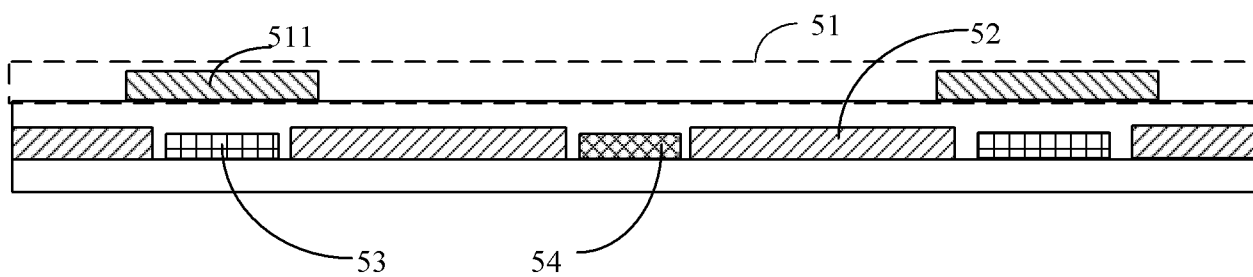


图 5 (b)

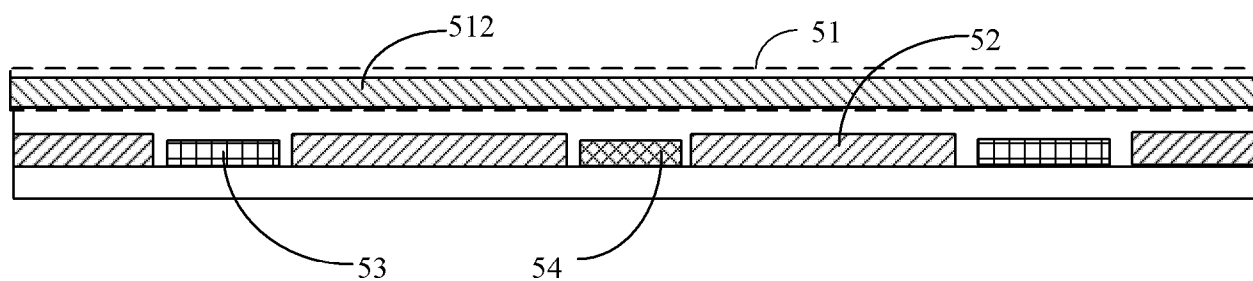


图 5 (c)

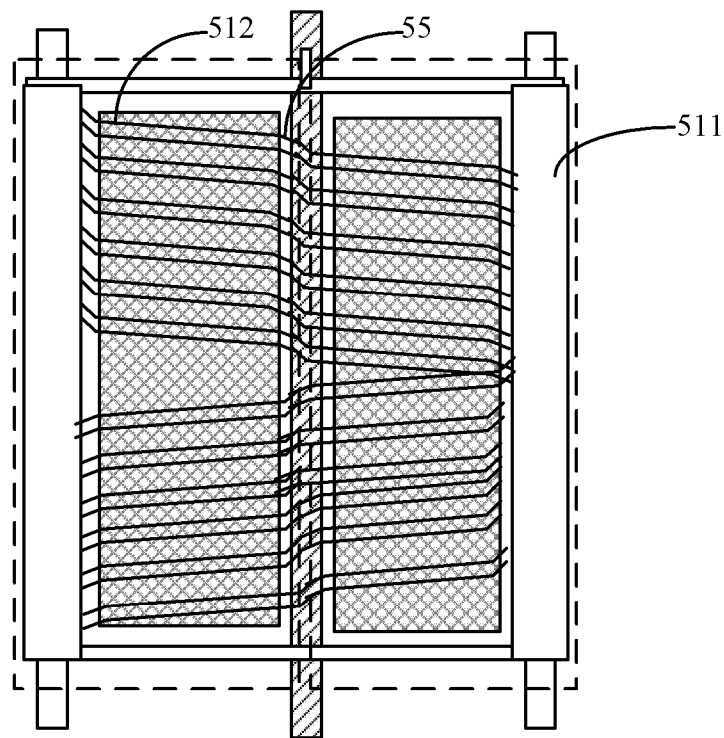


图 6

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/081109

A. CLASSIFICATION OF SUBJECT MATTER

G02F 1/1362 (2006.01) i; G02F 1/1343 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G02F

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT; WPI; EPODOC; CNKI: grid, electrode?, bigrid, two, common, penetrat+, overlap+, overlay+, aperture, ratio, capacity+, signal?, data, wire, circuit

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	CN 104714345 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 17 June 2015 (17.06.2015) description, paragraphs [0030]-[0037], and figures 2 and 4	1-11
A	CN 103941488 A (SHANGHAI AVIC OPTOELECTRONICS CO., LTD. et al.) 23 July 2014 (23.07.2014) the whole document	1-11
A	CN 103984162 A (SAMSUNG DISPLAY CO., LTD.) 13 August 2014 (13.08.2014) the whole document	1-11
A	CN 1794067 A (SAMSUNG ELECTRONICS CO., LTD.) 28 June 2006 (28.06.2006) the whole document	1-11

☒ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	
“A” document defining the general state of the art which is not considered to be of particular relevance	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“E” earlier application or patent but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	“&”document member of the same patent family

Date of the actual completion of the international search 12 October 2016	Date of mailing of the international search report 01 November 2016
Name and mailing address of the ISA State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No. (86-10) 62019451	Authorized officer SHAQ, Meng Telephone No. (86-10) 62413552

INTERNATIONAL SEARCH REPORT

International application No.
PCT/CN2016/081109

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	US 5946058 A (FUJITSU LTD.) 31 August 1999 (31.08.1999) the whole document	1-11
A	CN 102998859 A (BOE TECHNOLOGY GROUP CO., LTD.) 27 March 2013 (27.03.2013) the whole document	1-11
A	CN 103926770 A (SAMSUNG DISPLAY CO., LTD.) 16 July 2014 (16.07.2014) the whole document	1-11

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/081109

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104714345 A	17 June 2015	None	
CN 103941488 A	23 July 2014	None	
CN 103984162 A	13 August 2014	EP 2765452 B1	11 March 2015
		JP 2014153716 A	25 August 2014
		EP 2765452 A1	13 August 2014
		KR 20140102348 A	22 August 2014
		US 9366890 B2	14 June 2016
		US 2014226101 A1	14 August 2014
		US 2014226100 A1	14 August 2014
		US 2016282685 A1	29 September 2016
CN 1794067 A	28 June 2006	JP 5025129 B2	12 September 2012
		CN 100507687 C	01 July 2009
		US 2006138419 A1	29 June 2006
		US 2008258149 A1	23 October 2008
		US 7405427 B2	29 July 2008
		JP 2006195455 A	27 July 2006
		KR 20060073826 A	29 June 2006
		US 8129723 B2	06 March 2012
		TW I382255 B	11 January 2013
		TW 200643577 A	16 December 2006
US 5946058 A	31 August 1999	KR 100235546 B1	15 December 1999
		US 6011600 A	04 January 2000
		JP H0996839 A	08 April 1997
		JP 3688786 B2	31 August 2005
		KR 970007452 A	21 February 1997
		TW 329499 B	11 April 1998
		JP 2005292848 A	20 October 2005
		JP 4071247 B2	02 April 2008

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2016/081109

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 102998859 A	27 March 2013	JP 2005309449 A	04 November 2005
		JP 4118900 B2	16 July 2008
		US 9323111 B2	26 April 2016
		CN 102998859 B	02 March 2016
		EP 2743766 A1	18 June 2014
CN 103926770 A	16 July 2014	US 2014168555 A1	19 June 2014
		KR 20140090852 A	18 July 2014
		US 2014191256 A1	10 July 2014
		US 2015364497 A1	17 December 2015
		US 9123873 B2	01 September 2015
		JP 2014134798 A	24 July 2014
		EP 2755082 A2	16 July 2014

国际检索报告

国际申请号

PCT/CN2016/081109

A. 主题的分类

G02F 1/1362(2006.01)i; G02F 1/1343(2006.01)i

按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类

B. 检索领域

检索的最低限度文献(标明分类系统和分类号)

G02F

包含在检索领域中的除最低限度文献以外的检索文献

在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用))

CNPAT;WPI;EPDOC;CNKI:极, 栅, 公共, 率, 双, 二, 通用, 覆盖, 透过, 栅极, 开口, 电容, 两, 双栅极, 电极, 穿透, 重叠, 信号, 共同, 公用, 交叠, 投影, 数据, 线, grid, electrode?, bigrid, two, common, penetrat+, overlap+, overlay+, aperture, ratio, capacity+, signal?, data, wire, circuit

C. 相关文件

类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
A	CN 104714345 A (京东方科技集团股份有限公司 等) 2015年 6月 17日 (2015 - 06 - 17) 说明书第[0030]段至第[0037]段、附图2和4	1-11
A	CN 103941488 A (上海中航光电子有限公司 等) 2014年 7月 23日 (2014 - 07 - 23) 全文	1-11
A	CN 103984162 A (三星显示有限公司) 2014年 8月 13日 (2014 - 08 - 13) 全文	1-11
A	CN 1794067 A (三星电子株式会社) 2006年 6月 28日 (2006 - 06 - 28) 全文	1-11
A	US 5946058 A (FUJITSU LTD.) 1999年 8月 31日 (1999 - 08 - 31) 全文	1-11
A	CN 102998859 A (京东方科技集团股份有限公司) 2013年 3月 27日 (2013 - 03 - 27) 全文	1-11

☒ 其余文件在C栏的续页中列出。☒ 见同族专利附件。

* 引用文件的具体类型:

“A” 认为不特别相关的表示了现有技术一般状态的文件

“E” 在国际申请日的当天或之后公布的在先申请或专利

“L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件 (如具体说明的)

“O” 涉及口头公开、使用、展览或其他方式公开的文件

“P” 公布日先于国际申请日但迟于所要求的优先权日的文件

“T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件

“X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性

“Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性

“&” 同族专利的文件

国际检索实际完成的日期

2016年 10月 12日

国际检索报告邮寄日期

2016年 11月 1日

ISA/CN的名称和邮寄地址

中华人民共和国国家知识产权局(ISA/CN)
中国北京市海淀区蓟门桥西土城路6号 100088

受权官员

邵萌

传真号 (86-10)62019451

电话号码 (86-10)62413552

C. 相关文件		
类 型*	引用文件，必要时，指明相关段落	相关的权利要求
A	CN 103926770 A (三星显示有限公司) 2014年 7月 16日 (2014 - 07 - 16) 全文	1-11

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2016/081109

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104714345	A	2015年 6月 17日	无			
CN	103941488	A	2014年 7月 23日	无			
CN	103984162	A	2014年 8月 13日	EP	2765452	B1	2015年 3月 11日
				JP	2014153716	A	2014年 8月 25日
				EP	2765452	A1	2014年 8月 13日
				KR	20140102348	A	2014年 8月 22日
				US	9366890	B2	2016年 6月 14日
				US	2014226101	A1	2014年 8月 14日
				US	2014226100	A1	2014年 8月 14日
				US	2016282685	A1	2016年 9月 29日
CN	1794067	A	2006年 6月 28日	JP	5025129	B2	2012年 9月 12日
				CN	100507687	C	2009年 7月 1日
				US	2006138419	A1	2006年 6月 29日
				US	2008258149	A1	2008年 10月 23日
				US	7405427	B2	2008年 7月 29日
				JP	2006195455	A	2006年 7月 27日
				KR	20060073826	A	2006年 6月 29日
				US	8129723	B2	2012年 3月 6日
				TW	I382255	B	2013年 1月 11日
				TW	200643577	A	2006年 12月 16日
US	5946058	A	1999年 8月 31日	KR	100235546	B1	1999年 12月 15日
				US	6011600	A	2000年 1月 4日
				JP	H0996839	A	1997年 4月 8日
				JP	3688786	B2	2005年 8月 31日
				KR	970007452	A	1997年 2月 21日
				TW	329499	B	1998年 4月 11日
				JP	2005292848	A	2005年 10月 20日
				JP	4071247	B2	2008年 4月 2日
				JP	2005309449	A	2005年 11月 4日
				JP	4118900	B2	2008年 7月 16日
CN	102998859	A	2013年 3月 27日	US	9323111	B2	2016年 4月 26日
				CN	102998859	B	2016年 3月 2日
				EP	2743766	A1	2014年 6月 18日
				US	2014168555	A1	2014年 6月 19日
CN	103926770	A	2014年 7月 16日	KR	20140090852	A	2014年 7月 18日
				US	2014191256	A1	2014年 7月 10日
				US	2015364497	A1	2015年 12月 17日
				US	9123873	B2	2015年 9月 1日
				JP	2014134798	A	2014年 7月 24日
				EP	2755082	A2	2014年 7月 16日

表 PCT/ISA/210 (同族专利附件) (2009年7月)