

[19] 中华人民共和国国家知识产权局



[12] 发明专利申请公布说明书

[21] 申请号 200710165334.4

[51] Int. Cl.

H01L 23/488 (2006.01)

H01L 23/495 (2006.01)

H01L 23/31 (2006.01)

H01L 21/50 (2006.01)

H01L 21/60 (2006.01)

H01L 21/56 (2006.01)

[43] 公开日 2008 年 5 月 7 日

[11] 公开号 CN 101174603A

[22] 申请日 2007. 10. 26

[21] 申请号 200710165334.4

[30] 优先权

[32] 2006. 11. 2 [33] JP [31] 2006 - 298433

[71] 申请人 株式会社瑞萨科技

地址 日本东京

[72] 发明人 田中茂树

[74] 专利代理机构 北京律盟知识产权代理有限责任
公司

代理人 刘国伟

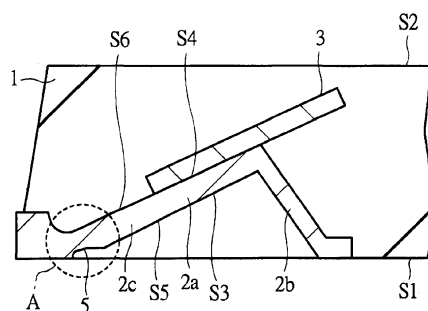
权利要求书 3 页 说明书 10 页 附图 11 页

[54] 发明名称

半导体装置及半导体装置的制造方法

[57] 摘要

本发明是一种半导体装置及半导体装置的制造技术，其能够提高半导体装置的良率，该半导体装置中，将半导体芯片 3 密封在构成半导体装置的树脂密封体 1 的内部，且使该半导体芯片 3 处于相对于树脂密封体 1 的上下表面倾斜的状态。在支撑着搭载此半导体芯片 3 的芯片焊垫 2a 的吊线 2c 中，在搭载着半导体芯片 3 的面的相反侧、即第 5 面 S5 上，形成有小的凹部 5。此凹部 5 是成为使芯片焊垫 2a 倾斜时的起点的部分。此凹部 5 的 2 个侧面 5b、5c 中，靠近芯片焊垫 2a 侧的侧面 5c，比靠近树脂密封体 1 外周侧的侧面 5b 更倾斜。



1. 一种半导体装置，其特征在于，包括：

芯片搭载部；

支撑引线，支撑所述芯片搭载部；

多根引线，配置于所述芯片搭载部的周围；

半导体芯片，搭载于所述芯片搭载部上；以及

树脂密封体，覆盖于所述芯片搭载部、所述半导体芯片、所述支撑引线的一部分以及所述各个多根引线的一部分，

所述树脂密封体具有沿厚度方向而相互位于相反侧的第1面及第2面，

所述芯片搭载部具有沿厚度方向而相互位于相反侧的第3面及第4面，

所述支撑引线具有沿厚度方向而相互位于相反侧的第5面及第6面，

所述半导体芯片搭载于所述芯片搭载部的所述第4面上，

所述半导体芯片及所述芯片搭载部相对于所述树脂密封体的第1面及第2面倾斜配置，且在位于所述芯片搭载部的第4面的相反侧的所述支撑引线的第5面上，形成有沿所述支撑引线的厚度方向凹下的凹部，并且

所述凹部中的所述支撑引线的第5面交差的2个侧面中，位于所述芯片搭载部侧的侧面，比所述凹部的另一个侧面更倾斜。

2. 如权利要求1所述的半导体装置，其特征在于：

所述半导体芯片上形成有传感器。

3. 如权利要求1所述的半导体装置，其特征在于：

所述多根引线以及所述支撑引线中的一部分，从所述树脂密封体的所述第1面露出。

4. 一种半导体装置的制造方法，其特征在于，包括：

(a) 准备引线框架的工序；

(b) 在所述引线框架的芯片搭载部，搭载半导体芯片的工序；

(c) 使所述半导体芯片的电路与所述引线框架的各个多根引线电性连接的工序；

(d) 使用具有沿厚度方向而相互位于相反侧的第1面及第2面的树脂密封体，对所述半导体芯片进行密封的工序；以及

(e) 对于所述多根引线中从所述树脂密封体露出的部分实施电镀处理的工序，

并且

所述(a)工序中的引线框架中,一体地具有:

所述芯片搭载部,具有沿厚度方向而相互位于相反侧的第3面及第4面;

支撑引线,是支撑上述芯片搭载部的部分,具有沿厚度方向而相互位于相反侧的第5面及第6面;以及

所述多根引线,配置在所述芯片搭载部的周围,并且

在位于所述芯片搭载部的第4面的相反侧的所述支撑引线的第5面上,形成有向所述支撑引线的厚度方向凹下的凹部,

所述凹部中的与所述支撑引线的第5面交差的2个侧面中,位于所述芯片搭载部侧的侧面,比所述凹部的另一侧面更倾斜。

5. 一种半导体装置的制造方法,其特征在于,包括:

(a) 准备引线框架的工序;

(b) 在所述引线框架的芯片搭载部搭载半导体芯片的工序;

(c) 使所述半导体芯片的电路与所述引线框架的各个多根引线电性连接的工序;

(d) 使用具有沿厚度方向而相互位于相反侧的第1面及第2面的树脂密封体,对所述半导体芯片进行密封的工序;以及

(e) 对于所述多根引线中从所述树脂密封体露出的部分实施电镀处理的工序;

并且

所述(a)工序的引线框架中一体地具备:

所述芯片搭载部,具有沿厚度方向而相互位于相反侧的第3面及第4面;

支撑引线,是支撑所述芯片搭载部的部分,具有沿厚度方向而相互位于相反侧的第5面及第6面;以及

所述多根引线,配置在所述芯片搭载部的周围,并且

在位于所述芯片搭载部的第4面的相反侧的所述支撑引线的第5面上,形成有向所述支撑引线的厚度方向凹下的凹部,

所述凹部中的与所述支撑引线的第5面交差的2个侧面中,位于所述芯片搭载部侧的侧面,比所述凹部的另一侧面更倾斜,并且

所述(a)工序包括:

(a1) 将所述芯片搭载部、所述支撑引线、以及所述多根引线形成图案的工序;

(a2) 在所述支撑引线的第5面上形成所述凹部的工序;以及

(a3) 使所述芯片搭载部的前端部，向与所述芯片搭载部的第3面交差的方向弯曲的工序，

且在所述(c)工序与所述(d)工序之间，包括以使所述芯片搭载部相对于所述树脂密封体的第1面及第2面倾斜的方式，而使所述支撑引线弯曲的工序。

半导体装置及半导体装置的制造方法

技术领域

本发明涉及一种半导体装置及半导体装置的制造技术，尤其涉及一种构成为使半导体芯片在倾斜状态下被密封在树脂密封体内部的半导体装置技术。

背景技术

关于构成例如磁力传感器或加速度传感器等物理量传感器的半导体装置，存在如下半导体装置：为了检出测三维空间内的方位或加速度，在传感器中的半导体芯片处于倾斜的状态下，将该半导体芯片密封在树脂密封体的内部。

关于此种半导体装置，例如在日本专利特开 2006-100348 号公报（参照专利文献 1）中有所揭示，其具有如下结构：在引线框架的载置部上搭载了半导体芯片后，在将上述引线框架设置在模塑模具上的工序中，将载置部设定为倾斜的。

[专利文献 1]日本专利特开 2006-100348 号公报

发明内容

但是，本发明者在经过对于以倾斜状态收纳半导体芯片而构成的半导体装置进行研究之后，发现了以下问题。

本发明者所研究的半导体装置中，在支撑着搭载半导体芯片的翼片（tab）的翼片吊线内面，利用模压（coining）等方法而形成凹部。此凹部是成为使翼片倾斜时的起点的部分。

此处，若此凹部过深，则难以使用于模压的成形模具与翼片吊线分离，从而导致生产能力降低，因此，凹部不能过于深。但是，若凹部较浅，则翼片吊线内面的凹部位置上的模塑树脂部分会变得过薄，在进行去除凸起（デフラッシュ）时上述模塑树脂部分被除去，使翼片吊线的一部分露出，结果，导致在其后进行电镀处理时，在上述露出的翼片吊线部分附着有金属电镀，此与设计初衷相违背。这样，会产生电镀附着不良（外观不良），或者因该金属电镀层而造成模塑树脂产生龟裂，从而导致半导体装置的良率降低。

因此，本发明的目的在于提供一种能够提高半导体装置良率的技术。

本发明的上述以及其他目的与新颖特征，可以根据本说明书的记述及附图而明确。

如下所示，简单说明本案揭示的发明中具有代表性的概要。

也就是说,本发明具备在相对于树脂密封体的安装面倾斜的状态下被密封在树脂密封体内部的半导体芯片,且在支撑着搭载上述半导体芯片的芯片搭载部的支撑引线上,在上述安装面侧形成有凹部,而且上述凹部的2个侧面中,位于上述芯片搭载部侧的侧面比上述凹部的另一侧面更倾斜。

[发明的效果]

以下,对于由本案揭示的发明中的代表性特征可获得的效果,进行简单说明。

即,上述支撑引线上形成的上述凹部的2个侧面中,位于上述芯片搭载部侧的侧面,比上述凹部的另一侧面更倾斜,以此,可以提高半导体装置的良率。

附图说明

图1是本发明一实施形态的半导体装置的上表面的整体平面图。

图2是图1的半导体装置的下表面的整体平面图。

图3是沿图1的Y1-Y1线的剖面图。

图4是图3的半导体装置的主要部分放大剖面图。

图5是图4所示的区域A的放大剖面图。

图6是图1的半导体装置的下表面的主要部分放大平面图。

图7是本发明者所研究的半导体装置的吊线在弯曲工序前的凹部部分的放大侧视图。

图8是在图7所示的吊线的弯曲工序之后、密封了半导体芯片之后的半导体装置的主要部分放大剖面图。

图9是图8所示的区域D的放大剖面图。

图10是图8的半导体装置的树脂密封体的第1面的主要部分放大平面图。

图11是本发明的一实施形态的半导体装置的制造流程图。

图12是芯片搭载工序之后的引线框架的单位区域的平面图。

图13是沿图12的Y1-Y1线的放大剖面图。

图14是图13所示的区域H的放大侧视图。

图15是焊线接合工序之后的引线框架的单位区域的平面图。

图16是沿图15的Y1-Y1线的放大剖面图。

图17是将引线框架设置在模具上之后的引线框架及模塑模具的单位区域的剖面图。

图18是图17所示的区域J的放大剖面图。

图19是模塑工序之后的单位区域的半导体装置的剖面图。

图 20 是本发明的一实施形态的半导体装置的制造工序中使用的引线框架的制造流程图。

[符号的说明]

1	树脂密封体
2	引线框架
2a	芯片焊垫（芯片搭载部）
2b	倾斜调整引线
2c	吊线（支撑引线）
2d	引线
2d1	电镀层
2e	框体部
3	半导体芯片
4	接合焊线
5	凹部
5a	底面
5b、5c、5d	侧面
8a	第 1 模具
8b	第 2 模具
8b1	模槽
S1	第 1 面
S2	第 2 面
S3	第 3 面
S4	第 4 面
S5	第 5 面
S6	第 6 面

具体实施方式

以下实施形态中，为了便于说明，分割为多个部分或者实施形态来进行说明，但是，除了有特别说明以外，一般情况下，这些多个部分或者实施形态彼此之间并非毫无关系，而是其中的一方是另一方的一部分或者全部的变形例、详细内容、补充说明等。另外，在以下的实施形态中，当提及要素的数等（包括个数、数值、量、范围等）时，除了有

特别说明、以及理论上明确限定为特定数等情况以外，一般情况下并不限定为特定数，既可以是特定数以上也可以是特定数以下。此外，在以下的实施形态中，关于其构成要素（也包括要素步骤等），除了有特别说明、以及理论上明确为必须等情况以外，并不一定是必须的。同样，在以下的实施形态中，当提及构成要素等的形状、位置关系等时，除了有特别说明、以及理论上明确并非如此等情况以外，包含实质上近似或类似于其形状等的情况。此描述对于上述数值及范围也相同。另外，在用于说明本实施形态的所有图式中，对于具有相同功能的部件标注相同的符号，并尽可能地省略其重复说明。以下，根据附图详细说明本发明的实施形态。

图1是本实施形态的半导体装置的上表面的整体平面图，图2是图1的半导体装置的下表面的整体平面图，图3是沿图1的Y1-Y1线的剖面图，图4是图3的半导体装置的主要部分放大剖面图，图5是图4所示的区域A的放大剖面图，图6是图1的半导体装置的下表面的主要部分放大平面图。另外，图1中，为了便于观察附图，采用了可透视看到半导体装置内部的方式。

本实施形态的半导体装置例如采用QFN（Quad Flat Non leaded Package，四侧无引脚扁平封装）方式构成。构成此半导体装置封装的树脂密封体1，是例如由环氧系树脂而形成成为平面四边形的薄板状，其具有沿厚度方向而相互位于相反侧的第1面S1（安装面）以及第2面S2。此外，树脂密封体1的第1面S1相当于半导体装置的下表面（安装面），而树脂密封体1的第2面S2则相当于半导体装置的上表面。

在此树脂密封体1的内部，密封着2个芯片焊垫（芯片搭载部）2a、倾斜调整引线2b的一部分、吊线（支撑引线）2c的一部分、多根引线2d的一部分、2个半导体芯片3、以及多根接合焊线（以下简称为焊线）4。

各芯片焊垫2a，具有沿厚度方向而相互位于相反侧的第3面S3以及第4面S4。另外，各芯片焊垫2a相对于树脂密封体1的第1面S1及第2面S2倾斜。也就是说，各芯片焊垫2a，是以自树脂密封体1中央向外周逐渐变低的方式，在倾斜状态下形成的。

在各芯片焊垫2a互相面对的这一侧的一边上，一体地形成有上述倾斜调整引线2b。此倾斜调整引线2b，是有助于芯片焊垫2a的倾斜设定的部分，并且向与芯片焊垫2a的第3面S3及第4面S4交差的方向（第3面S3侧）弯折。由此倾斜调整引线2b的长度、弯曲角度，来决定芯片焊垫2a以及半导体芯片3的倾斜角度。倾斜调整引线2b的前端侧的一部分，从树脂密封体1的第1面S1露出。

另外，各芯片焊垫2a的另一边上，一体地连接着2根吊线2c。此吊线2c具有沿厚度方向而相互位于相反侧的第5面S5及第6面S6。此外，吊线2c的端部从树脂密封体

1 的第 1 面 S1 以及与其交差的侧面露出。在此吊线 2c 从树脂密封体 1 的第 1 面 S1 露出的部分上, 形成有例如由银 (Ag) 电镀而成的电镀层。

在此吊线 2c 的第 5 面 S5 上, 如图 4 及图 5 所示, 在比芯片焊垫 2a 更靠近密封树脂体 1 外周的位置上, 形成有沿吊线 2c 厚度方向凹下的较小的凹部 5, 该凹部 5 横切吊线 2c 的延伸方向。

如图 5 所示, 此凹部 5 具有底面 5a、以及与底面 5a 及吊线 2c 的第 5 面 S5 交差的 2 个侧面 5b、5c。此凹部 5 (尤其是凹部 5 上, 树脂密封体 1 的外周侧的侧面 5b 与底面 5a 所形成的角), 是成为为了使芯片焊垫 2a 倾斜而使吊线 2c 弯曲时的起点的部分。

本实施形态中, 在此凹部 5 的 2 个侧面 5b、5c 中, 位于芯片焊垫 2a 侧的侧面 5c, 比凹部 5 在密封树脂体 1 的外周侧的侧面 5b 更倾斜。也就是说, 凹部 5 的侧面 5b 与吊线 2c 的第 5 面 S5 呈直角 (设计上) 交差。以此, 如图 5 中的区域 B 所示, 可以明确吊线 2c 的露出部分与被覆盖部分。相对于此, 凹部 5 的位于芯片焊垫 2a 侧的侧面 5c, 在倾斜状态下与吊线 2c 的第 5 面 S5 交差而成为前锥形 (forward tapered shape) 的形状。以此, 如图 5 中的区域 C 所示, 可以充分确保凹部 5 的侧面 5c 下的树脂密封体 1 部分的厚度。另外, 此前锥形是指, 以使侧面 5c 从凹部 5 的底面 5a 向与其底面 5a 正交的方向逐渐远离, 而使凹部 5 的面积逐渐增大的方式, 使侧面 5c 倾斜的状态。

此外, 在各芯片焊垫 2a 的周围, 形成有多根引线 2d。此多根引线 2d 通过焊线 4 而与上述半导体芯片 3 电性连接。各引线 2d 的上表面的半导体芯片 3 侧的前端部上, 局部地形成有例如由银 (Ag) 构成的电镀层 2d1。在形成有此电镀层 2d1 的部分, 接合着上述焊线 4 的第 2 焊接部。在引线 2d 的下表面及侧面, 树脂密封体 1 侧的另一部分从树脂密封体 1 的第 1 面 S1 以及与其交差的侧面露出。

如上所述的芯片焊垫 2a、倾斜调整引线 2b、吊线 2c 以及引线 2d, 例如是由铜 (Cu) 或者 42 合金等金属形成。

上述半导体芯片 3, 例如是由利用硅 (Si) 所形成的平面四边形状半导体薄板而构成, 其主面朝上, 且其内面在朝向芯片焊垫 2a 的状态下与芯片焊垫 2a 的第 4 面 S4 接着而被固定。此处, 是以 1 个半导体装置内收纳有 2 个半导体芯片 3 为例进行说明。各半导体芯片 3 的平面面积大于芯片焊垫 2a 的平面面积, 并且在使半导体芯片 3 的外周从芯片焊垫 2a 的外周露出的状态下, 将上述各半导体芯片 3 搭载于芯片焊垫 2a 上。

在此半导体芯片 3 的主面上, 形成有例如磁力传感器或加速度传感器等物理量传感器。为了检测出三维空间内的方位及加速度, 此半导体芯片 3 (及芯片焊垫 2a) 在相对于树脂密封体 1 的第 1 面 S1 及第 2 面 S2 倾斜的状态下, 被密封在树脂密封体 1 的内部。

也就是说，2个半导体芯片3，以自树脂密封体1的中央朝向外周逐渐降低的方式，在倾斜状态下被密封在树脂密封体1的内部。

接着，在半导体芯片3的主面外周附近，沿其主面外周并列配置多个接合焊垫（以下简称焊垫）。此焊垫，与半导体芯片3主面上的上述物理量传感器电性连接，并且与上述焊线4的第1焊接部电性连接。

接着，根据图7～图10说明本发明者所研究的半导体装置之后，说明图1～图6中所示的半导体装置的效果。

图7是表示本发明者所研究的半导体装置的吊线2c的弯曲工序之前的凹部5部分的放大侧视图。在本发明者所研究的技术中，弯曲工序之前的吊线2c的凹部5的树脂密封体外周侧的侧面5b、与芯片焊垫侧的侧面5d，一并与吊线2c的第5面S5正交。此时，若凹部5过深，则产生如下问题：凹部5形成后，难以从吊线2c顺利的分离合凹部形成用模具，或者，会因为强制分离而使吊线2c变形。随着半导体装置的小型轻量化的要求，吊线2c（引线框架）变的越来越薄，此时，上述问题更佳明显。因此，就图7中的凹部5而言，必须形成为较浅的凹部。

接着，图8是表示上述图7所示的吊线2c的弯曲工序之后、密封了半导体芯片3之后的半导体装置的主要部分放大剖面图，图9是图8所示的区域D的放大剖面图，图10是图8所示的半导体装置的树脂密封体1的第1面S1的主要部分放大平面图。

在上述图7的构成中必须使凹部5变浅，但此时，如图8及图9所示，凹部5下的树脂密封体1部分变薄。尤其是，图9的区域E的部位、也就是凹部5的芯片焊垫侧的侧面5d与吊线2c的第5面S5交差的角的下方，无法充分确保树脂密封体1部分的厚度。因此，在进行去除凸起（水洗清洗）时上述较薄的树脂密封体1部分会剥离。结果导致在对引线2d及吊线2c的露出面实施电镀处理时，如图10所示，会产生如下问题：在吊线2c的本来不应形成电镀层的部位F上形成了电镀层，或者，因为形成有违背设计初衷的电镀层而导致树脂密封体1产生龟裂G。结果，导致半导体装置的良率降低。

相对于此，根据利用图1～图6所示的本实施形态的半导体装置，使吊线2c的凹部5在芯片焊垫2a侧的侧面5c倾斜，从而，可以容易地对凹部形成用模具进行脱模，所以可以形成较深的凹部5。另外，使吊线2c的凹部5的芯片焊垫2a侧的侧面5c倾斜，从而，可以使从吊线2c的弯曲工序之后的侧面5c与吊线2c的第5面S5交差的角，至模塑模具的下模具的上表面的距离，大于图8及图9所示的距离。以此，可以充分确保凹部5附近的树脂密封体1部分的厚度。因此，可以减少或防止在进行去除凸起（水洗清洗）时凹部5附近的树脂密封体1部分出现剥离的异常。所以，可以减少或防止吊线

2c 上在本来不应形成电镀层的部位 F 形成电镀层, 或者因为形成违背设计初衷的电镀层而导致树脂密封体 1 产生龟裂 G 的问题, 所以可以提高半导体装置的良率。

另外, 使凹部 5 的树脂密封体 1 的外周侧的侧面 5b 与吊线 2c 的第 5 面 S5 成直角 (相对而言是锐角), 从而, 如图 5 的区域 B 所示, 可以减少或防止上述侧面 5b 侧的树脂密封体 1 的凸起 (树脂毛边), 并可以明确吊线 2c 的露出部位与被覆部位的边界, 因此可以提高半导体装置的良率。

接着, 按照图 11 的流程图, 使用图 12~图 19, 来说明本实施形态的半导体装置的制造方法的一例。

首先, 对完成了晶片处理 (前工序) 的半导体晶片进行切割处理, 而将半导体晶片分割成多个半导体芯片 (图 11 中的工序 100)。半导体晶片是由例如硅 (Si) 单晶形成的平面大致呈圆形的半导体薄板构成, 并在各半导体芯片的主面上形成上述物理量传感器。

接着, 如图 12 及图 13 所示, 将上述半导体芯片 3 搭载到引线框架 2 的芯片焊垫 (芯片搭载部、翼片) 2a 上 (图 11 中的工序 101)。图 12 是芯片搭载工序之后的引线框架 2 的单位区域的平面图, 图 13 是沿图 12 的 Y1-Y1 线的放大剖面图。另外, 图 14 是图 13 所示的区域 H 的放大侧视图。

上述引线框架 2 是由例如铜 (Cu) 或者 42 合金等形成的金属薄板而构成, 并且具有沿厚度方向而相互位于相反侧的上表面以及下表面。

在此引线框架 2 的上下表面内, 配置着一行或者多行状多个单位区域。在此引线框架 2 的各单位区域中, 一体地形成有 2 个芯片焊垫 2a、一体形成于各芯片焊垫 2a 相互面对的这一侧的前端的倾斜调整引线 2b、支撑各芯片焊垫 2a 的 2 根吊线 2c、配置在 2 个芯片焊垫 2a 周围的多根引线 2d、以及支撑上述多根引线 2d 及吊线 2c 的框体部 2e。

各芯片焊垫 2a 的第 3 面 S3 是引线框架 2 的下表面的一部分, 而芯片焊垫 2a 的第 4 面 S4 则是引线框架 2 的上表面的一部分。各芯片焊垫 2a, 通过分别与各芯片焊垫 2a 的一边一体地连接的 2 根吊线 2c, 而与框体部 2e 整体连接。以此, 各芯片焊垫 2a 由引线框架 2 支撑。

此阶段的芯片焊垫 2a, 相对于引线框架 2 的上下表面而言, 并不是倾斜的, 而是平坦的。

上述吊线 2c 的第 5 面 S5 是引线框架 2 的下表面的一部分, 而吊线 2c 的第 6 面 S6 则是引线框架 2 的上表面的一部分。此吊线 2c 的第 5 面 S5 上, 在比芯片焊垫 2a 更靠近框体部 2e 的位置上, 形成有在吊线 2c 的厚度方向上凹下的上述较小的凹部 5, 此凹

部 5 横切吊线 2c 的延伸方向。

在本实施形态中,如图 14 所示,此凹部 5 的与吊线 2c 的第 5 面 S5 交差的 2 个侧面 5b、5c 中,位于芯片焊垫 2a 侧的侧面 5c,比凹部 5 的框体部 2e 侧的侧面 5b 更倾斜。也就是说,凹部 5 的框体部 2e 侧的侧面 5b,与吊线 2c 的第 5 面 S5 呈直角(设计上)交差,相对于此,位于凹部 5 的芯片焊垫 2a 侧的侧面 5c,以前锥形的形状,在倾斜的状态下,与吊线 2c 的第 5 面 S5 交差。以此,可使用于形成凹部 5 的模具容易地脱模。因此,可以较深地形成凹部 5。

凹部 5 的深度,例如是 $15\text{ }\mu\text{m}\sim 30\text{ }\mu\text{m}$ 左右,较好地是 $15\text{ }\mu\text{m}\sim 25\text{ }\mu\text{m}$ 左右。当凹部 5 的深度在 $15\text{ }\mu\text{m}$ 以下时,容易产生上述树脂密封体的一部分出现剥离的问题,另一方面,当凹部 5 的深度在 $25\text{ }\mu\text{m}$ 以上时,吊线 2c 的强度下降,从而产生变形或断线不良。

另外,凹部 5 的侧面 5c 的倾斜角度 $\theta 1$ 例如是 30 度 $\sim$ 40 度。此外,例如,设凹部 5 的底面 5a 的长度(吊线 2c 的延伸方向的尺寸) L1,与侧面 3c 的长度(吊线 2c 的延伸方向的尺寸) L2 相等。

接着,如图 15 及图 16 所示,上述半导体芯片 3 的焊垫、与引线框架 2 的引线 2d,是通过焊线 4 而电性连接(图 11 中的工序 102)。图 15 是焊线接合工序之后的引线框架 2 的单位区域的平面图,图 16 是沿图 15 的 Y1-Y1 线的放大剖面图。焊线 4 是例如利用金(Au)而形成。焊线 4 是例如通过正接的方式而被焊接。也就是说,焊线 4 的一端(第 1 焊接)与半导体芯片 3 的焊垫接合,而焊线 4 的另一端(第 2 焊接)与引线 2d 的前端的电镀层 2d1 接合。

此后,进入转移模塑工序。此处,首先如图 17 及图 18 所示,利用模塑模具的第 1 模具 8a 与第 2 模具 8b 夹住引线框架 2。图 17 是将引线框架 2 设置在模塑模具上之后的引线框架 2 以及模塑模具的单位区域的剖面图,图 18 是图 17 中的区域 J 的放大剖面图。第 1 模具 8a 的上表面平坦,且该第 1 模具 8a 连接于引线框架 2 的下表面。第 2 模具 8b 的厚度方向上具有凹下模槽 8b1,且该模槽 8b1 内收纳有引线框架 2 的单位区域的 2 个半导体芯片 3 以及芯片焊垫 2a 等。

当如上所述,利用第 1 模具 8a 与第 2 模具 8b 夹住引线框架 2 时,引线框架 2 的倾斜调整引线 2b 受第 1 模具 8a 的作用被推向图 17 的上方,以此,吊线 2c 以上述凹部 5 为起点而向图 17 中的上方弯曲,并且,芯片焊垫 2a 的倾斜调整引线 2b 侧向图 17 中的上方上升。以此,芯片焊垫 2a 相对于第 1 模具 8a 的上表面(或者框体部 2e 的上下表面)倾斜。

此时，在本实施形态中，如图 18 所示，使吊线 2c 的凹部 5 的侧面 5c 倾斜，从而，可确保自凹部 5 的侧面 5c 与吊线 2c 的第 5 面 S5 交差的角部，至第 1 模具 8a 的上表面的距离较大。

接着，在模槽 8b1 内流入例如环氧系树脂，待其硬化后，从模塑模具取出，如图 19 所示，在各单位区域形成树脂密封体 1。图 19 是模塑工序之后的单位区域内的半导体装置的剖面图。树脂密封体 1 具有沿厚度方向而相互位于相反侧的第 1 面 S1 及第 2 面 S2。使用树脂密封体 1，覆盖半导体芯片 3、芯片焊垫 2a、倾斜调整引线 2b 的一部分、吊线 2c 的一部分、多根引线 2d 的一部分以及焊线 4（图 11 中的工序 103）。

接着，利用去除凸起（水洗清洗）处理对从树脂密封体 1 露出的金属部分进行清洗后，在引线框架 2（引线 2d）的从树脂密封体 1 露出的表面上，形成例如由银构成的电镀层（图 11 中的工序 104）。此时，在本实施形态中，对于翼片吊线 2c 的第 5 面 S5 的凹部 5 附近的树脂密封体 1 的一部分的厚度，可以确保为在去除凸起（水洗）时不会被剥离的程度，所以，可以避免产生翼片吊线 2c 的一部分从树脂密封体 1 露出的问题。因此，可以避免在电镀处理工序 104 时，翼片吊线 2c 的一部分违背设计初衷而附着有电镀的电镀附着不良（外观不良）的问题。此外，可避免因上述电镀层而导致树脂密封体 1 产生龟裂的问题。因此，可以提高半导体装置的良率。

此后，切除引线框架 2 的一部分，来形成引线 2c（图 11 中的工序 105）。以此，从引线框架 2 中分离出各个半导体装置。之后，经过筛选工序（图 11 中的工序 106）制成良品。

下面，按照图 20 的流程图，说明上述图 12 所示的引线框架 2 的制造方法的一例。

首先，准备例如由铜（Cu）或者 42 合金等构成的平坦的金属薄板，并使用抗蚀剂掩模对其实施蚀刻处理，以此，使上述芯片焊垫 2a、倾斜调整引线 2b、吊线 2c、多根引线 2d 以及框体部 2e 图案化（图 20 中的工序 200）。此阶段的倾斜调整引线 2b，并不相对于芯片焊垫 2a 而言，并不倾斜，而是平坦的。

接着，在多根引线 2d 的前端部，选择性地形成例如由银（Ag）等构成的电镀层（图 20 中的工序 201）。此后，通过模压法等方法，在吊线 2c 的第 5 面 S5 的一部分上形成上述凹部 5（图 20 中的工序 202）。之后，使倾斜调整引线 2b 向与芯片焊垫 2a 的第 3 面 S3 交差的方向弯曲（图 20 中的翼片弯曲加工工序 203）。接着，经过检查等工序，制成良品。

模压加工工序 202 与翼片弯曲加工工序 203 也可以在 1 个工序中进行。从而，可以减少须要准备的模具种类。另外，可以缩短加工时间。另一方面，如上所述，在分别进

行模压加工工序 202 与翼片弯曲加工工序 203 时，准备并组合多种用于翼片弯曲加工的模具，以此，可以个别调整倾斜调整引线的弯曲量，所以可以制造出安装（半导体芯片 3 的倾斜）角度不同的多种式样的物理量传感器。

以上，根据实施形态，具体说明了本发明者所提出的发明，但是本发明并不仅限于上述实施形态，可在不脱离其宗旨的范围内进行各种变更。

以上，主要说明了将本发明者提出的发明应用于作为其背景的利用领域中，也就是磁力传感器及加速度传感器的制造方法中的情况，但是并不限于此，本发明可以应用于各种领域，例如可以应用于其他传感器中。

[产业上的可利用性]

本发明可应用于半导体装置的制造业中。

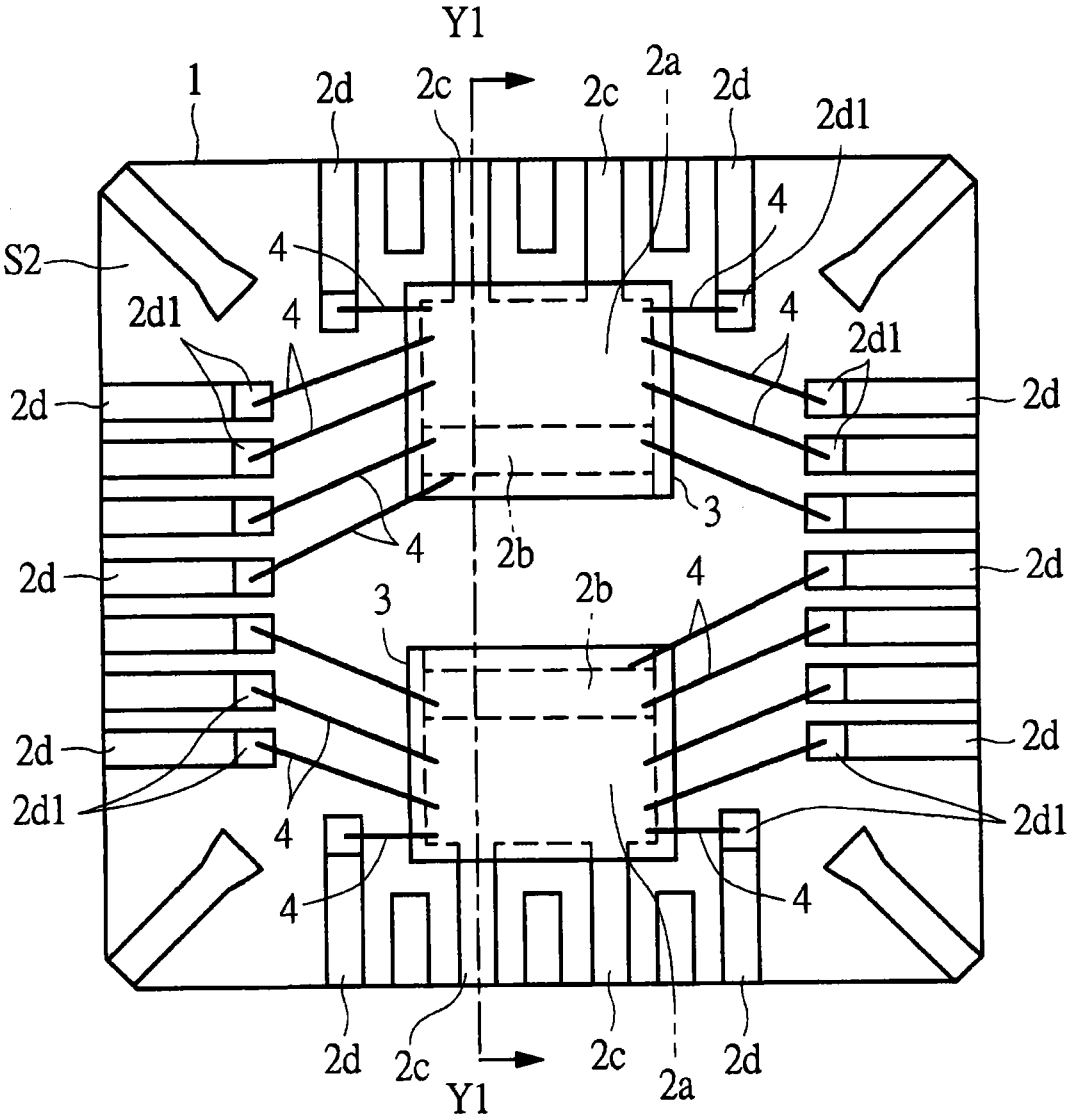


图1

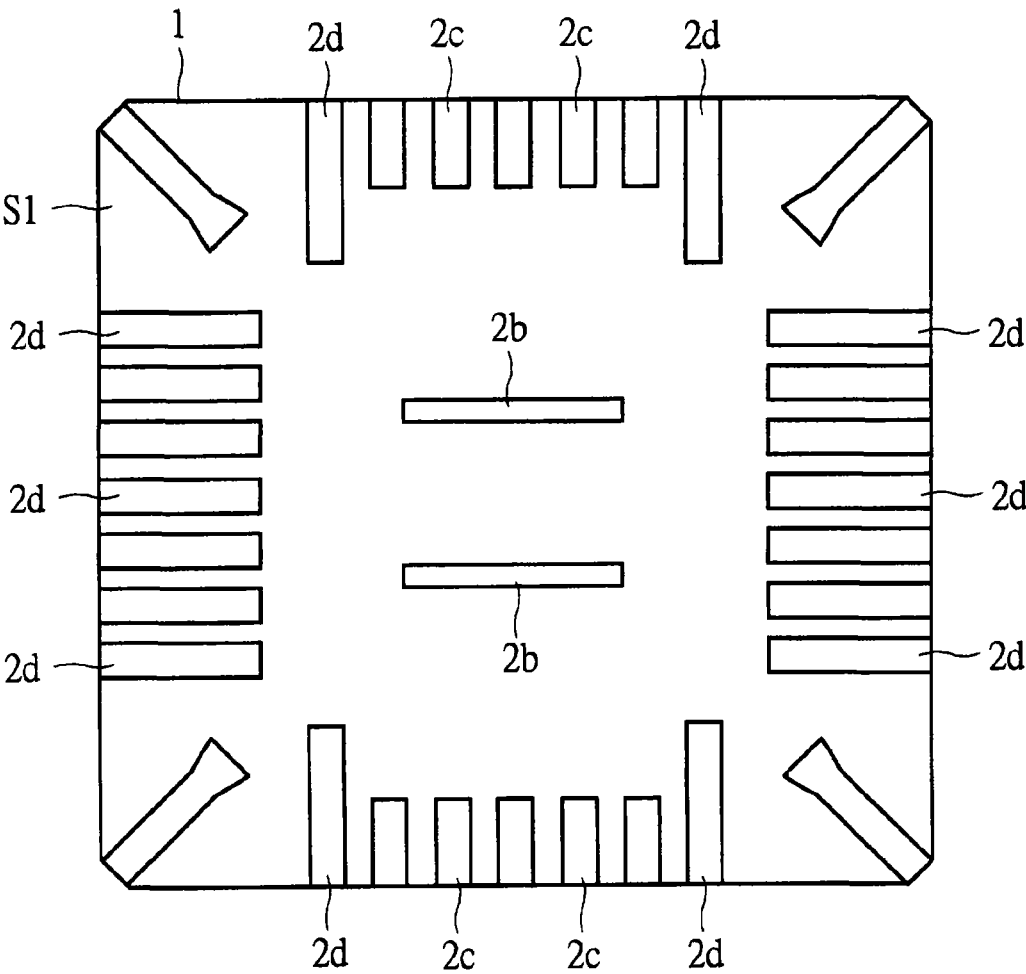


图2

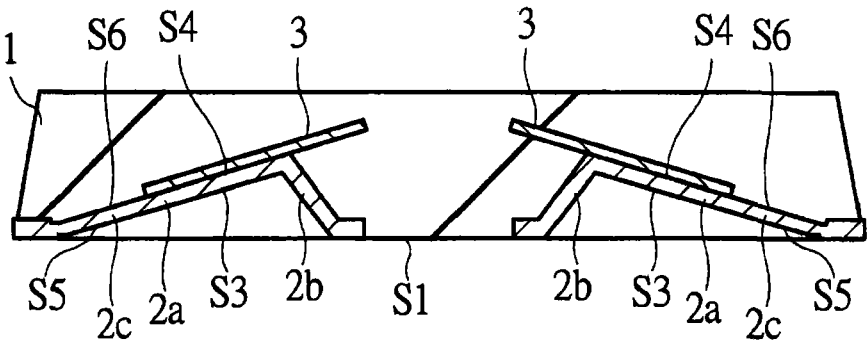


图3

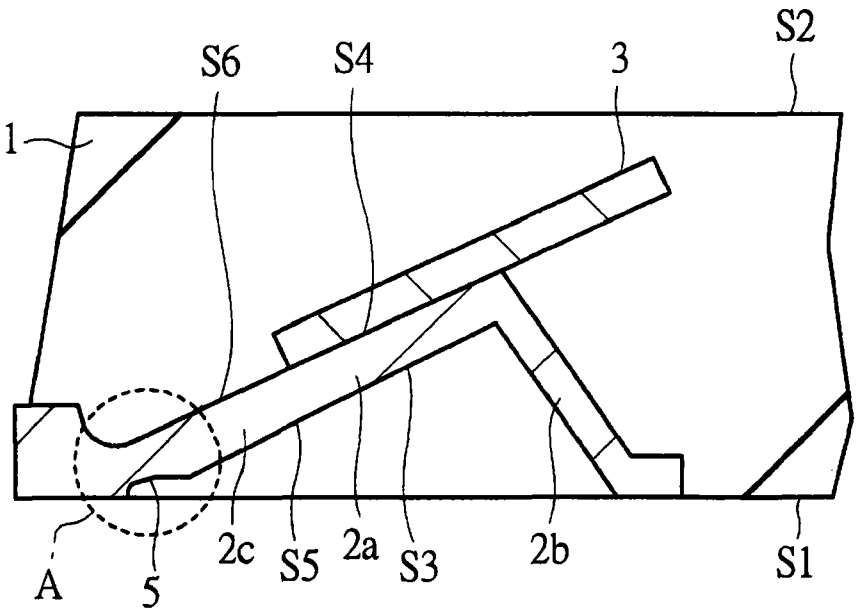


图4

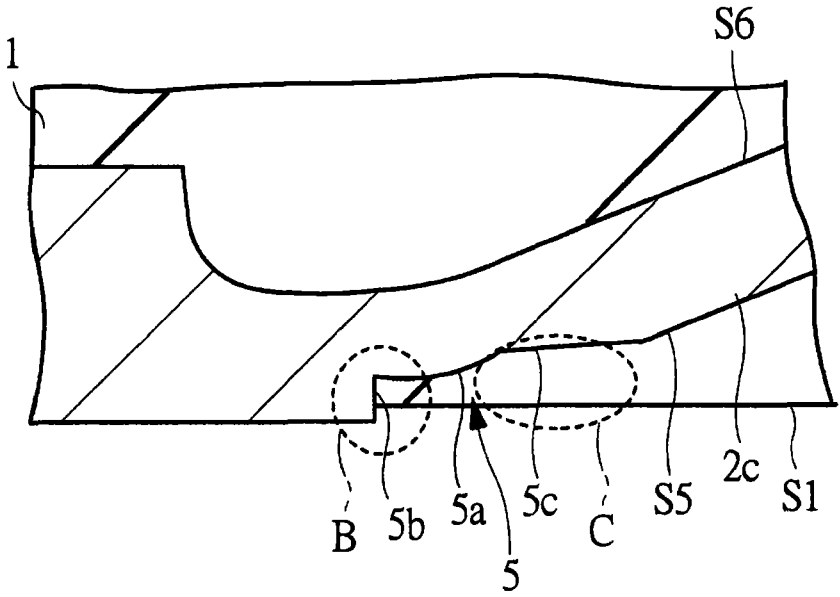


图5

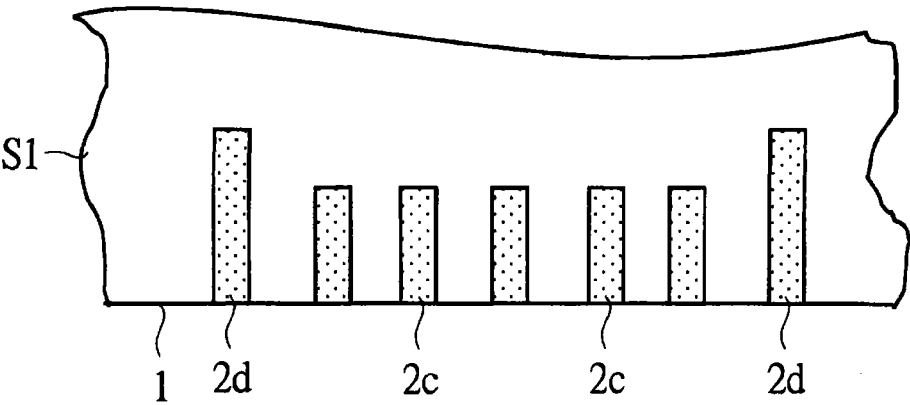


图6

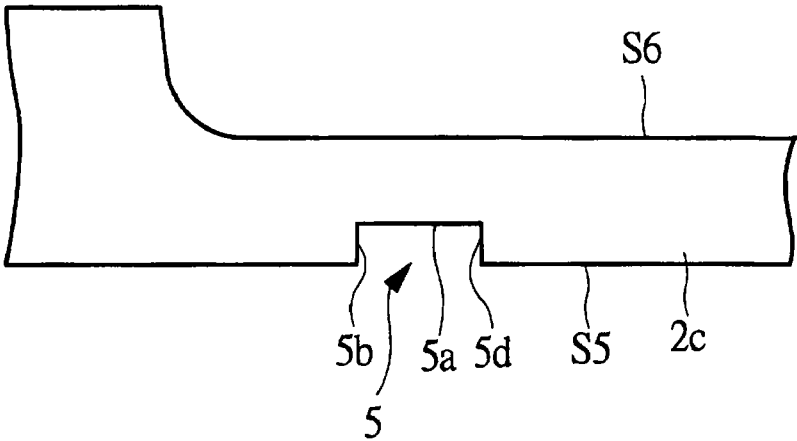


图7

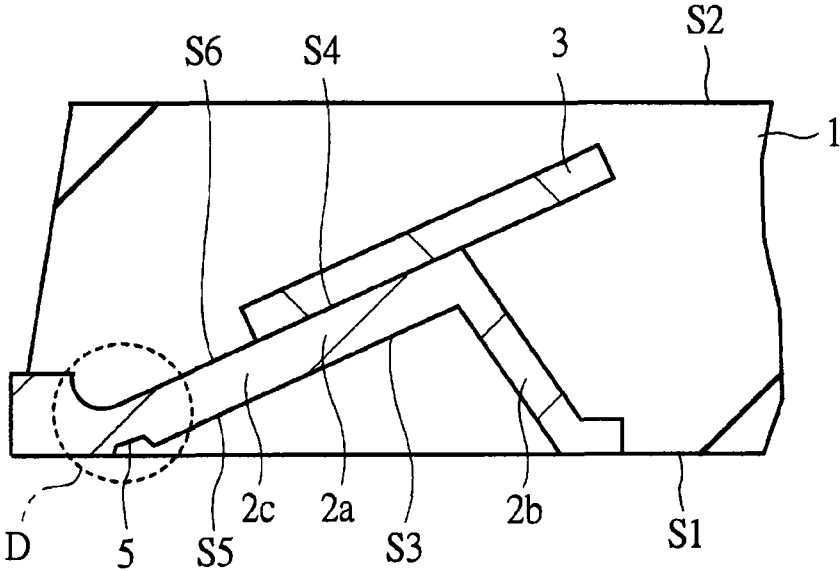


图8

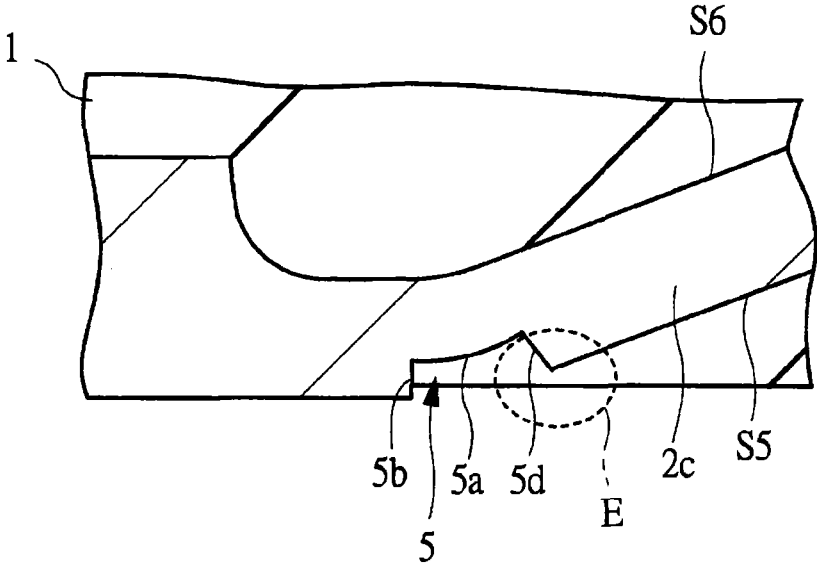


图9

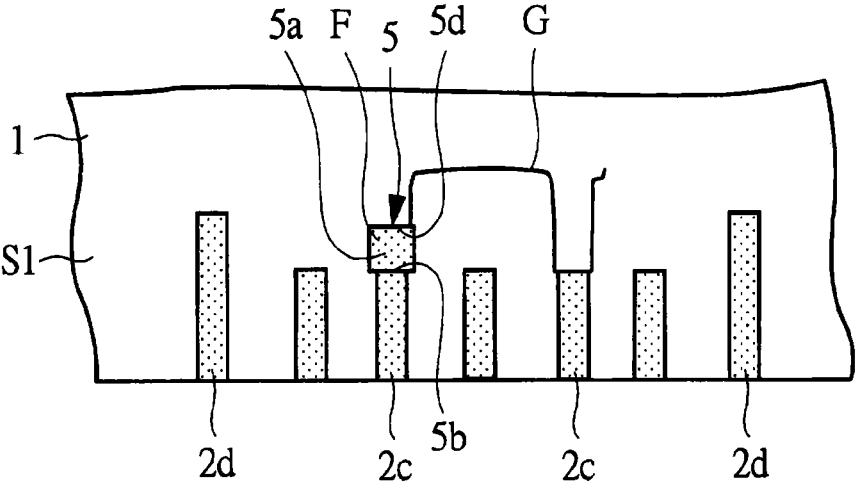


图10

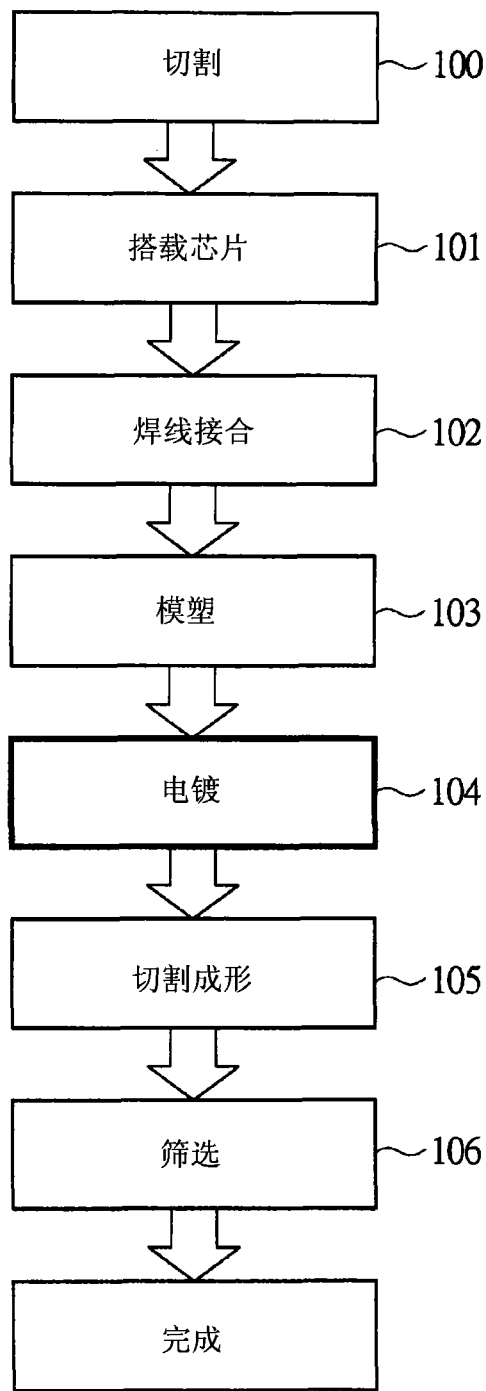


图11

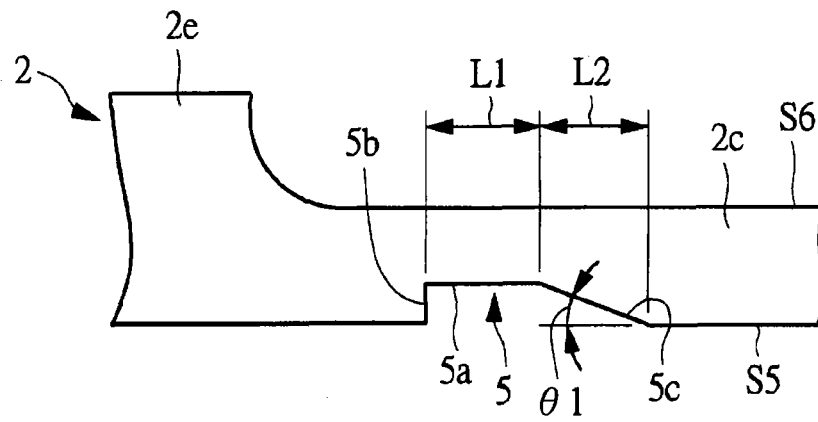


图14

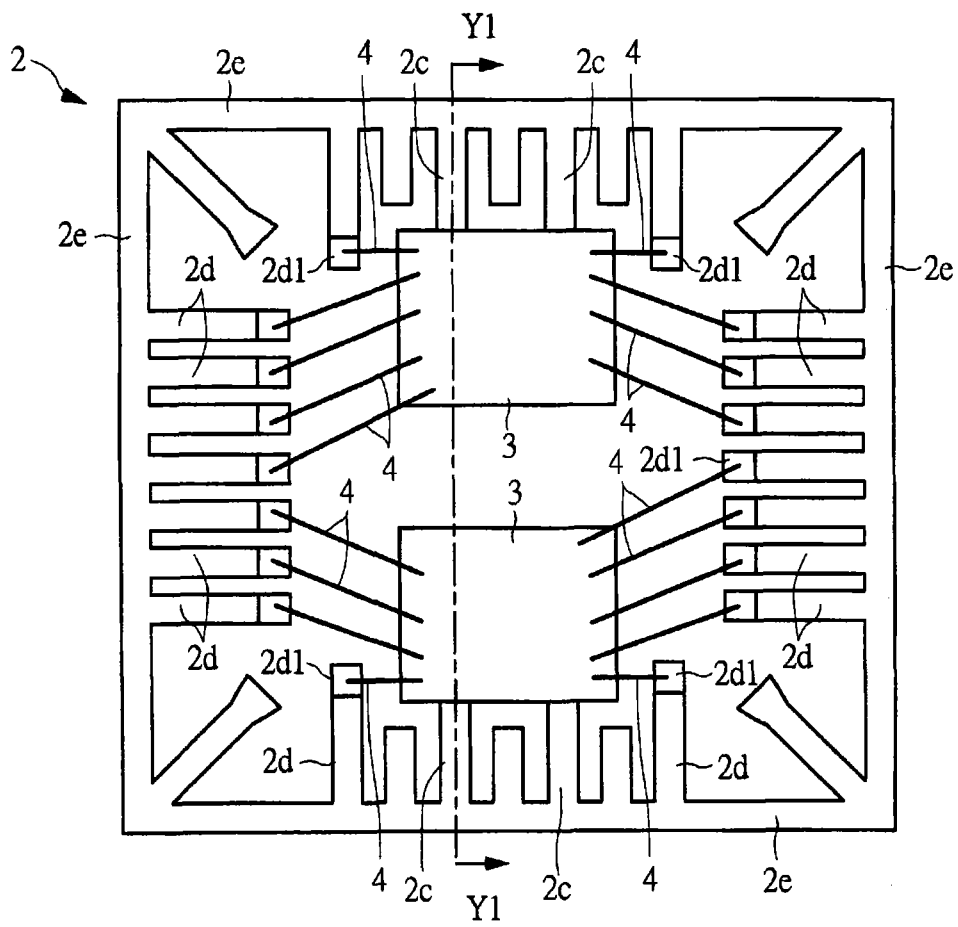


图 15

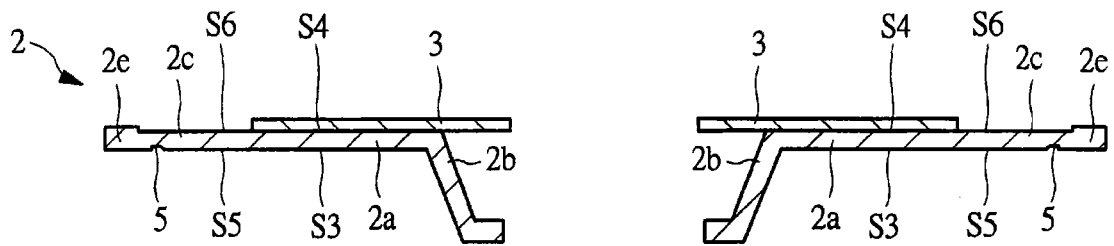


图16

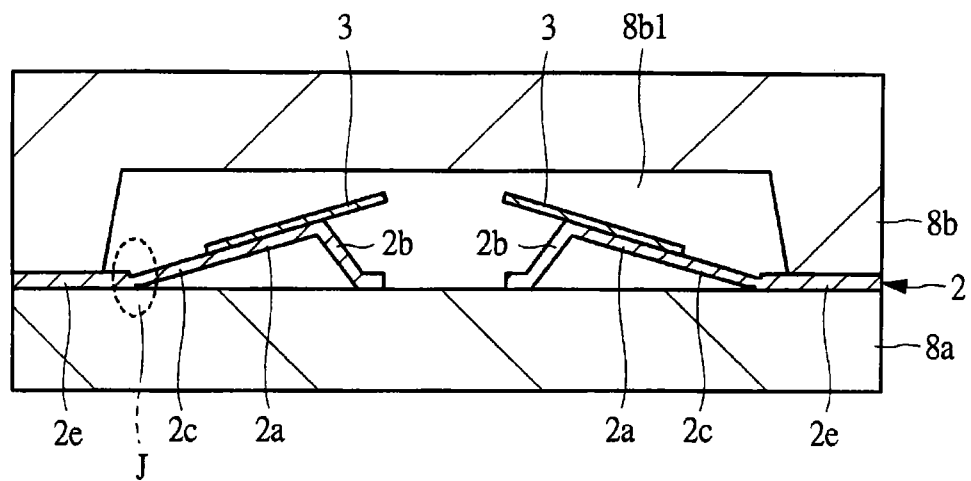


图17

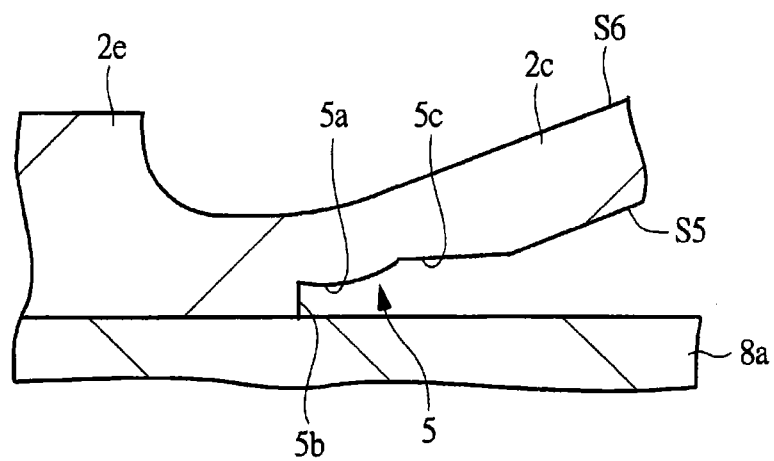


图18

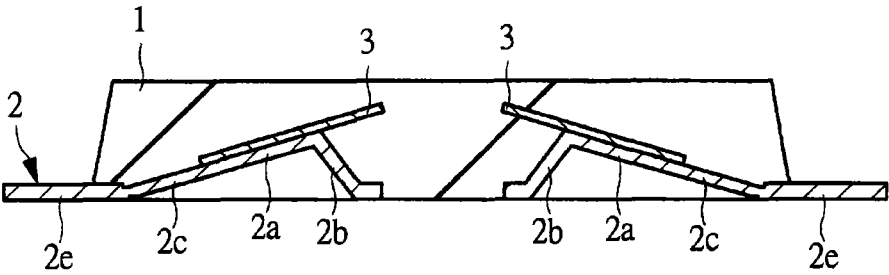


图19

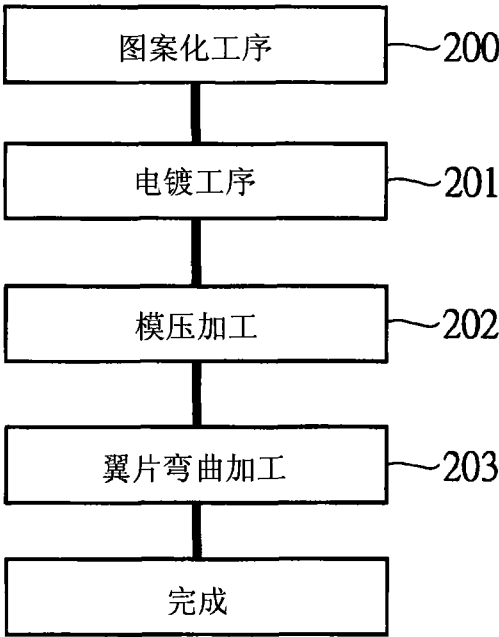


图20