



SUOMI-FINLAND
(FI)

Patentti- ja rekisterihallitus
Patent- och registerstyrelsen

[A] TIIVISTELMÄ - SAMMANDRAG

(11) (21) Patenttihakemus - Patentansökan	961853
(51) Kv.lk.6 - Int.cl.6	
G 11C 17/00	
(22) Hakemispäivä - Ansökningsdag	30.04.96
(24) Alkupäivä - Löpdag	29.08.95
(41) Tullut julkiseksi - Blivit offentlig	30.04.96
(86) Kv. hakemus - Int. ansökan	PCT/JP95/01711
(32) (33) (31) Etuoikeus - Prioritet	
31.08.94 JP 6-206545 P	

(71) Hakija - Sökande

1. Oki Electric Industry Co. Ltd, 7-12, Toranomom 1-chome, Minato-ku, Tokyo, Japan, (JP)

(72) Keksijä - Uppfinnare

1. Kai, Nobuhiro, 9-2, Yamato-cho, Miyazaki-shi, Miyazaki-Pref, Japan, (JP)

2. Kokubun, Hitoshi, 7-12, Toranomom 1-chome, Minato-ku, Tokyo, Japan, (JP)

(74) Asiamies - Ombud: Oy Heinänen Ab

(54) Keksinnön nimitys - Uppfinningens benämning

Puoli johdemuistilaite
Halvledarminnesapparat

(57) Tiivistelmä - Sammandrag

Koska molempien reunapuolien (solmu n1 ja solmu n2) logiikkatasot NMOSissa, jotka on liitetty sanalinjaan, on asetettu samalle tasolle vastaten lastun sallitasignaalin logiikkatasoa, jopa muistissa, jossa on MOS-transistori, jolla on lyhyt hilapituus joutu-
tuen vaastointikapasiteetin kasvusta, vuoto-
virtaa voidaan estää kulkemasta lastun odo-
tustilassa.

Eftersom logiknivåer av båda kantsidor (knu-
tar n1 och n2) i NMOS, som har anslutits
till en ordlinje, har ställts på samma nivå
som motsvarar logiknivån av flisans tillåt-
ningssignal även i minnet, som har en MOS-
transistor med kort gallerlängd p.g.a till-
växt av lagringskapacitet, kan läckflödet
förhindras att strömma i flisans vänte-
tillstånd.

