



(12) 发明专利

(10) 授权公告号 CN 101933234 B

(45) 授权公告日 2013. 06. 26

(21) 申请号 200980103831. 9

(22) 申请日 2009. 02. 06

(30) 优先权数据

12/027, 132 2008. 02. 06 US

(85) PCT申请进入国家阶段日

2010. 08. 02

(86) PCT申请的申请数据

PCT/US2009/033463 2009. 02. 06

(87) PCT申请的公布数据

W02009/100379 EN 2009. 08. 13

(73) 专利权人 高通股份有限公司

地址 美国加利福尼亚州

(72) 发明人 加里·约翰·巴兰坦

(74) 专利代理机构 北京律盟知识产权代理有限

责任公司 11287

代理人 刘国伟

(51) Int. Cl.

G06F 7/00 (2006. 01)

H03M 3/04 (2006. 01)

(56) 对比文件

US 2005/0093726 A1, 2005. 05. 05, 说明书第
[0021]–[0032] 段、图 2A–AB.WO 2007/082237 A1, 2007. 07. 19, 说明书第
[0020]–[0024] 段、图 2.

WO 02/27944 A2, 2002. 04. 04, 全文.

CN 101048938 A, 2007. 10. 03, 全文.

审查员 覃婧婵

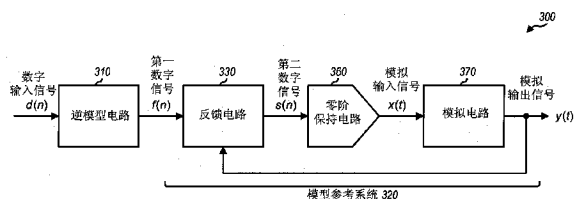
权利要求书3页 说明书10页 附图8页

(54) 发明名称

自适应高阶数 / 模转换

(57) 摘要

本发明描述用于使用一阶或较高阶保持来执行数 / 模转换的技术, 所述技术将简单的模拟电路用于信号重构并采用反馈控制技术。在一种设计中, 数 / 模转换电路包括逆模型电路、反馈电路、零阶保持 (ZOH) 电路及模拟电路。所述逆模型电路处理数字输入信号且提供第一数字信号。所述反馈电路接收所述第一数字信号及来自所述模拟电路的模拟输出信号, 执行低频率噪声滤波, 且提供第二数字信号。所述 ZOH 电路使用零阶保持来将所述第二数字信号从数字转换为模拟, 且提供用于所述模拟电路的模拟输入信号。所述模拟电路对所述模拟输入信号进行操作, 且提供所述模拟输出信号。所述模拟电路可为具有一个或一个以上极点的简单电路。



1. 一种用于使用一阶或较高阶保持来执行数 / 模转换的设备, 其包含 :
反馈电路, 其经配置以接收来自模拟电路的模拟输出信号及第一数字信号, 且提供第二数字信号 ;
零阶保持 ZOH 电路, 其耦合到所述反馈电路且经配置以接收所述第二数字信号且提供用于所述模拟电路的模拟输入信号, 所述反馈电路、所述零阶保持 ZOH 电路及所述模拟电路使用一阶或较高阶保持来执行数 / 模转换 ; 及
逆模型电路, 其耦合到所述反馈电路且经配置以接收数字输入信号且提供所述第一数字信号, 所述逆模型电路具有基于所述零阶保持 ZOH 电路及所述模拟电路的组合传递函数的逆反形式而确定的传递函数。
2. 根据权利要求 1 所述的设备, 其中所述反馈电路经配置以基于所述模拟输出信号而执行低频率噪声滤波。
3. 根据权利要求 1 所述的设备, 其中所述反馈电路包含 :
模型电路, 其具有基于所述模拟电路的传递函数而确定的传递函数。
4. 根据权利要求 3 所述的设备, 其中所述模型电路的所述传递函数是进一步基于所述零阶保持 ZOH 电路的传递函数而确定的。
5. 根据权利要求 3 所述的设备, 其中所述反馈电路进一步包含 :
适应电路, 其经配置以估计所述模拟电路的至少一个参数, 且其中所述模型电路的所述传递函数是基于所述至少一个所估计的参数。
6. 根据权利要求 3 所述的设备, 其中所述反馈电路进一步包含 :
适应电路, 其经配置以估计所述模拟电路的极点频率及增益, 且其中所述模型电路的所述传递函数是基于所述所估计的极点频率及增益。
7. 根据权利要求 1 所述的设备, 其中所述反馈电路包含 :
模型电路, 其经配置以接收所述第一数字信号且提供模型输出信号,
第一加法器, 其经配置以从所述模型输出信号中减去数字化输出信号且提供误差信号,
环路滤波器, 其经配置以对所述误差信号进行滤波且提供经滤波信号, 及
第二加法器, 其经配置以对所述经滤波信号及所述第一数字信号求和且提供所述第二数字信号。
8. 根据权利要求 7 所述的设备, 其中所述环路滤波器经配置以使用比所述第一数字信号的带宽小的带宽来执行噪声滤波。
9. 根据权利要求 7 所述的设备, 其中所述反馈电路进一步包含 :
模 / 数转换器 ADC, 其经配置以数字化所述模拟输出信号且提供所述数字化输出信号。
10. 根据权利要求 9 所述的设备, 其中所述模 / 数转换器 ADC 包含噪声整形调制器。
11. 根据权利要求 1 所述的设备, 其中所述反馈电路包含 :
用于所述第一数字信号的高通调制路径, 及
用于所述第一数字信号的低通调制路径。
12. 根据权利要求 1 所述的设备, 其中所述模拟电路包含至少一个极点。
13. 根据权利要求 1 所述的设备, 其中所述模拟电路具有 s 域传递函数 $G(s)$

$$G(s) = \frac{b}{s+a},$$

其中 a 为所述模拟电路的极点的频率, 且 b 为所述模拟电路的增益。

14. 根据权利要求 13 所述的设备, 其中所述极点的所述频率比所述第一数字信号的取样频率至少低十倍。

15. 一种集成电路, 其包含:

反馈电路, 其经配置以接收来自模拟电路的模拟输出信号及第一数字信号, 且提供第二数字信号;

零阶保持 ZOH 电路, 其耦合到所述反馈电路且经配置以接收所述第二数字信号且提供用于所述模拟电路的模拟输入信号, 所述反馈电路、所述零阶保持 ZOH 电路及所述模拟电路使用一阶或较高阶保持来执行数 / 模转换; 及

逆模型电路, 其耦合到所述反馈电路且经配置以接收数字输入信号且提供所述第一数字信号, 所述逆模型电路具有基于所述零阶保持 ZOH 电路及所述模拟电路的组合传递函数的逆反形式而确定的传递函数。

16. 根据权利要求 15 所述的集成电路, 其中所述反馈电路包含:

模型电路, 其经配置以接收所述第一数字信号且提供模型输出信号,

第一加法器, 其经配置以从所述模型输出信号中减去数字化输出信号且提供误差信号,

环路滤波器, 其经配置以对所述误差信号进行滤波且提供经滤波信号, 及

第二加法器, 其经配置以对所述经滤波信号及所述第一数字信号求和且提供所述第二数字信号。

17. 一种使用一阶或较高阶保持来执行数 / 模转换的方法, 其包含:

使用反馈电路来处理来自模拟电路的模拟输出信号及第一数字信号以获得第二数字信号;

使用零阶保持来将所述第二数字信号从数字转换为模拟以获得用于所述模拟电路的模拟输入信号;

使所述模拟输入信号通过所述模拟电路以获得所述模拟输出信号; 及

使用传递函数来处理数字输入信号以获得所述第一数字信号, 所述传递函数是基于所述零阶保持及所述模拟电路的组合传递函数的逆反形式而确定的。

18. 根据权利要求 17 所述的方法, 其中所述使用所述反馈电路来处理所述模拟输出信号及所述第一数字信号包含:

使用模型电路来处理所述第一数字信号以获得模型输出信号,

从所述模型输出信号中减去数字化输出信号以获得误差信号,

使用环路滤波器来对所述误差信号进行滤波以获得经滤波信号, 及

对所述经滤波信号及所述第一数字信号求和以获得所述第二数字信号。

19. 根据权利要求 18 所述的方法, 其进一步包含:

估计所述模拟电路的至少一个参数; 及

基于所述至少一个所估计的参数来实施所述模型电路的传递函数。

20. 根据权利要求 18 所述的方法, 其进一步包含:

估计所述模拟电路的极点频率及增益；及

基于所述所估计的极点频率及增益来实施所述模型电路的传递函数。

21. 一种用于使用一阶或较高阶保持来执行数 / 模转换的设备,其包含：

用于使用反馈电路来处理来自模拟电路的模拟输出信号及第一数字信号以获得第二数字信号的装置；

用于使用零阶保持来将所述第二数字信号从数字转换为模拟以获得用于所述模拟电路的模拟输入信号的装置；

用于使所述模拟输入信号通过所述模拟电路以获得所述模拟输出信号的装置；及

用于使用传递函数来处理数字输入信号以获得所述第一数字信号的装置,所述传递函数是基于所述零阶保持及所述模拟电路的组合传递函数的逆反形式而确定的。

22. 根据权利要求 21 所述的设备,其中所述用于使用所述反馈电路来处理

所述模拟输出信号及所述第一数字信号的装置包含：

用于使用模型电路来处理所述第一数字信号以获得模型输出信号的装置,

用于从所述模型输出信号中减去数字化输出信号以获得误差信号的装置,

用于使用环路滤波器来对所述误差信号进行滤波以获得经滤波信号的装置,及

用于对所述经滤波信号及所述第一数字信号求和以获得所述第二数字信号的装置。

23. 根据权利要求 22 所述的设备,其进一步包含：

用于估计所述模拟电路的至少一个参数的装置；及

用于基于所述至少一个所估计的参数来实施所述模型电路的传递函数的装置。

24. 根据权利要求 22 所述的设备,其进一步包含：

用于估计所述模拟电路的极点频率及增益的装置；及

用于基于所述所估计的极点频率及增益来实施所述模型电路的传递函数的装置。

自适应高阶数 / 模转换

技术领域

[0001] 本发明大体上涉及电子学,且更具体地说,涉及用于执行数 / 模转换的技术。

背景技术

[0002] 数 / 模转换器 (DAC) 为接收数字信号且输出模拟信号的电路。DAC 通常用于各种电子装置中以在数字电路与模拟电路之间提供接口。举例来说,例如蜂窝式电话等无线通信装置可包括一个或一个以上 DAC 以与发射器、音频输出电路、视频输出电路等介接。

[0003] 通常结合例如用以对来自 DAC 的模拟信号进行滤波的重构滤波器等模拟电路来使用 DAC。模拟电路可能相对较复杂,且可增加使用所述 DAC 的电子装置的复杂性及成本。需要使用简单的模拟电路来执行数 / 模转换以便降低复杂性及成本。

发明内容

[0004] 本文描述用于使用一阶或较高阶保持来执行数 / 模转换的技术。所述技术利用简单的模拟电路用于信号重构,且采用反馈控制技术来改进模拟电路的低频率行为且实现良好性能。

[0005] 在一种设计中,数 / 模转换电路包括逆模型电路、反馈电路、零阶保持 (ZOH) 电路及模拟电路。所述逆模型电路处理数字输入信号且提供第一数字信号。所述反馈电路接收所述第一数字信号及来自所述模拟电路的模拟输出信号,执行低频率噪声滤波,且提供第二数字信号。所述 ZOH 电路使用零阶保持将所述第二数字信号从数字转换为模拟,且提供用于所述模拟电路的模拟输入信号。所述模拟电路对所述模拟输入信号进行操作,且提供模拟输出信号。所述模拟电路可为具有一个或一个以上极点的简单电路。

[0006] 在一种设计中,所述反馈电路包括模型电路、第一及第二加法器、环路滤波器及模 / 数转换器 (ADC)。所述模型电路基于传递函数 $M(s)$ 对所述第一数字信号进行操作且提供模型输出信号。ADC 数字化所述模拟输出信号且提供数字化输出信号。第一加法器从所述模型输出信号中减去数字化输出信号,且提供误差信号。环路滤波器对所述误差信号进行滤波且提供经滤波信号。第二加法器对所述经滤波信号与所述第一数字信号求和且提供所述第二数字信号。所述反馈电路执行噪声滤波以便在最少地影响所述第一数字信号的同时改进所述模拟电路的低频率行为。

[0007] 所述模型电路的传递函数 $M(s)$ 可基于模拟电路的传递函数 $G(s)$ 及 ZOH 电路的传递函数 $Z(s)$ 而自适应地确定。适应电路可估计所述模拟电路的至少一个参数 (例如,极点频率及增益)。所述模型电路的传递函数 $M(s)$ 接着可基于所述所估计的参数而实施。逆模型电路可具有传递函数 $M^{-1}(s)$, 其为模型电路的传递函数 $M(s)$ 的逆反形式。

[0008] 下文进一步详细描述本发明的各方面及特征。

附图说明

[0009] 图 1A 展示常规数 / 模转换。

- [0010] 图 1B 展示数字输入信号及模拟输入信号。
- [0011] 图 1C 展示所述模拟输入信号的频谱响应。
- [0012] 图 2 展示使用一阶保持的数 / 模转换。
- [0013] 图 3 展示使用一阶或较高阶保持及负反馈的数 / 模转换电路的设计。
- [0014] 图 4 展示所述数 / 模转换电路内的反馈电路。
- [0015] 图 5 展示所述数 / 模转换电路的模型参考系统。
- [0016] 图 6 展示所述反馈电路内的模型电路。
- [0017] 图 7 展示使用一阶或较高阶保持及负反馈的数 / 模转换电路的另一设计。
- [0018] 图 8 展示使用一阶保持的模拟输出信号。
- [0019] 图 9 展示用于执行数 / 模转换的过程。
- [0020] 图 10 展示用于数 / 模转换的反馈处理的过程。
- [0021] 图 11 展示无线通信装置的框图。

具体实施方式

[0022] 图 1A 展示以常规方式执行数 / 模转换的装置 100 的框图。在装置 100 内, 数字电路 110 接收并处理数字数据, 且提供数字输入信号 $d(n)$, 其中 n 为样本索引。DAC 120 使用零阶保持将所述数字输入信号从数字转换为模拟, 且提供模拟输入信号 $\tilde{x}(t)$, 其中 t 为连续时间的变量。重构滤波器 130 对所述模拟输入信号进行滤波且提供模拟输出信号 $\tilde{y}(t)$ 。滤波器 130 可执行各种功能, 例如由数 / 模转换引起的图像衰减、对归因于零阶保持的频率响应下降的补偿等。

[0023] 图 1B 展示图 1A 中的数字输入信号 $d(n)$ 及模拟输入信号 $\tilde{x}(t)$ 的时序图。数字输入信号在离散时刻 n_1 、 n_2 等处含有数字值。DAC 120 通过输出并保持每一数字值持续取样周期 T 的整个持续时间来产生模拟输入信号 $\tilde{x}(t)$ 。所述模拟输入信号在每一取样时刻改变到所述取样时刻的新数字值。

[0024] 图 1C 展示时域阶梯函数的归因于零阶保持的频率响应 $Z(f)$ 。由 DAC 120 进行的零阶保持导致具有正弦 $(x)/x$ 形状的频率响应 $Z(f)$, 其中空值的位置由取样周期 T 确定。所述模拟输入信号 $\tilde{x}(t)$ 包括在零点处的所要信号分量 150 (其通过所述下降而经滤波) 以及在 $1/T$ 的倍数处的图像 160 (其通过正弦 $(x)/x$ 陷波而经滤波)。为了简单起见, 图 1C 中仅展示处于正频率的分量。重构滤波器 130 可尝试衰减高于 $1/T$ 的频率处的图像。重构滤波器 130 还可尝试补偿通带中归因于正弦 $(x)/x$ 响应的下降。重构滤波器 130 的复杂性可取决于各种因素, 例如信号带宽、取样速率、图像的所要衰减量、所要通带响应等。相对复杂的重构滤波器可用以满足适用需求, 但可增加装置 100 的复杂性及成本。

[0025] 需要使用简单的模拟电路在获得良好性能的同时执行数 / 模转换。这可通过使用一阶或较高阶保持来执行数 / 模转换而实现。一般来说, 本文所述的技术可用于高于零阶保持的任何阶。为了清晰起见, 下文针对一阶保持 (FOH) 描述所述技术的某些方面。

[0026] 图 2 展示使用一阶保持执行数 / 模转换的装置 200 的设计的框图。在装置 200 内, 数字电路 210 接收并处理数字数据, 且将数字输入信号 $d(n)$ 提供到数 / 模转换电路 220。在转换电路 220 内, 微分器 230 对数字输入信号进行微分运算且提供微分信号。ZOH 电路 240 使用零阶保持将所述微分信号从数字转换为模拟, 且提供模拟输入信号。积分器 250 对

所述模拟输入信号进行积分运算,且提供模拟输出信号 $y(t)$ 。

[0027] 转换电路 220 的总传递函数 $H(s)$ 可表达为:

$$[0028] \quad H(s) = \underbrace{\left[\frac{1-z^{-1}}{T} \right]}_{\text{微分器}} \underbrace{\frac{1-e^{-sT}}{sT}}_{\text{ZOH}} \underbrace{\frac{1}{s}}_{\text{积分器}} = \left(\frac{1-e^{-sT}}{sT} \right)^2, \text{等式 (1)}$$

[0029] 其中 $s = j\omega$, ω 为以弧度为单位的频率,且 z^{-1} 指示一个取样周期的延迟。

[0030] 如等式 (1) 中所示,零阶保持具有传递函数 $\frac{1-e^{-sT}}{sT}$ 。一般来说, L 阶保持具有传递

函数 $\left(\frac{1-e^{-sT}}{sT} \right)^{L+1}$, 其中 $L \geq 0$ 。等式 (1) 指示一阶保持可使用图 2 中所示的微分器 230、ZOH 电路 240 及积分器 250 的组合来实现。

[0031] 数/模转换电路 220 可能由于若干原因而难以实施或实施起来不切实际。第一,理想/纯积分器通常为不可实现的,但可通过在低频率处具有极点的电路来近似。第二,积分器与具有极点的电路两者易受可能严重降级模拟输出信号的质量的低频率噪声、漂移及干扰。

[0032] 在一方面中,数/模转换电路包括具有一个或一个以上极点的简单模拟电路及用以改进所述模拟电路的低频率行为的数字反馈电路。所述转换电路可使用一阶或较高阶保持来执行数/模转换,且可较平滑地重构所述模拟输出信号。所述一阶或较高阶保持可通过使用反馈控制技术导引来自模拟电路的模拟输出信号而实现。

[0033] 图 3 展示使用一阶或较高阶保持及负反馈的数/模转换电路 300 的设计的框图。在转换电路 300 内,逆模型电路 310 如以下描述接收并处理数字输入信号 $d(n)$, 且提供第一数字信号 $f(n)$ 。反馈电路 330 接收所述第一数字信号及模拟输出信号 $y(t)$, 且产生提供所要模拟输出信号的第二数字信号 $s(n)$ 。ZOH 电路 360 使用零阶保持将所述第二数字信号从数字转换为模拟, 且提供模拟输入信号 $x(t)$ 。模拟电路 370 对所述模拟输入信号进行操作, 且提供模拟输出信号 $y(t)$ 。模拟电路 370 可近似于具有单一极点的积分器, 或可实施具有多个极点的较高阶滤波器。

[0034] 反馈电路 330 执行若干功能。第一,反馈电路 330 尝试改进模拟电路 370 的低频率行为。第二,反馈电路 330 尝试传递所述第一数字信号的信号成分。反馈电路 330、ZOH 电路 360 及模拟电路 370 (所述电路形成模型参考系统 320) 的组合传递函数可经设计以紧密匹配 ZOH 电路 360 及模拟电路 370 的组合传递函数。逆模型电路 310 可具有为模型参考系统 320 的传递函数的逆反形式的传递函数, 使得转换电路 300 的总响应在宽频带上为平坦的。

[0035] 图 4 展示模型参考系统 320a 及反馈电路 330a 的框图, 所述模型参考系统 320a 及反馈电路 330a 为图 3 中的模型参考系统 320 及反馈电路 330 的一种设计。为了简单起见, 图 4 展示各种电路的在 s 域中的传递函数, 所述 s 域通常用于模拟电路及连续时间中的信号。反馈电路 330a 接收所述第一数字信号 $f(n)$ 及所述模拟输出信号 $y(t)$, 且产生所述第二数字信号 $s(n)$ 。

[0036] 在反馈电路 330a 内, 模型电路 340 接收所述第一数字信号 $f(n)$ 且提供模型输出信号 $u(n)$ 。ADC 380 接收并数字化所述模拟输出信号 $y(t)$, 且提供数字化输出信号 $v(n)$ 。

加法器 342 从所述模型输出信号中减去数字化输出信号,且提供误差信号 $e(n)$ 。环路滤波器 350 对所述误差信号进行滤波且提供经滤波信号。加法器 352 对经滤波信号及第一数字信号求和,且提供所述第二数字信号 $s(n)$ 。

[0037] 反馈电路 330a、ZOH 电路 360 及模拟电路 370 形成模型参考自适应控制系统,且可使用自适应控制技术来分析。环路滤波器 350 确定所述自适应控制系统的噪声滤波及环路动态。在一种设计中,环路滤波器 350 的传递函数 $F(s)$ 可表达为:

$$[0038] \quad F(s) = \frac{1}{s+p}, \text{等式 (2)}$$

[0039] 其中 p 为环路滤波器的极点的频率。

[0040] 传递函数 $F(s)$ 确定由加法器 342 及 352、环路滤波器 350、ZOH 电路 360、模拟电路 370 及 ADC 380 形成的环路 332 的闭环环路带宽。环路滤波器 350 的窄带宽可提供较多噪声滤波但较慢瞬态响应。相反,环路滤波器 350 的较宽带宽可提供较少噪声滤波但较快瞬态响应。环路滤波器 350 的带宽可经选择以实现所要噪声滤波及环路动态。

[0041] 反馈电路 330a 实施两点或双端口调制以便实现模拟输出信号的宽带调制。在反馈电路 330a 内,第一数字信号 $f(n)$ 被提供到高通调制路径及低通调制路径两者。在高通调制路径中,所述第一数字信号从反馈电路 330a 的输入直接提供到加法器 352。在低通调制路径中,所述第一数字信号经由模型电路 340、加法器 342 及环路滤波器 350 提供到加法器 352。所述低通调制路径的带宽由模型电路 340 及环路滤波器 350 确定,且可为相对较窄。通过经由分离的高通及低通调制路径施加所述第一数字信号,所述自适应控制系统可提供具有比自适应控制系统的闭环环路带宽宽的信号带宽的第二数字信号。

[0042] 模型电路 340 具有 s 域中的传递函数 $M(s)$, ZOH 电路 360 具有 s 域中的传递函数 $Z(s)$,且模拟电路 370 具有 s 域中的传递函数 $G(s)$ 。模型电路 340 的传递函数可经界定以匹配 ZOH 电路 360 及模拟电路 370 的组合传递函数,如下:

$$[0043] \quad M(s) = Z(s) \cdot G(s). \quad \text{等式 (3)}$$

[0044] 如果等式 (3) 经实现,则反馈电路 330a、ZOH 电路 360 及模拟电路 370 的组合传递函数将等于 $Z(s) \cdot G(s)$ 。在此情况下,反馈电路 330a 可在最少地影响总传递函数的同时改进模拟电路 370 的低频率行为。

[0045] 图 5 展示模型参考控制系统 520 的框图,所述模型参考控制系统 520 为图 3 中的模型参考系统 320 的模型。为简单起见,从系统 520 省略图 4 中的 ZOH 电路 360 及 ADC 380。在系统 520 中,模型电路 540、加法器 542、环路滤波器 550 及加法器 552 分别以与图 4 中的模型电路 340、加法器 342、环路滤波器 350 及加法器 352 相同的方式耦合。模拟电路 570 直接耦合到加法器 552 的输出。

[0046] 对于一阶保持,模拟电路 570 的传递函数 $G(s)$ 及模型电路 540 的传递函数 $M(s)$ 可表达为:

$$[0047] \quad G(s) = \frac{b}{s+a}, \text{及} \quad \text{等式 (4)}$$

$$[0048] \quad M(s) = \frac{b_m}{s+a_m}, \text{等式 (5)}$$

[0049] 其中 a 为模拟电路 570 的极点的频率,

[0050] b 为模拟电路 570 的增益,

[0051] a_m 为模型电路 540 的极点的频率, 且

[0052] b_m 为模型电路 540 的增益。

[0053] 等式 (4) 中的传递函数 $G(s)$ 可使用与电阻器 (R) 及电容器 (C) 并联的电流源、无源 RC 滤波器、开关电容滤波器等来实施。极点频率 a 可由电阻器及电容器的值来确定。增益 b 可取决于驱动电阻器及电容器的电流源及 / 或其它有源电路的增益。

[0054] 在模型参考控制系统 520 中, 模拟电路 570 为待控制的对象 (plant)。术语“对象”在控制系统内通常用于其输出将通过施加适当输入而控制的块。对于模型参考控制系统 520, 对象 (其为具有等式 (4) 中的传递函数 $G(s)$ 的模拟电路 570) 经激励以遵循模型 (其为具有等式 (5) 中的传递函数 $M(s)$ 的模型电路 540)。如果模型电路 540 的极点频率 a_m 及增益 b_m 匹配模拟电路 570 的极点频率 a 及增益 b , 则系统 520 的总传递函数与模型电路 540 的传递函数相同。

[0055] 模拟电路 570 的极点频率及增益可经设定为所要值。然而, 归因于组件容差及 / 或其它因素, 模拟电路 570 的极点频率及增益可能不同于所要值及 / 或可能为并非已知的。在此情况下, 模拟电路 570 的极点频率及增益可经自适应地确定。

[0056] 图 6 展示模型电路 540a 的框图, 所述模型电路 540a 为图 5 中的模型电路 540 的一种设计。在此设计中, 模型电路 540a 自适应地估计模拟电路 570 的参数 a 及 b , 且将所估计的参数 a_m 及 b_m 应用于其传递函数 $M(s)$ 。

[0057] 在模型电路 540a 内, 加法器 612 接收乘法器 626 的输出且从所述第一数字信号 $f(n)$ 减去乘法器 626 的所述输出。累加器 614 累加加法器 612 的输出且提供累加信号 $k(n)$ 。乘法器 616 使累加信号与来自电路 634 的 b_m 相乘且提供模型输出信号 $u(n)$ 。

[0058] 乘法器 622 使累加信号 $k(n)$ 与来自加法器 542 的误差信号 $e(n)$ 相乘。电路 624 使用增益 g_1 来按比例缩放乘法器 622 的输出, 累加经按比例缩放的结果, 且提供 a_m , a_m 为模拟电路 570 的极点频率 a 的估计。乘法器 626 使累加信号 $k(n)$ 与 a_m 相乘且将其输出提供到加法器 612。

[0059] 乘法器 632 使第一数字信号 $f(n)$ 与误差信号 $e(n)$ 相乘。电路 634 使用增益 $-g_2$ 来按比例缩放乘法器 632 的输出, 累加经按比例缩放的结果, 且提供 b_m , b_m 为模拟电路 570 的增益 b 的估计。

[0060] 电路 624 的增益 g_1 确定参数 a_m 的适应率, 且电路 634 的增益 g_2 确定参数 b_m 的适应率。可选择增益 g_1 及 g_2 以分别实现 a_m 及 b_m 的所要适应率。一旦适应已收敛, a_m 便应紧密匹配 a , 且 b_m 便应紧密匹配 b 。模型电路 540a 接着将实施等式 (5) 中所示的传递函数 $M(s)$ 。

[0061] 图 6 展示自适应地估计模拟电路 570 的参数且将所估计的参数应用于模型电路 540 的一种设计。还可以其它方式来估计模拟电路 570 的参数。

[0062] 图 7 展示使用一阶或较高阶保持及负反馈的数 / 模转换电路 700 的设计的框图。转换电路 700 包括逆模型电路 710、反馈电路 730、ZOH 电路 760 及模拟电路 770, 其分别以与图 3 中的逆模型电路 310、反馈电路 330、ZOH 电路 360 及模拟电路 370 相同的方式耦合。

[0063] 在图 7 所示的设计中, 反馈电路 730 包括模型电路 740、加法器 742、环路滤波器 750、加法器 752 及 ADC 780, 其分别以与图 4 中的模型电路 340、加法器 342、环路滤波器

350、加法器 352 及 ADC 380 相同的方式耦合。反馈电路 730 进一步包括适应电路 790, 适应电路 790 可接收第一数字信号 $f(n)$ 、误差信号 $e(n)$ 、第二数字信号 $s(n)$ 及 / 或数字化输出信号 $v(n)$ 。适应电路 790 可估计 ZOH 电路 760 的传递函数 $Z(s)$ 及 / 或模拟电路 770 的传递函数 $G(s)$ 的参数。模型电路 740 的传递函数 $M(s)$ 可基于所估计的参数来界定, 以匹配 ZOH 电路 760 及模拟电路 770 的组合传递函数 $Z(s) \cdot G(s)$ 。对于一阶保持, 适应电路 790 可如图 6 中所示来实施。对于较高阶保持, 适应电路 790 可使用 Y·D·兰道 (Landau, Y. D.) 在“自适应控制——模型参考方法 (Adaptive Control, The Model Reference Approach)” (马塞尔·德克尔有限公司 (Marcel Dekker, Inc.), 1979 年) 中描述的反馈控制技术来实施。逆模型电路 710 具有传递函数 $M^{-1}(s)$, 其为模型电路 740 的传递函数 $M(s)$ 的逆反形式。

[0064] 数 / 模转换电路 700 可实施一阶或较高阶保持。对于真正 L 阶保持, 对象包括级联耦合的 L 个积分器, 其中 L 可为一或更大。这 L 个积分器可经近似为在充分高的频率处具有 L 个极点。对于 L 阶保持, 模拟电路 770 可包括 L 个极点以近似于 L 个积分器。作为实例, 对于二阶保持, 模拟电路 770 可包括两个极点, 且可具有以下传递函数:

$$[0065] \quad G(s) = \left(\frac{b_1}{s+a_1} \right) \cdot \left(\frac{b_2}{s+a_2} \right), \text{ 等式 (6)}$$

[0066] 其中 a_1 及 a_2 为两个极点的频率, 且

[0067] b_1 及 b_2 为与两个极点相关联的增益。

[0068] 对于任何给定阶 L, 模型电路 740 可具有 ZOH 电路 760 及模拟电路 770 的组合传递函数。

[0069] 为了清晰起见, 图 5 及图 6 省略了图 4 中的 ZOH 电路 360 及 ADC 380。此外, 图 4 到图 7 展示各种电路的在 s 域中的传递函数, 所述 s 域通常用于模拟电路及连续时间中的信号。在实际实施方案中, 仅模拟电路以及 ZOH 电路及 ADC 的部分为模拟 / 连续的, 且剩余电路为数字 / 离散时间。因此, ZOH 电路及 ADC 左方的所有电路可使用数字电路来实施。

[0070] 由于模型电路是以离散时间数字地实施, 所以模拟电路可仅在对应用于取样时刻的离散时刻处受控。在取样时刻之间, 所述模拟输出信号 $y(t)$ 取决于模拟电路的连续时间响应。ZOH 电路接收第二数字信号 $s(n)$ 且针对第二数字信号中的每一样本向模拟电路提供阶梯响应, 例如, 如图 1B 中所示。取样时刻之间的模拟输出信号是由模拟电路的阶梯响应来确定的。

[0071] 对于一阶保持, 具有等式 (4) 中所示的单极点传递函数 $G(s)$ 的模拟电路的阶梯响应 $g(t)$ 可表达为:

$$[0072] \quad g(t) = \frac{b}{a} \cdot (1 - e^{-at}) = \frac{b}{a} \cdot \left(a \cdot t - \frac{(a \cdot t)^2}{2!} + \frac{(a \cdot t)^3}{3!} + \dots \right), \text{ 等式 (7)}$$

[0073] 其中“!”指示阶乘。

[0074] 在等式 (7) 中, b/a 为 DC 处的增益且为比例因子。阶梯响应可使用等式 (7) 中的第二个等号右边的具有不同阶的一系列项来近似。第一项 $a \cdot t$ 为具有斜率 a 的直线。后续项可视为所述直线的误差。如果极点频率比取样频率低很多, 或 $a \ll 1/T$, 则 $g(t)$ 在样本之间几乎为线性的。举例来说, 极点频率可为约数千赫 (KHz), 而取样频率可为约数兆赫

(MHz)。如果极点频率 a 相对较低,则模拟输出信号将为样本的近分段线性内插,且数 / 模转换电路将接近一阶保持。

[0075] 图 8 展示使用一阶保持的数 / 模转换电路 300 或 700 中的来自 ZOH 电路的模拟输入信号 $x(t)$ 及来自模拟电路的模拟输出信号 $y(t)$ 的时序图。模拟输入信号 $x(t)$ 是使用虚线来展示且在每一取样时刻 n_1 、 n_2 等处具有阶梯响应。模拟输出信号 $y(t)$ 归因于等式 (4) 中所示的单极点传递函数 $G(s)$ 而在取样时刻之间近似线性地变化。实际上,图 8 中的 FOH 响应将被延迟达至少一个样本以允许用于必要处理的时间。

[0076] 图 9 展示用于基于本文所述的技术来执行数 / 模转换的过程 900 的设计。可使用逆模型电路来处理数字输入信号以获得第一数字信号 (框 912)。可使用反馈电路来处理第一数字信号及来自模拟电路的模拟输出信号以获得第二数字信号 (框 914)。可使用零阶保持将第二数字信号从数字转换为模拟以获得用于模拟电路的模拟输入信号 (框 916)。可使模拟输入信号通过模拟电路以获得所述模拟输出信号 (框 918)。

[0077] 所述模拟电路可包含一个或一个以上极点。对于一阶保持,模拟电路可具有等式 (4) 中所示的传递函数。对于二阶保持,模拟电路可具有等式 (6) 中所示的传递函数。模拟电路的每一极点的频率可比第一数字信号的取样频率低得多 (例如,低至少十倍)。

[0078] 图 10 展示图 9 中的框 914 的设计。可使用模型电路来处理第一数字信号以获得模型输出信号 (框 1012)。可使用 ADC 来数字化模拟输出信号以获得数字化输出信号 (框 1014)。可从模型输出信号中减去所述数字化输出信号以获得误差信号 (框 1016)。可使用环路滤波器来对误差信号进行滤波以获得经滤波信号 (框 1018)。可将经滤波信号与第一数字信号求和以获得第二数字信号 (框 1020)。

[0079] 模型电路可具有基于 ZOH 电路及模拟电路的传递函数而确定的传递函数。适应电路可估计模拟电路的至少一个参数,且模型电路的传递函数可基于所述所估计的参数来实施。举例来说,适应电路可估计模拟电路的极点频率及增益,且模型电路的传递函数可基于所估计的极点频率及增益来实施。环路滤波器可执行噪声滤波,且可具有比第一数字信号的带宽小得多的带宽。

[0080] 在图 4 到图 7 中所示的设计中,主要噪声源为来自模拟电路的闪烁噪声及白噪声以及来自反馈路径中的 ADC 的反馈噪声。白噪声大部分在环路带宽外且因此未被控制或减轻。模拟电路可经设计以实现可接受等级的白噪声。闪烁噪声主要处于低频率下,且可在环路带宽充分高的情况下受环路抑制。环路的最小带宽可取决于 (例如,大于) 闪烁噪声的转角频率。环路的最大带宽可取决于由反馈路径中的 ADC 注入的噪声。环路带宽可基于待抑制的闪烁噪声量 (具有较大环路带宽为较佳的) 与待抑制的反馈噪声量 (具有较小环路带宽为较佳的) 之间的折衷来选择。

[0081] 噪声整形转换器可用于反馈路径中的 ADC 以便减轻反馈噪声。噪声整形转换器可数字化模拟输出信号,使得量化噪声中的大部分被推到较高频率,例如被推到环路滤波器的抑止频带中。如果本文所述的 DAC 用于正交上变频转换器的同相 (I) 及正交 (Q) 分支中的每一者中且如果一阶西格玛 - 德耳塔 (sigma-delta, $\Sigma \Delta$) 调制器用于每一 DAC 的反馈路径中,则误差向量量值 (EVM) 可表达为:

[0082]
$$\text{EVM} = 100 \cdot \left(\frac{\pi^2}{3} q^2 \frac{(2/2^N)^2}{12} \frac{1}{\text{OSR}^3} \right)^{1/2}, \quad \text{等式 (8)}$$

[0083] 其中 q 为 I 或 Q 信号的峰值与均方根 (rms) 比,

[0084] N 为来自每一 $\Sigma \Delta$ 调制器的位数,且

[0085] OSR 为超取样率,其为取样频率除以两倍的信号带宽 (即,此实例中的环路带宽)。

[0086] 举例来说,对于以码片速率的四倍来取样的宽带码分多址 (WCDMA) 信号,一位一阶 $\Sigma \Delta$ 调制器可用于 I 及 Q DAC 中。在此情况下,对于 50KHz 的环路带宽, $q \approx 2$, 且 $\text{EVM} \approx 0.06\%$ 。此低 EVM 可为可忽略的。

[0087] 一般来说,环路可能够抵制具有小于环路带宽的转角频率的闪烁噪声。较高环路带宽可用于对抗闪烁噪声的较高转角频率。然而,来自 ADC 的反馈噪声应低对应量以便避免过多降级。

[0088] 本文所述的数 / 模转换电路可降低 ZOH 电路的动态范围要求。如图 3 及图 7 所示,数 / 模转换电路可包括逆模型电路,其可为微分器的近似。在此情况下,提供到 ZOH 电路的第二数字信号 $s(n)$ 为数字输入信号 $d(n)$ 的导数,且此导数为离散时间中的相邻样本之间的差异。数字输入信号 $d(n)$ 通常为平滑且超取样的,所以数字输入信号中的相邻样本之间的峰值差异可能比数位输入信号本身的峰值小得多。因此, ZOH 电路的输入动态范围可减小。作为实例,对于 WCDMA,一阶保持可将 ZOH 电路的输入动态范围减小两个或两个以上位,且二阶保持可将输入动态范围减小四个或四个以上位。

[0089] 本文所述的数 / 模转换电路利用简单的模拟电路 (例如,具有一个或一个以上极点),且使用样本数据控制技术来导引模拟电路的输出。一般来说,模拟电路的阶 (且因此复杂性) 将确定模拟输出信号的重构的平滑性。在模拟电路之后可能需要或可能不需要重构滤波器,且重构滤波器可取决于数 / 模转换电路的设计及输出信号要求而经简化。

[0090] 本文所述的数 / 模转换电路可提供若干优势。第一,模拟电路可相对较简单,例如,单一极点。所述简单的模拟电路还可意味着电路参数 (例如,极点频率 a 及增益 b) 可较容易地识别且随后数字地校正。第二,取样速率可仅基于控制所述模拟电路的需要而非仅通过数字图像的频率来确定。较低取样速率可用于数字输入信号,这可减少功率消耗。第三, ZOH 电路的输入动态范围可归因于在反馈电路之前的逆模型电路而得以减小。

[0091] 对于较高阶保持,上述优势在以反馈电路的较大复杂性为代价的情况下可能较大。举例来说,较高阶保持可提供较平滑信号重构、ZOH 电路的较低输入动态范围、较低取样速率等。作为实例,对于使用二阶保持的 WCDMA,取样速率可减小多达八倍,例如,从码片速率的 32 倍 (码片 $\times 32$) 减小到码片速率的四倍 (码片 $\times 4$)。

[0092] 本文所述的数 / 模转换电路可用于各种应用,例如通信、计算、网络连接、个人电子装置等。举例来说,数 / 模转换电路可用于无线通信装置、蜂窝式电话、个人数字助理 (PDA)、手持式装置、游戏装置、计算装置、膝上型计算机、消费型电子装置、个人计算机、无绳电话等。下文描述无线通信装置中的数 / 模转换电路的实例使用。

[0093] 图 11 展示用于无线通信系统的无线通信装置 1100 的设计的框图。无线装置 1100 可为蜂窝式电话、终端、手持机、无线调制解调器等。无线通信系统可为 cdma2000 系统、WCDMA 系统、全球移动通信系统 (GSM) 等。

[0094] 无线装置 1100 能够经由接收路径及发射路径来提供双向通信。在接收路径上,基站(未图示)所发射的信号由天线 1110 接收且被提供到接收器 1112。接收器 1112 调节所接收信号,且将输入基带信号提供到区段 1120 内的 ADC 1114。在发射路径上,DAC1116 接收待发射的数据且将输出基带信号提供到发射器 1118。DAC 1116 可使用本文所述的数/模转换电路来实施。发射器 1118 处理并调节基带输出信号且产生经调制信号,所述经调制信号经由天线 1110 发射到基站。接收器 1112 及发射器 1116 可支持 cdma2000、WCDMA、GSM 等。

[0095] 区段 1120 包括各种处理、接口及存储器单元,例如调制解调器处理器 1122、精简指令集计算机/数字信号处理器(RISC/DSP)1124、控制器/处理器 1126、存储器 1128 及输入/输出(I/O)电路 1130。调制解调器处理器 1122 可执行用于数据发射及接收的处理,例如,编码、调制、解调、解码等。RISC/DSP 1124 可执行用于无线装置 1100 的一般及专用处理。控制器/处理器 1126 可指导区段 1120 内的各种单元的操作。存储器 1128 可存储用于区段 1120 内的各种单元的数据及/或指令。I/O 电路 1130 可经由 DAC 1132 与外部 I/O 装置 1140 通信,DAC 1132 可使用本文所述的数/模转换电路来实施。

[0096] 本文所述的数/模转换电路可通过各种手段来实施。举例来说,数/模转换电路可以硬件、固件、软件或其组合来实施。对于硬件实施方案,数/模转换电路的各种电路可实施于以下各项上:集成电路(IC)、模拟 IC、射频 IC(RFIC)、混合信号 IC、专用集成电路(ASIC)、数字信号处理器(DSP)、数字信号处理装置(DSPD)、可编程逻辑装置(PLD)、现场可编程门阵列(FPGA)、处理器、控制器、微控制器、微处理器、电子装置、经设计以执行本文所述的功能的其它电子单元、计算机或其组合。

[0097] 还可使用例如互补金属氧化物半导体(CMOS)、N 沟道 MOS(N-MOS)、P 沟道 MOS(P-MOS)、双极结型晶体管(BJT)、双极 CMOS(BiCMOS)、硅锗(SiGe)、砷化镓(GaAs)等各种 IC 工艺技术来制造数/模转换电路。

[0098] 可使用执行本文中所描述的功能的固件及/或软件代码(例如,程序、函数、模块、指令等)来实施数/模转换电路的某些部分。一般来说,可将任何有形地体现固件及/或软件代码的计算机/处理器可读媒体用于实施本文中所描述的技术。举例来说,固件及/或软件代码可存储于存储器(例如,图 11 的存储器 1128)中,且由处理器(例如,处理器 1126)执行。存储器可实施于处理器内或处理器外部。

[0099] 固件及/或软件代码可存储于计算机可读媒体上或经由计算机可读媒体来传输。计算机可读媒体包括计算机存储媒体与通信媒体(包括有助于将计算机程序从一个地方传送到另一个地方的任何媒体)两者。存储媒体可为可由计算机存取的任何可用媒体。借助于实例而非限制,此类计算机可读媒体可包含随机存取存储器(RAM)、只读存储器(ROM)、非易失性随机存取存储器(NVRAM)、可编程只读存储器(PROM)、电可擦除 PROM(EEPROM)、快闪(FLASH)存储器或其它光盘存储装置、磁盘存储装置或其它磁性存储装置,或可用于以指令或数据结构的形式携带或存储所要程序代码且可由计算机存取的任何其它媒体。而且,可适当地将任何连接称为计算机可读媒体。举例来说,如果使用同轴电缆、光纤电缆、双绞线、数字订户线(DSL)或例如红外线、无线电及微波等无线技术从网站、服务器或其它远程源传输软件,则同轴电缆、光纤电缆、双绞线、DSL 或例如红外线、无线电及微波等无线技术包括于媒体的定义中。如本文中所使用,磁盘及光盘包括紧凑光盘(CD)、

激光光盘、光学光盘、数字通用光盘 (DVD)、软性磁盘及蓝光光盘,其中磁盘通常以磁性方式再现数据,而光盘通常通过激光以光学方式再现数据。上述各项的组合也应包括在计算机可读媒体的范围内。

[0100] 实施本文中所述的数 / 模转换电路的设备可为单独装置或可为较大装置的部分。装置可为 (i) 单独 IC、(ii) 可包括用于存储数据及 / 或指令的存储器 IC 的一个或一个以上 IC 的集合、(iii) 例如 RF 接收器 (RFR) 或 RF 发射器 / 接收器 (RTR) 等 RFIC、(iv) 例如移动台调制解调器 (MSM) 等 ASIC、(v) 可嵌入其它装置内的模块、(vi) 接收器、蜂窝式电话、无线装置、手持机或移动单元、(vii) 等。

[0101] 提供本发明的先前描述以使得所属领域的技术人员能够制造或使用本发明。所属领域的技术人员将易于了解对本发明的各种修改,且在不脱离本发明的范围的情况下,本文中定义的一般原理可应用于其它变型。因此,本发明并不希望限于本文中所描述的实例及设计,而是应被赋予与本文所揭示的原理及新颖特征一致的最广范围。

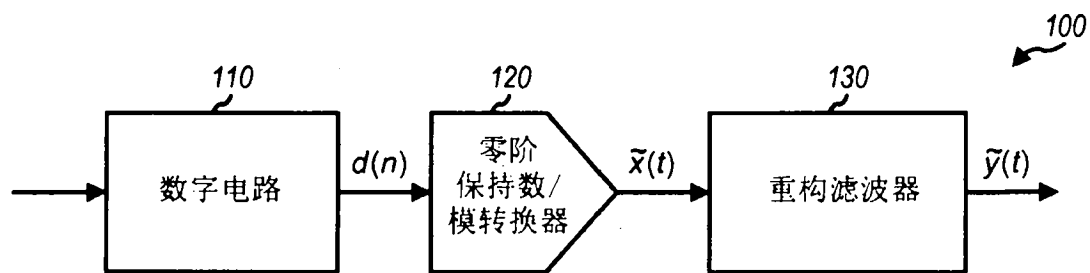


图 1A

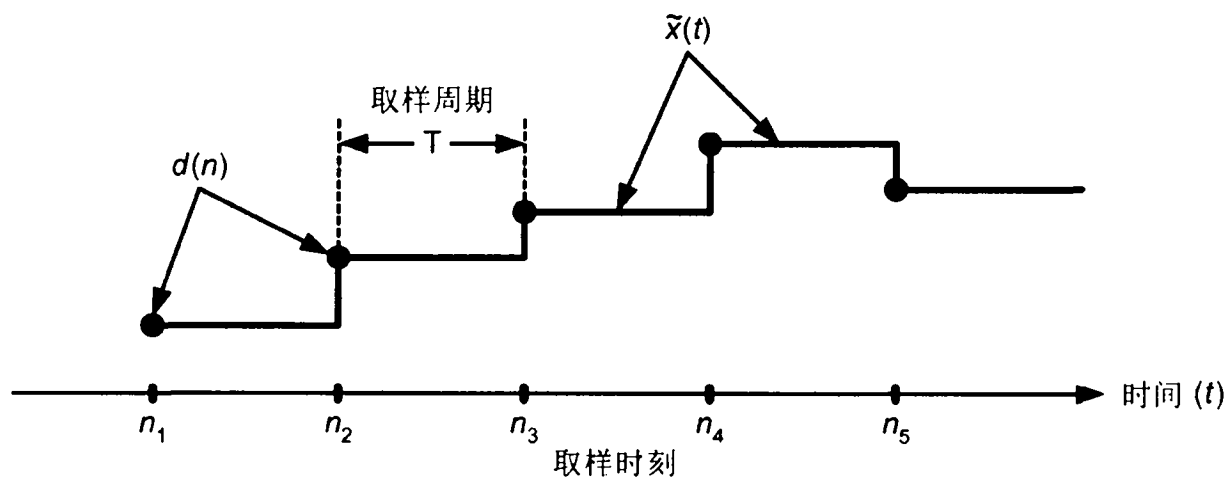


图 1B

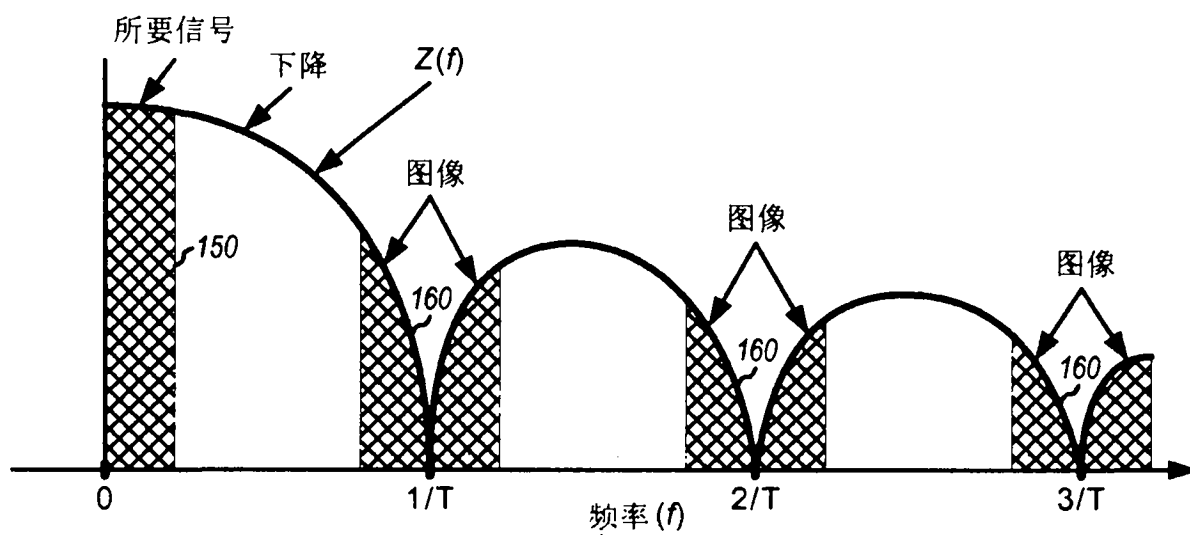


图 1C

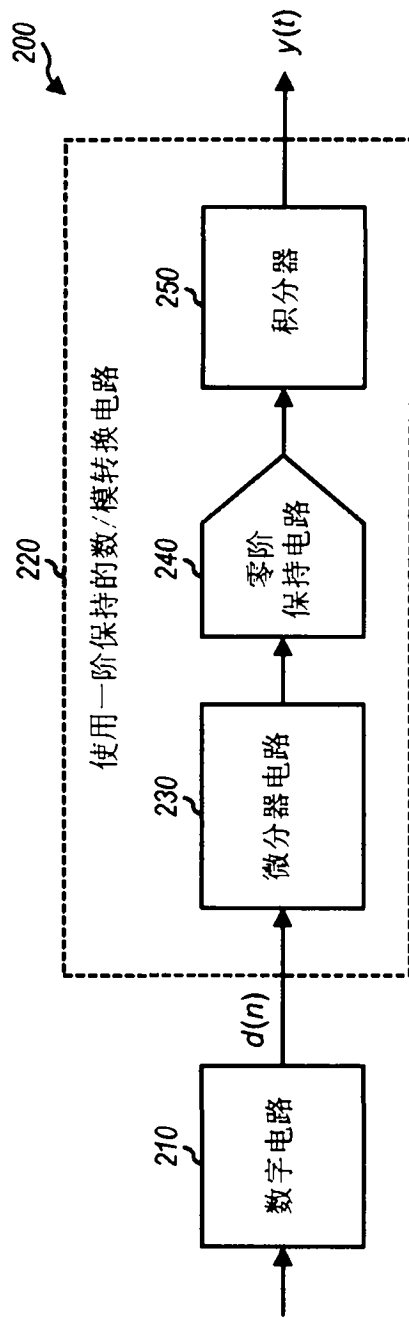


图 2

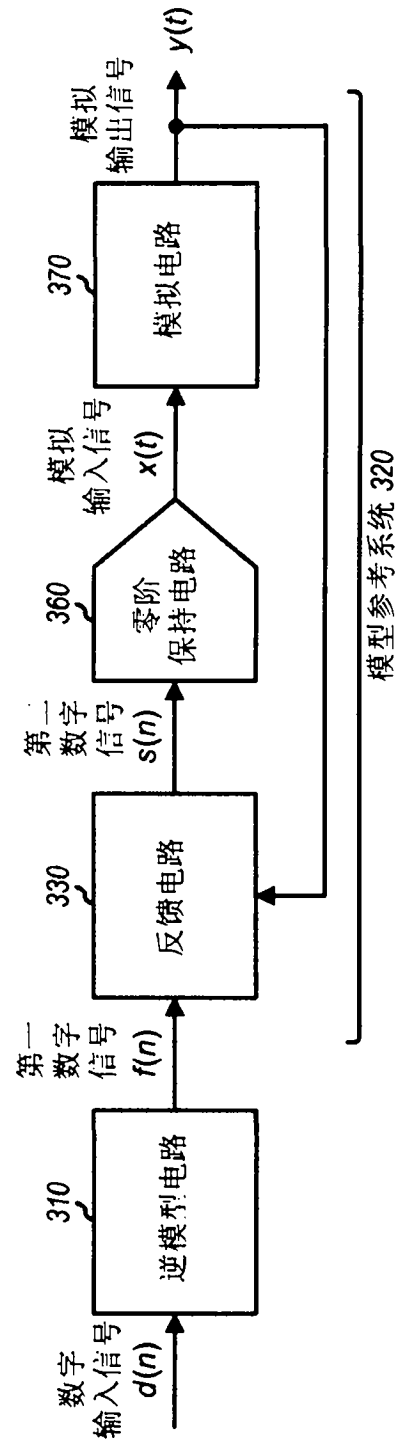


图 3

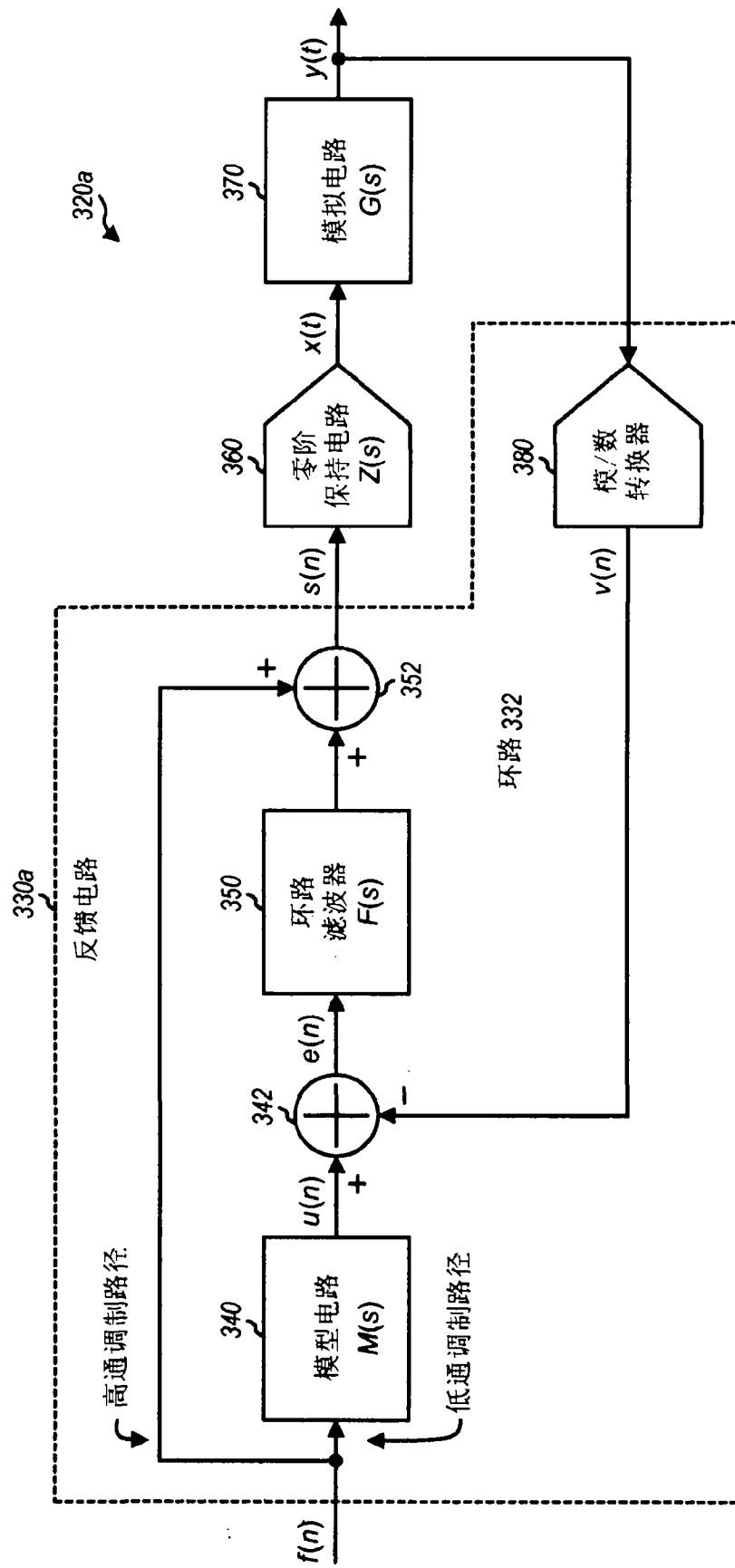


图 4

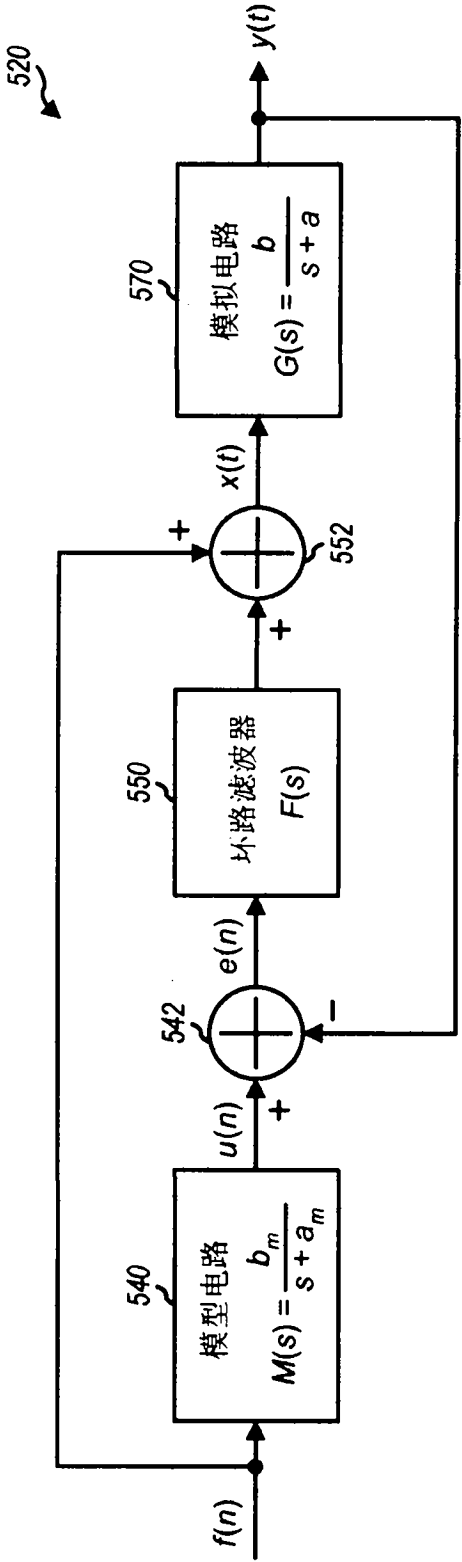


图 5

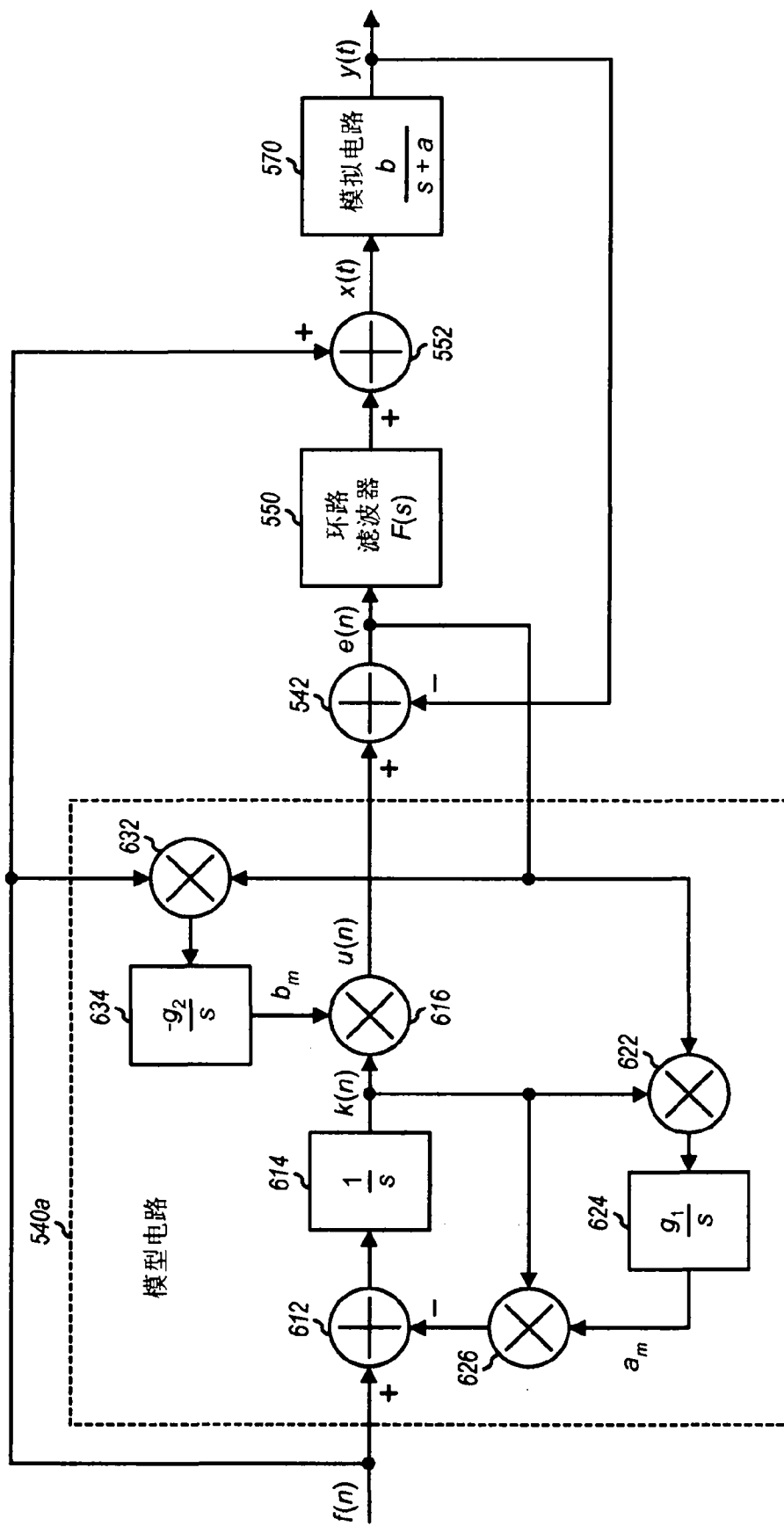


图 6

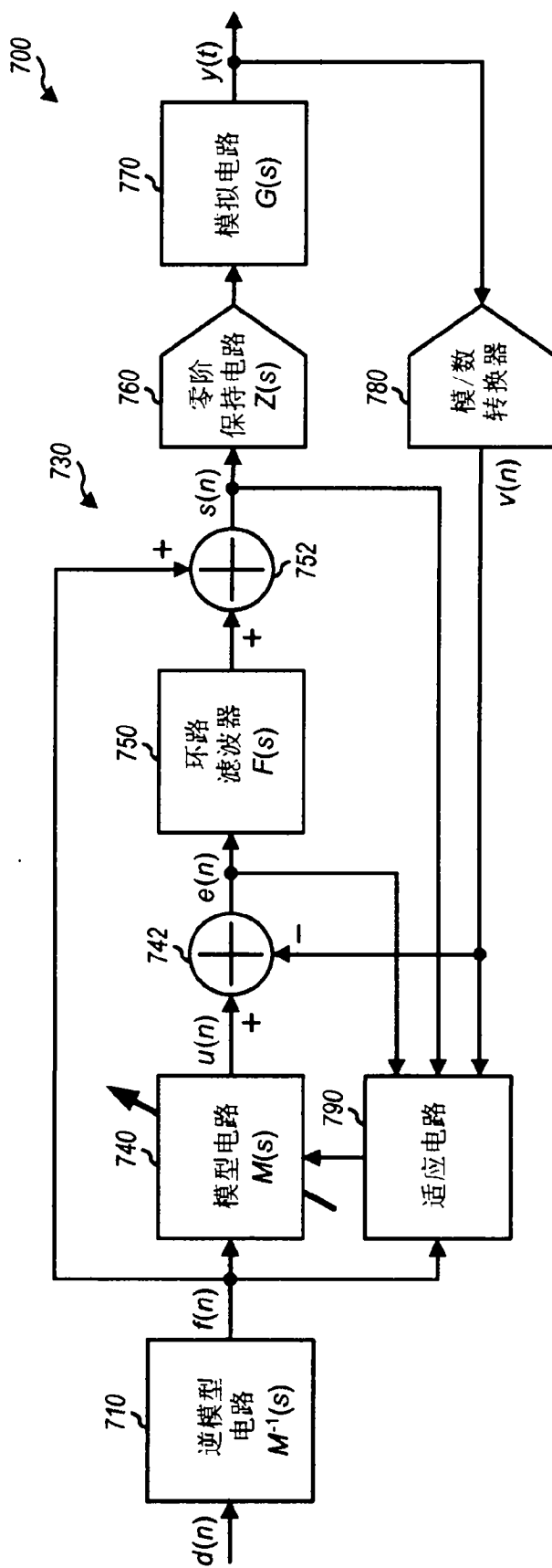


图 7

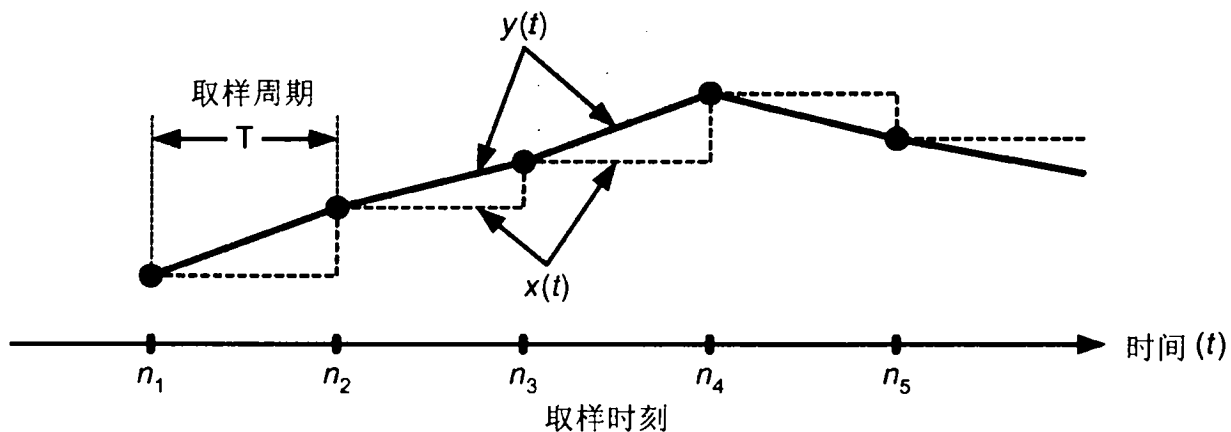


图 8

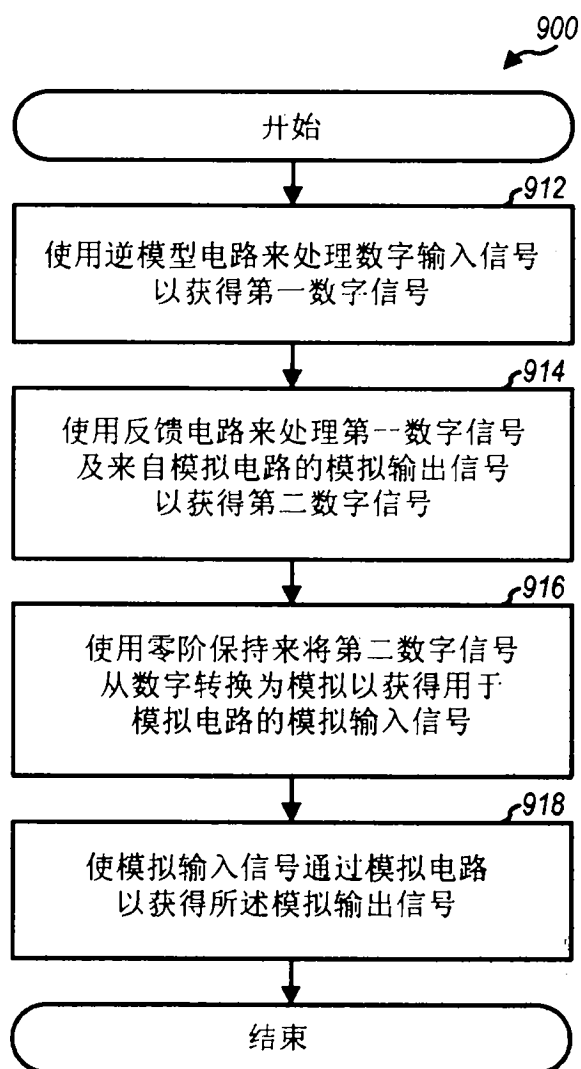


图 9

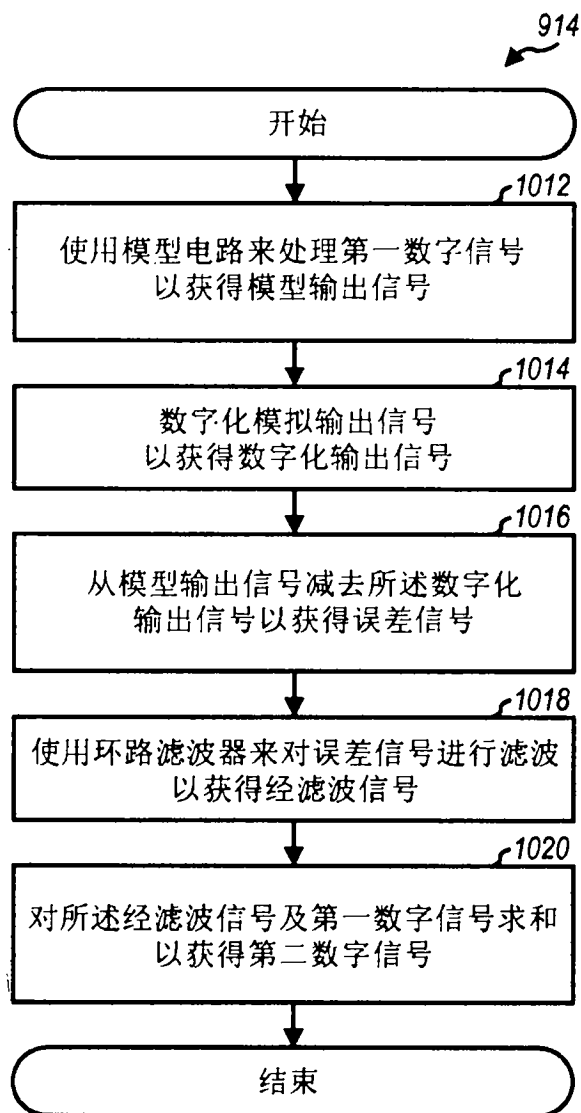


图 10

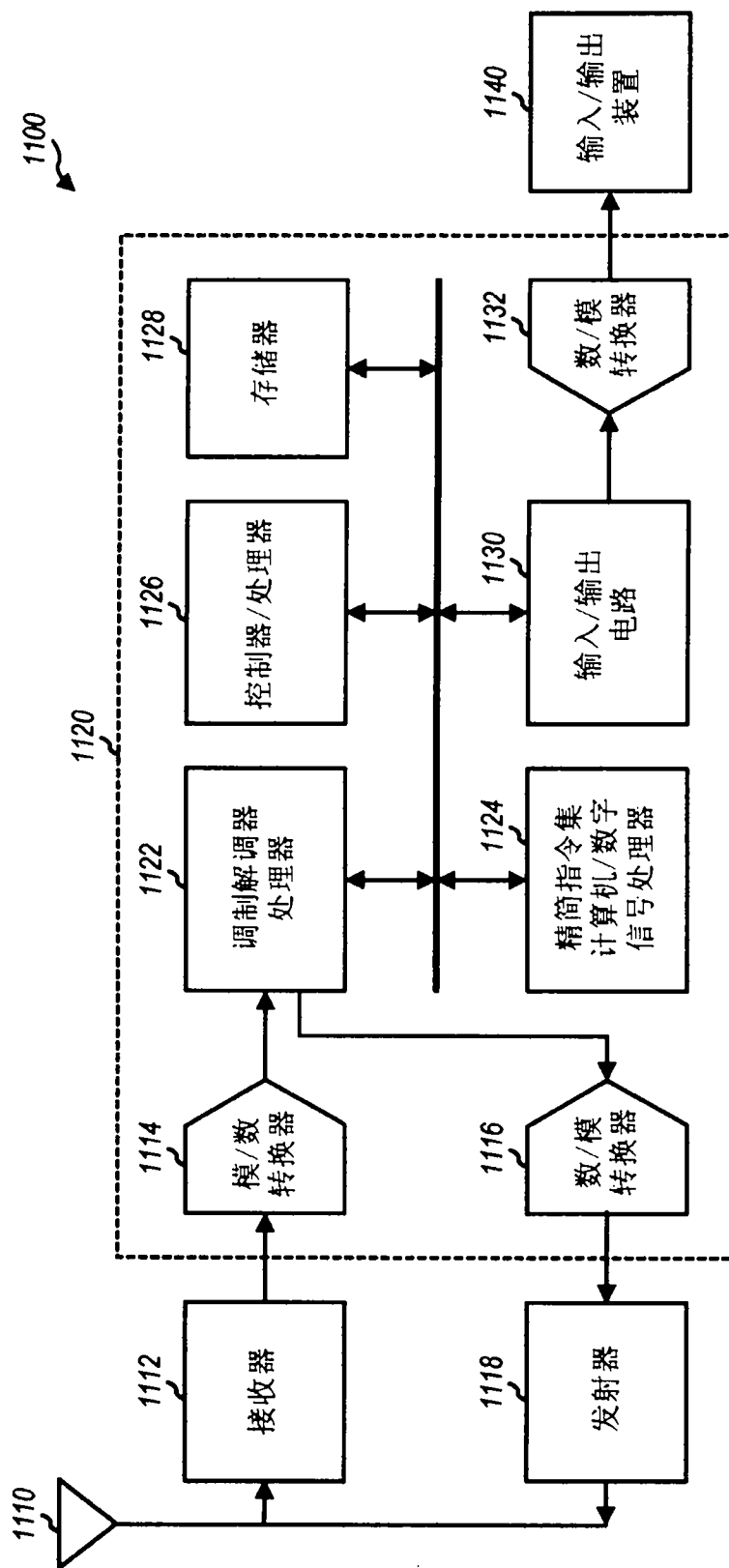


图 11