

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7481064号
(P7481064)

(45)発行日 令和6年5月10日(2024.5.10)

(24)登録日 令和6年4月30日(2024.4.30)

(51)国際特許分類	F I
H 0 1 G 4/30 (2006.01)	H 0 1 G 4/30 2 0 1 F
H 0 1 G 2/10 (2006.01)	H 0 1 G 4/30 5 1 7
H 0 1 G 2/06 (2006.01)	H 0 1 G 4/30 2 0 1 G
	H 0 1 G 4/30 5 1 3
	H 0 1 G 4/30 5 1 6
請求項の数 11 (全15頁) 最終頁に続く	

(21)出願番号	特願2019-208881(P2019-208881)	(73)特許権者	000204284 太陽誘電株式会社 東京都中央区京橋二丁目7番19号
(22)出願日	令和1年11月19日(2019.11.19)	(74)代理人	100087480 弁理士 片山 修平
(65)公開番号	特開2021-82704(P2021-82704A)	(72)発明者	谷田川 清志郎 東京都中央区京橋二丁目7番19号 太陽誘電株式会社内
(43)公開日	令和3年5月27日(2021.5.27)	(72)発明者	生方 晴菜 東京都中央区京橋二丁目7番19号 太陽誘電株式会社内
審査請求日	令和4年11月2日(2022.11.2)	審査官	田中 晃洋
最終頁に続く			

(54)【発明の名称】 セラミック電子部品およびその製造方法

(57)【特許請求の範囲】

【請求項1】

セラミックを主成分とする複数の誘電体層と、複数の内部電極層と、が積層され、積層された複数の前記内部電極層が対向する2端面の少なくともいずれか一方に露出するように形成され、略直方体形状を有する積層チップと、

前記2端面に形成された1対の外部電極と、

前記外部電極の表面に設けられた撥水剤と、を備え、

前記外部電極のうち前記積層チップの積層方向の上面、下面および2側面を覆う4面のうち少なくとも1以上の面における前記撥水剤の厚さA(>0)は、前記外部電極のうち前記積層チップの端面を覆う面の前記撥水剤の厚さB(>0)よりも大きいことを特徴とするセラミック電子部品。

【請求項2】

前記厚さAは、10nm以上であることを特徴とするセラミック電子部品。

【請求項3】

前記1対の外部電極は、金属成分を含有する導電性樹脂層を含むことを特徴とする請求項1または2に記載のセラミック電子部品。

【請求項4】

前記撥水剤は、シリコン系材料およびフッ素系材料の少なくとも1種を含むことを特徴とする請求項1~3のいずれか一項に記載のセラミック電子部品。

【請求項5】

前記撥水剤は、シロキサン結合を有する有機物であることを特徴とする請求項 1 ~ 3 のいずれか一項に記載のセラミック電子部品。

【請求項 6】

前記厚さ A は、100 nm 以下であることを特徴とする請求項 1 ~ 5 のいずれか一項に記載のセラミック電子部品。

【請求項 7】

前記厚さ B は、50 nm 以下であることを特徴とする請求項 1 ~ 6 のいずれか一項に記載のセラミック電子部品。

【請求項 8】

前記撥水剤は、フッ素ゴムであり、

前記厚さ A は、9.32 nm ~ 48.66 nm であり、

前記厚さ B は、2.79 nm ~ 10.15 nm であることを特徴とする請求項 1 ~ 3 のいずれか一項に記載のセラミック電子部品。

【請求項 9】

前記撥水剤は、シリコンゴムであり、

前記厚さ A は、9.49 nm ~ 50.69 nm であり、

前記厚さ B は、3.82 nm ~ 11.36 nm であることを特徴とする請求項 1 ~ 3 のいずれか一項に記載のセラミック電子部品。

【請求項 10】

セラミックを主成分とする複数の誘電体層と複数の内部電極層とが積層され、積層された複数の前記内部電極層が対向する 2 端面の少なくともいずれか一方に露出するように形成され、略直方体形状を有する積層チップと、前記 2 端面に形成された 1 対の外部電極と、を備えるセラミック電子部品を用意する工程と、

前記外部電極の表面に撥水剤を形成する工程と、を含み、

前記外部電極のうち前記積層チップの積層方向の上面、下面および 2 側面を覆う 4 面のうち少なくとも 1 以上の面における前記撥水剤の厚さ A (> 0) を、前記外部電極のうち前記積層チップの端面を覆う面の前記撥水剤の厚さ B (> 0) よりも大きくすることを特徴とするセラミック電子部品の製造方法。

【請求項 11】

120 以上に加熱したシリコンゴムを接触させるか、150 以上に加熱したフッ素ゴムを前記 4 面に接触させることで、前記撥水剤を形成することを特徴とする請求項 10 記載のセラミック電子部品の製造方法。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、セラミック電子部品およびその製造方法に関する。

【背景技術】

【0002】

電子機器の小型化および薄型化が進む中で、それに搭載されるセラミック電子部品も軽薄短小化が求められている。また、セラミック電子部品は、様々な電子機器に使用されるようになり、様々な環境下で使用できることも求められている。その一例として、高温多湿環境下での使用がある。しかしながら、高温多湿環境下で使用する場合、結露等により、製品表面に水分が付着し、電気的な故障が生じるおそれがある。そこで、表面処理によってセラミック電子部品の表面に撥水处理剤を設ける技術が開示されている（例えば、特許文献 1 参照）。

【先行技術文献】

【特許文献】

【0003】

【文献】特開 2015 - 115392 号公報

【発明の概要】

10

20

30

40

50

【発明が解決しようとする課題】**【0004】**

しかしながら、この手法では、実装不良を防止するために、実装前に外部電極表面の撥水処理剤を除去する必要がある。

【0005】

本発明は、上記課題に鑑みなされたものであり、撥水剤を除去する工程を行わなくても実装不良を抑制することができるセラミック電子部品およびその製造方法を提供することを目的とする。

【課題を解決するための手段】**【0006】**

本発明に係るセラミック電子部品は、セラミックを主成分とする複数の誘電体層と、複数の内部電極層と、が積層され、積層された複数の前記内部電極層が対向する2端面の少なくともいずれか一方に露出するように形成され、略直方体形状を有する積層チップと、前記2端面に形成された1対の外部電極と、前記外部電極の表面に設けられた撥水剤と、を備え、前記外部電極のうち前記積層チップの積層方向の上面、下面および2側面を覆う4面のうち少なくとも1以上の面における前記撥水剤の厚さ $A (> 0)$ は、前記外部電極のうち前記積層チップの端面を覆う面の前記撥水剤の厚さ $B (> 0)$ よりも大きいことを特徴とする。

【0007】

上記セラミック電子部品において、前記厚さ A は、 10 nm 以上としてもよい。

【0008】

上記セラミック電子部品において、前記1対の外部電極は、金属成分を含有する導電性樹脂層を含んでいてもよい。

【0009】

上記セラミック電子部品において、前記撥水剤は、シリコン系材料およびフッ素系材料の少なくとも1種を含んでいてもよい。

【0010】

本発明に係るセラミック電子部品の製造方法は、セラミックを主成分とする複数の誘電体層と複数の内部電極層とが積層され、積層された複数の前記内部電極層が対向する2端面の少なくともいずれか一方に露出するように形成され、略直方体形状を有する積層チップと、前記2端面に形成された1対の外部電極と、を備えるセラミック電子部品を用意する工程と、前記外部電極の表面に撥水剤を形成する工程と、を含み、前記外部電極のうち前記積層チップの積層方向の上面、下面および2側面を覆う4面のうち少なくとも1以上の面における前記撥水剤の厚さ $A (> 0)$ を、前記外部電極のうち前記積層チップの端面を覆う面の前記撥水剤の厚さ $B (> 0)$ よりも大きくすることを特徴とする。

【0011】

上記セラミック電子部品の製造方法において、 120 以上に加熱したシリコンゴムを接触させるか、 150 以上に加熱したフッ素ゴムを前記4面に接触させることで、前記撥水剤を形成してもよい。

【発明の効果】**【0012】**

本発明によれば、撥水剤を除去する工程を行わなくても実装不良を抑制することができるセラミック電子部品およびその製造方法を提供することができる。

【図面の簡単な説明】**【0013】**

【図1】実施形態に係る積層セラミックコンデンサの部分断面斜視図である。

【図2】外部電極の断面図であり、図1のA - A線の部分断面図である。

【図3】(a)および(b)は外電周面および外電端面を説明するための図である。

【図4】積層セラミックコンデンサが回路基板上に実装されている状態を例示する図である。

10

20

30

40

50

【図5】(a)および(b)はXPSデプス分析を説明するための図である。

【図6】撥水剤の厚さの測定を例示する図である。

【図7】積層セラミックコンデンサの製造方法のフローを例示する図である。

【図8】積層セラミックコンデンサの製造方法のフローを例示する図である。

【発明を実施するための形態】

【0014】

以下、図面を参照しつつ、実施形態について説明する。

【0015】

(実施形態)

まず、積層セラミックコンデンサの概要について説明する。図1は、実施形態に係る積層セラミックコンデンサ100の部分断面斜視図である。図1で例示するように、積層セラミックコンデンサ100は、直方体形状を有する積層チップ10と、積層チップ10のいずれかの対向する2端面に設けられた外部電極20a, 20bとを備える。なお、積層チップ10の当該2端面以外の4面のうち、積層方向の上面および下面以外の2面を側面と称する。外部電極20a, 20bは、積層チップ10の積層方向の上面、下面および2側面に延在している。ただし、外部電極20a, 20bは、互いに離間している。したがって、積層チップ10の上面、下面および2側面のそれぞれは、少なくとも一部が外部電極20a, 20bに覆われずに露出している。

10

【0016】

積層チップ10は、誘電体として機能するセラミック材料を含む誘電体層11と、内部電極層12とが、交互に積層された構成を有する。各内部電極層12の端縁は、積層チップ10の外部電極20aが設けられた端面と、外部電極20bが設けられた端面とに、交互に露出している。それにより、各内部電極層12は、外部電極20aと外部電極20bとに、交互に導通している。その結果、積層セラミックコンデンサ100は、複数の誘電体層11が内部電極層12を介して積層された構成を有する。また、誘電体層11と内部電極層12との積層体において、積層方向の最外層には内部電極層12が配置され、当該積層体の上面および下面は、カバー層13によって覆われている。カバー層13は、セラミック材料を主成分とする。例えば、カバー層13の材料は、誘電体層11とセラミック材料の主成分が同じである。

20

【0017】

積層セラミックコンデンサ100のサイズは、例えば、長さ0.25mm、幅0.125mm、高さ0.125mmであり、または長さ0.4mm、幅0.2mm、高さ0.2mm、または長さ0.6mm、幅0.3mm、高さ0.3mmであり、または長さ1.0mm、幅0.5mm、高さ0.5mmであり、または長さ3.2mm、幅1.6mm、高さ1.6mmであり、または長さ4.5mm、幅3.2mm、高さ2.5mmであるが、これらのサイズに限定されるものではない。

30

【0018】

内部電極層12は、Ni(ニッケル), Cu(銅), Sn(スズ)等の卑金属を主成分とする。内部電極層12として、Pt(白金), Pd(パラジウム), Ag(銀), Au(金)などの貴金属やこれらを含む合金を用いてもよい。誘電体層11は、例えば、一般式 ABO_3 で表されるペロブスカイト構造を有するセラミック材料を主成分とする。なお、当該ペロブスカイト構造は、化学量論組成から外れた ABO_3 を含む。例えば、当該セラミック材料として、 $BaTiO_3$ (チタン酸バリウム), $CaZrO_3$ (ジルコン酸カルシウム), $CaTiO_3$ (チタン酸カルシウム), $SrTiO_3$ (チタン酸ストロンチウム), ペロブスカイト構造を形成する $Ba_{1-x-y}Ca_xSr_yTi_{1-z}Zr_zO_3$ ($0 < x < 1, 0 < y < 1, 0 < z < 1$)等を用いることができる。

40

【0019】

図2は、外部電極20bの断面図であり、図1のA-A線の部分断面図である。なお、図2では断面を表すハッチを省略している。図2で例示するように、外部電極20bは、下地層21上に、Cuなどの第1めっき層22、導電性樹脂層23、Niなどの第2めっ

50

き層 2 4、および S n などの第 3 めっき層 2 5 が形成された構造を有する。下地層 2 1、第 1 めっき層 2 2、導電性樹脂層 2 3、第 2 めっき層 2 4 および第 3 めっき層 2 5 は、積層チップ 1 0 の両端面から積層方向の上面および下面、ならびに 2 側面に延在している。

【 0 0 2 0 】

下地層 2 1 は、C u , N i , A l (アルミニウム) , Z n (亜鉛) などの金属を主成分とし、下地層 2 1 の緻密化のためのガラス成分や、下地層 2 1 の焼結性を制御するための共材が含まれている。これらのセラミック成分が多く含まれる下地層 2 1 は、セラミック材料を主成分とするカバー層 1 3 と良好な密着性を有する。導電性樹脂層 2 3 は、A g などの金属成分を含む樹脂層である。導電性樹脂層 2 3 は、柔軟であるため、積層セラミックコンデンサ 1 0 0 が実装される基板のたわみによって生じる応力を緩和する。第 1 めっき層 2 2 は、下地層 2 1 と導電性樹脂層 2 3 との密着性を高めるために設けられている。外部電極 2 0 a も、外部電極 2 0 b と同様の積層構造を有する。なお、導電性樹脂層 2 3 は、必ずしも設けられていなくてもよい。

10

【 0 0 2 1 】

外部電極 2 0 a , 2 0 b が図 2 のような構造を有している場合に、積層セラミックコンデンサ 1 0 0 が高温多湿の環境で用いられると、積層セラミックコンデンサ 1 0 0 の表面に付着した水分を原因として、導電性樹脂層 2 3 に含まれる金属成分が拡散し、信頼性が低下するおそれがある。例えば、積層チップ 1 0 の表面における外部電極 2 0 a と外部電極 2 0 b との間に、導電性樹脂層 2 3 に含まれる金属成分が拡散するおそれがある (マイグレーション)。外部電極 2 0 a , 2 0 b に導電性樹脂層 2 3 が含まれていなくても、外部電極 2 0 a , 2 0 b に含まれる金属成分が拡散するおそれがある。

20

【 0 0 2 2 】

そこで、本実施形態に係る積層セラミックコンデンサ 1 0 0 は、外部電極 2 0 a , 2 0 b の表面に撥水剤が設けられた構成を有している。

【 0 0 2 3 】

まず、外部電極 2 0 a , 2 0 b の表面各部について説明する。図 3 (a) で例示するように、外部電極 2 0 a , 2 0 b において、積層チップ 1 0 の上面、下面および 2 側面を覆う 4 面を、外部電極の周面 (外電周面 2 6) と称する。外部電極 2 0 a , 2 0 b において、積層チップ 1 0 の端面を覆う面を、外部電極の端面 (外電端面 2 7) と称する。さらに具体的には、図 3 (b) で例示するように、積層セラミックコンデンサ 1 0 0 を側面側から見た場合に、積層チップ 1 0 の上面を外部電極 2 0 a , 2 0 b 側に延ばした直線と、積層チップ 1 0 の下面を外部電極 2 0 a , 2 0 b 側に延ばした直線との間が、外部電極 2 0 a , 2 0 b の外電端面 2 7 であり、外電端面 2 7 以外が外電周面 2 6 である。

30

【 0 0 2 4 】

本実施形態に係る積層セラミックコンデンサ 1 0 0 では、図 2 で例示するように、外部電極 2 0 a , 2 0 b の表面に撥水剤 3 0 が設けられている。積層チップ 1 0 において外部電極 2 0 a , 2 0 b が設けられておらず露出している露出部分にも撥水剤 3 0 が設けられていてもよい。外部電極 2 0 a , 2 0 b の外電周面 2 6 における撥水剤 3 0 の厚さを厚さ A とし、外電端面 2 7 における撥水剤 3 0 の厚さを厚さ B とした場合に、厚さ A > 厚さ B の関係が成立する。ここでの厚さとは、X P S (X-ray Photoelectron Spectroscopy) の分析手法で規定される厚みのことである。

40

【 0 0 2 5 】

外電周面 2 6 に撥水剤 3 0 が設けられていることから、外電周面 2 6 における水分の付着が抑制される。それにより、水分による外部電極 2 0 a と外部電極 2 0 b との接続が抑制される。その結果、結露によるマイグレーションに伴う故障の発生を抑制することができる。

【 0 0 2 6 】

外電端面 2 7 における撥水剤 3 0 の厚さ B が外電周面 2 6 における撥水剤 3 0 の厚さ A よりも小さいことから、外電端面 2 7 における撥水剤 3 0 が薄くなる。この場合、外電端面 2 7 における撥水剤 3 0 の影響が小さくなり、ハンダが外電端面 2 7 に対して濡れ上が

50

る。それにより、ハンダ接合が可能となり、実装不良を抑制することができる。図4は、積層セラミックコンデンサ100が回路基板201上に実装されている状態を例示する図である。外電端面27における撥水剤30の影響が小さいと、図4で例示するように、ハンダ202が外電端面27に対して濡れ上がる。

【0027】

以上のことから、本実施形態によれば、(外電周面26における撥水剤30の厚さA) > (外電端面27における撥水剤30の厚さB)の関係が成立することにより、撥水剤30を除去する工程を行わなくても実装不良を抑制することができる。

【0028】

外電周面26における撥水剤30が薄すぎると、外電周面26における水分の付着が十分に抑制されないおそれがある。そこで、外電周面26における撥水剤30の厚さAに下限を設けることが好ましい。例えば、外電周面26における撥水剤30の厚さAは、10nm以上であることが好ましく、20nm以上であることがより好ましく、40nm以上であることがさらに好ましい。

10

【0029】

外電周面26における撥水剤30が厚すぎると、積層セラミックコンデンサ100の実装時にハンダの外部電極20a, 20bに対する濡れ性が低下して、実装不良が生じるおそれがある。そこで、外電周面26における撥水剤30の厚さAに上限を設けることが好ましい。例えば、外電周面26における撥水剤30の厚さAは、100nm以下であることが好ましく、60nm以下であることがより好ましい。

20

【0030】

外電端面27における撥水剤30が厚すぎると、撥水剤30の影響が大きくなり、積層セラミックコンデンサ100の実装時にハンダの外部電極20a, 20bに対する濡れ性が低下して、実装不良が生じるおそれがある。そこで、外電端面27における撥水剤30の厚さBに上限を設けることが好ましい。例えば、外電端面27における撥水剤30の厚さBは、50nm以下であることが好ましく、20nm以下であることがより好ましく、15nm以下であることがさらに好ましい。

【0031】

積層チップ10の上面、下面および2側面において、外部電極20a, 20bが設けられていない露出部分にも撥水剤30が設けられることで、積層チップ10の露出部に対する水分の付着が抑制され、結露によるマイグレーションに伴う故障の発生を抑制することができる。

30

【0032】

なお、本実施形態は、マイグレーションが発生しやすい銀などの粒子を含有する導電性樹脂層23が設けられた外部電極が形成された積層セラミックコンデンサに対して、特に顕著な効果を発揮する。

【0033】

撥水剤30の材料は、水に対する接触角が90°以上になるものであれば特に限定されない。撥水剤30は、例えば、シリコン系材料である。シリコン系材料として、例えば、シロキサン結合を有する有機化合物を用いることができる。例えば、シロキサン結合を有する有機化合物は、低分子環状シロキサンであり、D3からD20までの環状シロキサンである。例えば、低分子環状シロキサンD3は、環状シロキサンの3量体であって、ヘキサメチルシクロトリシロキサン(hexamethyl cyclotrisiloxane) $C_6H_{18}O_3Si_3$ の固体である。低分子環状シロキサンD4は、環状シロキサンの4量体であって、オクタメチルシクロテトラシロキサン(octamethyl cyclotetrasiloxane) $C_8H_{24}O_4Si_4$ の半固体である。シロキサン結合を有する有機化合物は、比較的高い温度で低分子環状シロキサンDn(n=3)を放出する。それにより、積層セラミックコンデンサ100をハンダ付け実装した後にも残存する傾向にある。

40

【0034】

または、撥水剤30の材料として、フッ素系材料を用いることもできる。

50

【 0 0 3 5 】

ここで、撥水剤 3 0 の厚さの測定手法の一例について説明する。撥水剤 3 0 の厚さの測定には、例えば、X P S (X-ray Photoelectron Spectroscopy) デプス分析を用いることができる。X P S デプス分析は、深さ方向の成分分布を測定することができる分析手法である。具体的には、アルゴンイオン ($A r ^ +$) を用いたスパッタリングで試料表面を深さ方向に削り、図 5 (a) で例示するように、表面成分の濃度を検出し、さらに試料表面を削り、表面成分の濃度を検出し、を繰り返す。それにより、図 5 (b) で例示するように、スパッタの積算時間と、検出される成分濃度との関係を測定することができる。スパッタの積算時間は厚さに変換できるため、撥水剤 3 0 の厚さを測定することができる。

【 0 0 3 6 】

例えば、図 6 で例示するように、撥水剤 3 0 の厚さと撥水剤 3 0 の構成成分の濃度との複数のプロット (ただし異常値を除く) をもとに一次相関ラインを引いて、濃度がゼロになった (X 軸との交点) 時のスパッタ積算時間を撥水剤 3 0 の厚さに変換することとする。

【 0 0 3 7 】

続いて、積層セラミックコンデンサ 1 0 0 の製造方法について説明する。図 7 は、積層セラミックコンデンサ 1 0 0 の製造方法のフローを例示する図である。

【 0 0 3 8 】

(原料粉末作製工程)

まず、誘電体層 1 1 を形成するための誘電体材料を用意する。誘電体層 1 1 に含まれる A サイト元素および B サイト元素は、通常は $A B O _ 3$ の粒子の焼結体の形で誘電体層 1 1 に含まれる。例えば、 $B a T i O _ 3$ は、ペロブスカイト構造を有する正方晶化合物であって、高い誘電率を示す。この $B a T i O _ 3$ は、一般的に、二酸化チタンなどのチタン原料と炭酸バリウムなどのバリウム原料とを反応させてチタン酸バリウムを合成することで得ることができる。誘電体層 1 1 を構成するセラミックの合成方法としては、従来種々の方法が知られており、例えば固相法、ゾル - ゲル法、水熱法等が知られている。本実施形態においては、これらのいずれも採用することができる。

【 0 0 3 9 】

得られたセラミック粉末に、目的に応じて所定の添加化合物を添加する。添加化合物としては、M g (マグネシウム)、M n (マンガン)、V (バナジウム)、C r (クロム)、希土類元素 (Y (イットリウム)、S m (サマリウム)、E u (ユウロピウム)、G d (ガドリニウム)、T b (テルビウム)、D y (ジスプロシウム)、H o (ホロミウム)、E r (エルビウム)、T m (ツリウム) および Y b (イッテルビウム)) の酸化物、並びに、C o (コバルト)、N i 、L i (リチウム)、B (ホウ素)、N a (ナトリウム)、K (カリウム) および S i (シリコン) の酸化物もしくはガラスが挙げられる。

【 0 0 4 0 】

本実施形態においては、好ましくは、まず誘電体層 1 1 を構成するセラミックの粒子に添加化合物を含む化合物を混合して 8 2 0 ~ 1 1 5 0 で仮焼を行う。続いて、得られたセラミック粒子を添加化合物とともに湿式混合し、乾燥および粉碎してセラミック粉末を調製する。例えば、セラミック粉末の平均粒子径は、誘電体層 1 1 の薄層化の観点から、好ましくは 5 0 ~ 3 0 0 n m である。例えば、上記のようにして得られたセラミック粉末について、必要に応じて粉碎処理して粒径を調節し、あるいは分級処理と組み合わせることで粒径を整えてもよい。

【 0 0 4 1 】

(積層工程)

次に、得られた誘電体材料に、ポリビニルブチラール (P V B) 樹脂等のバインダと、エタノール、トルエン等の有機溶剤と、可塑剤とを加えて湿式混合する。得られたスラリーを使用して、例えばダイコート法やドクターブレード法により、基材上に例えば厚み 0 . 8 μ m 以下の帯状の誘電体グリーンシートを塗工して乾燥させる。

【 0 0 4 2 】

次に、誘電体グリーンシートの表面に、有機バインダを含む内部電極形成用の金属導電

10

20

30

40

50

ペーストをスクリーン印刷、グラビア印刷等により印刷することで、内部電極層用のパターンを配置する。金属導電ペーストには、共材としてセラミック粒子を添加する。セラミック粒子の主成分は、特に限定するものではないが、誘電体層 11 の主成分セラミックと同じであることが好ましい。

【0043】

その後、基材から剥離した状態で、内部電極層 12 と誘電体層 11 とが互い違いになるように、かつ内部電極層 12 が誘電体層 11 の長さ方向両端面に端縁が交互に露出して極性の異なる一対の外部電極 20a, 20b に交互に引き出されるように、誘電体グリーンシートを交互に積層する。例えば、合計の積層数を 100 ~ 500 層とする。

【0044】

その後、積層した誘電体グリーンシートの積層体の上下にカバー層 13 となるカバーシートを圧着することで、セラミック積層体を得る。その後、得られたセラミック積層体（例えば 1.0 mm x 0.5 mm）に対して、250 ~ 500 の N₂ 雰囲気中で脱バインダ処理する。

【0045】

（焼成工程）

このようにして得られた成型体を酸素分圧 $10^{-7} \sim 10^{-10}$ atm の還元雰囲気中で 1100 ~ 1300 で 10 分 ~ 2 時間焼成する。このようにして、積層セラミックコンデンサ 100 が得られる。

【0046】

（再酸化処理工程）

その後、N₂ ガス雰囲気中で 600 ~ 1000 で再酸化処理を行ってもよい。

【0047】

（外部電極形成工程）

次に、金属フィラー、ガラスフリット、バインダ、および溶剤を含む金属ペーストを積層チップ 10 の両端面にディップ法で塗布し、乾燥させ、焼き付ける。それにより、下地層 21 が形成される。なお、バインダおよび溶剤は、焼き付けによって揮発する。この手法の金属フィラーには、Cu 等が好適である。なお、焼き付けは、700 ~ 900 で約 3 分 ~ 30 分、特に 760 ~ 840 で 5 分 ~ 15 分行うことが好ましい。その後、めっきによって、第 1 めっき層 22 を下地層 21 上に形成してもよい。

【0048】

次に、導電性樹脂層 23 を形成する。導電性樹脂層 23 は、例えば、Ag、Ni、Cu 等の導電性フィラーを混練したエポキシ樹脂やフェノール樹脂等の熱硬化性樹脂を第 1 めっき層 22 の表面に浸漬塗布し、熱処理して硬化させることで形成される。導電性樹脂層 23 の厚みは特に限定されず、例えば、約 10 ~ 50 μm であり、積層セラミックコンデンサ 100 の大きさに応じて適宜設定される。その後、電解めっき等によって、導電性樹脂層 23 上に、第 2 めっき層 24 および第 3 めっき層 25 を形成する。

【0049】

（加熱接触工程）

撥水剤 30 としてシリコン系材料を用いる場合には、シリコンゴムを 120 以上に加熱し、積層セラミックコンデンサ 100 の撥水剤 30 が設けられる箇所以外の領域にマスキングを行い、積層セラミックコンデンサ 100 の表面に接触させる。例えば、外部電極 20a, 20b の外電周面 26 以外を覆うようにマスキングを行うことで、外電周面 26 に選択的に撥水剤 30 を形成することができる。同様に、外部電極 20a, 20b の外電端面 27 以外を覆うようにマスキングを行うことで、外電端面 27 に選択的に撥水剤 30 を形成することができる。積層チップ 10 の露出部分以外を覆うようにマスキングを行うことで、積層チップ 10 の露出部分に選択的に撥水剤 30 を形成することができる。撥水剤 30 は、シリコンゴム、フッ素ゴムの加熱温度を高く、加熱時間（回数）を多くすればより厚く形成することができる。これらの条件によって、撥水剤 30 の厚さを調整することができる。撥水剤 30 としてフッ素系材料を用いる場合には、フッ素ゴムを 150 以

10

20

30

40

50

上加熱し、積層セラミックコンデンサ 100 の撥水剤 30 が設けられる箇所以外の領域にマスキングを行い、積層セラミックコンデンサ 100 の表面に接触させる。それにより、撥水剤 30 を形成することができる。

【0050】

本実施形態に係る製造方法によれば、(外電周面 26 における撥水剤 30 の厚さ A) > (外電端面 27 における撥水剤 30 の厚さ B) の関係が成立するように撥水剤 30 を形成することができる。この場合、撥水剤 30 を除去する工程を行わなくても実装不良を抑制することができる。

【0051】

なお、シリコンゴムを 120 以上に加熱して積層セラミックコンデンサ 100 の表面に接触させることで、低分子環状シロキサン Dn (n = 3) が撥水剤 30 から放出される温度を 300 以上の温度とすることができる。それにより、積層セラミックコンデンサ 100 をハンダ付け実装した後にも、十分に撥水剤 30 を残存させることができるようになる。

10

【0052】

フッ素ゴムを 150 以上に加熱して積層セラミックコンデンサ 100 の表面に接触させることで、380 未満では積層セラミックコンデンサ 100 の表面から放出されず 380 以上のいずれかの温度で積層セラミックコンデンサ 100 の表面から放出されるフッ素系材料を付着させることができる。それにより、積層セラミックコンデンサ 100 をハンダ付け実装した後にも、十分に撥水剤 30 を残存させることができるようになる。

20

【0053】

下地層 21 は、積層チップ 10 の焼成時に同時に焼成してもよい。この場合、図 8 で例示するように、積層工程で得られたセラミック積層体を、250 ~ 500 の N₂ 雰囲気中で脱バインダした後に、セラミック積層体の両端面に、金属フィラー、共材、バインダ、および溶剤を含む金属ペーストをディップ法で塗布し、乾燥させる。その後、金属ペーストをセラミック積層体と同時に焼成する。焼成の条件は、例えば、上述した焼成工程で例示されている。その後、N₂ ガス雰囲気中で 600 ~ 1000 で再酸化処理を行ってもよい。その後、めっきによって、第 1 めっき層 22 を下地層 21 上に形成する。次に、第 1 めっき層 22 の表面に導電性樹脂層 23 を形成する。その後、電解めっき等によって、導電性樹脂層 23 上に、第 2 めっき層 24 および第 3 めっき層 25 を形成する。

30

【0054】

なお、上記例においては、外電周面 26 の 4 面全てに撥水剤 30 の厚さ A が外電端面 27 の撥水剤 30 の厚さ B よりも大きくなっているが、それに限られない。例えば、外電周面 26 の 4 面のうち少なくとも 1 以上の面における撥水剤 30 の厚さ A が外電端面 27 の撥水剤 30 の厚さ B よりも大きくなっていればよい。

【0055】

また、上記例では外電端面 27 に撥水剤 30 を設けたが、外電端面 27 には撥水剤 30 を設けなくてもよい。したがって、外電周面 26 における撥水剤 30 の厚さ A は 0 nm を上回り、外電端面 27 における撥水剤 30 の厚さ B が 0 nm 以上となっていればよい。

【0056】

なお、上記各実施形態においては、セラミック電子部品の一例として積層セラミックコンデンサについて説明したが、それに限られない。例えば、バリスタやサーミスタなどの、他の電子部品を用いてもよい。

40

【実施例】

【0057】

以下、実施形態に係る積層セラミックコンデンサを作製し、特性について調べた。

【0058】

(実施例 1 ~ 4 および比較例 1, 2)

チタン酸バリウムを主成分とする耐還元性を有するセラミック粉末を有機バインダと混練してスラリーを調製し、これをドクターブレード等でシート状に形成して誘電体グリー

50

ンシートを作製した。この誘電体グリーンシートにスクリーン印刷法によってNiの金属導電ペーストを所定のパターンで塗布して内部電極パターンを形成した。内部電極パターンを形成した誘電体グリーンシートを所定の形状に裁断し、所定枚数積み重ねた後、熱圧着してセラミック積層体を作製した。

【0059】

次に、上記セラミック積層体を所定のチップサイズに切断、分割した。得られたセラミック積層体の電極露出面（両端面）とその周面に、所定の電極長さ（E寸法）となるように、共材を含む金属ペーストを浸漬法により塗布した。

【0060】

続いて、得られたセラミック積層体を窒素あるいは水素雰囲気下、1250 で焼成および所定の熱処理を行い、積層チップ10およびその両端面を被覆する下地層21を作製した。そして、研磨剤に「ホワイトモランダム」（登録商標）を用いて下地層21表面の乾式研磨を行った後、Cuめっきを施して第1めっき層22を形成した。次に、第1めっき層22の表面に、所定の粘度（10～30 Pa・s）に調整した導電性樹脂ペーストを浸漬法により塗布した。導電性樹脂ペーストには、Agフィラーを混練したエポキシ樹脂を用いた。その後、熱処理により導電性樹脂ペーストを硬化させ、導電性樹脂層23を形成した。そして、導電性樹脂層23の上に、NiめっきおよびSnめっきを順次施して、第2めっき層24および第3めっき層25を形成した。得られた積層セラミックコンデンサ100のサイズは、長さ3.2mm、幅2.5mm、高さ2.5mmであった。外部電極20aと外部電極20bとの距離は、1.6mmであった。

【0061】

得られた積層セラミックコンデンサ100を治具に固定し、撥水剤30を形成する箇所以外を被覆するようにマスキングし、加熱したフッ素ゴムで加熱接触させることで、マスキングしていない箇所に選択的に撥水剤30を形成した。実施例1では、外電周面26の撥水剤30の厚みは9.32nmであり、外電端面27の撥水剤30の厚みは2.79nmであった。実施例2では、外電周面26の撥水剤30の厚みは19.26nmであり、外電端面の撥水剤30の厚みは4.65nmであった。実施例3では、外電周面26の撥水剤30の厚みは32.95nmであり、外電端面の撥水剤30の厚みは7.71nmであった。実施例4では、外電周面26の撥水剤30の厚みは48.66nmであり、外電端面27の撥水剤30の厚みは10.15nmであった。比較例1では、外電周面26にも外電端面27にも撥水剤30を設けなかった。比較例2では、外電周面26の撥水剤30の厚みは18.69nmであり、外電端面27の撥水剤30の厚みは52.46nmであった。

【0062】

実施例1～4および比較例1, 2のそれぞれについて、他の200個のサンプルを信頼性基板（CEM3）に実装し、電圧16Vを印加しながら恒温恒湿槽に投入し、JIS 60068-2-30の結露試験プログラム（1サイクルの条件：（1）湿度98%を維持し、温度25 55 へ3時間かけて変更、（2）温度55 を維持し、湿度98% 93%へ15分かけて変更、（3）温度55 湿度93%で9時間25分保持、（4）湿度93%を維持し、温度55 25 へ3時間かけて変更、（5）温度25 湿度93%で3時間保持、（6）温度25 を維持し、湿度93% 98%へ5時間30分かけて変更）を6サイクル経過後において、マイグレーションの発生を確認した。マイグレーション発生数は、外部電極間に析出物があるかないかを40倍の実体顕微鏡を使用した外観で判断し、析出物があればマイグレーション発生と判断した。

【0063】

実施例1～4および比較例1, 2のそれぞれについて、200個のサンプルに対して実装試験を行った。実装試験では、最高到達温度270 以上のリフロー炉を用い、外観を確認した。外部電極の端面に対してハンダフィレット先端の濡れ上がり角度が90°未満となっていれば、合格とした。外部電極の端面に対してハンダフィレット先端の濡れ上がり角度が90°以上となっていれば、不合格とした。

10

20

30

40

50

【 0 0 6 4 】

表 1 に結果を示す。表 1 に示すように、実施例 1 ~ 4 のいずれにおいても、結露試験において不合格となったものは無かった。これは、外電周面 2 6 に撥水剤 3 0 を設けたからであると考えられる。比較例 2 においても、結露試験において不合格となったものは無かった。これも、外電周面 2 6 に撥水剤 3 0 を設けたからであると考えられる。しかしながら、比較例 1 では、結露試験において、2 0 0 個のサンプルのうち 1 2 個が不合格となった。これは、外電周面 2 6 に撥水剤 3 0 を設けなかったからであると考えられる。

【表 1】

	実施例1	実施例2	実施例3	実施例4	比較例1	比較例2
周面厚み[nm]	9.32	19.26	32.95	48.66	0	18.69
端面厚み[nm]	2.79	4.65	7.71	10.15	0	52.46
結露試験	0/200	0/200	0/200	0/200	12/200	0/200
実装試験	0/200	0/200	0/200	0/200	0/200	4/200

10

【 0 0 6 5 】

次に、実施例 1 ~ 4 のいずれにおいても、実装試験において不合格となったものは無かった。これは、外電端面 2 7 における撥水剤 3 0 の厚さ B を外電周面 2 6 における撥水剤 3 0 の厚さ A よりも小さくしたことで、外電端面 2 7 において撥水剤 3 0 が半田の濡れ上がりを阻害する影響を抑えることができたからであると考えられる。比較例 1 においても、実装試験において不合格となったものは無かった。これは、外電端面 2 7 に撥水剤 3 0 を設けなかったからであると考えられる。しかしながら、比較例 2 では、実装試験において、2 0 0 個のサンプルのうち 4 個が不合格となった。これは、外電端面 2 7 における撥水剤 3 0 の厚さ B が外電周面 2 6 における撥水剤 3 0 の厚さ A よりも大きくなったことで、外電端面 2 7 において撥水剤 3 0 は半田の濡れ上がりを阻害する影響を抑えることができなかったからであると考えられる。

20

【 0 0 6 6 】

(実施例 5 ~ 8)

実施例 1 ~ 4 と同様の手順で積層セラミックコンデンサ 1 0 0 を作製した。得られた積層セラミックコンデンサ 1 0 0 を治具に固定し、撥水剤 3 0 を形成する箇所以外を被覆するようにマスキングし、加熱したシリコンゴムで加熱接触させることで、マスキングしていない箇所に選択的に撥水剤 3 0 を形成した。実施例 5 では、外電周面 2 6 の撥水剤 3 0 の厚みは 9 . 4 9 nm であり、外電端面 2 7 の撥水剤 3 0 の厚みは 3 . 8 2 nm であった。実施例 6 では、外電周面 2 6 の撥水剤 3 0 の厚みは 2 2 . 3 6 nm であり、外電端面の撥水剤 3 0 の厚みは 5 . 9 9 nm であった。実施例 7 では、外電周面 2 6 の撥水剤 3 0 の厚みは 3 1 . 1 4 nm であり、外電端面の撥水剤 3 0 の厚みは 8 . 0 1 nm であった。実施例 8 では、外電周面 2 6 の撥水剤 3 0 の厚みは 5 0 . 6 9 nm であり、外電端面 2 7 の撥水剤 3 0 の厚みは 1 1 . 3 6 nm であった。比較例 3 では、外電周面 2 6 にも外電端面 2 7 にも撥水剤 3 0 を設けなかった。比較例 4 では、外電周面 2 6 の撥水剤 3 0 の厚みは 1 9 . 9 1 nm であり、外電端面 2 7 の撥水剤 3 0 の厚みは 2 8 . 1 9 nm であった。

30

40

【 0 0 6 7 】

実施例 5 ~ 8 および比較例 3 , 4 のそれぞれについて、上記の実装試験および結露試験を行った。表 2 に結果を示す。表 2 に示すように、実施例 5 ~ 8 のいずれにおいても、結露試験において不合格となったものは無かった。これは、外電周面 2 6 に撥水剤 3 0 を設けたからであると考えられる。比較例 4 においても、結露試験において不合格となったものは無かった。これも、外電周面 2 6 に撥水剤 3 0 を設けたからであると考えられる。しかしながら、比較例 3 では、結露試験において、2 0 0 個のサンプルのうち 1 2 個が不合

50

格となった。これは、外電周面 26 に撥水剤 30 を設けなかったからであると考えられる。

【表 2】

	実施例5	実施例6	実施例7	実施例8	比較例3	比較例4
周面厚み[nm]	9.49	22.36	31.14	50.69	0	19.91
端面厚み[nm]	3.82	5.99	8.01	11.36	0	28.19
結露試験	0/200	0/200	0/200	0/200	12/200	0/200
実装試験	0/200	0/200	0/200	0/200	0/200	2/200

10

【0068】

次に、実施例 5 ~ 8 のいずれにおいても、実装試験において不合格となったものは無かった。これは、外電端面 27 における撥水剤 30 の厚さ B を外電周面 26 における撥水剤 30 の厚さ A よりも小さくしたことで、外電端面 27 において撥水剤 30 が半田の濡れ上がりを阻害する影響を抑えることができたからであると考えられる。比較例 3 においても、実装試験において不合格となったものは無かった。これは、外電端面 27 に撥水剤 30 を設けなかったからであると考えられる。しかしながら、比較例 4 では、実装試験において、200 個のサンプルのうち 2 個が不合格となった。これは、外電端面 27 における撥水剤 30 の厚さ B が外電周面 26 における撥水剤 30 の厚さ A よりも大きくなったことで、外電端面 27 において撥水剤 30 が半田の濡れ上がりを阻害する影響を抑えることができなかったからであると考えられる。

20

【0069】

なお、撥水剤 30 の厚さについては、XPS デプス分析で測定した。用いた装置は、アルバック・ファイ製の Quanter a SXM である。励起 X 線には、Al K (モリブデン) を用いた。分析径は、100 μm とした。帯電中和には、電子 / Ar イオンを用いた。スパッタレートは、0.5 kV (SiO₂ 換算で 0.36 nm/min) で 1 cycle につき 1 min で 40 cycle とした。

【0070】

以上、本発明の実施例について詳述したが、本発明に係る特定の実施例に限定されるものではなく、特許請求の範囲に記載された本発明の要旨の範囲内において、種々の変形・変更が可能である。

30

【符号の説明】

【0071】

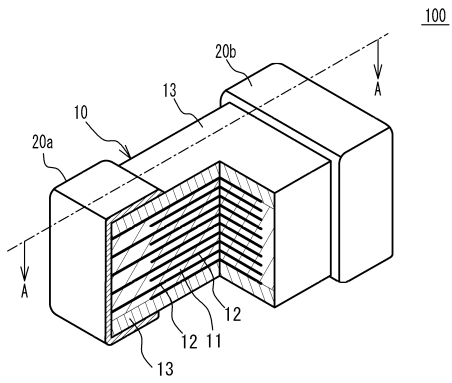
- 10 積層チップ
- 11 誘電体層
- 12 内部電極層
- 13 カバー層
- 20 a, 20 b 外部電極
- 21 下地層
- 22 第 1 めっき層
- 23 導電性樹脂層
- 24 第 2 めっき層
- 25 第 3 めっき層
- 26 外電周面
- 27 外電端面
- 30 撥水剤
- 100 積層セラミックコンデンサ

40

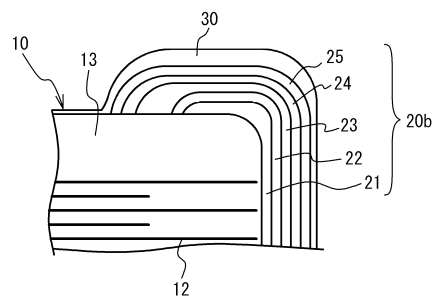
50

【図面】

【図 1】

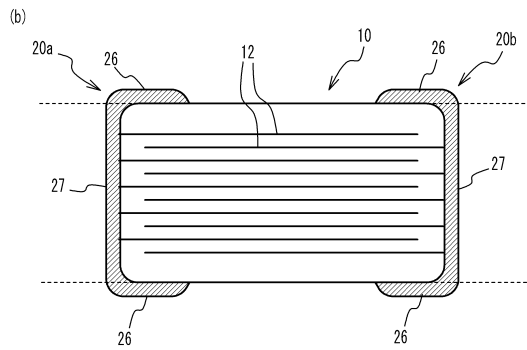
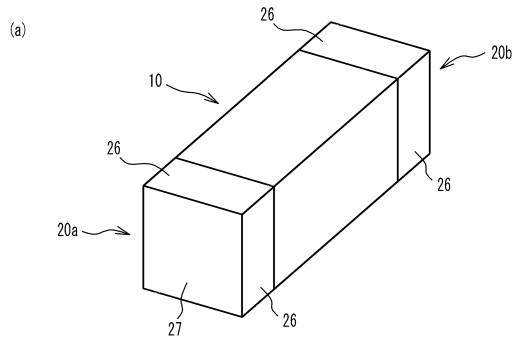


【図 2】

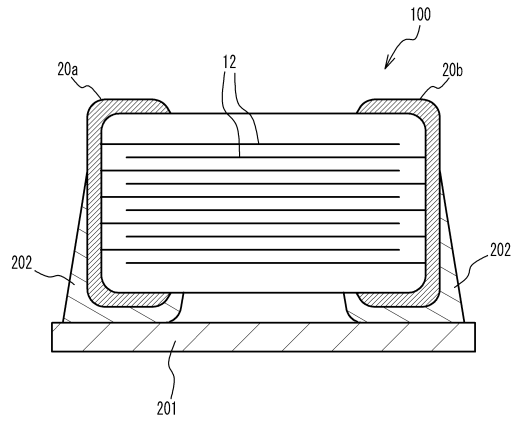


10

【図 3】



【図 4】



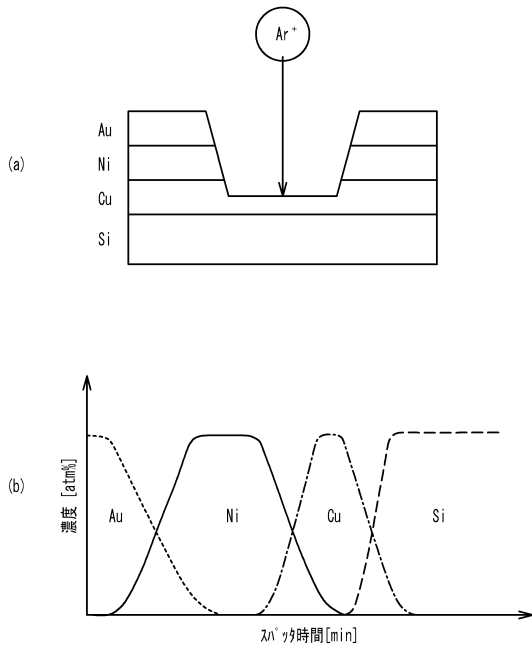
20

30

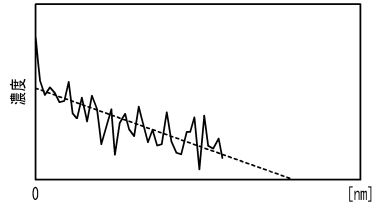
40

50

【 図 5 】



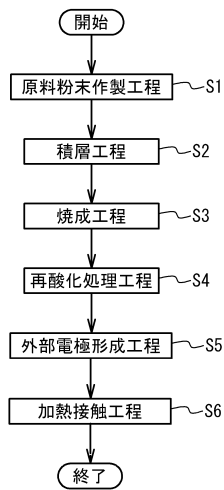
【 図 6 】



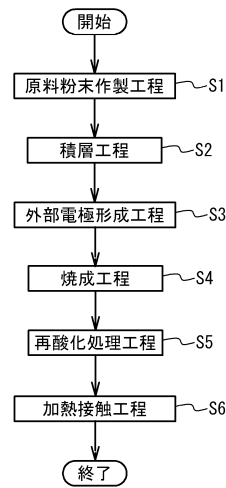
10

20

【 図 7 】



【 図 8 】



30

40

50

フロントページの続き

(51)国際特許分類

F I		
H 0 1 G	4/30	3 1 1 E
H 0 1 G	2/10	J
H 0 1 G	2/06	5 0 0

(56)参考文献

特開 2 0 0 1 - 2 6 7 1 7 7 (J P , A)
実開昭 6 3 - 0 7 1 5 2 4 (J P , U)
米国特許出願公開第 2 0 1 3 / 0 0 6 3 8 6 4 (U S , A 1)
特開 2 0 1 3 - 0 2 6 3 9 2 (J P , A)
国際公開第 2 0 1 6 / 1 2 1 5 7 5 (W O , A 1)
国際公開第 2 0 1 6 / 0 9 3 1 5 3 (W O , A 1)

(58)調査した分野 (Int.Cl., D B 名)

H 0 1 G 4 / 3 0
H 0 1 G 2 / 1 0
H 0 1 G 2 / 0 6