

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4208891号
(P4208891)

(45) 発行日 平成21年1月14日(2009.1.14)

(24) 登録日 平成20年10月31日(2008.10.31)

(51) Int.Cl.

F 1

H01L	33/00	(2006.01)
B41J	2/44	(2006.01)
B41J	2/45	(2006.01)
B41J	2/455	(2006.01)
HO4N	1/036	(2006.01)

H01L	33/00	A
B41J	3/21	L
HO4N	1/036	A

請求項の数 13 (全 16 頁)

(21) 出願番号

特願2006-115319 (P2006-115319)

(22) 出願日

平成18年4月19日 (2006.4.19)

(65) 公開番号

特開2007-288027 (P2007-288027A)

(43) 公開日

平成19年11月1日 (2007.11.1)

審査請求日

平成20年3月28日 (2008.3.28)

(73) 特許権者 591044164

株式会社沖データ

東京都港区芝浦四丁目11番22号

(73) 特許権者 500002571

株式会社沖デジタルイメージング

東京都八王子市東浅川町550番地-1

(74) 代理人 100083840

弁理士 前田 実

(74) 代理人 100116964

弁理士 山形 洋一

(72) 発明者 鷲森 友彦

東京都八王子市東浅川町550番地の1

株式会社沖デジタルイメージング内

最終頁に続く

(54) 【発明の名称】半導体複合装置、LEDヘッド、及び画像形成装置

(57) 【特許請求の範囲】

【請求項1】

発光部が形成され、該発光部の第1導電側の接続を行うための第1導電側コンタクト層と、該発光部の第2導電側の接続を行うための第2導電側コンタクト層とが形成された半導体薄膜と、

複数の前記半導体薄膜を配設し、それぞれの前記半導体薄膜の前記発光部を所定方向に一列配列させた基板と

を備え、

前記半導体薄膜の表面に設けられた、前記第1導電側コンタクト層に前記第1導電側の電極を接続する第1電極コンタクト領域と、前記半導体薄膜の表面で前記第1電極コンタクト領域と異なる領域に設けられた、前記第2導電側コンタクト層に前記第2導電側の電極を接続する第2電極コンタクト領域とは、前記所定方向に配列された発光部の配列方向に、前記発光部と同列上に配設されることを特徴とする半導体複合装置。

【請求項2】

前記基板は、前記半導体薄膜に形成された前記発光部を駆動するための駆動回路が配設されたものであり、

前記第1導電側コンタクト層と、前記第2導電側コンタクト層は、配線により前記駆動回路と電気的に接続されたことを特徴とする請求項1記載の半導体複合装置。

【請求項3】

隣接して配置される一対の前記発光部の各々に対応して形成された各前記第1導電側コ

ンタクト層の電極形成位置が、互いに対向するように配置されたことを特徴とする請求項
1記載の半導体複合装置。

【請求項4】

それぞれの前記半導体薄膜上の、前記発光部と前記第1導電側コンタクト層の電極形成
位置との位置関係が全て同じであることを特徴とする請求項1記載の半導体複合装置。

【請求項5】

前記発光部に近接して遮光層が設けられ、前記遮光層の高さが発光部の高さより高いこ
とを特徴とする請求項1乃至3の何れかに記載の半導体複合装置。

【請求項6】

前記基板には、前記遮光層の、前記発光部とは反対側において外部に接続される接続部
材が配設され、前記遮光層が前記発光部近傍から前記接続部材近傍まで延在していること
を特徴とする請求項5記載の半導体複合装置。 10

【請求項7】

前記遮光層は、前記半導体薄膜と重ならないように形成されることを特徴とする請求項
5又は6記載の半導体複合装置。

【請求項8】

前記遮光層は、層間絶縁膜を介して前記基板上に形成された配線層を覆うことを特徴と
する請求項5, 6, 7の何れかに記載の半導体複合装置。

【請求項9】

前記発光部を選択拡散により形成したことを特徴とする請求項1乃至8の何れかに記載
の半導体複合装置。 20

【請求項10】

前記半導体薄膜は、エピタキシャル半導体積層構造を持つことを特徴とする請求項1乃至
9の何れかに記載の半導体複合装置。

【請求項11】

前記基板上に反射層を備え、該反射層上に平坦化層を備え、該平坦化層上に前記複数の
半導体薄膜を配設したことを特徴とする請求項1乃至10の何れかに記載の半導体複合裝
置。

【請求項12】

請求項1乃至11の何れかの半導体複合装置を複数備えたLEDヘッドであって、 30

前記複数の半導体複合装置を支持する支持体と、

前記発光部からの光を導くレンズアレイと

を備え、

前記発光素子がLEDであることを特徴とするLEDヘッド。

【請求項13】

像担持体と、

帯電された前記像担持体の表面に選択的に光を照射して静電潜像を形成する露光部と、
前記静電潜像を現像する現像部とを有し、記録媒体上に前記現像部により現像された画像
を形成する画像形成装置であって、

前記露光部として、請求項12記載のLEDヘッドを用いたことを特徴とする画像形成
装置。 40

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、LEDアレイなどの被駆動素子アレイ装置とこれを駆動する駆動装置とを複
合させた半導体複合装置、これを用いたLEDヘッド及び画像形成装置に関する。

【背景技術】

【0002】

従来、電子写真技術を用いたプリンタなどの画像形成装置には、発光ダイオード(LED) 50

D)を複数配列させて製造したLEDアレイチップを、更に多数個並べて実装した露光ヘッドを用いたものがある。近年、画像を扱うプリンタ等の装置では高い解像度が要求されている。この要求に対応するため、プリンタ1台に用いられる発光素子数も飛躍的に増加してきており、1本の露光ヘッドに用いられるLEDアレイチップ、及び駆動装置（ドライバチップ）の総数も増えてきている。

【0003】

以上の背景から、LEDアレイチップ、駆動装置の各々を個別に支持基板上に実装するのではなく、駆動装置が形成された半導体基板上の空き領域に、薄膜状のLEDアレイチップを接着した半導体複合装置として予め製造しておき、更にこれを支持基板上に実装することにより、実質的な実装チップ数を減らすものがあった（例えば、特許文献1を参照）。この技術では、LEDアレイチップ上の各LED素子がLEDアレイチップ底面に設けられた電極を介して共通に駆動装置と接続されている。10

【0004】

一方、1つのLEDアレイチップに形成された複数のLEDを時分割して駆動させるため、一つのLEDの両極から他のLEDと独立した電極を引出す場合がある。このような場合、発光領域の上方から引き出された一方の導電側（例えば、p側）の電極及び他方の導電側（例えば、n側）の電極を、共にLEDアレイチップ表面に形成して、双方の電極は駆動装置とそれぞれ接続される。一般に、発光部に近い側の電極は、発光部の並び方向に一列に並び、それと離れて略並行に他方の電極が一列に並ぶよう配置していた。20

【0005】

【特許文献1】特開2004-179641号公報（第19頁、図39）

【発明の開示】

【発明が解決しようとする課題】

【0006】

しかしながら上述の構造では、取り出し電極の配置が2列となるため、発光部の配列方向と略直角方向の幅を小さくできず、LEDアレイチップの面積を小さくすることが困難であるという問題があった。特に薄膜状のLEDアレイチップは、GaAs基板などの別基板上に形成されものを、エッティング技術を用いて別基板から剥離して用いるため、面積が大きいということはそれだけエッティングに時間がかかり、別基板からの剥離が困難になるといった問題があった。30

本発明の目的は、以上の問題点を解消すべく、薄膜状のLEDアレイチップをコンパクトに形成可能な半導体複合装置、これを用いたLEDヘッド及び画像形成装置を提供することにある。

【課題を解決するための手段】

【0007】

本発明による半導体複合装置は、

発光部が形成され、該発光部の第1導電側の接続を行うための第1導電側コンタクト層と、該発光部の第2導電側の接続を行うための第2導電側コンタクト層とが形成された半導体薄膜と、複数の前記半導体薄膜を配設し、それぞれの前記半導体薄膜の前記発光部を所定方向に一列配列させた基板とを備え。40

前記半導体薄膜の表面に設けられた、前記第1導電側コンタクト層に前記第1導電側の電極を接続する電極コンタクト領域と、前記半導体薄膜の表面で前記第1電極コンタクト領域と異なる領域に設けられた、前記第2導電側コンタクト層に前記第2導電側の電極を接続する第2電極コンタクト領域とは、前記所定方向に配列された発光部の配列方向に、前記発光部と同列上に配設されることを特徴とする。

【0008】

本発明によるLEDヘッドは、

上記の半導体複合装置を複数備えたLEDヘッドであって、前記複数の半導体複合装置を支持する支持体と、前記発光素子又は前記発光部からの光を導くレンズアレイとを備え50

、前記発光素子又は前記発光部が L E D であることを特徴とする。

【 0 0 0 9 】

本発明による画像形成装置は、

像担持体と、帯電された前記像担持体の表面に選択的に光を照射して静電潜像を形成する露光部と、前記静電潜像を現像する現像部とを有し、記録媒体上に前記現像部により現像された画像を形成する画像形成装置であって、前記露光部として、上記 L E D ヘッドを用いたことを特徴とする。

【 発明の効果 】

【 0 0 1 0 】

本発明によれば、半導体素子を形成する半導体薄膜の、半導体素子の配列方向と直交する幅方向において、電極形成のための領域を別途確保する必要がないため、幅方向のスペース効率に優れた半導体複合装置、これを用いた L E D ヘッド及び画憎形成装置を提供できる。

10

【 発明を実施するための最良の形態 】

【 0 0 1 1 】

実施の形態 1 .

図 1 は、本発明による半導体複合装置の実施の形態 1 の要部構成を模式的に示す平面図である。図 2 は、図 1 に示す半導体複合装置 100 を、A - A 線で切る断面を概略的に示す要部断面図であり、図 3 は、図 1 に示す半導体複合装置 100 を、B - B 線で切る断面を概略的に示す要部断面図であり、図 4 は、図 1 に示す半導体複合装置 100 を、C - C 線で切る断面を概略的に示す要部断面図である。尚、図 1 では簡単のため、後述する層間絶縁膜 105 , 107 及び平坦化材料層 111 を省略し、各層間絶縁膜に形成された開口部のみを点線で示している。

20

【 0 0 1 2 】

図 2 の断面図に示すように、半導体複合装置 100 は、その駆動回路基板として、例えば Si などの基板 101 、基板 101 内及びその上に形成された、駆動集積回路及び多層配線層を有する集積回路 / 多層配線層領域 102 の層を有する。集積回路 / 配線層領域 102 の表面は、接続パッド 103 (図 3) 及び接続領域パッド 104 (図 4) が形成された部分や、後述するように所定領域に開口を有する層間絶縁膜 105 などによって覆われている。

30

【 0 0 1 3 】

層間絶縁膜 105 上には、半導体複合装置 100 の短手方向 (矢印 X 方向、図 1) の一端側において、長手方向 (矢印 Y 方向、図 1 参照) に延在する反射層 110 が形成され、反射層 110 を覆うように半導体薄膜をボンディングするための平坦化材料層 111 が形成されている (図 3 , 4 参照) 。平坦化材料層 111 の平坦化された表面上には、発光素子を構成するためのエピタキシャル半導体積層構造をもつ半導体薄膜 20 が接着により配設されている。

【 0 0 1 4 】

集積回路 / 多層配線層領域 102 の集積回路は、例えば被駆動素子としての発光素子を駆動する駆動回路を含み、接続パッド 103 は、これらの集積回路への電源の供給及び駆動信号の入 / 出力のためのパッド、半導体薄膜に設けられた発光素子と駆動集積回路との接続パッド、或いは発光素子の n 側電極との接続のための接続パッドである。

40

【 0 0 1 5 】

半導体薄膜 20 は、最下層から順に、例えば n 型 GaAs で形成されたボンディング層 21a 、例えば n 型 Al_t Ga_{1-t} As で形成された導通層 21b 、例えば n 型 GaAs 層で形成された n 側コンタクト層 21c 、例えば n 型 Al_z Ga_{1-z} As で形成された下側クラッド層 22a 、例えば n 型 Al_y Ga_{1-y} As で形成された n 型活性層 22b 、例えば p 型 Al_x Ga_{1-x} As で形成された上クラッド層 22c 、そして例えば p 型 GaAs 層で形成された p 側コンタクト層 22d が積層する構造となっている。

【 0 0 1 6 】

50

このうち、下側クラッド層 22a～p 側コンタクト層 22d の上部構造 22 は、図 1 に示すように、ボンディング層 21a～n 側コンタクト層 21c の下部構造 21 上にあって、下部構造 21 自体は複数の島状部分に素子分離され、各島が長手方向に直線状に配列されるように形成される。各上部構造 22 の n 型活性層 22b が発光部となり、以後、各島状部の積層構造を含む発光に係る部分を発光素子（半導体素子）30 と称す。更に下部構造 21 は、各々が分離された一つの上部構造 22 を有し、互いに電気的に独立するように素子分離されている。尚、発光素子 30 は、例えば LED (Light Emitting Diode) とすることができます。

【0017】

以上のように構成された本実施の形態の半導体複合装置は、例えば、第 1 導電型及び第 2 導電型の半導体層を積層し、半導体層構造形成の際にあらかじめ p-n 接合を含む構造とした半導体薄膜を平坦化材料層 111 上にボンディングし、その後にメサエッティングによって素子分離することによって発光素子 30 を形成している。尚、ここでは簡単のため、メサエッティングによって素子分離される前後の半導体薄膜を区別することなく共に同符号 20 を付して説明している。

【0018】

反射層 110 は、発光素子 30 の発光部からウエハの裏面方向へ出射された光を上面方向に反射するための反射層であり、例えば、Ti、Ti/PtAu、TiAl、Cr/Au、NiAl、Ag や Au を含む合金などの Au 系、Al 系、Ag 系の金属材料層である。

10

20

【0019】

図 1 及び図 4 に示すように、接続領域パッド 104 は、集積回路 / 多層配線層領域 102 に、反射層 110 に沿って、分離された複数（ここでは 4 つ）の半導体薄膜 20 每に形成され、適宜集積回路と接続されている。半導体複合装置 100 の短手方向中央領域には、層間絶縁膜層 105 上において長手方向に延在する複数の共通配線 106 が並列に形成されている。半導体薄膜 20 及び共通配線 106 は、後述する所定部に開口を有する層間絶縁膜層 107 によって覆われている。

【0020】

各下部構造 21 の n 側コンタクト層 21c 上には、層間絶縁膜層 107 に形成された開口部 107b を介して n 側コンタクト層 21c とオーミックコンタクトをとる第 1 導電側（ここでは n 側）電極 115 が形成されている。第 1 導電側電極 115 は、例えば AuGe/Ni/Au で形成され、図 1 に示すように、この第 1 導電側電極 115 がコンタクトをとる第 1 導電側コンタクト領域は長手方向に直線状に配列された発光素子 30 と同列上に配設されている。

30

【0021】

第 2 導電側（ここでは p 側）電極 121 は、層間絶縁膜層 107 に形成された開口部 107a 介して、上部構造 22 の p 側コンタクト層 22d とオーミックコンタクトをとり、例えば Ti/Pt/Au で形成される。第 2 導電側配線 123 は、図 1 に示すように 4 つ毎にグループ化された同グループ内の各発光素子 30 に形成された 4 つの第 2 導電側電極 121 と、対応して配設された接続領域パッド 104 とを層間絶縁膜層 107 に形成された開口部 107c を介して電気的に接続する。第 1 導電側配線 122, 124 は、層間絶縁膜層 107 に形成された開口部 107d を介して各第 1 導電側電極 115 と所定の共通配線 106 間を電気的に接続し、例えば Ti/Pt/Au で形成されている。このうち第 1 導電側配線 124 は、所定の共通配線 106 と、層間絶縁膜層 107 に形成された開口部 107e を介して対応する接続パッド 103 とを接続している。

40

【0022】

従って、ここでは第 1 導電側（n 側）電極 115 が個別電極として、第 2 導電側（p 側）電極 121 がブロック（グループ）毎の共通電極として動作する。接続パッド 103 上には、図 3 に示すように層間絶縁膜 107 に形成された開口部 107e を介して接続部材 125 が形成され、この接続部材 125 に必要に応じて第 1 導電側電極 115 や、外部回

50

路に接続される図示しない接続ワイヤ等が電気的に接続される。

【0023】

図1, 3, 4に示すように、半導体薄膜20の発光素子30と接続部材125間の略全領域には、遮光層130が形成されている。遮光層130は、発光素子の発光部から出射された光が、例えば、接続部材125に設けられた接続ワイヤやメタル・ボール(図示せず)に到達して反射され、反射位置に光スポットが出現するのを防止する。例えば、半導体複合装置100が、後述するように、画像形成装置のLEDヘッドの光源として使用される場合、反射位置に出現した光スポットがノイズとして作用するため、このような用途で使用される場合には、遮光層130によって、反射による光スポットを極力防止することが望ましい。

10

【0024】

遮光層130は、例えば有機材料膜を使うことができる。例えば、ポリイミドなどの、熱によって硬化する有機材料、或いは光によって硬化する有機材料などを使うことができる。遮光層130は、発光部から出射される光が反射体へ至って反射され、ノイズとなる反射光スポットが出現するのを防止するものであるから、発光部に対する注目すべき反射構造体の、幾何学的な配置、距離に応じて、その高さや形成領域を設計すればよい。

【0025】

例えば、遮光層を発光領域に近接させることによって遮光層の高さを低くできる。例えば、発光領域端から $10\text{ }\mu\text{m}$ 以下に接近させることによって、その高さを $10\text{ }\mu\text{m}$ 以下とすることができる。また遮光層を厚くした場合には、遮光層の大きな膜応力が半導体薄膜に影響を与える場合がある。その影響を回避するため、図1に示すように遮光層130の発光部側端部と、各半導体薄膜20の遮光層130側端部とが、重ならないように形成することが望ましい。尚、ここで発光領域とは、発光素子の発光部を平面図で表した領域に相当する。

20

【0026】

以上説明したように、発光素子30の配列方向に発光領域と第1導電側コンタクト領域(第1導電側電極115が接続される領域)を配置することにより、半導体薄膜の半導体複合装置100の短手方向の幅F(図3)を必要最小限に狭く設定することが可能となる。また、半導体薄膜20の遮光層側の側部は、端部ぎりぎりまで発光部領域を形成することが可能となるため、遮光層端部を発光領域に近接して形成する観点からも有利となる。

30

【0027】

尚、ここでは半導体薄膜内の発光素子30を構成する材料(半導体薄膜の材料)として、例えばAlGaAs系の化合物半導体材料を挙げて説明したが、適宜、他の半導体材料、例えば、InP、GaAsP、GaInAsP、AlGaAsPや、GaN、AlGaN、InGaNなどの窒化物化合物半導体に代えることができる。また、本実施の形態では、発光領域を1列に配列した形態で説明したが、配列形態や配列数は適宜変形が可能である。また、4つの発光素子を1ブロック(グループ)として、マトリクス駆動ができる配線形態(駆動形態)を示したが、1ブロックの発光素子数や1チップに備えるブロック数は適宜変更が可能である。また、マトリクス駆動ではなく、スタティック駆動など適宜駆動方式の変更が可能である。

40

【0028】

更に、本実施の形態では、Si基板上に集積した具体的な形態を説明したが、必ずしもSi基板である必要はなく、また、Si基板上に備えた駆動集積回路と発光素子との集積化形態に限定されない。例えば、Si基板の代わりに、ガラス基板上に集積回路(例えば、ポリSiを母材とした集積回路)と発光素子アレイの集積化形態であってもよい。その他、セラミック基板、金属基板、有機物基板であってもよい。また、発光素子の代わりに受光素子などのセンサー素子を配設した形態であってもよい。

【0029】

更に、本実施の形態では第1導電側電極115の材料と第1導電側配線122, 124の材料を別の材料とした具体例について説明したが、第1導電側電極115と発光素子の

50

第1導電側コンタクト層の間で低抵抗コンタクト又はオーミックコンタクトを形成できる材料であって、第1導電側配線が、その下地絶縁膜との間で密着性が得られる材料であれば、同一の材料としてもよい。

【0030】

以上のように、本実施の形態の半導体複合装置によれば、駆動回路基板（駆動集積回路ウエハ）上に発光素子を有する半導体薄膜を設けた構成において、複数の発光素子を配列した配列方向に、発光領域表面（第2導電型）とは逆導電型（第1導電型）の電極コンタクト領域を配置するようにしたので、使用する半導体薄膜の材料幅を小さくすることができる。

【0031】

実施の形態2。

図5は、本発明による半導体複合装置の実施の形態2の要部構成を模式的に示す平面図である。

【0032】

本実施の形態の半導体複合装置200が前記した実施の形態1の半導体複合装置100と主に異なる点は、隣接する一対の発光素子の各第1導電側（ここではn側）電極115が、隣接して互いに対向する位置に配置されている点である。従って、本実施の形態の半導体複合装置200が前記した実施の形態1の半導体複合装置と共に通する部分には同符号を付して、或いは図面を省いてここでの詳細な説明を省略し、異なる点を重点的に説明する。

【0033】

図5に示すように、半導体複合装置200では、隣接する一対の発光素子30に対応する各第1導電側電極115が互いに対向する位置に配置されるように、第1導電側コンタクト領域（第1導電側電極115が形成される領域）が形成されているため、各発光素子の発光領域（ここでは半導体薄膜20の上部構造22の領域）間には、2つの第1導電側電極115が形成される領域と、第1導電側電極が形成されない領域が交互に存在する。更に、本実施の形態の半導体複合装置200では、発光素子30の配列方向（矢印Y方向）の両端部に、第1導電側電極115が存在しない領域が位置するように形成するものである。

【0034】

図6は、以上のように形成された半導体複合装置200を、支持基板（図示せず）上に直列配置した際の、隣接する2つの半導体複合装置200の要部を模式的に示す構成図である。

【0035】

同図に示すように、隣接する2つの半導体複合装置200の一方の右端部（図面上）200aと他方の左端部（図面上）200bは、実装スペースW₁を介して配置されている。発光素子の発光領域を、例えば600d_pi以上とする狭いピッチ（42.3μm以下）で配列して画像形成装置のLEDヘッドを形成するような場合には、隣接チップの最端部の発光領域のピッチも同等のピッチで配列されていることが望ましい。

【0036】

この場合には、最端部の発光領域とチップ端部間のスペースW₂が狭いことが望ましい。本実施の形態2の半導体複合装置200では、最端発光領域とチップ端部の間に第1導電側電極115がなく、少なくとも最端部の発光領域に対しては、チップ端と反対側に第1導電側電極115及び第1導電側配線122, 124が配置されるため、スペースW₂を狭くすることが可能となる。

【0037】

以上のように、本実施の形態の半導体複合装置によれば、発光部配列方向に第1導電側電極を設けた半導体複合装置において、少なくともチップ端部の発光素子に対しては、発光領域に対してチップ端と反対側に第1導電側電極を設けるようにしたので、発光領域ピッチが小さい場合においても、複数のチップを配列する実装形態においても、最端の発光

10

20

30

40

50

領域間ピッチを狭いピッチとすることができます。

【0038】

実施の形態3.

図7は、本発明による半導体複合装置の実施の形態3の要部構成を模式的に示す平面図であり、図8は、図7に示す半導体複合装置300を、D-D線で切る断面を模式的に示す要部断面図である。尚、図7では簡単のため、後述する層間絶縁膜105, 107及び平坦化材料層111を省略し、各層間絶縁膜に形成された開口部のみを点線で示している。

【0039】

本実施の形態の半導体複合装置300が前記した実施の形態2の半導体複合装置200と主に異なる点は、前記した実施の形態2の半導体複合装置では、半導体薄膜層を素子分離して発光部を形成したのに対して、本実施の形態では不純物を選択的にドーピング、例えば不純物の選択拡散によって発光部を形成している点である。従って、本実施の形態の半導体複合装置300が前記した実施の形態2の半導体複合装置と共に通する部分には同符号を付して、或いは図面を省いてここでの詳細な説明を省略し、異なる点を重点的に説明する。

【0040】

図8の断面図に示すように、半導体複合装置300は、平坦化材料層111の平坦化された表面上に発光素子を形成するための半導体薄膜320が接着により配設されている。半導体薄膜320は第1導電型(ここではn型)の半導体層で、最下層から順に、GaAsボンディング層321、Al_zGa_{1-z}As下側クラッド層322、Al_yGa_{1-y}As活性層323、Al_xGa_{1-x}As上側クラッド層324、GaAs上コンタクト層325が積層する構造となっている。この半導体薄膜320には、第2導電型(ここではp型)の不純物を選択拡散した拡散領域326が形成され、各半導体層内における第2導電型領域326a～326cを形成している。拡散領域のフロントは活性層内にあり、活性層内で発光領域を形成している。またここでは、この発光領域での発光に拘わる部分が、発光素子330(半導体素子)であるLEDに相当する。

【0041】

上記x、y、zは、y < x、zの関係を満たしている。またここでは、第2導電側電極121は、層間絶縁膜層107に形成された開口部107fを介して、発光素子330のp側コンタクト層326cとオームックコンタクトをとり、第1導電側電極115は、層間絶縁膜層107に形成された開口部107g介して、第1導電側(ここではn側)コンタクト層325とオームックコンタクトをとっている。

【0042】

尚上記実施の形態では、p側コンタクト層326cとオームックコンタクトを形成する第2導電側電極121を、例えば、Ti/Pt/Au等のメタルで形成する例を示したが、例えばインジウム錫酸化膜(ITO)又は酸化亜鉛(ZnO)で形成される透明電極としてもよい。

【0043】

また、上記実施形態の説明では、発光素子30を備えた半導体薄膜を、駆動回路領域上に設けているが、必ずしも駆動回路上に設けなくてもよい。例えば、駆動回路領域に隣接した駆動回路が無い領域に、半導体薄膜を設けることもできる。更に駆動回路を備えていない基板上に設けてもよい。

【0044】

以上のように、本実施の形態の半導体複合装置によれば、発光部を第2導電型の不純物を選択拡散して形成する形態において、前記した実施の形態2の半導体複合装置と同様に、隣接する一対の発光素子330に対応する各第1導電側電極115が互いに対向する位置に配置されるように、第1導電側コンタクト領域(第1導電側電極115が形成される領域)が形成されているため、実施の形態2の半導体複合装置と同様の効果を得ることが出来る。

10

20

30

40

50

【0045】**実施の形態4.**

図9は、本発明のLEDヘッドに基づく実施の形態4のLEDプリントヘッド1200を示す図である。

【0046】

同図に示すように、ベース部材1201上には、LEDユニット1202が搭載されている。このLEDユニット1202は、実施の形態1乃至3の何れかの半導体複合装置が実装基板上に搭載されたものである。図10は、このLEDユニット1202の一構成例を示す平面配置図で、実装基板1202e上には、前記した各実施の形態で説明した、発光部と駆動部を複合した半導体複合装置が、発光部ユニット1202aとして長手方向に沿って複数配設されている。実装基板1202e上には、その他に、電子部品が配置されて配線が形成されている電子部品実装、配線及び接続のためのエリア1202b、1202c、及び外部から制御信号や電源などを供給するためのコネクタ1202d等が設けられている。10

【0047】

発光部ユニット1202aの発光部の上方には、発部から出射された光を集光する光学素子としてのロッドレンズアレイ1203が配設されている。このロッドレンズアレイ1203は、柱状の光学レンズを発光部ユニット1202aの直線状に配列された発光部（例えば、図6における半導体層312の配列）に沿って多数配列したもので、光学素子ホルダに相当するレンズホルダ1204によって所定位置に保持されている。20

【0048】

このレンズホルダ1204は、同図に示すように、ベース部材1201及びLEDユニット1202を覆うように形成されている。そして、ベース部材1201、LEDユニット1202、及びレンズホルダ1204は、ベース部材1201及びレンズホルダ1204に形成された開口部1201a、1204aを介して配設されるクランバ1205によって一体的に挟持されている。従って、LEDユニット1202で発生した光はロッドレンズアレイ1203を通して、所定の外部部材に照射される、このLEDプリントヘッド1200は、例えば電子写真プリンタや電子写真コピー装置等の露光装置として用いられる。

【0049】

以上のように、本実施の形態のLEDヘッドによれば、LEDユニット1202として、前記した実施形態1乃至3の各実施の形態で示した半導体複合装置の何れかが使用されるため、高品質で信頼性の高いLEDヘッドを提供することができる。30

【0050】**実施の形態5.**

図11は、本発明の画像形成装置に基づく実施の形態5の画像形成装置1300の要部構成を模式的に示す要部構成図である。

【0051】

同図に示すように、画像形成装置1300内には、イエロー、マゼンダ、シアン、ブラックの各色の画像を、各々に形成する四つのプロセスユニット1301～1304が記録媒体1305の搬送経路1320に沿ってその上流側から順に配置されている。これらのプロセスユニット1301～1304の内部構成は共通しているため、例えばシアンのプロセスユニット1303を例にとり、これらの内部構成を説明する。40

【0052】

プロセスユニット1303には、像担持体として感光ドラム1303aが矢印方向に回転可能に配置され、この感光体ドラム1303aの周囲にはその回転方向上流側から順に、感光ドラム1303aの表面に電気供給して帯電させる帯電装置1303b、帯電された感光体ドラム1303aの表面に選択的に光を照射して静電潜像を形成する露光装置3103cが配設される。更に、静電潜像が形成された感光体ドラム1303aの表面に、所定色（シアン）のトナーを付着させて顕像を発生させる現像装置1303d、及び感光

体ドラム 1303a の表面に残留したトナーを除去するクリーニング装置 1303e が配設される。尚、これら各装置に用いられているドラム又はローラは、図示しない駆動源及びギアによって回転させられる。

【0053】

また、画像形成装置 1300 は、その下部に、紙等の記録媒体 1305 を堆積した状態で収納する用紙カセット 1306 を装着し、その上方には記録媒体 1305 を 1 枚ずつ分離させて搬送するためのホッピングローラ 1307 を配設している。更に、記録媒体 1305 の搬送方向における、このホッピングローラ 1307 の下流側には、ピンチローラ 1308, 1309 と共に記録媒体 1305 を挟持することによって、記録媒体 1305 の斜行を修正し、プロセスユニット 1301 ~ 1304 に搬送するレジストローラ 1310, 1311 を配設している。これ等のホッピングローラ 1307 及びレジストローラ 1310, 1311 は、図示しない駆動源及びギアによって連動回転する。10

【0054】

プロセスユニット 1301 ~ 1304 の各感光体ドラムに対向する位置には、それぞれ半導電性のゴム等によって形成された転写ローラ 1312 が配設されている。そして、感光体ドラム 1301a ~ 1304a 上のトナーを記録媒体 1305 に付着させるために、感光体ドラム 1301a ~ 1304a の表面とこれらの各転写ローラ 1312 の表面との間に所定の電位差が生じるように構成されている。

【0055】

定着装置 313 は、加熱ローラとバックアップローラとを有し、記録媒体 1305 上に転写されたトナーを加圧、加熱することによって定着させる。また、排出口ローラ 1314, 1315 は、定着装置 313 から排出された記録媒体 1305 を、排出部のピンチローラ 1316, 1317 と共に挟持し、記録媒体スタッカ部 1318 に搬送する。尚、排出口ローラ 1314, 1315 は、図示されない駆動源及びギアによって連動回転する。ここで使用される露光装置 1303c としては、実施形態 4 で説明した LED プリントヘッド 1200 が用いられる。20

【0056】

次に、前記構成の画像形成装置の動作について説明する。

まず、用紙カセット 1306 に堆積した状態で収納されている記録媒体 1305 がホッピングローラ 1307 によって、上から 1 枚ずつ分離されて搬送される。続いて、この記録媒体 1305 は、レジストローラ 1310, 1311 及びピンチローラ 1308, 1309 に挟持されて、プロセスユニット 1301 の感光ドラム 1301a 及び転写ローラ 1312 に搬送される。その後、記録媒体 1305 は、感光体ドラム 1301a 及び転写ローラ 1312 に挟持され、その記録画面にトナー画像が転写されると同時に感光体ドラム 1301a の回転によって搬送される。30

【0057】

同様にして、記録媒体 1305 は、順次プロセスユニット 1302 ~ 1304 を通過し、その通過過程で、各露光装置 1301c ~ 1304c により形成された静電潜像を、現像装置 1301d ~ 1304d によって現像した各色のトナー像がその記録画面に順次転写され重ね合わせられる。そして、その記録面上に各色のトナー像が重ね合わせられた後、定着装置 1313 によってトナー像が定着された記録媒体 1305 は、排出口ローラ 1314, 1315 及びピンチローラ 1316, 1317 に挟持されて、画像形成装置 1300 の外部の記録媒体スタッカ部 1318 に排出される。以上の過程を経て、カラー画像が記録媒体 1305 上に形成される。40

【0058】

以上のように、本実施の形態の画像形成装置によれば、前記した実施の形態 4 で説明した LED プリントヘッドを採用するため、小型で、信頼性の高い画像形成装置を提供することができる。

【0059】

また、前記した特許請求の範囲、及び実施の形態において、「上」、「下」と言った言50

葉を使用したが、これらは便宜上であって、各装置を配置する状態における絶対的な位置関係を限定するものではない。

【図面の簡単な説明】

【0060】

【図1】本発明による半導体複合装置の実施の形態1の要部構成を模式的に示す平面図である。

【図2】図1に示す半導体複合装置を、A-A線で切る断面を概略的に示す要部断面図である。

【図3】図1に示す半導体複合装置を、B-B線で切る断面を概略的に示す要部断面図である。

【図4】図1に示す半導体複合装置を、C-C線で切る断面を概略的に示す要部断面図である。

【図5】本発明による半導体複合装置の実施の形態2の要部構成を模式的に示す平面図である。

【図6】実施の形態2の半導体複合装置を、支持基板上に直列配置した際の、隣接する2つの半導体複合装置の要部を模式的に示す構成図である。

【図7】本発明による半導体複合装置の実施の形態3の要部構成を模式的に示す平面図である。

【図8】図7に示す半導体複合装置を、D-D線で切る断面を模式的に示す要部断面図である。

【図9】本発明のLEDヘッドに基づく実施の形態4のLEDプリントヘッドを示す図である。

【図10】実施の形態4のLEDユニットの一構成例を示す平面配置図である。

【図11】本発明の画像形成装置に基づく実施の形態5の画像形成装置の要部構成を模式的に示す要部構成図である。

【符号の説明】

【0061】

20 半導体薄膜、 21 下部構造、 21a ボンディング層、 21b 導通層、
 21c n側コンタクト層、 22 上部構造、 22a 下側クラッド層、 22b
 n型活性層、 22c 上クラッド層、 22d p側コンタクト層、 30 発光
 素子、 100 半導体複合装置、 101 基板、 102 集積回路／多層配線層領域、
 103 接続パッド、 104 接続領域パッド、 105 層間絶縁膜、 106
 共通配線、 107 層間絶縁膜層、 107a, 107b, 107c, 107d
 開口部、 110 反射層、 111 平坦化材料層、 115 第1導電側電極、 1
 21 第2導電側電極、 122, 124 第1導電側配線、 123 第2導電側配線
 、 125 接続部材、 130 遮光層、 200 半導体複合装置、 200a, 2
 00b 端部、 300 半導体複合装置、 320 半導体薄膜、 321 GaAs
 ボンディング層、 322 Al_zGa_{1-z}As下側クラッド層、 323 Al_yG
 a_{1-y}As活性層、 324 Al_xGa_{1-x}As上クラッド層、 325 GaA
 s上コンタクト層、 326 拡散領域、 326a, 326b, 326c 第2導電型
 領域、 330 発光素子、 1200 LEDプリントヘッド、 1201 ベース部
 材、 1202 LEDユニット、 1202a 発光部ユニット、 1203 ロッド
 レンズアレイ、 1204 レンズホルダ、 1205 クランバ、 1300 画像形
 成装置、 1301, 1302, 1303, 1304 プロセスユニット、 1301a
 ~1304a 感光体ドラム、 1303b 帯電装置、 1303c 露光装置、 1
 303d 現像装置、 1303e クリーニング装置、 1305 記録媒体、 13
 06 用紙カセット、 1307 ホッピングローラ、 1308, 1309 ピンチロ
 ーラ、 1310, 1311 レジストローラ、 1312 転写ローラ、 1313
 定着装置、 1314, 1315 排出口ーラ、 1316, 1317 ピンチローラ、
 1318 記録媒体スタッカ部。

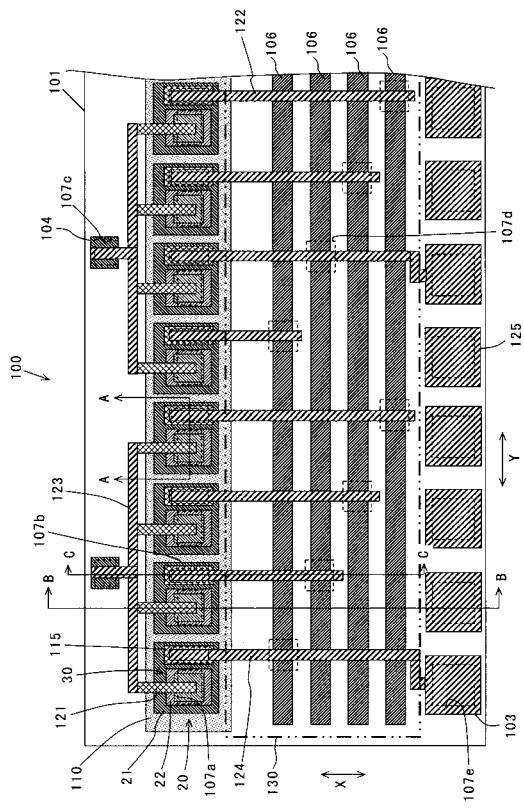
10

20

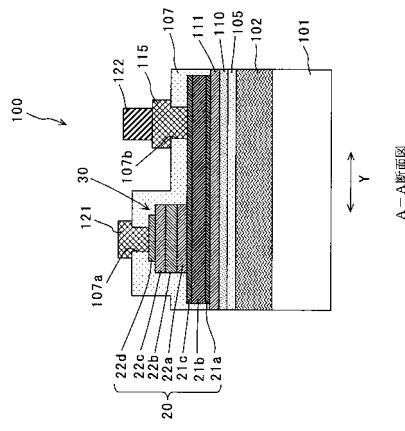
40

50

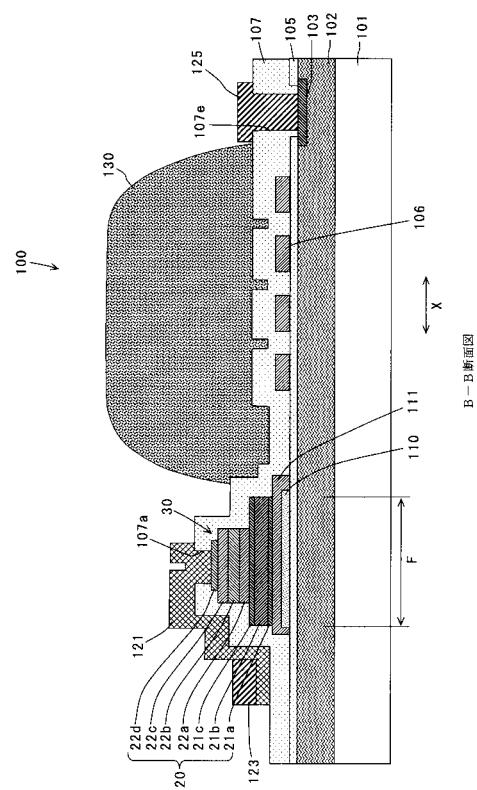
【図1】



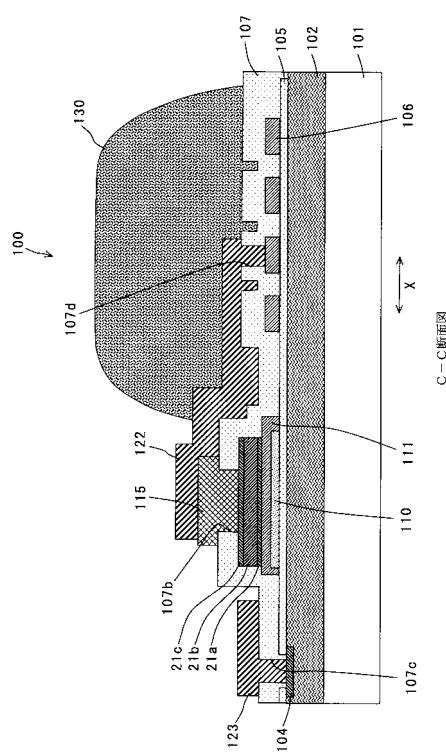
【 図 2 】



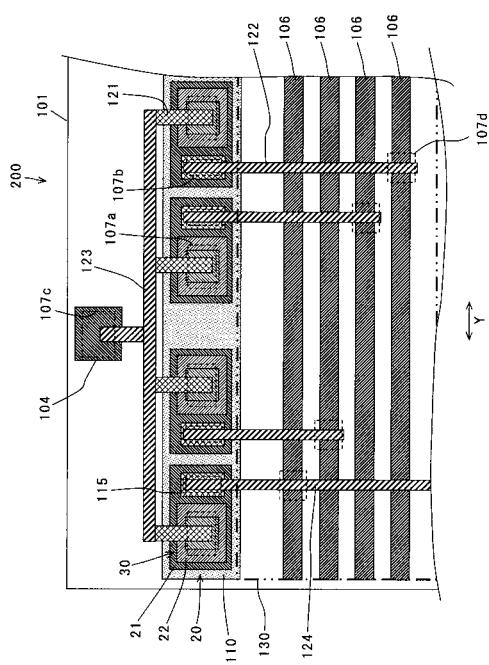
【図3】



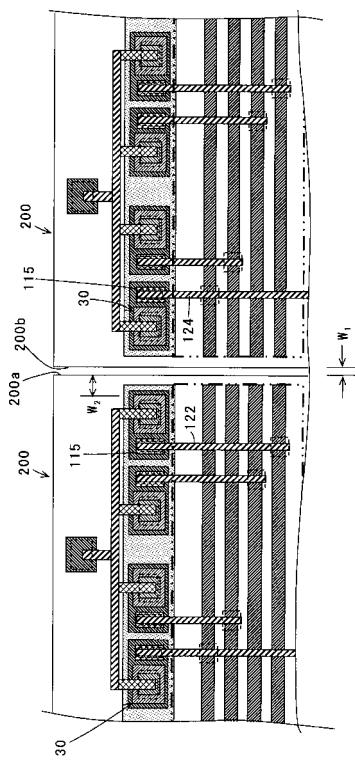
【図4】



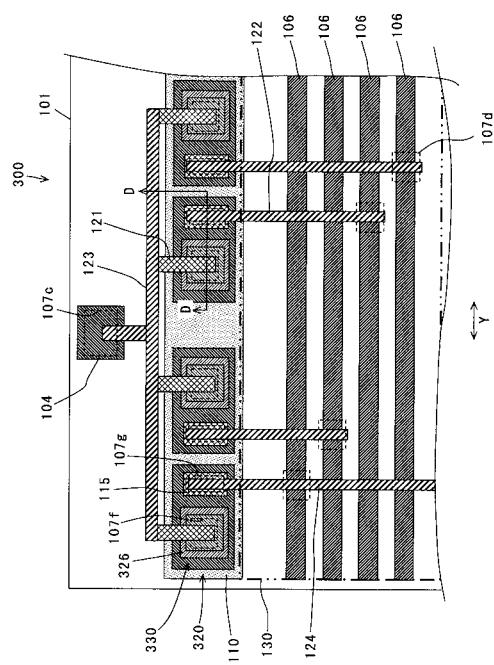
【図5】



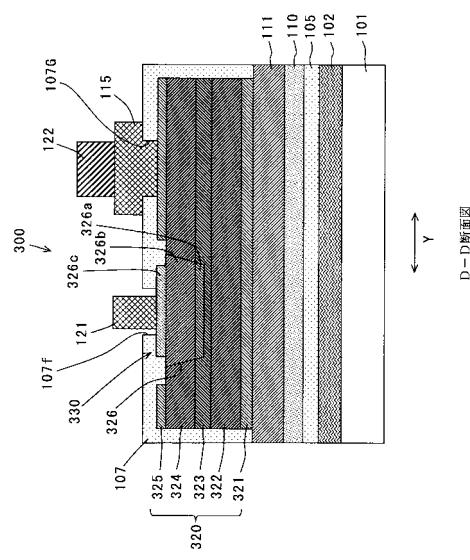
【図6】



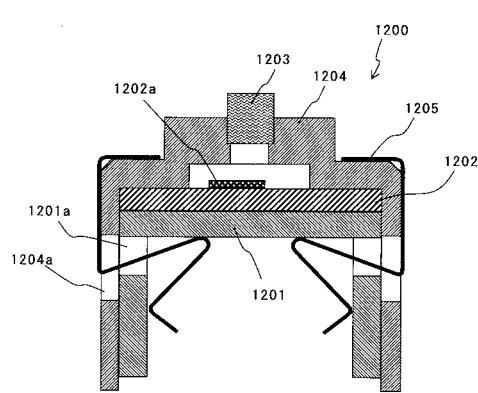
【図7】



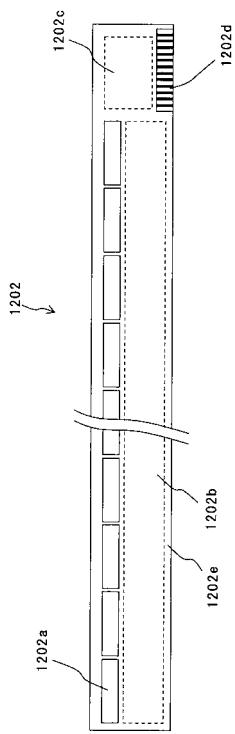
【図8】



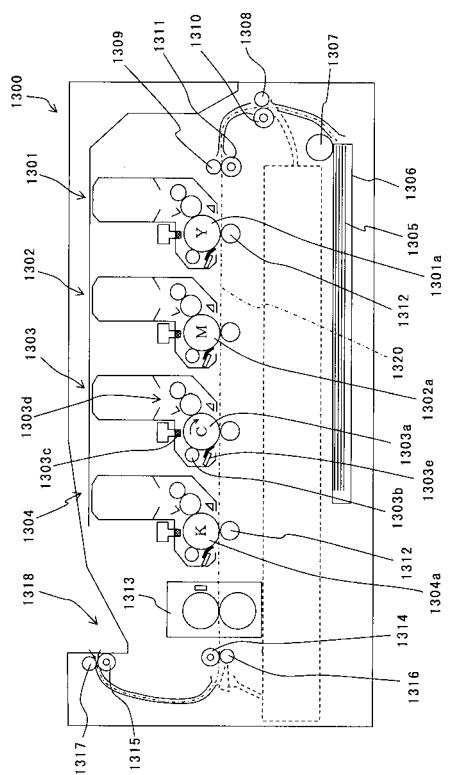
【図9】



【図10】



【図 1 1】



フロントページの続き

(72)発明者 藤原 博之

東京都八王子市東浅川町550番地の1 株式会社沖デジタルイメージング内

(72)発明者 萩原 光彦

東京都八王子市東浅川町550番地の1 株式会社沖デジタルイメージング内

(72)発明者 鈴木 貴人

東京都八王子市東浅川町550番地の1 株式会社沖デジタルイメージング内

審査官 土屋 知久

(56)参考文献 特開2004-179641(JP,A)

特開2003-258305(JP,A)

特開平5-299702(JP,A)

特開2002-43635(JP,A)

(58)調査した分野(Int.Cl., DB名)

H01L 33/00