



(12) 发明专利

(10) 授权公告号 CN 101288150 B

(45) 授权公告日 2010.05.19

(21) 申请号 200680030544.6

(22) 申请日 2006.05.04

(30) 优先权数据

11/209,951 2005.08.23 US

(85) PCT申请进入国家阶段日

2008.02.21

(86) PCT申请的申请数据

PCT/US2006/017418 2006.05.04

(87) PCT申请的公布数据

W02007/024300 EN 2007.03.01

(73) 专利权人 国际商业机器公司

地址 美国纽约

(72) 发明人 S·K·卡纳卡萨巴帕斯

M·C·盖迪斯

(74) 专利代理机构 北京市中咨律师事务所

11247

代理人 于静 李峥

(51) Int. Cl.

H01L 21/00 (2006.01)

H01L 29/78 (2006.01)

H01L 21/26 (2006.01)

H01L 21/302 (2006.01)

(56) 对比文件

US 2004/0115881 A1, 2004.01.17, 全文.

US 2004/0257861 A1, 2004.12.23, 全文.

CN 1652249 A, 2005.08.10, 全文.

审查员 段小晋

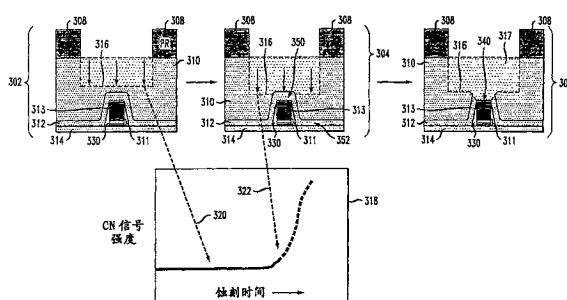
权利要求书 2 页 说明书 7 页 附图 5 页

(54) 发明名称

磁性器件及其形成技术

(57) 摘要

提供用于形成磁性器件的技术。在一个方面中,一种形成与磁性器件自对准的过孔的方法包括以下步骤。在所述磁性器件的至少一部分上方形成电介质层。所述电介质层被配置为具有邻近所述磁性器件的包括第一材料的下伏层和在所述下伏层的与所述磁性器件相反的一侧上的包括第二材料的上覆层。所述第一材料与所述第二材料不同。在第一蚀刻阶段中,使用第一蚀刻剂来蚀刻所述电介质层,从所述上覆层开始且贯穿所述上覆层。在第二蚀刻阶段中,使用对于蚀刻所述下伏层具有选择性的第二蚀刻剂来贯穿所述下伏层地蚀刻所述电介质层。



1. 一种形成与磁性器件自对准的过孔的方法,所述方法包括以下步骤:

在所述磁性器件的至少一部分上方形成电介质层,所述电介质层包括邻近所述磁性器件形成的下伏层以及在所述下伏层的与所述磁性器件相反的上表面上形成的上覆层,所述下伏层包括第一材料,所述上覆层包括与所述第一材料不同的第二材料;

在第一蚀刻阶段中,利用第一蚀刻剂蚀刻所述电介质层,从所述上覆层开始且至少部分地贯穿所述上覆层;以及

在第二蚀刻阶段中,利用第二蚀刻剂蚀刻所述电介质层,与所述上覆层相比,所述第二蚀刻剂对所述下伏层具有选择性,以至少部分贯穿所述下伏层地蚀刻所述电介质层。

2. 根据权利要求1的方法,其中所述磁性器件包括磁隧道结。

3. 根据权利要求1的方法,还包括以下步骤:

检测所述第一蚀刻剂何时到达所述下伏层;以及

一旦所述第一蚀刻剂到达所述下伏层,则结束所述第一蚀刻阶段。

4. 根据权利要求3的方法,其中所述检测步骤还包括使用光发射改变以光学检测所述第一蚀刻剂到达所述下伏层的步骤。

5. 根据权利要求4的方法,其中所述使用光发射改变的步骤包括光学检测在所述下伏层中存在但在所述上覆层中基本上不存在的光发射特性。

6. 根据权利要求1的方法,其中所述第一材料包括氮化硅和碳氮化硅中的至少一种。

7. 根据权利要求1的方法,其中所述第一材料包括氧化硅。

8. 根据权利要求1的方法,其中所述第一蚀刻剂包括碳基等离子体材料。

9. 根据权利要求1的方法,其中所述第二蚀刻剂包括基于 CH_3F 和 O_2 的组合的材料。

10. 根据权利要求1的方法,其中所述第二蚀刻剂包括基于 NF_3 、 O_2 和 NH_3 的组合的材料。

11. 根据权利要求1的方法,其中所述形成电介质层的步骤还包括沉积所述下伏层以便在所述磁性器件上方以垂直距离形成一个或多个尖顶的步骤。

12. 根据权利要求11的方法,其中使用高密度等离子体、化学气相沉积来沉积所述下伏层。

13. 根据权利要求1的方法,其中在所述磁性器件的至少一侧的至少一部分周围存在隔离物材料。

14. 根据权利要求13的方法,其中所述隔离物材料包括氧化硅。

15. 根据权利要求1的方法,还包括以下步骤:

在所述磁性器件的构图期间使用硬掩膜,所述硬掩膜包括与所述下伏层相同的材料;以及

在所述第二蚀刻阶段期间,贯穿所述下伏层且贯穿所述硬掩膜地蚀刻所述电介质层。

16. 根据权利要求1的方法,还包括金属化所述过孔的步骤。

17. 根据权利要求16的方法,其中使用金属镶嵌工艺金属化所述过孔。

18. 一种磁性器件,包括:

磁隧道结;

在所述磁隧道结的至少一部分上方形成的电介质层,所述电介质层被配置为具有邻近所述磁隧道结的下伏层和在所述下伏层的与所述磁隧道结相反的一侧上的上覆层,所述下

伏层使用的第一材料和所述上覆层使用的第二材料不同 ; 以及

垂直地延伸贯穿所述电介质层且与所述磁隧道结自对准的过孔。

19. 一种集成电路, 包括至少一个磁性器件, 所述至少一个磁性器件包括 :

磁隧道结 ;

在所述磁隧道结的至少一部分上方形成的电介质层, 所述电介质层被配置为具有邻近所述磁隧道结的下伏层和在所述下伏层的与所述磁隧道结相反的一侧上的上覆层 ; 以及

垂直地延伸贯穿所述电介质层且与所述磁隧道结自对准的过孔。

磁性器件及其形成技术

技术领域

[0001] 本发明涉及磁性器件,且更为具体地,涉及改善的磁性器件结构及其形成技术。

背景技术

[0002] 磁性存储器件,例如磁性随机存取存储(MRAM)器件,使用磁性存储单元来存储信息。在磁性存储单元中将信息存储为与磁性存储单元中的固定层(pinned layer, PL)的磁化取向相比磁性存储单元中的自由层(FL)的磁化取向。可以将FL的磁化与PL平行或反平行取向,表示逻辑“0”或“1”。存储单元的一个类型,磁隧道结(MTJ),包括被典型地包括氧化铝的隧道势垒分隔的FL和PL。

[0003] 器件的阻抗依靠相对于PL的磁化方向的FL的磁化方向。因此,可以通过测量其阻抗来检测器件的状态。

[0004] 例如,在授权给Gallagher等人的名称为“Magnetic Memory Array Using Magnetic Tunnel Junction Devices in the Memory Cells”的美国专利No. 5,640,343(下文称之为“Gallagher”)中描述了磁性存储器件,在此引入其公开内容作为参考。特别地,Gallagher描述了一种包括金属布线的相互垂直的阵列的技术,其中在两条布线交叉处放置MTJ。可以通过在其上方交叉的两条布线来将所关心的MTJ唯一选址到阵列中。例如,参见W. Reohr等人的Memories of Tomorrow, IEEE CIRCUITS & DEVICES MAGAZINE pgs. 17-27 (Sept. 2002); S. Tehrani等人的Magnetoresistive Random Access Memory Using Magnetic Tunnel Junctions, 91 PROC. OF THE IEEE, pgs. 703-714, No. 5 (May 2003); B. N. Engel等人的The Science and Technology of Magnetoresistive Tunneling Memories, 1 IEEE TRANS. ON NANOTECH., pgs. 32-38, No. 1 (Mar. 2002)和A. R. Sitaram等人的A0.18 μm Logic-based MRAM Technology for High Performance Nonvolatile Memory Applications, PROC. OF THE VLSI SYMPOSIUM 2003, 在此引入其公开内容作为参考。

[0005] 典型地,MTJ叠层仅有几百埃的厚度,并且将MTJ夹在其中的连续金属布线由标准的后段制程(BEOL)加工而制成,该加工与互补金属氧化物半导体(CMOS)制造兼容。为了防止极间短路且最小化它们的层间电容,典型地需要通过比金属布线之间的MTJ的厚度大的距离使金属布线彼此分隔。已经使用几种技术来实现金属布线的适当分隔。

[0006] 例如,位于MTJ的顶部的金属栓(stud)可以有助于金属布线相互在空间上分隔,同时向MTJ提供电连接。根据该技术,金属栓还可以充当MTJ的构图期间的硬掩膜。然而,该方法具有几个显著的缺点。金属栓的蚀刻包括使用用于侧壁钝化的聚合物,很难将该聚合物从金属表面除去。结果,在大规模生产中可能会出现由于不清楚地限定的聚合物膜的存在导致的性能限制。此外,很难调整MTJ的形状,这是因为至少部分地通过金属栓的形状来限定MTJ的形状,这在贯穿厚材料的长时间蚀刻中是很难控制的。

[0007] 另一方法包括在MTJ顶部上使用薄的硬掩膜/盖帽层,且通过一个或多个从金属布线向下延伸到薄的硬掩膜/盖帽层的过孔来将MTJ上方的金属布线连接到MTJ。然而,该方法也有几个缺点,其中最显著的是,随着MTJ的尺寸减小(随着当前趋势),在MTJ上方精

确地对准过孔变得日益困难。未对准的过孔会导致器件的短路。

[0008] 因此,需要改善的磁性器件结构及其生产技术,其中实现了金属布线与 MTJ 的精确对准,同时保持布线之间的适当的空间分隔。

发明内容

[0009] 根据本发明的示例性实施例,提供一种用于形成磁性器件的技术。在本发明的一个方面中,形成与磁性器件自对准的过孔的方法包括下述步骤。在所述磁性器件的至少一部分上方形成电介质层。将所述电介质层配置为具有邻近 (proximate to) 所述磁性器件的包括第一材料的下伏层 (underlayer) 以及在所述下伏层的与所述磁性器件相反的一侧上的包括第二材料的上覆层 (overlayer)。所述第一材料不同于所述第二材料。在第一蚀刻阶段中,使用第一蚀刻剂,蚀刻所述电介质层,从所述上覆层开始且贯穿所述上覆层。在第二蚀刻阶段中,使用对于蚀刻所述下伏层具有选择性的第二蚀刻剂,贯穿所述下伏层蚀刻所述电介质层。

[0010] 根据本发明的另一方面,一种磁性器件包括磁隧道结和在所述磁隧道结的至少一部分上方形成的电介质层。所述电介质层被配置为具有邻近所述磁隧道结的下伏层和在所述下伏层的与所述磁隧道结相反的一侧上的上覆层。所述磁性器件还包括基本上垂直地延伸贯穿所述电介质层且与所述磁隧道结自对准的过孔。

[0011] 通过下面本发明的示例性实施例的详细描述,本发明的这些以及其它特征和优点将变得显而易见,应结合附图来阅读示例性实施例。

附图说明

[0012] 图 1 是示出用于制造磁隧道结 (MTJ) 的常规方法的图。

[0013] 图 2 是示出用于制造 MTJ 的另一常规方法的图。

[0014] 图 3 是示出根据本发明实施例的用于形成磁性器件的示例性方法的图。

[0015] 图 4 是示出根据本发明实施例的按照图 3 中所示的技术构图的自对准过孔的电子显微图像。

[0016] 图 5 是根据本发明实施例的通过高密度等离子体、化学气相淀积 (HDPCVD) 形成的下伏层的电子显微图像。

[0017] 图 6 是示出根据本发明实施例的用于形成磁性器件的另一示例性方法的视图。

具体实施方式

[0018] 在描述本发明的发明方面之前,将描述旨在常规磁隧道结 (MTJ) 制造技术的图 1 和 2。应该理解,附图中示出的各种层和 / 或区域未按比例绘制。此外,为了便于解释,在这种集成电路结构中通常使用的类型的一个或多个半导体层未在给定的附图中明确示出。这不意味着在实际的集成电路器件中省略未明确示出的半导体层。

[0019] 图 1 是示出用于制造 MTJ 的常规方法 100 的图。例如,在授权给 Lee 的名称为 “Subtractive Stud Formation for MRAM Manufacturing” 的美国专利 No. 6, 783, 999 中,描述了与方法 100 相似的技术,在此引入其公开内容作为参考。在步骤 102 中,提供 MTJ 前体结构,其包括在金属层 114 一侧上的 MTJ 叠层 112。金属层 114 用于将 MTJ 连接到 MTJ 下

方的金属布线（参见下面的步骤 106）。

[0020] 虽然为了便于绘图在图 1 中没有示出，但 MTJ 叠层 112 典型地包括多于一层。例如，MTJ 叠层 112 包括至少两个通过其间的至少一个势垒层分隔的磁性层。MTJ 叠层 112，即，包括 MTJ 叠层 112 的层中的每一层，可以被沉积为均厚（blanket）膜。

[0021] 在 MTJ 叠层 112 的与金属层 114 相反的一侧上沉积金属接触栓 108。金属接触栓 108 既用作 MTJ 叠层 112 蚀刻期间的硬掩膜，也用作 MTJ 到器件上方的金属布线的电接触，分别参见步骤 104 和 106。

[0022] 优选在金属接触栓 108 的与 MTJ 叠层 112 相反的一侧上沉积平版印刷限定的掩膜 110。可以包括光致抗蚀剂或其它可供选择的掩膜材料的平版印刷掩膜 110 至少部分地用于在随后的工艺步骤期间保护金属接触栓 108 且稍后被除去，例如在下面所述的步骤 104 中。

[0023] 在步骤 104 中，利用金属接触栓 108 作为硬掩膜，来构图 MTJ 叠层 112。作为构图工艺的结果，剥蚀（degrade）金属接触栓 108 的一部分，例如由虚线标记所示的。

[0024] 在步骤 106 中，所形成的 MTJ 被制成磁性器件的部件。具体地，所形成的 MTJ 被夹在金属布线 116 和 118 之间。金属布线 116 包括覆盖在 MTJ 器件上的字线。金属布线 118 包括位于 MTJ 下面的位线。如步骤 106 中所示，金属接触栓 108 充当金属布线 116 与 MTJ 叠层 112 之间的电导管。金属接触栓 108 还用于空间分隔金属布线 116 和 118。

[0025] 然而，上述方法很难在大规模生产中实现，这主要是由于金属蚀刻工艺的固有特性以及不能始终如一地控制所制造的器件的形状。

[0026] 图 2 是示出用于制造 MTJ 的常规方法 200 的图。在步骤 202 中，提供 MTJ 前体结构，其包括在金属层 214 一侧上的 MTJ 叠层 212。金属层 214 用于将 MTJ 连接到 MTJ 下方的金属布线（参见下面的步骤 204）。如上所述，虽然为了便于绘图在图 2 中没有示出，但 MTJ 叠层 212 典型地包括多于一层。例如，MTJ 叠层 212 可以包括至少两个通过其间的至少一个势垒层分隔的磁性层。可以将 MTJ 叠层 212（即，包括 MTJ 叠层 212 的层中的每一层）沉积为均厚膜。

[0027] 在 MTJ 叠层 212 的与金属层 214 相反的一侧上沉积薄的硬掩膜 / 盖帽层 210。在确定形成多“薄”的硬掩膜 / 盖帽层 210 时，用于比较的品质因数是基于所需要的在布线平面层之间的截面距离，以防止器件中的电短路和高的层间电容。如果将品质因数任意地限定为该距离的大约 25%，那么薄的硬掩膜将优选小于该品质因数。薄的硬掩膜 / 盖帽层 210 将优选地用作在 MTJ 叠层 212 与器件上方的金属布线之间的电接触的一部分（参见下面的步骤 206）。

[0028] 优选在薄的硬掩膜 / 盖帽层 210 的与 MTJ 叠层 112 相反的一侧上沉积平版印刷限定的掩膜 208。可以包括光致抗蚀剂或其它可供选择的掩膜材料的平版印刷掩膜 208 至少部分地用于在随后的工艺步骤期间保护薄的硬掩膜 / 盖帽层 210 且稍后被除去，例如下面所述的步骤 104 中。

[0029] 在步骤 204 中，构图 MTJ 叠层 212 且除去平版印刷掩膜 208。在步骤 206 中，所形成的 MTJ 被制成磁性器件的一部分。即，所形成的 MTJ 位于金属布线 216 与 220 之间，以便金属层 214 与金属布线 220 电接触。过孔 218 在薄的硬掩膜 / 盖帽层 210 与金属布线 216 之间提供电接触。

[0030] 然而,上述方法限制了器件的可量测性。例如,随着器件尺寸减小,用于形成接触的过孔 218 的薄的硬掩膜 / 盖帽层 210 的面积变得越来越小。因此,很难对准组件以形成适当的电接触。未对准会导致器件的短路。

[0031] 图 3 是示出根据本发明一个实施例的用于形成磁性器件的示例性方法 300 的图。在步骤 302 中,提供 MTJ 前体结构,以横截面的形式示出,其包括形成在金属层 314 一侧上的 MTJ 叠层 311。虽然为了便于绘图没有在图 3 中示出,但 MTJ 叠层 311 可以包括多于一层。例如,MTJ 叠层 311 可以包括至少两个通过其间的至少一个势垒层分隔的磁性层。MTJ 叠层 311,或包括 MTJ 叠层 311 的层中的每一层,可以被沉积为均厚膜。金属层 314 将用于将 MTJ 连接到器件下面的金属布线(未示出)。

[0032] 优选在 MTJ 叠层 311 的与金属层 314 相反的一侧上形成金属接触栓 313。如下面将被详细描述的那样,可以采用图 3 中示出的技术来在包括金属接触栓 313 和 MTJ 叠层 311 的结构的上部形成自对准的过孔。

[0033] 上覆层 310 和下伏层 312 在金属层 314 以及包括金属接触栓 313 和 MTJ 叠层 311 的结构上方形成层间电介质(ILD)。如图 3 中所示,将 ILD 形成为紧贴器件的最顶部金属层,因此在此被称为金属终端(metal terminus, MT)ILD。此外,在此描述的技术可以包括在用于 MT ILD 的镶嵌金属化的沟槽形成期间所执行的步骤。

[0034] 根据本发明的示例性实施例,下伏层 312 用于促进与其之下的层例如金属层 314 的附着,且还可以充当扩散阻挡层。用于形成下伏层 312 的适合材料包括但不限于氮化硅(SiN)、碳氮化硅(SiCN)以及包括前述材料的至少一种的组合物。用于形成上覆层 310 的适合材料包括但不限于二氧化硅(SiO₂)。

[0035] 优选在上覆层 310 的与下伏层 312 相反的一侧上沉积光致抗蚀剂(PR)层 308。如步骤 302 中所示,在用于过孔的孔的形成期间,首先将 PR 层 308 构图为近似于穿过上覆层 310 的过孔的期望的横向(例如水平的)尺寸。随后蚀刻上覆层 310。用于蚀刻上覆层 310 的适合的蚀刻剂包括但不限于碳基等离子体蚀刻,例如 CF₄ 基等离子体蚀刻。

[0036] 如在下面将被详细地描述的那样,优选通过在蚀刻期间观察光发射痕迹来监测贯穿 ILD 的蚀刻的进程。如本领域普通技术人员所公知的那样,可以采用用于监测由蚀刻引起的光发生的任何适合的技术。例如,根据一个示例性的实施例,可以使用光学成像分光仪以观察来自蚀刻释放的光发射。具体地,如在下面将被详细地描述的那样,当蚀刻进行到其穿过上覆层 310 与下伏层 312 之间的边界的点时,光发射将改变,且可以检测到光发射的这种改变。

[0037] 仅作为举例,当使用碳基等离子体蚀刻且上覆层 310 包括 SiO₂ 而下伏层 312 包括 SiN 时,因为上覆层 310 中不存在氮,在上覆层 310 的蚀刻期间没有碳 / 氮相互作用。然而,一旦蚀刻前线越过上覆层 310 与下伏层 312 之间的界面,等离子体蚀刻将与包含氮的下伏层 312 起反应,并且将在蚀刻室中形成例如光学指示剂如氰化物(CN)。氰化物发射出特征波长的强光,因此容易被检测到。可以将蚀刻前线限定为这样的点,在该点处蚀刻等离子体与意欲被蚀刻的材料接触。

[0038] 可用于检测蚀刻前线的示例性的光发射光谱 318 指示出该转变点。具体地,当蚀刻前线穿过上覆层 310 与下伏层 312 之间的界面时,例如通过在由箭头 320 表示的点之后的光谱与由箭头 322 表示的点之后的光谱之间的比较所指示的,光发射光谱 318 示出氰化

物信号强度的显著增加。当氟化物信号刚好开始上升（例如，在箭头 322 处）时，这表示蚀刻前线已经在下伏层 312 的“高起的”（上）部分中（例如，在 350 处）接触氮化硅，且远离下伏层的“较低的”（下）部分（例如，在 352 处）。在此所使用的下伏层 312 的“高起的”和“较低的”部分 350、352 旨在表示当参考基本上水平（平面）表面例如金属层 314 时下伏层的横截面高度，与较低的部分 352 相比，高起的部分 350 离平面的参考表面（例如，314）更远。在此的目的是穿通高起的部分 350 中的氮化硅而不穿透较低的部分 352，因为前者产生期望的接触区而后者则使器件电短路。

[0039] 依照光发射光谱 318，步骤 304 示出蚀刻前线到达下伏层 312 的从包括金属接触栓 313 和 MTJ 叠层 311 的结构之上经过的部分。由于此时蚀刻前线的形貌不再基本上平坦，所以一旦蚀刻前线穿透下伏层 312 的材料，氟化物信号就开始急剧上升。一旦检测到氟化物信号的这种上升，优选地终止蚀刻。在这瞬间，蚀刻前线从该领域范围中的金属中基本上消除。然后使用第二化学试剂以继续蚀刻。

[0040] 根据本发明的示例性实施例，所选择的第二蚀刻化学试剂对蚀刻下伏层 312 是高选择性的。具体地，第二蚀刻化学试剂应主要蚀刻下伏层 312，而将上覆层 310 除外。例如，用作第二蚀刻剂的适合的蚀刻化学试剂包括但不限于 $\text{CH}_3\text{F}/\text{O}_2$ 化学试剂，其选择蚀刻氮化硅且仅少量地蚀刻二氧化硅。

[0041] 如步骤 306 所示，对下伏层 312 具有选择性的第二蚀刻化学试剂可以用于贯穿下伏层且在包括金属接触栓 313 和 MTJ 叠层 311 的结构的至少一部分之上蚀刻出选择性的过孔 340。由于所使用的蚀刻剂的可变的选择性，形成的过孔 340 将与包括金属接触栓 313 和 MTJ 叠层 311 的结构自对准。由于工艺的本性，其为可按比例缩小的。具体地，即使器件组件的尺寸按比例减小，也可以采用在此描述的技术。

[0042] 然后可以将常规的金属镶嵌工艺用于形成金属线，例如，通过沟槽 316 且用金属 317 或其它可供选择的导电材料填充沟槽。可以使用常规的开槽技术（例如蚀刻等）形成沟槽 316。可以在金属线与 MTJ 叠层 311 之间形成过孔，以便将 MTJ 电连接到金属线。

[0043] 另外，根据本发明另一示例性实施例，可以在金属接触栓 313/MTJ 叠层 311 周围沉积侧壁隔离物材料 330。优选将该隔离物材料 330 选择为，相对于所选择的第二蚀刻化学试剂，与下伏层 312 相比该隔离物材料 330 具有低蚀刻速率。适合的隔离物材料包括但不限于适合形成上覆层 310 的那些材料，例如 SiO_2 。隔离物材料的包含有助于防止第二蚀刻化学试剂沿着金属接触栓 313/MTJ 叠层 311 刺穿，由此防止器件的短路。

[0044] 一般认为当在先前的形貌上沉积膜时，会发生刺穿，也称之为尖顶（spire）形成。具体地，仅作为举例，当在氮化硅下伏层 312 的高起的部分 350 的顶上的沉积膜的厚度大于在下伏层的较低部分 352 的顶上的沉积膜的厚度时，发生刺穿或尖顶形成（例如，氮化硅的高密度等离子体沉积）。

[0045] 在图 4 中，电子显微图像 400 示出根据在此结合图 3 描述的本发明的技术所构图的示例性的自对准过孔。具体地，显微图像 400 提供例如在图 3 的步骤 306 中示出的磁性器件的自顶向下的视图，其中 PR 层 308 被除去。在显微图像 400 中，区域 402 包括上覆层 310 的未蚀刻的表面（例如由 PR 层 308 所限定的）。区域 404 包括上覆层 310 和下伏层 312 的蚀刻区域。具体地，区域 406 包括下伏层 312 的蚀刻区域。

[0046] 根据本发明的另一示例性实施例，使用高密度等离子体、化学气相沉积（HDP

CVD) 来沉积下伏层, 例如图 3 的下伏层 312。使用 HDP CVD 以沉积下伏层导致尖顶的形成, 或相似的向上逐渐变细的结构。例如, 图 5 是描述根据本发明形成的示例性半导体结构的至少一部分的横截面的电子显微图像 500。利用 HDP CVD 工艺形成示例性结构的下伏层 504, 该结构包括形成在 MTJ 叠层 508 上方且 MTJ 叠层 508 的金属接触栓 506。该结构与上面结合图 3 所述的结构相似。

[0047] 在电子显微图像 500 中, 示出在下伏层 504 中形成的尖顶 502。该示例性实施例的优点在于, 尖顶 502 提供用于检测蚀刻前线从上覆层到下伏层的转变的更大的持续时间。因为尖顶引起下伏层材料的顶点延伸更远的距离到上覆层中 (例如, 在包括金属接触栓 506 和 MTJ 叠层 508 的结构上方), 所以在蚀刻期间存在较长持续时间的氰化物光发射以指示出应当作出对第二蚀刻化学试剂的改变, 如上所述。

[0048] 根据本发明的又一示例性实施例, 将下伏层 (例如, 图 3 的下伏层 312) 用作作用于构图 MTJ 叠层 (例如, 图 3 的 MTJ 叠层 311) 的硬掩膜。该实施例在图 6 中示出, 图 6 为示例根据本发明的用于形成磁性器件的示例性方法 600 的截面视图。

[0049] 参考图 6, 在步骤 602 中, 以截面的形式示出 MTJ 前体结构, 其包括形成于金属层 614 的顶面的至少一部分上的 MTJ 叠层 608。虽然为了便于绘制而未在图 6 中示出, 但本发明预期 MTJ 叠层 608 可以包括多于一层。例如, MTJ 叠层 608 可以包括至少两个通过其间的至少一个势垒层分隔的磁性层。MTJ 叠层 608, 或可选地包括 MTJ 叠层的层中的每一层, 可以被沉积为均厚膜。金属层 614 优选用于将 MTJ 连接到形成在器件下面的金属布线 (未示出)。

[0050] 优选在 MTJ 叠层 608 的与金属层 614 相反的顶面上形成电介质层 606。根据本发明的一个示例性实施例, 电介质层 606 在 MTJ 叠层 608 的构图期间用作硬掩膜。根据在此所述的本发明的技术, 术语“硬掩膜”用于表示任何非光致抗蚀剂材料。例如, 在本实施例中, 如下面详细描述的那样, 下伏层 610 (例如, 包括 SiN) 优选地用作硬掩膜。

[0051] 上覆层 612 和下伏层 610 在金属层 614 以及包括电介质层 606 和 MTJ 叠层 608 的结构上方形成 ILD。如在此例如结合图 3 所述的, ILD 可以包括 MT ILD。用于形成上覆层 612 的适合材料包括但不限于与在图 3 中示出的上覆层 310 的描述结合的上述的那些材料。同样地, 用于形成下伏层 610 的适合材料包括但不限于与在图 3 中示出的下伏层 312 的描述接合的先前所述的那些材料。

[0052] 如先前结合图 3 所述的那样, 在 ILD 的蚀刻期间, 可以将碳基等离子体蚀刻例如 CF_4 基等离子体蚀刻用于蚀刻上覆层 612。例如, 通过观察光发射痕迹或其它可供选择的探测方法来监测蚀刻的进程。当确定蚀刻已经进行到其蚀刻前线已穿过上覆层 612 与下伏层 610 之间的边界的点时, 优选终止蚀刻。

[0053] 然后利用第二化学试剂执行第二蚀刻以继续蚀刻。优选地, 将第二蚀刻化学试剂选择为选择性地主要蚀刻下伏层 610 和电介质层 606, 而留下基本上不受影响的剩余层 (例如, 上覆层 612)。例如, 用于第二蚀刻中的适合的蚀刻化学试剂包括但不限于 $\text{CH}_3\text{F}/\text{O}_2$ 化学试剂, 其选择性蚀刻氮化硅而仅少量地蚀刻二氧化硅。可选地, 第二蚀刻可以使用 $\text{NF}_3/\text{O}_2/\text{NH}_3$ 化学试剂, 其具有有利于氮化硅但抵抗氧化硅的超高选择性 (例如, 大于约 100 : 1), 如例如在文章 Ying Wang and Leroy Luo, “Ultrahigh-Selectivity Silicon Nitride Selective Etch Process Using Inductive Coupled Plasma Source”, Journal of Vacuum

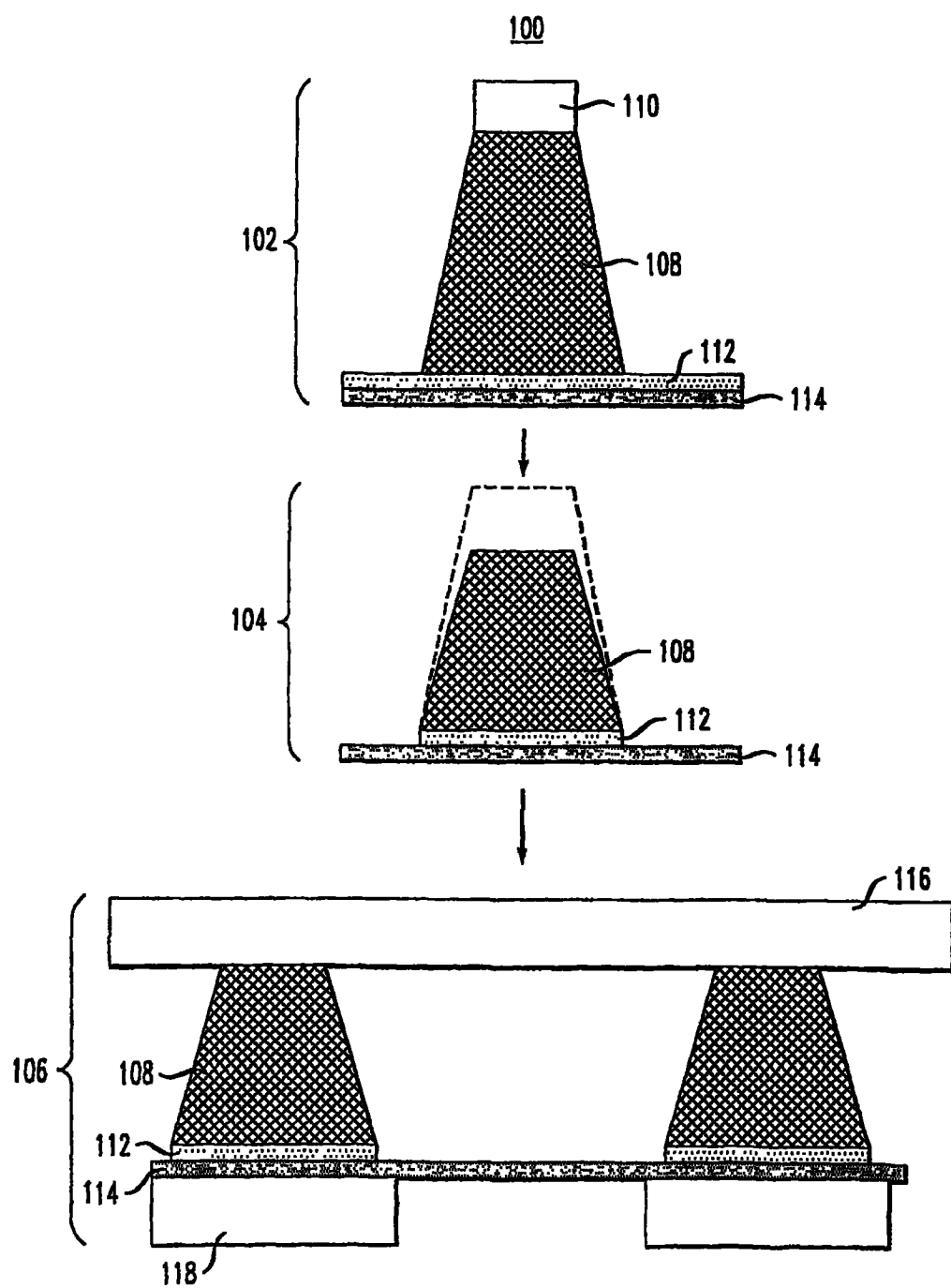
Science and Technology (JVST) A, Vol. 16, Issue 3, pp. 1582-1587 (1998 年 5 月) 中所述, 在此引入其公开内容作为参考。因此, 电介质层 606 可以包括可被第二蚀刻化学试剂蚀刻的任何材料, 包括但不限于用于形成下伏层 610 的材料。

[0054] 如步骤 604 中所示, 第二蚀刻化学试剂蚀刻贯穿下伏层 610 并贯穿电介质层 606, 例如在形成于 MTJ 叠层 608 的顶面上的金属盖帽层 (未示出) 或其它可供选择的蚀刻停止层上停止。然后可以将常规的双或三金属镶嵌工艺用于金属化沟槽 616 以形成金属线以及

与 MTJ 叠层 608 对准的金属接触 (未示出)。

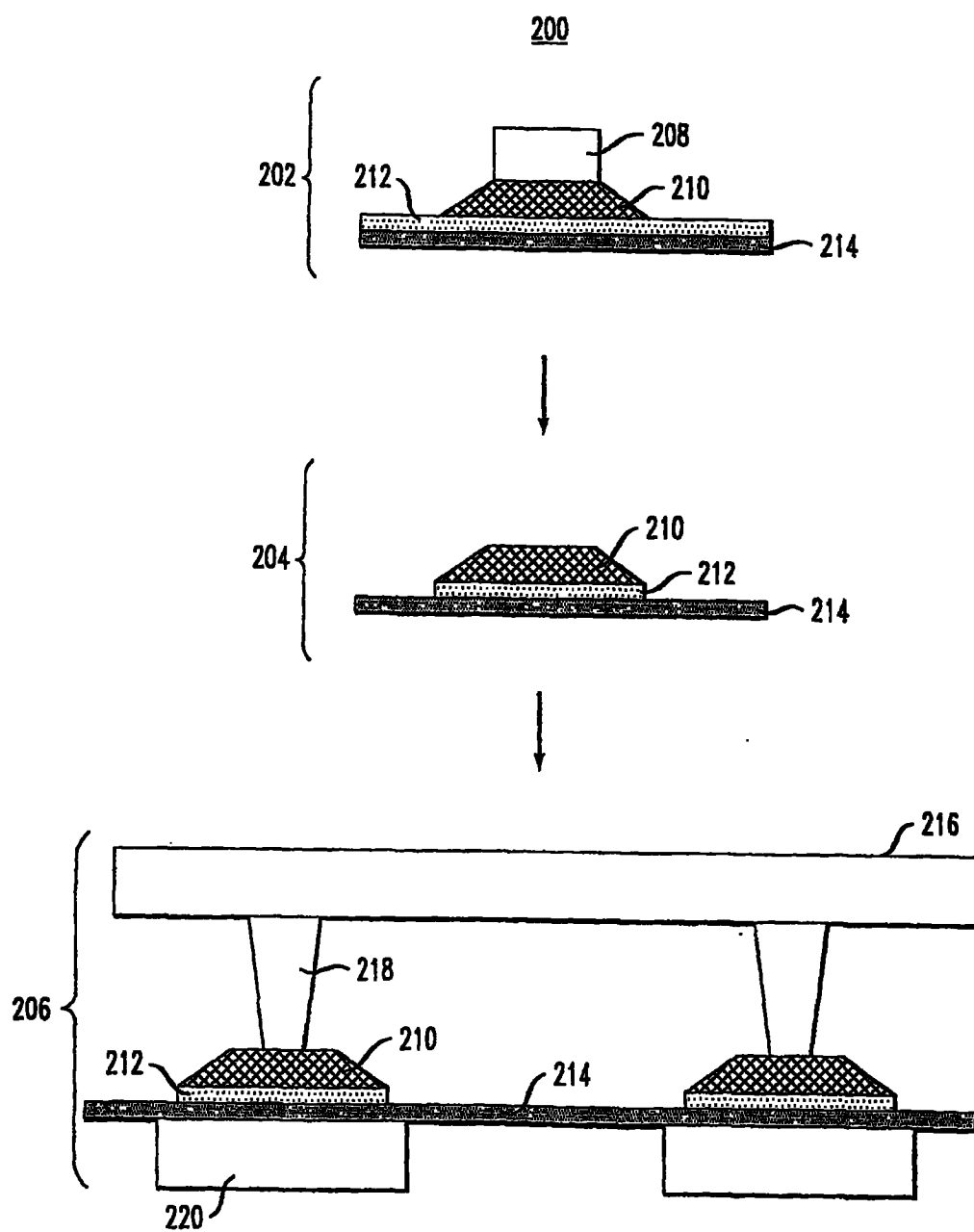
[0055] 可以将在此所述的技术用于形成自对准过孔, 该自对准过孔用于与在例如 MRAM 阵列中所采用的 MTJ 器件或其它可供选择的器件和 / 或结构的改善的连接。即使在执行了器件的按比例缩小之后, 这些技术也是有利地可应用的。

[0056] 虽然在此已经描述了本发明的示例性实施例, 但应该理解, 本发明不限于这些精确的实施例, 且本领域的普通技术人员在不脱离本发明的范围或精神的情况下可以作出各种其它改变和修改。



现有技术

图 1



现有技术

图 2

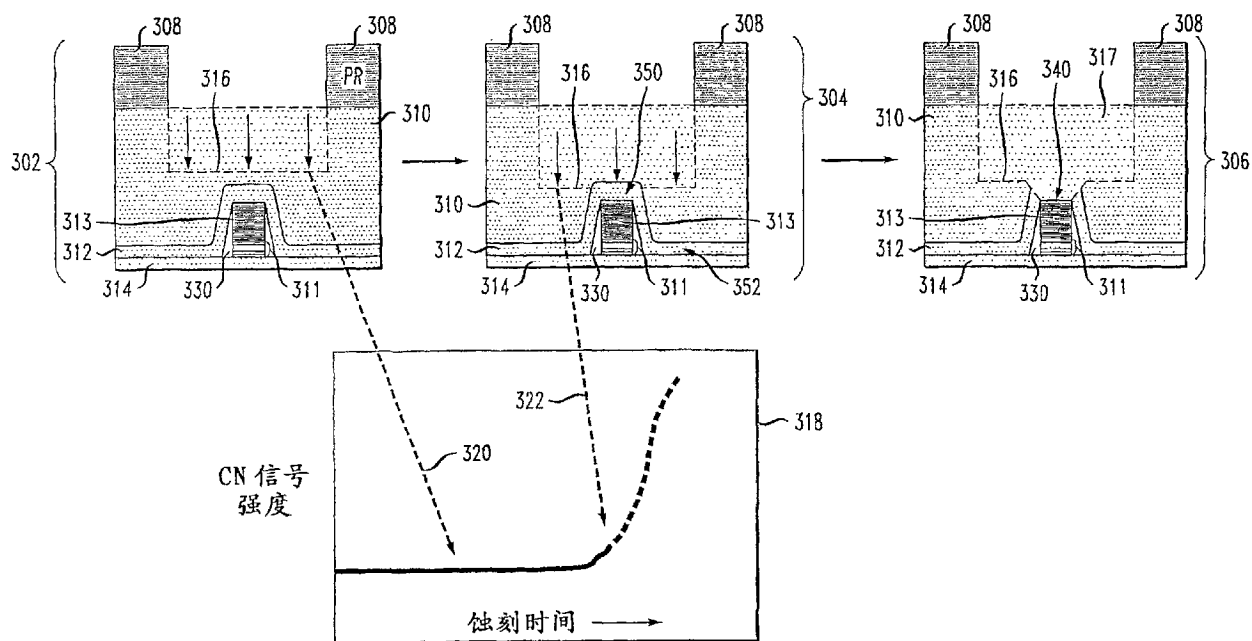


图 3

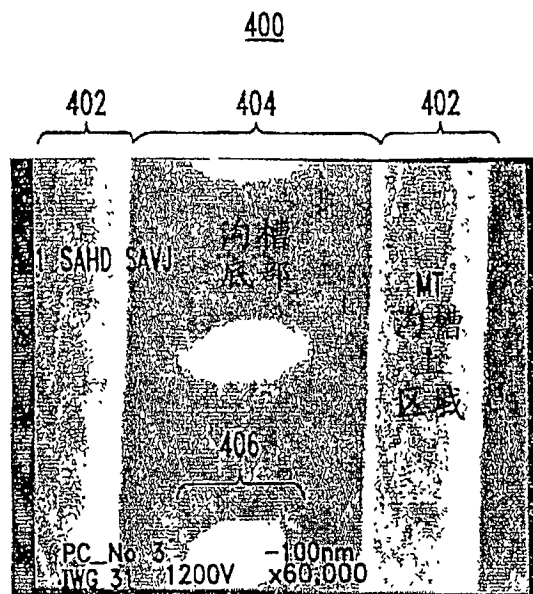


图 4

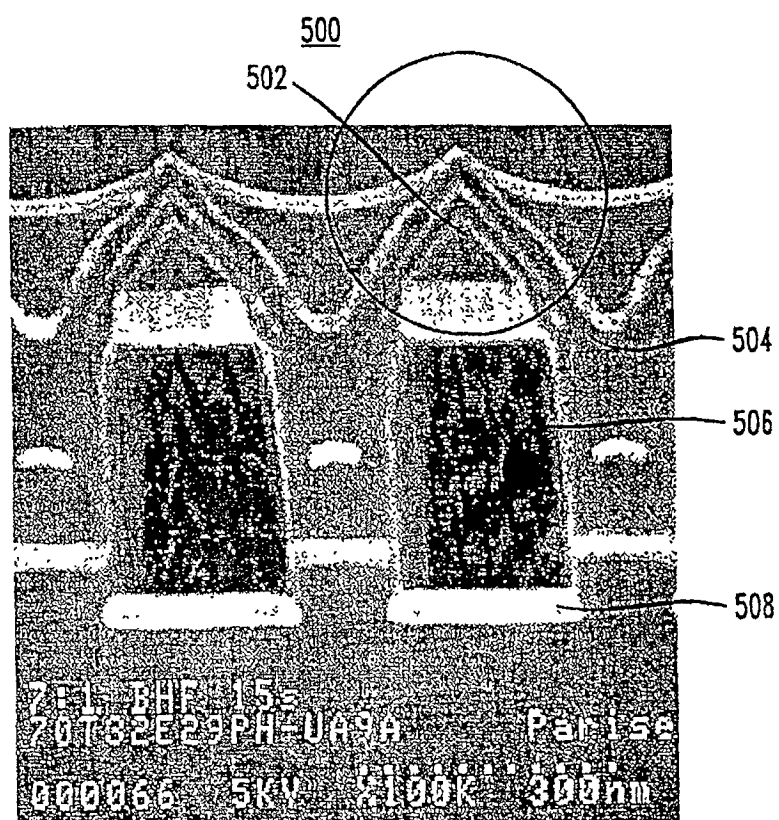


图 5

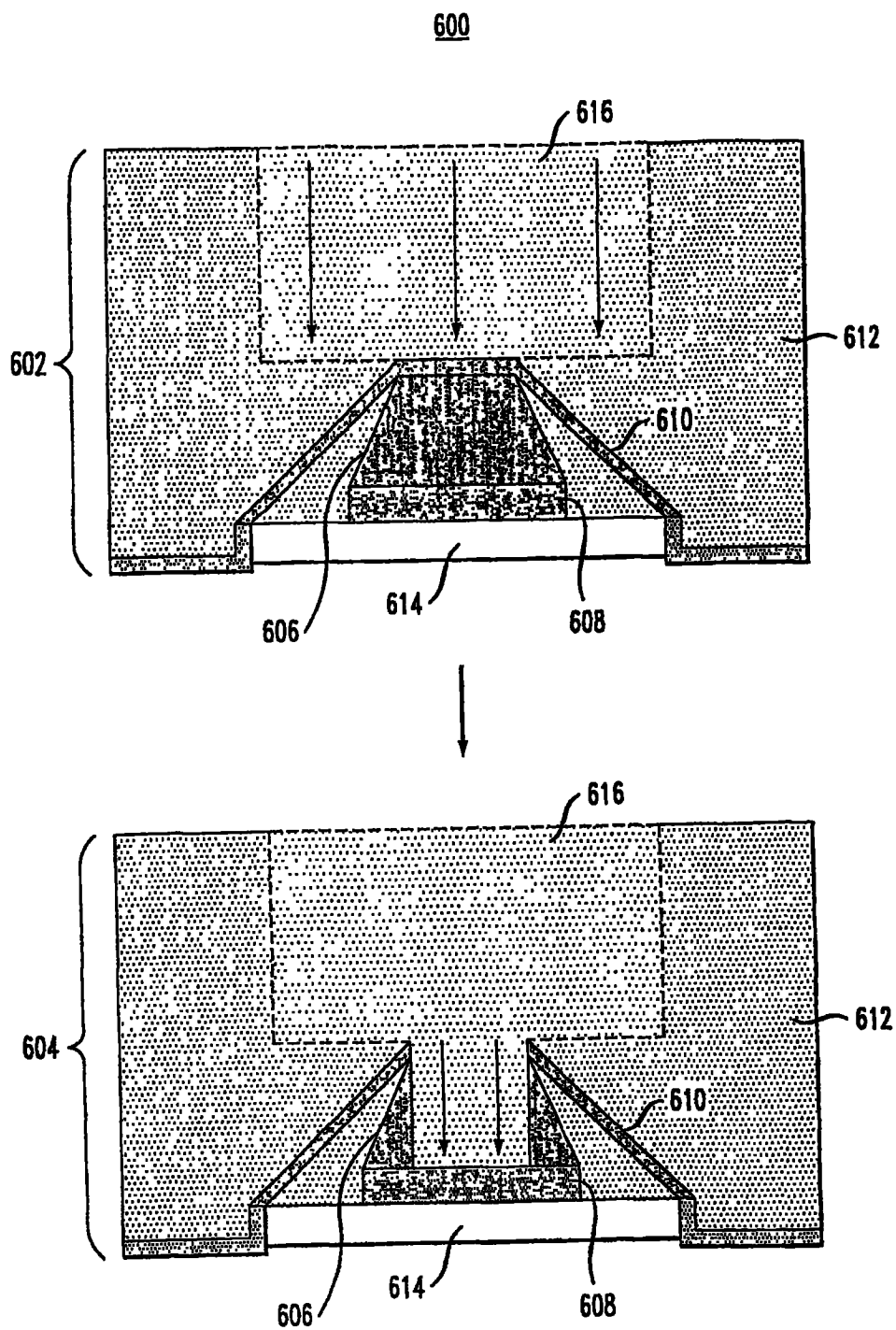


图 6