



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2009-0069146  
(43) 공개일자 2009년06월29일

(51) Int. Cl.

H01L 33/00 (2006.01)

(21) 출원번호 10-2008-0133439

(22) 출원일자 2008년12월24일

심사청구일자 없음

(30) 우선권주장

1020070136265 2007년12월24일 대한민국(KR)

(71) 출원인

삼성전기주식회사

경기도 수원시 영통구 매탄동 314

(72) 발명자

편인준

경기 용인시 수지구 풍덕천동 1060 신정마을  
주공7단지 707동 402호

김홍민

경기도 의왕시 오전동 선경무궁화아파트 104동  
1304호

(74) 대리인

특허법인 씨엔에스·로고스

전체 청구항 수 : 총 6 항

## (54) 발광 다이오드 패키지

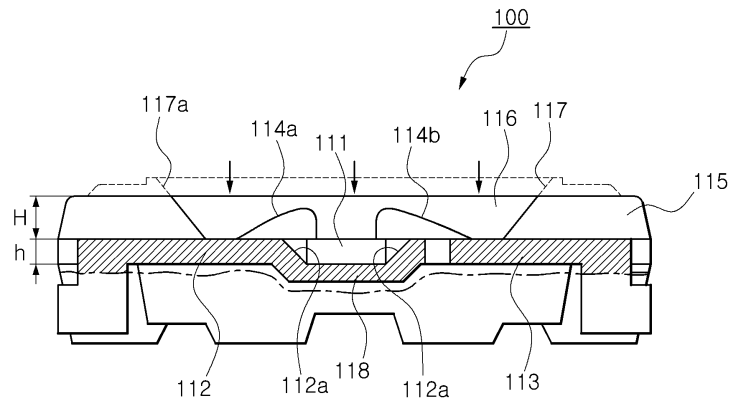
### (57) 요약

발광 다이오드 패키지를 제공한다.

본 발명은 적어도 하나의 발광칩과 금속와이어를 매개로 연결되는 한쌍의 리드 프레임 ; 상기 리드 프레임이 일체로 고정되고, 상부로 개방된 캐비티를 형성하도록 형성되는 패키지본체 ; 상기 패키지본체의 외부 실장면 하부로 하향 절곡되어 형성되는 리드 프레임 ; 상기 발광칩을 덮으면서 상기 캐비티에 충전되는 투광성 투명수지 ; 상기 캐비티의 바닥면으로부터 하부로 함몰형성되어 상기 발광칩을 탑재하는 함몰부 ; 및 상기 함몰부 및 캐비티에 형성되는 형광체를 포함하는 투명수지 ; 를 포함하는 발광 다이오드 패키지를 제공한다.

본 발명에 의하면, 캐비티내에 충전되는 투광성 투명수지의 충전사용량을 줄여 제조원가를 절감하고, 수지 높이를 낮추어 광휘도를 향상시킬 수 있는 한편, 패키지 본체의 높이를 낮추어 제품의 소형화를 도모할 수 있다.

### 대표도 - 도3



## 특허청구의 범위

### 청구항 1

적어도 하나의 발광칩과 금속와이어를 매개로 연결되는 한쌍의 리드 프레임 ;  
 상기 리드 프레임이 일체로 고정되고, 상부로 개방된 캐비티를 형성하도록 형성되는 패키지본체 ;  
 상기 패키지본체의 외부 실장면 하부로 하향 절곡되어 형성되는 리드 프레임;  
 상기 발광칩을 덮으면서 상기 캐비티에 충진되는 투광성 투명수지 ;  
 상기 캐비티의 바닥면으로부터 하부로 함몰형성되어 상기 발광칩을 탑재하는 함몰부 ; 및  
 상기 함몰부 및 캐비티에 형성되는 형광체를 포함하는 투명수지; 를 포함하는 발광 다이오드 패키지.

### 청구항 2

제1항에 있어서, 상기 함몰부의 깊이는  $50\mu\text{m} \sim 400\mu\text{m}$ 인 것을 특징으로 하는 발광 다이오드 패키지.

### 청구항 3

제1항에 있어서, 상기 형광체는 YAG계, TAG계, Silicate계, sulfide계 또는 Nitride계 중 적어도 어느 하나인 것을 특징으로 하는 발광 다이오드 패키지.

### 청구항 4

제1항에 있어서, 상기 함몰부는 서로 마주하는 리드 프레임의 단부사이에 일정깊이 함몰형성되는 요홈으로 구비됨을 특징으로 하는 발광 다이오드 패키지.

### 청구항 5

제4항에 있어서, 상기 발광칩의 외부면과 마주하는 리드 프레임 단부에는 상기 발광칩의 빛을 반사시키는 반사부재가 구비되는 하부 경사면을 구비함을 특징으로 하는 발광 다이오드 패키지.

### 청구항 6

제1항에 있어서, 상기 캐비티는 상기 발광칩의 빛을 반사시키는 반사부재가 구비되는 상부 경사면을 구비함을 특징으로 하는 발광 다이오드 패키지.

## 명세서

### 발명의 상세한 설명

#### 기술분야

<1> 본 발명은 발광 다이오드 패키지에 관한 것으로, 더욱 상세히는 발광칩을 보호하도록 주입되는 투광성 투명수지의 사용량을 줄이고, 수지 높이를 낮추어 광휘도를 향상시킬 수 있도록 개선한 발광 다이오드 패키지에 관한 것이다.

#### 배경기술

<2> 일반적으로 발광 다이오드(Light Emitting Diode; LED)는 반도체의 p-n 접합구조를 이용하여 주입된 소수캐리어(전자 또는 양공)를 만들어내고, 이들의 재결합(再結合)에 의하여 전기에너지를 빛에너지로 바꾸어 주어 발광시키는 전자부품이다. 즉, 특정 원소의 반도체에 순방향 전압을 가하면 양극과 음극의 접합 부분을 통해 전자와 정공이 이동하면서 서로 재결합하는데 전자와 정공이 떨어져 있을 때 보다 작은 에너지가 되므로 이때 발생하는 에너지의 차이로 인해 빛을 방출한다.

<3> 이러한 발광 다이오드는 저전압으로 고효율의 광을 조사할 수 있으므로 가전제품, 리모콘, 전광판, 표시기, 각종 자동화기기 등에 사용된다.

<4> 도 1은 일반적인 발광 다이오드 패키지를 도시한 종단면도로서, 도시한 바와 같이, 종래의 발광 다이오드 패키

지(1)는 전원인가시 빛을 발생시키는 발광원인 발광칩(15)이 중앙영역에 탑재된다.

- <5> 상기 발광칩(15)은 간격을 두고 배치되는 한쌍의 리드프레임(13,14)과 금속 와이어(16,17)를 매개로 하여 와이어본딩되어 전기적으로 연결된다.
- <6> 상기 음,양극 리드프레임(13, 14)은 몸체 대부분이 수지물로 사출성형되는 패키지몸체(11)에 일체로 고정되지만 단부는 외부전원과 연결될 수 있도록 상기 패키지몸체(11)의 외부면으로 노출된다.
- <7> 상기 패키지몸체(11)는 사출성형시 상기 발광칩(15)이 탑재되고 상기 금속 와이어(16, 17)와 와이어 본딩되는 리드 프레임(13, 14)을 외부노출시키도록 상부로 개방된 캐비티(C)를 구비한다.
- <8> 이러한 상기 캐비티(C)에는 상기 발광칩(15) 및 금속 와이어(13, 14)를 외부환경으로부터 보호할 수 있도록 투광성 투명수지(18)를 충진하게 되며, 이러한 투광 투명수지(18)에는 구현하고자 하는 발광 다이오드의 색상에 따라 다양한 형광체가 선택적으로 포함될 수있다.
- <9> 그리고, 상기 캐비티(C)의 내부 경사면에는 상기 발광칩(15)에서 발생하는 광의 반사율을 높일 수 있도록 반사물질이 코팅되는 반사부재(12)를 구비할 수도 있다.
- <10> 한편, 이러한 발광 다이오드 패키지의 특성을 결정하는 기준으로는 색, 휘도 및 휘도세기의 범위 등이 있는데, 이는 1차적으로 상기 발광칩(15)의 자체특성에 의해 영향을 받게 되지만, 2차적인 요소로 상기 발광칩(15)을 실장하는 패키지몸체(11)의 구조, 투광성 투명수지(18)의 충진량에 의해서도 영향을 받게 된다.
- <11> 도 2는 일반적인 발광 다이오드 패키지에서 투광성 투명수지의 도팅(dotting)량 변화에 따른 광휘도 변화를 도시한 그래프로서, a)는 0.6T 발광다이오드 패키지의 경우이고, b)는 0.8T 발광 다이오드 패키지의 경우이다.
- <12> 도 2(a)(b)에 도시한 바와 같이, 상기 패키지 본체(11)의 캐비티(C)에 충진되는 투광성 투명수지(18)의 도팅량이 적을수록 광휘도가 높아짐을 알 수 있었다.
- <13> 그러나, 상기 투광성 투명수지(18)의 도팅량을 줄이면 광휘도가 높아지는 장점이 있지만 상기 투명수지(18)의 높이가 낮아지면서 금속와이어(16,17)가 외부로 노출되는 문제점이 있었다.

## 발명의 내용

### 해결 하고자하는 과제

- <14> 따라서, 본 발명은 상기한 문제점을 해결하기 위해 안출한 것으로, 그 목적은 캐비티에 충진되는 투광성 투명수지의 충진사용량을 줄이면서 수지의 충진높이를 낮추어 광휘도를 향상시킬 수 있고, 패키지의 크기를 줄여 소형화를 도모하고자 하는 발광 다이오드 패키지를 제공하고자 한다.

### 과제 해결수단

- <15> 상기한 목적을 달성하기 위한 구체적인 수단으로서, 본 발명은 적어도 하나의 발광칩과 금속와이어를 매개로 연결되는 한쌍의 리드 프레임 ; 상기 리드 프레임이 일체로 고정되고, 상부로 개방된 캐비티를 형성하도록 형성되는 패키지본체 ; 상기 패키지본체의 외부 실장면 하부로 하향 절곡되어 형성되는 리드 프레임 ; 상기 발광칩을 덮으면서 상기 캐비티에 충진되는 투광성 투명수지 ; 상기 캐비티의 바닥면으로부터 하부로 함몰형성되어 상기 발광칩을 탑재하는 함몰부 ; 및 상기 함몰부 및 캐비티에 형성되는 형광체를 포함하는 투명수지 ; 를 포함하는 발광 다이오드 패키지를 제공한다.
- <16> 또한, 본 발명에 따른 발광 다이오드 패키지의 상기 함몰부의 깊이는 50 $\mu$ m ~ 400 $\mu$ m일 수 있다.
- <17> 또한, 본 발명에 따른 발광 다이오드 패키지의 상기 형광체는 YAG계, TAG계, Silicate계, sulfide계 또는 Nitride계 중 적어도 어느 하나일 수 있다.
- <18> 또한, 본 발명에 따른 발광 다이오드 패키지의 상기 함몰부는 서로 마주하는 리드 프레임의 단부사이에 일정깊이 함몰형성되는 요홈으로 구비될 수 있다.
- <19> 또한, 본 발명에 따른 발광 다이오드 패키지의 상기 발광칩의 외부면과 마주하는 리드 프레임 단부에는 상기 발광칩의 빛을 반사시키는 반사부재가 구비되는 하부 경사면을 구비할 수 있다.
- <20> 또한, 본 발명에 따른 발광 다이오드 패키지의 상기 캐비티는 상기 발광칩의 빛을 반사시키는 반사부재가 구비

되는 상부 경사면을 구비할 수 있다.

## 효 과

<21> 상기한 구성의 본 발명에 의하면, 발광칩의 탑재를 위해 리드프레임 또는 서로 마주하는 리드프레임사이에 함몰부를 구비함으로써 패키지 본체의 높이를 낮추어 캐비티 내에 충전되는 투광성 투명수지의 충전사용량을 줄이여 제조원가를 절감하고, 또한 광휘도를 향상시킬 수 있는 한편, 제품의 소형화를 도모할 수 있는 것이다.

## 발명의 실시를 위한 구체적인 내용

- <22> 이하, 본 발명에 대해 첨부된 도면에 따라 보다 상세히 설명한다.
- <23> 도 3는 본 발명에 따른 발광 다이오드 패키지의 제1실시예를 도시한 단면도이다.
- <24> 본 발명의 제1 실시예에 따른 패키지(100)는 발광칩(111), 리드 프레임도(112, 113), 패키지 본체(115), 투광성 투명수지(116) 및 상기 발광칩(111)이 탑재되는 함몰부(118)를 구비한다.
- <25> 상기 발광칩(111)은 전원인가시 빛을 발생시키는 발광소자로 구비되며, 이러한 발광칩(111)은 P극과 N극이 칩상 부면에 수평형으로 구비된다.
- <26> 이러한 발광칩(111)은 한쌍의 금속와이어(114a, 114b)의 각 일단부와 본딩접속되고, 상기 리드 프레임(112, 113)은 상기 한쌍의 금속와이어(114a, 114b)의 각 타단부와 각각 본딩접속된다.
- <27> 그리고, 상기 패키지 본체(115)는 바닥면을 밀폐되고 상부는 개방된 캐비티(117)를 형성하도록 수지물로 사출성형되는 성형 구조물이다.
- <28> 여기서, 상기 캐비티(117)는 일정각도로 경사진 상부 경사면을 구비하고, 상기 상부 경사면에는 상기 발광칩(111)에서 발생된 빛을 반사시킬 수 있도록 Al, Ag, Ni과 같이 반사율이 높은 금속소재로 이루어진 반사부재(117a)를 구비할 수도 있다.
- <29> 이러한 패키지 본체(115)는 상기 한쌍의 리드 프레임(112, 113)가 일체로 성형되어 이를 고정하고, 상기 리드 프레임(112, 113)의 일단부 상부면 일부는 캐비티(117)의 바닥면을 통해 외부로 노출된다.
- <30> 상기 리드 프레임(112, 113)의 타단부는 외부전원과 연결될 수 있도록 상기 패키지 본체(115)의 외주면에 노출된다.
- <31> 상기 함몰부(118)는 한쌍의 리드 프레임(112, 113)중 상기 발광칩(111)이 탑재되는 리드 프레임(112)에 형성될 수 있다.
- <32> 도 4는 본 발명에 따른 발광 다이오드 패키지의 제2실시예를 도시한 단면도이다.
- <33> 도 4를 참조하면, 제2실시예의 발광 다이오드 패키지는 제1실시예의 상기 함몰부(118)와는 달리 서로 마주하는 한쌍의 리드 프레임(112, 113)의 단부사이에 상기 패키지 본체(115)의 성형시 캐비티(117)의 바닥면으로부터 일정깊이 함몰형성되는 요홈(118a)을 구비한다. 이외의 구성요소는 제1실시예와 동일하다.
- <34> 한편, 상기 투광성 투명수지(116)는 상기 발광칩(111) 및 금속와이어(114a, 114b)을 덮어 외부환경으로부터 보호하도록 상기 캐비티(117)에 충전되는 에폭시, 실리콘 및 레진등과 같은 투명한 수지재로 이루어진다.
- <35> 여기서, 상기 투광성 투명수지(116)에는 상기 발광칩에서 발생된 빛을 백색광으로 변환시킬 수 있는 YAG계, TAG계, Silicate계, Sulfide계 또는 Nitride계 중 어느 하나의 과장변환수단인 형광물질이 포함될 수 있다.
- <36> YAG 및 TAG계 형광물질에는 (Y, Tb, Lu, Sc, La, Gd, Sm)<sub>3</sub>(Al, Ga, In, Si, Fe)<sub>5</sub>(O, S)<sub>12</sub>Ce 중에서 선택하여 사용가능하며, Silicate계 형광물질에는 (Sr, Ba, Ca, Mg)<sub>2</sub>SiO<sub>4</sub>: (Eu, F, Cl) 중에서 선택 사용 가능하다. 또한 Sulfide계 형광물질에는 (Ca, Sr)S:Eu, (Sr, Ca, Ba)(Al, Ga)<sub>2</sub>S<sub>4</sub>:Eu 중에서 선택 하여 사용가능하며, Nitride계 형광체는 (Sr, Ca, Si, Al, O)N:Eu (예, CaAlSiN<sub>4</sub>:Eu β-SiAlON:Eu) 또는 Ca-α SiAlON:Eu계인 (Ca<sub>x</sub>My)(Si, Al)<sub>12</sub>(O, N)<sub>16</sub>, 여기서 M 은 Eu, Tb, Yb 또는 Er 중 적어도 하나의 물질이며 0.05<(x+y)<0.3, 0.02<x<0.27 and 0.03<y<0.3, 형광체 성분 중에서 선택하여 사용 할 수 있다.
- <37> 상기 백색광은 청색(B) LED 칩에 황색(Y) 형광체 또는 녹색(G) 및 적색(R) 형광체 또는 황색(Y), 녹색(G), 적색(R)을 포함 할 수 있다. 황색, 녹색 및 적색 형광체는, 청색 LED 칩에 의해 여기 되어 각각 황색광, 녹색광 및 적색광을 발하며, 이 황색광, 녹색광 및 적색광은 청색 LED 칩으로부터 방출된 일부 청색광과 혼합되어 백색광

을 출력한다.

- <38> 상기 청색 LED 칩은 통상적으로 사용되는 3족 질화물계 반도체를 사용할 수 있다. 상기 질화물계 반도체의 기판으로는 사파이어, 스피넬(MgAl<sub>2</sub>O<sub>4</sub>), SiC, Si, ZnO, GaAs, GaN 기판 중 어느 하나로부터 선택될 수 있다.
- <39> 상기 기판상에 버퍼층을 더 포함할 수 있으며, 상기 버퍼층은, 질화물 반도체계, 카바이드계 중 어느 하나로부터 선택되는 것이 바람직하다.
- <40> 상기 버퍼층상에 n형 질화물 반도체층이 형성되어지며, 상기 n형 질화물 반도체층은 n형 GaN계 반도체층과 n형 초격자층을 포함하여 구성될 수 있다. 또한 상기 n형 질화물 반도체층은, 언도프(un-doped) GaN 층; n형 GaN 콘택층; n형 GaN 콘택층 상의 n형 GaN 층; 및 상기 n형 GaN 층 상의 n형 초격자층을 포함하여 구성될 수 있다. 이때, 상기 n형 초격자층은, GaN/InGaN계, AlGaIn/GaN계, AlGaIn/GaN/InGaN계의 다층 반복구조로 구성될 수 있으며, 상기 n형 GaN계 반도체층 상에는 n형 전극을 더 포함하여 구성될 수 있다. 그리고, 상기 n형 GaN계 반도체층의 단면에는 V-형상의 왜곡구조가 형성될 수도 있다. 상기 V-형상의 왜곡구조는, 평평한 성장면과, 경사진 성장면이 함께 존재한다.
- <41> 도 5는 본 발명에 따른 발광 다이오드 층에 형성되는 V-형상의 왜곡구조를 나타낸 것으로, (a)는 평평한 성장면과 경사진 성장면을 도시한 단면모식도이고, (b)는 경사진 성장면이 점선표시된 단면 실물 사진이며, (c)는 표면 요철이 나타난 평면 사진이다.
- <42> 발광칩(111)은 N형 질화물 반도체층으로, V-형상의 왜곡구조(125)는 평평한 성장면(127)과 경사진 성장면(129)으로 이루어진다. 도 5의 (b)에서는 경사진 성장면이 점선표시로 나타나 있다.
- <43> 상기 n형 질화물 반도체층 상에는 활성층이 형성되며, 상기 활성층은 적어도 하나 이상의 양자우물층을 가지며, 상기 양자우물층은 InGaN 또는 GaN 로 구성될 수 있으며, 또한 상기 활성층은 적어도 하나의 양자 장벽층을 더 포함할 수 있다. 상기 양자 장벽층은 InGaN, GaN 또는 AlGaIn로 구성될 수 있으며 양자 장벽층의 밴드갭은 양자우물층보다는 큰 것이 특징이다.
- <44> 상기 활성층 상에는 p형 질화물 반도체층이 형성되어지며 상기 p형 질화물 반도체층은 p형 초격자층과, p형 GaN계 반도체층을 포함하여 구성되며, 상기 p형 초격자층은, GaN/InGaN계, AlGaIn/GaN계, AlGaIn/GaN/InGaN계의 다층 반복구조로 구성될 수 있다. 또한 상기 p형 질화물 반도체층은, p형 초격자층; 상기 p형 초격자층 상의 p형 GaN 층; 및 상기 p형 GaN 층 상의 p형 GaN 콘택층을 포함하여 구성될 수 있다.
- <45> 그리고, 상기 p형 질화물 반도체층 상에 투명전극 및 본딩 전극을 더 포함하여 구성된다. 상기 투명 전극은 투광성의 산화물 도전층 일 수 있다.
- <46> 또한 상기 V-형상의 왜곡구조는, 상기 n형 반도체층, 활성층, p형 반도체층 중 적어도 어느 한 층에 연속하여 형성될 수 있다. 상기 V-형상의 왜곡구조는 관통전위의 주위에 형성될 수 있으며, 이 영역의 저항을 높임으로써, 상기 관통전위에 의한 누설전류를 막아, ESD 효과를 향상시킬 수 있다. 뿐만 아니라, 상기 V-형상의 왜곡구조로 인한 반도체 표면에 요철구조가 형성되어지고 이로 인한 휘도 향상 효과도 얻을 수 있다.
- <47> 즉, 사파이어 기판과 그 상부에 형성되는 GaN 반도체와의 격자부정합에 의해 관통전위(threading dislocation)가 발생되고, 상기 관통전위는 정전기가 인가될 때,
- <48> 전류가 집중되어 누설전류의 원인이 된다. 따라서, 종래에는 누설전류의 원인이되는 관통전위를 줄여 ESD에 의한 파손을 줄이고자 다양한 연구들이 연구가 진행되어 왔다. 즉, 본 발명에서는, 상기 관통전위의 주위에 임의로 V-형상의 왜곡구조를 형성하여, 상기 관통전위가 존재하는 영역의 저항을 높여줌으로써, 이 영역에 집중되는 전류를 차단함으로써, ESD의 내성을 향상시키는 효과도 얻을 수 있다. 이때, 상기 V-형상의 왜곡구조층은, 600 ~ 900℃의 낮은 성장온도 또는 화학적 에칭과 재성장을 통해 형성할 수 있다. 이렇게 하여 완성된 청색LED칩은 기판의 두께를 연마 또는 에칭법등으로 조절하여 상기 청색LED칩의 전체 두께를 50um ~ 400um가 되도록 조절할 수 있다.
- <49> 상기 백색광 출력을 위한 적색 형광체로는, N(예, CaAlSiN<sub>3</sub>:Eu)을 포함하는 질화물(Nitride)계 형광체를 사용할 수 있다. 이러한 질화물계 적색 형광체는 황화물(Sulfide)계 형광체보다 열, 수분 등의 외부 환경에 대한 신뢰성이 우수할 뿐만 아니라 변색 위험이 작다. 특히, 고색재현성을 얻기 위해 특정 범위(430 ~ 465nm)로 한정된 청색 LED 칩의 주파장에서 높은 형광체 여기 효율을 갖는다. 기타, Ca<sub>2</sub>Si<sub>5</sub>N<sub>8</sub>:Eu 등의 다른 질화물계 형광체나 황화물계 형광체가 적색 형광체로 사용될 수도 있다. 녹색 형광체로는, β-SiAlON:Eu의 질화물계 또는



( $\text{Ba}_x, \text{Sr}_y, \text{Mg}_z$ ) $\text{SiO}_4:\text{Eu}^{2+}$ , F, Cl ( $0 < x, y \leq 2, 0 \leq z \leq 2, 0 \text{ppm} \leq \text{F}, \text{Cl} \leq 5000000 \text{ppm}$ )의 실리케이트(Silicate)계 형광체를 사용할 수 있다. 이러한 질화물계 및 실리케이트 형광체도 상기 청색 LED 칩의 주파장 범위(430 ~ 465nm)에서 높은 여기 효율을 갖는다.

<50> 바람직하게는, 청색 LED 칩의 반치폭(FWHM)은 10~50nm이고, 녹색 형광체의 반치폭은 30~150nm이고, 적색 형광체의 반치폭은 50~200nm 정도이다. 각 광원이 상기한 범위의 반치폭을 가짐으로써, 보다 좋은 색균일성 및 색품질의 백색광을 얻게 된다. 특히, 청색 LED 칩의 주파장과 반치폭을 각각 430 ~ 465nm 및 10~50nm로 한정함으로써,  $\text{CaAlSiN}_3:\text{Eu}$  적색 형광체의 효율과  $\beta\text{-SiAlON}:\text{Eu}$ 계 또는 ( $\text{Ba}_x, \text{Sr}_y, \text{Mg}_z$ ) $\text{SiO}_4:\text{Eu}^{2+}$ , F, Cl ( $0 < x, y \leq 2, 0 \leq z \leq 2, 0 \text{ppm} \leq \text{F}, \text{Cl} \leq 5000000 \text{ppm}$ )계 녹색 형광체 효율을 크게 향상시킬 수 있다. 상기 청색 LED 칩은 주파장 범위가 380~430nm인 자외선(UV) LED칩으로 바꿀 수도 있는데, 이 경우 백색광을 출력하기 위해서는 투광성 투명수지(116)에 적어도 청색, 녹색, 적색형광체가 포함되어야 한다. 청색 형광체로는 ( $\text{Ba}, \text{Sr}, \text{Ca}$ ) $_5(\text{PO}_4)_3\text{Cl}:(\text{Eu}^{2+}, \text{Mn}^{2+})$  또는  $\text{Y}_2\text{O}_3:(\text{Bi}^{3+}, \text{Eu}^{2+})$  들 중에서 선택하여 사용할 수 있으며, 녹색 및 적색 형광체는 상기 YAG계, TAG계, Silicate계, Sulfide계 또는 Nitride계 중에서 선택 사용 할 수 있다.

<51> 백색광을 출력하기 위한 백색LED는 형광체를 사용하지 않고도 만들 수 있다. 예를 들면 청색광을 발하는 질화물계의 InGaN 및/또는 GaN로 구성된 제1 양자우물층 상 및/또는 하에 상기 청색광과는 다른 파장(예, 황색광)을 내는 제2 양자우물층을 하나 더 형성함으로써 상기 청색광과의 조합으로 백색광을 발하는 LED칩을 만들 수 있다. 상기 양자 우물층은 다중양자우물구조일 수 있으며, 우물층을 형성하는 InGaN의 In양을 조절하여 제1 및 제2 양자 우물층을 만들 수 있다. 상기 제1 양자우물층이 UV영역(380 ~ 430nm)의 광을 발한다면, 상기 제2 양자우물층은 청색광을, 그리고 제3양자 우물층은 황색광을 발하게 활성층의 In양을 조절하여 만들 수 있다.

<52> 한편 상기 함몰부(118)는 상기 캐비티(117)의 바닥면에 노출되는 리드 프레임(112,113)의 상부면이 하부로 일정 깊이 함몰형성된다.

<53> 이러한 상기 함몰부(118)는 적어도 하나의 발광칩(111)이 탑재되는 리드 프레임(112)의 일단부에 하향 절곡되는 절곡부로 구비되며, 이러한 절곡부는 상기 발광칩(111)이 탑재되는 평평한 탑재면과, 상기 탑재면으로부터 좌우 양측으로 일정각도 상향 경사지게 연장되어 상기 발광칩(111)의 외부면과 마주하는 좌우한쌍의 하부 경사면(112a,112a)으로 구비된다.

<54> 이러한 하부 경사면(112a,112a)에는 상기 발광칩(111)의 발광시 발생된 빛을 반사시킬 수 있도록 반사부재가 구비될 수도 있다.

<55> 이러한 함몰부(118, 118a)의 형성깊이(H)는 이에 탑재되는 발광칩(111)의 높이(h)를 고려하여 50 $\mu\text{m}$ ~400 $\mu\text{m}$  깊이이면 충분한 것이다. 이렇게 함으로써, 패키지 본체의 캐비티의 높이(H)를 150 $\mu\text{m}$ ~500 $\mu\text{m}$ 로 낮출 수 있으며, 캐비티 내에 충전되는 투광성 투명수지의 충전 사용량을 줄여 제조원가를 절감하고, 또한 광휘도를 향상시킬 수 있는 한편, 제품의 소형화를 도모할 수 있는 것이다.

<56> 그리고, 상기 요홈(118a)에 탑재된 발광칩(111)의 외부면과 마주하는 리드 프레임(112,113) 단부에는 상기 발광칩(111)의 발광시 발생된 빛을 반사시킬 수 있도록 반사부재가 구비되는 하부 경사면(112b,113b)을 각각 구비하는 것이 바람직하다.

<57> 한편,상기와 같은 구성을 갖는 발광 다이오드 패키지(100,100a)는 캐비티(117)의 정중앙에 배치되는 발광칩(111)이 상기 리드 프레임(112)에 하향 절곡형성되는 절곡부의 탑재면에 탑재되거나 서로 마주하는 리드프레임(112,113)의 서로 마주하는 단부사이에 함몰형성되는 요홈(118a)에 탑재됨으로써, 상기 리드 프레임(112,113)과 금속와이어(114a,114b)를 매개로 하여 와이어 본딩되는 발광칩(111)의 상부면은 상기 리드 프레임(112,113)의 상부면 높이와 대략적으로 동일해지도록 배치할 수도 있다.

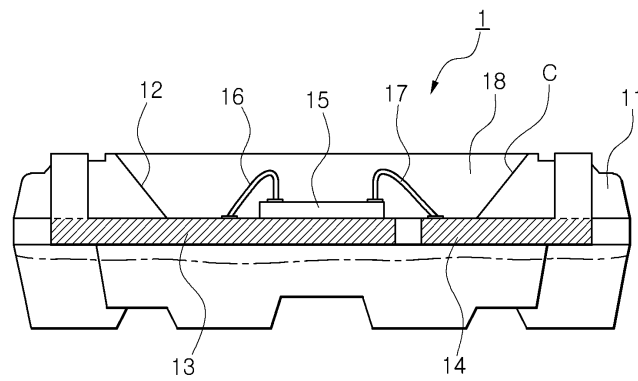
<58> 이러한 경우, 상기 발광칩(111)과 와이어본딩되는 금속와이어(114a,114b)의 최대높이는 상기 발광칩(111)의 탑재높이가 낮아진 만큼 낮출 수 있는 것이다.

<59> 이에 따라, 상기 발광칩(111) 및 금속와이어(114a,114b)를 보호하도록 상기 캐비티(117)에 충전되는 투광성 투명수지(116)의 충전량을 줄일 수 있는 한편, 상기 투광성 수지의 충전높이(H)도 상기 발광칩(111)의 탑재높이가 낮아진 만큼 낮출수 있고, 이로 인하여 상기 발광칩의 발광시 발생된 빛의 광휘도를 종래에 비하여 상대적으로 높일 수 있는 것이다.

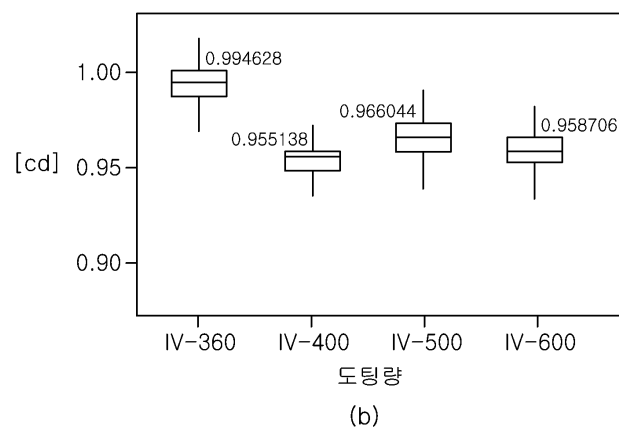
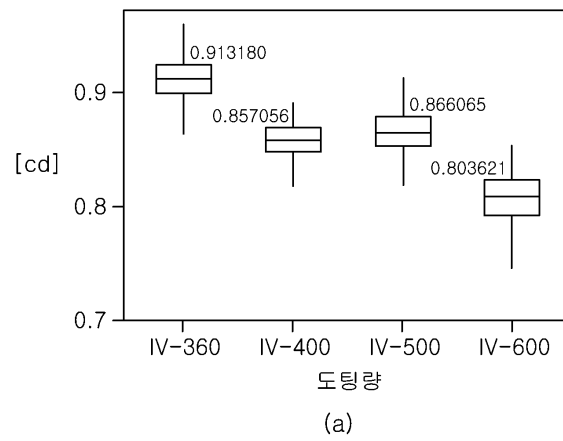


도면

도면1

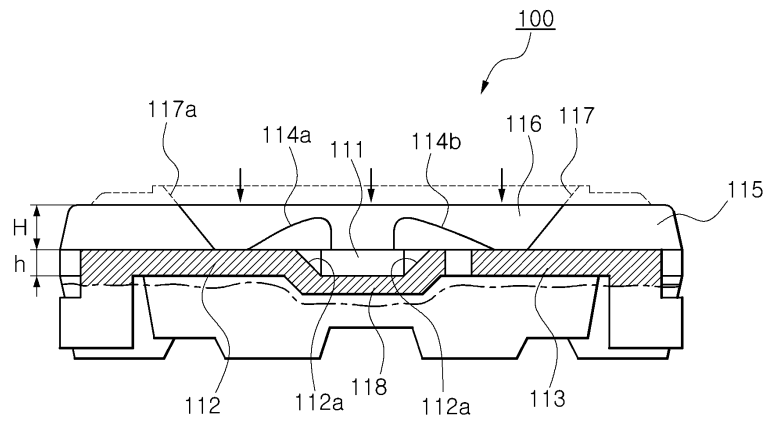


도면2

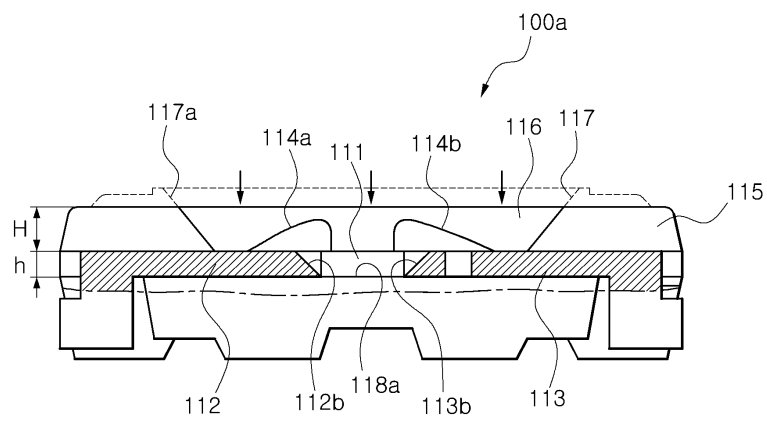




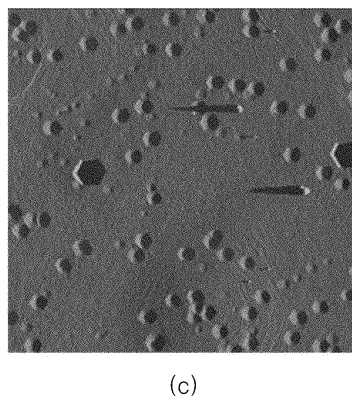
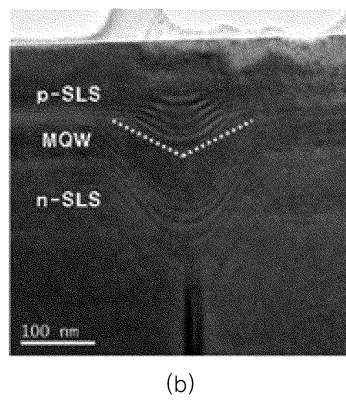
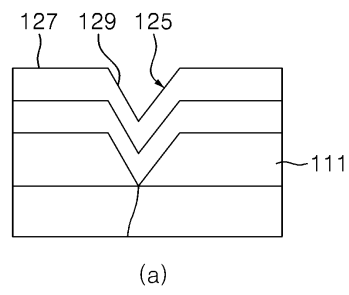
도면3



도면4



도면5



도면6

