

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 6 部門第 3 区分

【発行日】平成28年8月12日 (2016.8.12)

【公開番号】特開2015-88014(P2015-88014A)

【公開日】平成27年5月7日 (2015.5.7)

【年通号数】公開・登録公報2015-030

【出願番号】特願2013-226827(P2013-226827)

【国際特許分類】

G 0 6 F 11/30 (2006.01)

G 0 6 F 9/46 (2006.01)

【F I】

G 0 6 F 11/30 A

G 0 6 F 9/46 3 5 0

【手続補正書】

【提出日】平成28年6月21日 (2016.6.21)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

仮想化支援機能を有するマルチコアプロセッサと、メモリとを含む計算機の制御方法であって、

前記計算機は、

前記マルチコアプロセッサのうち前記仮想化支援機能を無効にした第 1 の プロセッサコアグループと、前記マルチコアプロセッサのうち前記仮想化支援機能を有効にした第 2 の プロセッサコアグループと、前記メモリの一部領域からなる第 1 のメモリグループと、前記メモリの残りの領域からなる第 2 のメモリグループとを含み、

第 1 の OS に前記第 1 のプロセッサコアグループと前記第 1 のメモリグループを割り当てて、前記第 1 の OS を起動させる第 1 のステップと、

仮想計算機を稼働させる仮想化部に前記第 2 のプロセッサコアグループと前記第 2 のメモリグループを割り当て、前記仮想化部を起動させる第 2 のステップと、

前記仮想化部が、前記メモリのうちの所定の領域と、前記第 2 の プロセッサコアグループのうちの所定のプロセッサコアと、を前記仮想計算機に割り当てて第 2 の OS を起動させる第 3 のステップと、

前記仮想化部が、前記第 2 のプロセッサコアグループをリセットするための割込みハンドラを登録する第 4 のステップと、

前記第 1 の OS が、前記仮想化部の起動時に前記第 2 のプロセッサコアグループに所属する各プロセッサコアの識別子を取得して保持する第 5 のステップと、

前記第 1 の OS が、前記仮想化部の稼働状態を監視して、所定の条件に基づいて前記仮想化部の再起動を行うか否かを決定する第 6 のステップと、

前記仮想化部の再起動を行う場合は、前記第 1 の OS が、前記保持した識別子に対応する第 2 のプロセッサコアグループに所属するプロセッサコアへリセット用割込みを発行する第 7 のステップと、

前記仮想化部に割り当てられた前記第 2 のプロセッサコアグループは、前記リセット用割込みを受信すると、前記割込みハンドラを実行して、自身のプロセッサコアのリセットを実施する第 8 のステップと、

前記第 1 の O S が、前記第 2 のプロセッサコアグループへスタートアップ用割込みを発行する第 9 のステップと、
を含むことを特徴とする計算機の制御方法。

【請求項 2】

請求項 1 に記載の計算機の制御方法であって、
前記第 4 のステップは、
前記仮想化部が、前記第 2 のプロセッサコアグループをリセットする割込みハンドラとして、前記第 2 の プロセッサコアグループ の各プロセッサコアに対応する割込みハンドラへ各プロセッサコアのセルフリセット処理を登録し、
前記第 8 のステップは、
前記第 2 のプロセッサコアグループが前記リセット用割込みを受け付けて、前記登録された割込みハンドラを呼び出して、前記セルフリセット処理を前記プロセッサコア毎に独立して実施することを特徴とする計算機の制御方法。

【請求項 3】

請求項 1 に記載の計算機の制御方法であって、
前記第 6 のステップは、
前記第 1 の O S が、前記仮想化部の稼働状態を監視して異常が発生したか否かを判定するステップと、
前記第 1 の O S が、前記異常が発生したときには前記仮想化部の再起動を決定するステップと、を含むことを特徴とする計算機の制御方法。

【請求項 4】

請求項 1 に記載の計算機の制御方法であって、
前記第 7 のステップは、
前記リセット用割込みとして、N M I (Non Maskable Interrupt) を発行することを特徴とする計算機の制御方法。

【請求項 5】

請求項 2 に記載の計算機の制御方法であって、
前記セルフリセット処理は、
前記プロセッサコアの初期化用割込みを自身のプロセッサコアへ発行することを特徴とする計算機の制御方法。

【請求項 6】

請求項 2 に記載の計算機の制御方法であって、
前記第 9 のステップは、
前記第 7 のステップで第 2 のプロセッサコアグループに所属するプロセッサコアへリセット用割込みを発行してから所定時間が経過した後に、前記第 2 のプロセッサコアグループへ S I P I (S t a r t u p I P I) を発行することを特徴とする計算機の制御方法。

【請求項 7】

請求項 4 に記載の計算機の制御方法であって、
前記第 3 のステップは、
前記仮想計算機で前記第 2 の O S が稼働する状態で前記 N M I を受信したときに、前記 N M I を仮想計算機に転送するのに代わって前記仮想化部へ遷移する設定を実行し、
前記第 4 のステップは、
前記仮想化部が、前記仮想化支援機能が無効化する命令と、プロセッサコアの初期化用割込みを自身のプロセッサコアへ発行する命令と、を前記第 2 のプロセッサコアグループ内の各プロセッサコアの前記割込みハンドラへ登録し、
前記第 9 のステップは、
前記第 1 の O S が、前記第 2 のプロセッサコアグループへスタートアップ用割込みを前記仮想化部へ発行するステップに加えて、
前記第 2 のプロセッサコアグループが、前記スタートアップ用割込みを受信して、前記

仮想化支援機能を有効化する命令を前記第 2 のプロセッサコアグループの各プロセッサコアに発行するステップと、

前記第 2 のプロセッサコアグループが、仮想化部を再起動するステップと、を含むことを特徴とする計算機の制御方法。

【請求項 8】

仮想化支援機能を有するマルチコアプロセッサと、メモリとを含む計算機であって、

前記マルチコアプロセッサのうち前記仮想化支援機能を無効にした第 1 の プロセッサコアグループと、

前記マルチコアプロセッサのうち前記仮想化支援機能を有効にした第 2 の プロセッサコアグループと、

前記メモリの一部領域からなる第 1 のメモリグループと、

前記メモリの残りの領域からなる第 2 のメモリグループと、

前記第 1 の プロセッサコアグループ及び前記第 1 のメモリグループを割り当てる第 1 の OS と、

前記第 2 の プロセッサコアグループ及び前記第 2 のメモリグループを割り当てて、仮想計算機を稼働させる仮想化部と、を有し、

前記仮想化部は、

前記第 2 のプロセッサコアグループをリセットするための割込みハンドラ処理を登録し、前記メモリのうちの所定の領域と、前記第 2 の プロセッサコアグループのうちの所定のマルチコアプロセッサとを前記仮想計算機に割り当てて、第 2 の OS を起動し、

前記第 1 の OS は、

前記仮想化部の稼働状態を監視して、所定の条件に基づいて前記仮想化部の再起動を行うか否かを決定する監視部と、

前記仮想化部の起動時に前記第 2 のプロセッサコアグループに所属する各プロセッサコアの識別子を取得して保持し、前記監視部が前記仮想化部の再起動を決定した場合は、前記保持した識別子に対応する第 2 のプロセッサコアグループに所属するプロセッサコアへリセット用割込みを発行する割込み制御部と、を有し、

前記仮想化部に割り当てられた前記第 2 のプロセッサコアグループは、

前記リセット用割込みを受信すると、前記割込みハンドラ処理を実行して、自身のプロセッサコアのリセットを実施し、

前記割込み制御部は、

前記第 2 のプロセッサコアグループへスタートアップ用割込みを発行することを特徴とする計算機。

【請求項 9】

請求項 8 に記載の計算機であって、

前記仮想化部は、

前記第 2 のプロセッサコアグループをリセットする割込みハンドラとして、前記第 2 の プロセッサコアグループの各プロセッサコアに対応する割込みハンドラへ各プロセッサコアのセルフリセット処理を登録し、

前記第 2 のプロセッサコアグループは、

前記リセット用割込みを受け付けて、前記登録された割込みハンドラを呼び出して、前記セルフリセット処理を前記プロセッサコア毎に独立して実施することを特徴とする計算機。

【請求項 10】

請求項 8 に記載の計算機であって、

前記監視部は、

前記仮想化部の稼働状態を監視して異常が発生したか否かを判定し、前記異常が発生したときには前記仮想化部の再起動を決定することを特徴とする計算機。

【請求項 11】

請求項 8 に記載の計算機であって、

前記割込み制御部は、

前記リセット用割込みとして、N M I (Non Maskable Interrupt) を発行することを特徴とする計算機。

【請求項 1 2】

請求項 9 に記載の計算機であって、

前記セルフリセット処理は、

前記プロセッサコアの初期化用割込みを自身のプロセッサコアへ発行することを特徴とする計算機。

【請求項 1 3】

請求項 9 に記載の計算機であって、

前記割込み制御部は、

前記第 2 のプロセッサコアグループに所属するプロセッサコアへリセット用割込みを発行してから所定時間が経過した後に、前記第 2 のプロセッサコアグループへ S I P I (S t a r t u p I P I) を発行することを特徴とする計算機。

【請求項 1 4】

請求項 1 1 に記載の計算機であって、

前記仮想計算機は、

前記第 2 の O S が稼働する状態で前記 N M I を受信したときに、前記 N M I を仮想計算機に転送するのに代わって前記仮想化部へ遷移する設定を実行し、

前記仮想化部は、

前記仮想化支援機能を無効化する命令と、プロセッサコアの初期化用割込みを自身のプロセッサコアへ発行する命令と、を前記第 2 のプロセッサコアグループ内の各プロセッサコアの割込みハンドラへ登録し、

前記第 2 のプロセッサコアグループが、

前記スタートアップ用割込みを受信して、前記仮想化支援機能を有効化する命令を前記第 2 のプロセッサコアグループの各プロセッサコアに発行した後に、前記仮想化部を再起動するステップと、を含むことを特徴とする計算機。

【請求項 1 5】

請求項 8 に記載の計算機であって、

前記第 1 の プロセッサコアグループ は、

前記マルチコアプロセッサのブート管理機能を持つ唯一の B S P コアを含むことを特徴とする計算機。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 1 2

【補正方法】変更

【補正の内容】

【0 0 1 2】

本発明は、仮想化支援機能を有するマルチコアプロセッサと、メモリとを含む計算機の制御方法であって、前記計算機は、前記マルチコアプロセッサのうち前記仮想化支援機能を無効にした第 1 の プロセッサコアグループ と、前記マルチコアプロセッサのうち前記仮想化支援機能を有効にした第 2 の プロセッサコアグループ と、前記メモリの一部領域からなる第 1 のメモリグループと、前記メモリの残りの領域からなる第 2 のメモリグループとを含み、第 1 の O S に前記第 1 のプロセッサコアグループと前記第 1 のメモリグループを割り当てて、前記第 1 の O S を起動させる第 1 のステップと、仮想計算機を稼働させる仮想化部に前記第 2 のプロセッサコアグループと前記第 2 のメモリグループを割り当て、前記仮想化部を起動させる第 2 のステップと、前記仮想化部が、前記メモリのうちの所定の領域と、前記第 2 の プロセッサコアグループ のうちの所定のプロセッサコアと、を前記仮想計算機に割り当てて第 2 の O S を起動させる第 3 のステップと、前記仮想化部が、前記第 2 のプロセッサコアグループをリセットするための割込みハンドラを登録する第 4 のス

テップと、前記第 1 の O S が、前記仮想化部の起動時に前記第 2 のプロセッサコアグループに所属する各プロセッサコアの識別子を取得して保持する第 5 のステップと、前記第 1 の O S が、前記仮想化部の稼働状態を監視して、所定の条件に基づいて前記仮想化部の再起動を行うか否かを決定する第 6 のステップと、前記仮想化部の再起動を行う場合は、前記第 1 の O S が、前記保持した識別子に対応する第 2 のプロセッサコアグループに所属するプロセッサコアへリセット用割込みを発行する第 7 のステップと、前記仮想化部に割り当てられた前記第 2 のプロセッサコアグループは、前記リセット用割込みを受信すると、前記割込みハンドラを実行して、自身のプロセッサコアのリセットを実施する第 8 のステップと、前記第 1 の O S が、前記第 2 のプロセッサコアグループへスタートアップ用割込みを発行する第 9 のステップと、を含む。