

1. 一种断路器分合闸闭环检测电路,其特征在于,包括馈线终端CPU、光耦驱动模块、开关模块、信号检测模块、控制电源模块和遥控模块,所述控制电源模块与待测的断路器电连接以对所述断路器进行供电,所述遥控模块与所述馈线终端CPU通信连接,用于将所述断路器的分合闸状态信息反馈至所述馈线终端CPU,且所述控制电源模块还分别与所述信号检测模块、所述光耦驱动模块、所述开关模块电连接,所述信号检测模块的输入端与所述遥控模块的输出端电连接,所述信号检测模块的输出端与所述开关模块的输入端电连接,所述开关模块的输出端与所述光耦驱动模块的输入端电连接,所述光耦驱动模块的输出端与所述馈线终端CPU电连接,所述信号检测模块用于检测所述断路器动作线圈是否正常工作并产生对应的初始电平信号,所述开关模块将所述信号检测模块产生的所述初始电平信号转化为开关信号,所述光耦驱动模块将所述开关信号进行隔离并转化为所述馈线终端CPU可识别的反馈电平信号,所述馈线终端CPU根据所述反馈电平信号和所述分合闸状态信息确定所述断路器分合闸是否存在异常。

2. 根据权利要求1所述的断路器分合闸闭环检测电路,其特征在于,根据所述分合闸状态信息确定所述断路器为合闸状态时,当所述反馈电平信号为低电平,确定所述断路器的合闸回路异常,当所述反馈电平信号为高电平,确定所述断路器合闸回路处于正常状态;

根据所述分合闸状态信息确定所述断路器为分闸状态时,当所述反馈电平信号为低电平时,确定所述断路器的分闸回路异常,当所述反馈电平信号为高电平,确定所述断路器分闸回路处于正常状态。

3. 根据权利要求2所述的断路器分合闸闭环检测电路,其特征在于,所述断路器分合闸闭环检测电路集成在馈线终端内部,且所述馈线终端CPU还用于在确定所述断路器分闸回路异常或者所述断路器合闸回路异常之后上报告警信息。

4. 根据权利要求1所述的断路器分合闸闭环检测电路,其特征在于,所述控制电源模块与所述断路器之间还连接有断路器,所述断路器用于控制所述控制电源模块与所述断路器的导通和关断。

5. 根据权利要求1至3任一项所述的断路器分合闸闭环检测电路,其特征在于,所述信号检测模块包括第二电阻和第四电阻,所述第二电阻一端与所述控制电源模块的正极电连接,所述第二电阻另一端与所述第四电阻一端、所述遥控模块的正极电连接,所述第四电阻另一端与所述控制电源模块的负极、所述遥控模块的负极电连接,所述开关模块包括第一电阻、第三电阻和三极管,所述第一电阻一端与所述第二电阻一端电连接,所述第三电阻一端与所述第四电阻一端电连接,所述第三电阻另一端与所述三极管的基极电连接,所述三极管的发射极与所述控制电源的负极电连接,所述三极管的集电极和所述第一电阻的另一端均与所述光耦驱动模块电连接。

6. 根据权利要求5所述的断路器分合闸闭环检测电路,其特征在于,所述光耦驱动模块包括光耦、第五电阻和电容,所述光耦的第一引脚、第二引脚分别与所述第一电阻的另一端、所述三极管的集电极电连接,所述光耦的第四引脚与所述第五电阻的一端、所述电容的一端电连接,所述光耦的第三引脚与所述电容的另一端均接地,所述第五电阻的另一端接工作电压,且所述光耦的第四引脚与所述馈线终端CPU电连接。

7. 一种断路器分合闸闭环检测方法,其特征在于,应用于上述权利要求1至6任一项所述的断路器分合闸闭环检测电路,所述断路器分合闸闭环检测方法包括:

通过馈线终端CPU获取待测的断路器的分合闸状态信息,并通过光耦驱动模块获取所述断路器的反馈电平信号;

根据所述分合闸状态信息和所述反馈电平信息确定所述断路器的状态;

在确定所述断路器处于断线异常状态之后,通过所述馈线终端CPU获取所述断路器处于异常状态的断线时间,根据所述断线时间生成断线告警信息。

8. 根据权利要求7所述的断路器分合闸闭环检测方法,其特征在于,所述根据所述分合闸状态信息和所述反馈电平信息确定所述断路器的状态,包括:

根据所述分合闸状态信息确定所述断路器为合闸状态时,当所述反馈电平信号为低电平,确定所述断路器的合闸回路处于异常状态,当所述反馈电平信号为高电平,确定所述断路器的合闸回路处于正常状态;

根据所述分合闸状态信息确定所述断路器为分闸状态时,当所述反馈电平信号为低电平时,确定所述断路器的分闸回路处于异常状态,当所述反馈电平信号为高电平时,确定所述断路器的分闸回路处于正常状态。

9. 一种存储介质,其上存储有计算机程序,其特征在于,该程序被处理器执行时实现权利要求7或8所述的断路器分合闸闭环检测方法。

10. 一种终端,其特征在于,包括:处理器及存储器;

所述存储器用于存储计算机程序;

所述处理器用于执行所述存储器存储的计算机程序,以使所述终端执行权利要求7或8所述的断路器分合闸闭环检测方法。

一种断路器分合闸闭环检测电路、方法、介质及终端

技术领域

[0001] 本发明属于电网检测技术领域,特别是涉及一种断路器分合闸闭环检测电路、方法、介质及终端。

背景技术

[0002] 在电力系统中,断路器是保证正常供电、切除短路故障的重要元件,能够开断、关合和承载运行线路的正常电流,并能在规定范围内承载短路电流,对配电网馈线自动化建设具有重要意义。但在断路器的长期运行过程中会发生控制回路断线缺陷,影响断路器的正常操作和保护命令的正确执行。传统控制回路断线检测往往是采用单光耦或继电器方案,这两种方案在有源遥控电源电路之间存在很高的电压,导致测试台体或断路器误判误动作,造成配电网馈线自动化故障隔离、故障恢复失败。

发明内容

[0003] 鉴于以上所述现有技术的缺点,本发明的目的在于提供一种断路器分合闸闭环检测电路、方法、介质及终端,有效提高了断路器异常状态检测的准确性,降低误判的可能性,同时降低了线路接线的复杂度。

[0004] 为实现上述目的及其他相关目的,本发明提供一种断路器分合闸闭环检测电路,包括馈线终端CPU、光耦驱动模块、开关模块、信号检测模块、控制电源模块和遥控模块,所述控制电源模块与待测的断路器电连接以对所述断路器进行供电,所述遥控模块与所述馈线终端CPU通信连接,用于将所述断路器的分合闸状态信息反馈至所述馈线终端CPU,且所述控制电源模块还分别与所述信号检测模块、所述光耦驱动模块、所述开关模块电连接,所述信号检测模块的输入端与所述遥控模块的输出端电连接,所述信号检测模块的输出端与所述开关模块的输入端电连接,所述开关模块的输出端与所述光耦驱动模块的输入端电连接,所述光耦驱动模块的输出端与所述馈线终端CPU电连接,所述信号检测模块用于检测所述断路器动作线圈是否正常工作并产生对应的初始电平信号,所述开关模块将所述信号检测模块产生的所述初始电平信号转化为开关信号,所述光耦驱动模块将所述开关信号进行隔离并转化为所述馈线终端CPU可识别的反馈电平信号,所述馈线终端CPU根据所述反馈电平信号和所述分合闸状态信息确定所述断路器分合闸是否存在异常。

[0005] 可选的,根据所述分合闸状态信息确定所述断路器为合闸状态时,当所述反馈电平信号为低电平,确定所述断路器的合闸回路异常,当所述反馈电平信号为高电平,确定所述断路器合闸回路处于正常状态;

[0006] 根据所述分合闸状态信息确定所述断路器为分闸状态时,当所述反馈电平信号为低电平时,确定所述断路器的分闸回路异常,当所述反馈电平信号为高电平,确定所述断路器分闸回路处于正常状态。

[0007] 可选的,所述断路器分合闸闭环检测电路集成在馈线终端内部,所述馈线终端CPU还用于在确定所述断路器分闸回路异常或者所述断路器合闸回路异常之后上报告警信息。

[0008] 可选的,所述控制电源模块与所述断路器之间还连接有断路器,所述断路器用于控制所述控制电源模块与所述断路器的导通和关断。

[0009] 可选的,所述信号检测模块包括第二电阻和第四电阻,所述第二电阻一端与所述控制电源模块的正极电连接,所述第二电阻另一端与所述第四电阻一端、所述遥控模块的正极电连接,所述第四电阻另一端与所述控制电源模块的负极、所述遥控模块的负极电连接,所述开关模块包括第一电阻、第三电阻和三极管,所述第一电阻一端与所述第二电阻一端电连接,所述第三电阻一端与所述第四电阻一端电连接,所述第三电阻另一端与所述三极管的基极电连接,所述三极管的发射极与所述控制电源的负极电连接,所述三极管的集电极和所述第一电阻的另一端均与所述光耦驱动模块电连接。

[0010] 可选的,所述光耦驱动模块包括光耦、第五电阻和电容,所述光耦的第一引脚、第二引脚分别与所述第一电阻的另一端、所述三极管的集电极电连接,所述光耦的第四引脚与所述第五电阻的一端、所述电容的一端电连接,所述光耦的第三引脚与所述电容的另一端均接地,所述第五电阻的另一端接工作电压,且所述光耦的第四引脚与所述馈线终端CPU电连接。

[0011] 本发明还提供了一种断路器分合闸闭环检测方法,应用于上述的断路器分合闸闭环检测电路,所述断路器分合闸闭环检测方法包括:

[0012] 通过馈线终端CPU获取待测的断路器的分合闸状态信息,并通过光耦驱动模块获取所述断路器的反馈电平信号;

[0013] 根据所述分合闸状态信息和所述反馈电平信息确定所述断路器的状态;

[0014] 在确定所述断路器处于断线异常状态之后,通过所述馈线终端CPU获取所述断路器处于异常状态的断线时间,根据所述断线时间生成断线告警信息。

[0015] 可选的,所述根据所述分合闸状态信息和所述反馈电平信息确定所述断路器的状态,包括:

[0016] 根据所述分合闸状态信息确定所述断路器为合闸状态时,当所述反馈电平信号为低电平,确定所述断路器的合闸回路处于异常状态,当所述反馈电平信号为高电平,确定所述断路器的合闸回路处于正常状态;

[0017] 根据所述分合闸状态信息确定所述断路器为分闸状态时,当所述反馈电平信号为低电平时,确定所述断路器的分闸回路处于异常状态,当所述反馈电平信号为高电平时,确定所述断路器的分闸回路处于正常状态。

[0018] 本发明提供一种存储介质,其上存储有计算机程序,该程序被处理器执行时实现上述的断路器分合闸闭环检测方法。

[0019] 本发明提供一种终端,包括:处理器及存储器;所述存储器用于存储计算机程序;所述处理器用于执行所述存储器存储的计算机程序,以使所述终端执行上述的断路器分合闸闭环检测方法。

[0020] 如上所述,本发明所述的断路器分合闸闭环检测电路、方法、介质及终端,具有以下有益效果:

[0021] 通过开关模块和信号检测模块对待测的断路器进行线路异常检测,将断路器上的异常信号通过光耦驱动模块转化为馈线终端CPU能够识别的反馈电平信号,相对于传统的继电器检测方案不仅减少了繁琐的接线,避免了检测部分接线故障而导致的检测误差,而

且整个检测电路既不影响原本断路器分合闸功能,也不会有多余接线,有效提高了断路器异常状态检测的准确性,降低误判的可能性。

附图说明

[0022] 图1显示为本发明所述断路器分合闸闭环检测电路在馈线终端中的结构框图。

[0023] 图2显示为本发明所述断路器分合闸闭环检测电路的结构框图。

[0024] 图3显示为本发明所述断路器分合闸闭环检测电路中馈线终端CPU判断逻辑示意图。

[0025] 图4显示为本发明所述断路器分合闸闭环检测电路中的馈线终端CPU对断路器分合回路判断过程示意图。

[0026] 图5显示为本发明所述断路器分合闸闭环检测电路的电路图。

[0027] 图6显示为本发明所述断路器分合闸闭环检测方法的流程图。

具体实施方式

[0028] 以下通过特定的具体实例说明本发明的实施方式,本领域技术人员可由本说明书所揭露的内容轻易地了解本发明的其他优点与功效。本发明还可以通过另外不同的具体实施方式加以实施或应用,本说明书中的各项细节也可以基于不同观点与应用,在没有背离本发明的精神下进行各种修饰或改变。需说明的是,在不冲突的情况下,以下实施例及实施例中的特征可以相互组合。

[0029] 需要说明的是,以下实施例中所提供的图示仅以示意方式说明本发明的基本构想,遂图式中仅显示与本发明中有关的组件而非按照实际实施时的组件数目、形状及尺寸绘制,其实际实施时各组件的型态、数量及比例可为一种随意的改变,且其组件布局型态也可能更为复杂。

[0030] 本发明的本发明所述的断路器分合闸闭环检测电路、方法、介质及终端,通过开关模块和信号检测模块对待测的断路器进行线路异常检测,将断路器上的异常信号通过光耦驱动模块转化为馈线终端CPU能够识别的反馈电平信号,相对于传统的继电器检测方案不仅减少了繁琐的接线,避免了检测部分接线故障而导致的检测误差,而且整个检测电路既不影响原本断路器分合闸功能,也不会有多余接线,有效提高了断路器异常状态检测的准确性,降低误判的可能性。

[0031] 如图1所示,本发明公开了一种断路器分合闸闭环检测电路,包括馈线终端CPU10、光耦驱动模块20、开关模块30、信号检测模块40、控制电源模块和遥控模块50,所述控制电源模块与待测的断路器电连接以对所述断路器进行供电,所述遥控模块50与所述馈线终端CPU10通信连接,用于将所述断路器的分合闸状态信息反馈至所述馈线终端CPU10,且所述控制电源模块还分别与所述信号检测模块40、所述光耦驱动模块20、所述开关模块30电连接,所述信号检测模块40的输入端与所述遥控模块50的输出端电连接,所述信号检测模块40的输出端与所述开关模块30的输入端电连接,所述开关模块30的输出端与所述光耦驱动模块20的输入端电连接,所述光耦驱动模块20的输出端与所述馈线终端CPU10电连接,所述信号检测模块40用于检测所述断路器动作线圈是否正常工作并产生对应的初始电平信号,所述开关模块30将所述信号检测模块产生的所述初始电平信号转化为开关信号,所述光耦

驱动模块20将所述开关信号进行隔离并转化为所述馈线终端CPU10可识别的反馈电平信号,所述馈线终端CPU10根据所述反馈电平信号和所述分合闸状态信息确定所述断路器分合闸是否存在异常。

[0032] 在本实施例中,通过控制电源模块为整个电路以及断路器动作线圈60进行供电,保证整个电路和断路器能够正常工作,而断路器动作线圈通过遥控模块50将当前的分合闸状态信息发送至馈线终端CPU10,同时信号检测模块40检测断路器动作线圈60的分合闸回路是否正常并生成对应的初始电平信号,同时开关模块30将初始电平信号转化为开关信号,光耦驱动模块20将开关信号进行隔离并转化为馈线终端CPU10能够识别的反馈电平信号,以便于馈线终端CPU10根据分合闸状态信息和反馈电平信号对断路器动作线圈60的分合闸状态进行异常检测,以便于快速检测断路器动作线圈60是否处于异常工作状态。

[0033] 在一些实施例中,参考图2,所述断路器分合闸闭环检测电路集成在馈线终端内部,既不影响原本断路器分合闸功能也不会有多余接线,对断路器控制回路异常状态检测的准确率更高,出现误判的可能性更低,而且所述馈线终端CPU10还用于在确定所述断路器分合闸回路异常或者所述断路器合闸回路异常之后上报告警信息,以便于在检测到断路器动作线圈60出现异常之后及时报警,以通知工作人员进行处理。

[0034] 在又一些实施例中,参考图3,根据所述分合闸状态信息确定所述断路器为合闸状态时,当所述反馈电平信号为低电平,确定所述断路器的合闸回路异常,当所述反馈电平信号为高电平,确定所述断路器合闸回路处于正常状态;

[0035] 根据所述分合闸状态信息确定所述断路器为分闸状态时,当所述反馈电平信号为低电平时,确定所述断路器的分闸回路异常,当所述反馈电平信号为高电平,确定所述断路器分闸回路处于正常状态。

[0036] 示例性的,所述馈线终端CPU10根据分合闸状态信息和反馈电平信号判断断路器动作线圈60的异常状态满足如下公式:

$$V_{\text{logic}} = (S_{\text{BK}} \& (\sim S_{\text{F}})) \mid ((\sim S_{\text{BK}}) \& (\sim S_{\text{H}}))$$

[0038] 其中, V_{logic} 表示所述馈线终端CPU10检测所述断路器的检测结果, V_{logic} 为1表示所述断路器回路工作正常, V_{logic} 为0时表示所述断路器回路存在异常, S_{BK} 表示断路器的分合闸状态信息, S_{BK} 为1或0, S_{BK} 为1时表示所述断路器处于合闸状态,0表示所述断路器处于分闸状态; S_{F} 表示所述断路器为分闸回路状态时的反馈电平信号, S_{F} 为1或0,其中 S_{F} 为1时表示所述断路器分闸回路的信号经短延时检测为高电平,0表示所述断路器分闸回路的信号经短延时检测为低电平; S_{H} 表示所述断路器为合闸回路时的反馈电平信号, S_{H} 为1或0,其中 S_{H} 为1时表示合闸回路信号经短延时检测为高电平, S_{H} 为0时表示合闸回路信号经短延时检测为低电平。

[0039] 具体的,参考图4,所述馈线终端CPU10根据分合闸状态信息和反馈电平信号确定断路器动作线圈60的过程如下:当分合闸状态信息 $S_{\text{BK}}=1$ 时,馈线终端CPU10比较分闸回路状态时的反馈电平信号 S_{F} ,若 $S_{\text{F}}=0$,则确定断路器控制回路存在异常,发出断线告警以提示断路器分闸回路异常;当分合闸状态信息 $S_{\text{BK}}=0$ 时,馈线终端CPU10比较断路器合闸回路的反馈电平信号 S_{H} ,若 $S_{\text{H}}=0$,则馈线终端CPU10确定断路器动作线圈60回路存在异常,发出断线告警以提示断路器的合闸回路异常。具体的,其对应的真值表如下表所示。

[0040]

S_{BK}	S_{F}	S_{H}	V_{logic}
-----------------	----------------	----------------	--------------------

1	1	/	断路器回路正常
1	0	/	断路器回路断线告警
0	/	1	断路器回路正常
0	/	0	断路器回路断线告警

[0041] 在一些实施例中,所述控制电源模块与所述断路器之间还连接有断路器70,所述断路器70用于控制所述控制电源模块与所述断路器的导通和关断,以便于对检测过程进行控制。

[0042] 在一些实施例中,参考图5,所述信号检测模块40包括第二电阻401和第四电阻402,所述第二电阻401一端与所述控制电源模块的正极电连接,所述第二电阻401另一端与所述第四电阻402一端、所述遥控模块50的正极电连接,所述第四电阻402另一端与所述控制电源模块的负极、所述遥控模块50的负极电连接,所述开关模块30包括第一电阻301、第三电阻302和三极管303,所述第一电阻301一端与所述第二电阻401一端电连接,所述第三电阻302一端与所述第四电阻402一端电连接,所述第三电阻302另一端与所述三极管303的基极电连接,所述三极管303的发射极与所述控制电源的负极电连接,所述三极管303的集电极和所述第一电阻301的另一端均与所述光耦驱动模块20电连接,所述光耦驱动模块20包括光耦201、第五电阻202和电容203,所述光耦201的第一引脚L1、第二引脚L2分别与所述第一电阻301的另一端、所述三极管303的集电极电连接,所述光耦201的第四引脚L4与所述第五电阻202的一端、所述电容203的一端电连接,所述光耦201的第三引脚L3与所述电容203的另一端均接地GND,所述第五电阻202的另一端接工作电压,且所述光耦201的第四引脚L4与所述馈线终端CPU10电连接。

[0043] 当配电馈线终端与断路器之间分合闸闭环线路正常时,检测结果 $V_{logic}=1$,断路中动作线圈60相当于并联在第四电阻402上。由于断路器动作线圈60的内阻比较小,比如100欧姆,而电路中第四电阻402配置的阻值为数千欧姆,两个并联后电阻变小(远小于第四电阻402的阻值)。第二电阻401与并联后的电阻分压,导致节点A的电压近似于0(小于1V),三极管303工作在截止状态,光耦201的原边第一引脚L1、第二引脚L2的发光二极管处于不导通状态,而光耦201的第四引脚L4和第三引脚L3处于截止状态,使得馈线终端CPU10的CPU_YX信号的电平上拉后为高电平3.3V。

[0044] 当配电馈线终端与断路器之间分合闸闭环线路异常时 $V_{logic}=0$,断路器动作线圈60没有并联在第四电阻402上,第二电阻401和第四电阻402分压,A点电压相远高于线路正常时电压,三极管303工作在放大状态,三极管的发射极和集电极引脚导通,光耦201的原边(即第一引脚L1、第二引脚L2)通过第一电阻301限流保护后,使得光耦201中的发光二极管处于导通状态,而且光耦201的第四引脚L4和第三引脚L3处于导通状态,从而使得馈线终端CPU10端的CPU_YX信号直接连在GND上,所以CPU_YX的电平为接地后的低电平,从而确定当前的断路器动作线圈60处于异常状态。

[0045] 本发明还公开了一种断路器分合闸闭环检测方法,参考图6,应用于上述的断路器分合闸闭环检测电路,所述断路器分合闸闭环检测方法包括如下步骤:

[0046] S601、通过馈线终端CPU获取待测的断路器的分合闸状态信息,并通过光耦驱动模块获取所述断路器的反馈电平信号;

[0047] S602、根据所述分合闸状态信息和所述反馈电平信息确定所述断路器的状态;

[0048] S603、在确定所述断路器处于断线异常状态之后,通过所述馈线终端CPU获取所述断路器处于异常状态的断线时间,根据所述断线时间生成断线告警信息。

[0049] 在一些实施例中,所述根据所述分合闸状态信息和所述反馈电平信息确定所述断路器的状态,包括:

[0050] 根据所述分合闸状态信息确定所述断路器为合闸状态时,当所述反馈电平信号为低电平,确定所述断路器的合闸回路处于异常状态,当所述反馈电平信号为高电平,确定所述断路器的合闸回路处于正常状态;

[0051] 根据所述分合闸状态信息确定所述断路器为分闸状态时,当所述反馈电平信号为低电平时,确定所述断路器的分闸回路处于异常状态,当所述反馈电平信号为高电平时,确定所述断路器的分闸回路处于正常状态。

[0052] 由于上述断路器分合闸闭环检测方法的步骤与前述断路器分合闸闭环检测电路的工作过程一一对应,此处不再赘述。

[0053] 本发明所述的断路器分合闸闭环检测电路、方法、介质及终端,通过开关模块和信号检测模块对待测的断路器进行线路异常检测,将断路器上的异常信号通过光耦驱动模块转化为馈线终端CPU能够识别的反馈电平信号,相对于传统的继电器检测方案不仅减少了繁琐的接线,避免了检测部分接线故障而导致的检测误差,而且整个检测电路既不影响原本断路器分合闸功能,也不会有多余接线,有效提高了断路器异常状态检测的准确性,降低误判的可能性。

[0054] 需要说明的是,本发明所述的断路器分合闸闭环检测方法的保护范围不限于本实施例列举的步骤执行顺序,凡是根据本发明的原理所做的现有技术的步骤增减、步骤替换所实现的方案都包括在本发明的保护范围内。

[0055] 本发明的存储介质上存储有计算机程序,该程序被处理器执行时实现上述的断路器分合闸闭环检测方法。所述存储介质包括:ROM、RAM、磁碟、U盘、存储卡或者光盘等各种可以存储程序代码的介质。

[0056] 本发明的终端,包括处理器及存储器。

[0057] 所述存储器用于存储计算机程序。优选地,所述存储器包括:ROM、RAM、磁碟、U盘、存储卡或者光盘等各种可以存储程序代码的介质。

[0058] 所述处理器与所述存储器相连,用于执行所述存储器存储的计算机程序,以使所述终端执行上述的断路器分合闸闭环检测方法。

[0059] 优选地,所述处理器可以是通用处理器,包括中央处理器(Central Processing Unit,CPU)、网络处理器(Network Processor,NP)等;还可以是数字信号处理器(Digital Signal Processor,简称DSP)、专用集成电路(Application Specific Integrated Circuit,ASIC)、现场可编程门阵列(Field Programmable Gate Array,FPGA)或者其他可编程逻辑器件、分立门或者晶体管逻辑器件、分立硬件组件。

[0060] 综上所述,本发明的断路器分合闸闭环检测电路、方法、介质及终端,通过开关模块和信号检测模块对待测的断路器进行线路异常检测,将断路器上的异常信号通过光耦驱动模块转化为馈线终端CPU能够识别的反馈电平信号,相对于传统的继电器检测方案不仅减少了繁琐的接线,避免了检测部分接线故障而导致的检测误差,而且整个检测电路既不影响原本断路器分合闸功能,也不会有多余接线,有效提高了断路器异常状态检测的准确

性,降低误判的可能性。所以,本发明有效克服了现有技术中的种种缺点而具高度产业利用价值。

[0061] 上述实施例仅例示性说明本发明的原理及其功效,而非用于限制本发明。任何熟悉此技术的人士皆可在不违背本发明的精神及范畴下,对上述实施例进行修饰或改变。因此,举凡所属技术领域中具有通常知识者在未脱离本发明所揭示的精神与技术思想下所完成的一切等效修饰或改变,仍应由本发明的权利要求所涵盖。

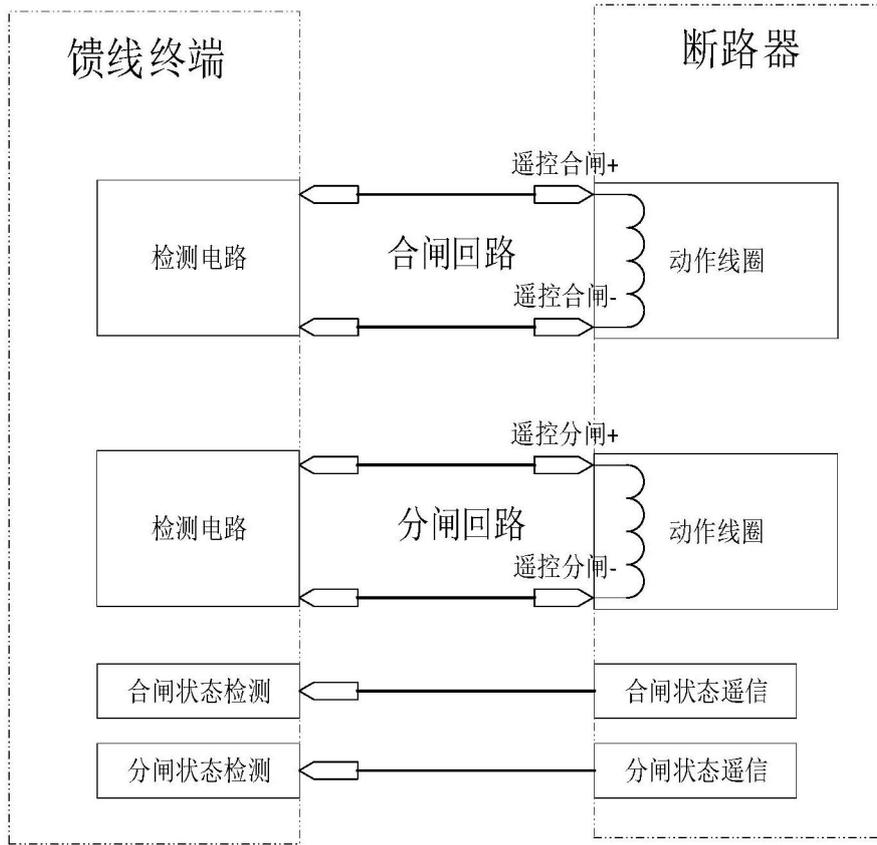


图1

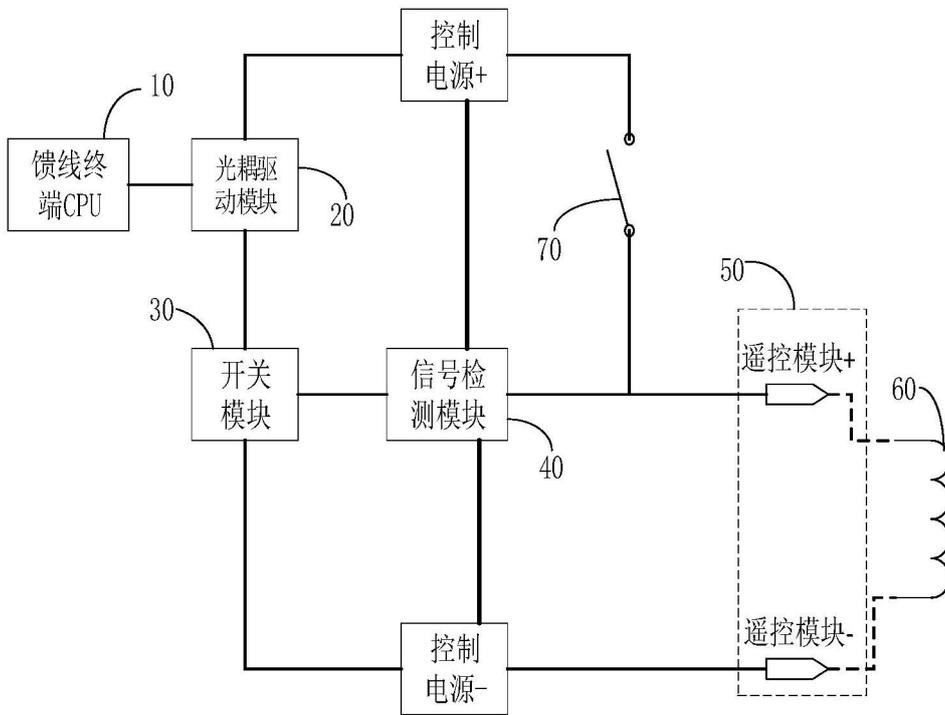


图2

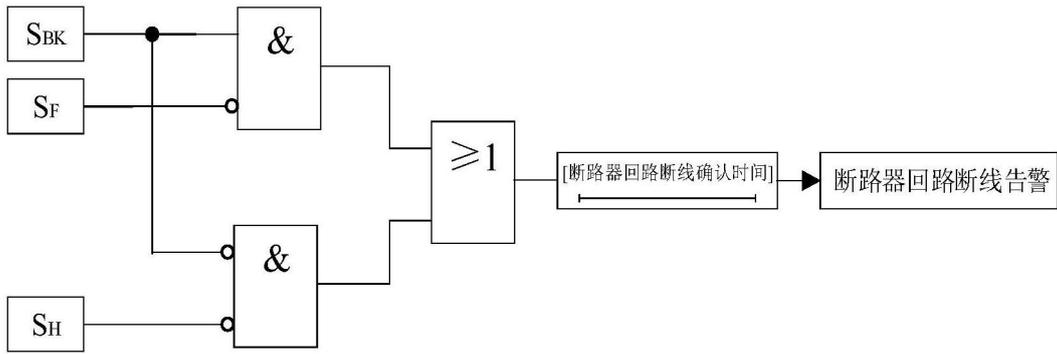


图3

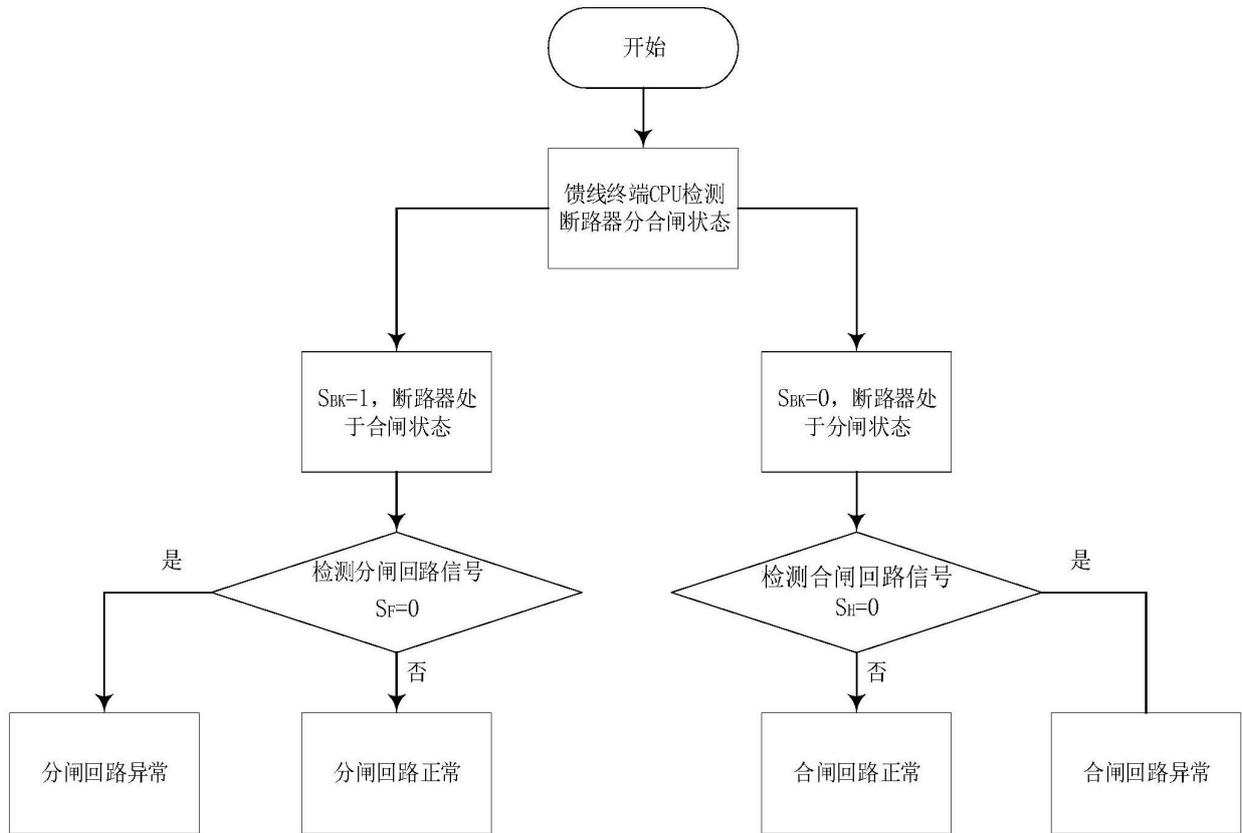


图4

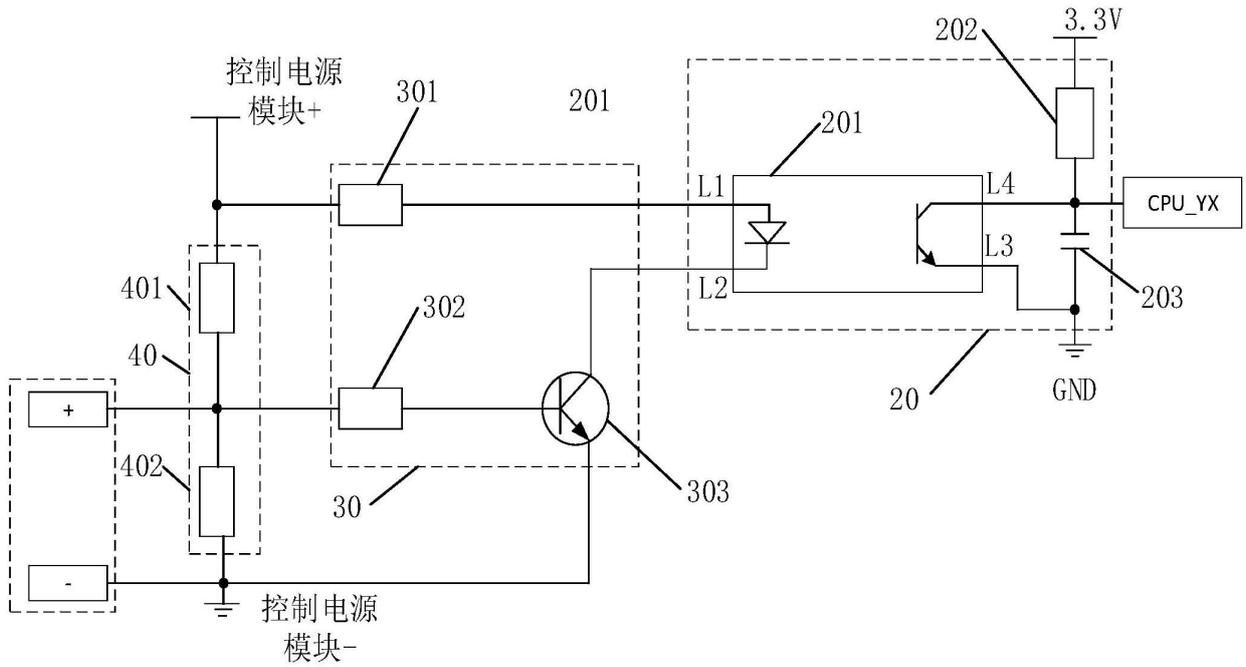


图5

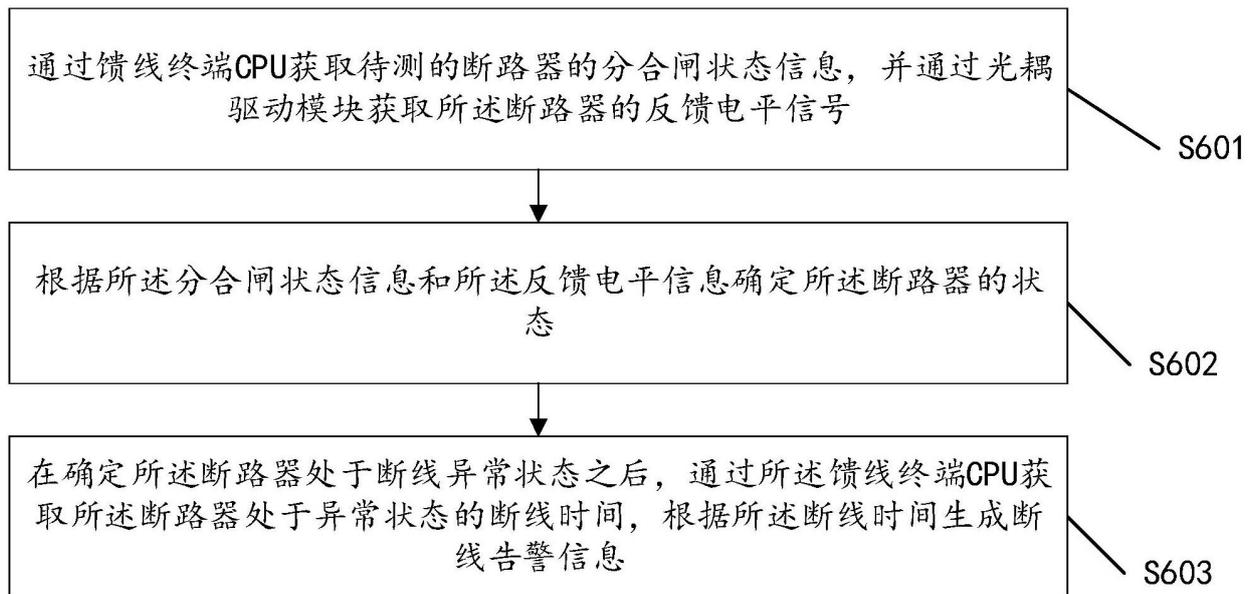


图6