

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4758780号
(P4758780)

(45) 発行日 平成23年8月31日(2011.8.31)

(24) 登録日 平成23年6月10日(2011.6.10)

(51) Int.Cl.		F I		
H01L 21/60	(2006.01)	H01L 21/60	311T	
H05K 13/04	(2006.01)	H05K 13/04	B	
H05K 13/02	(2006.01)	H05K 13/02	C	

請求項の数 7 (全 14 頁)

(21) 出願番号	特願2006-19285 (P2006-19285)	(73) 特許権者	000190688
(22) 出願日	平成18年1月27日 (2006.1.27)		新光電気工業株式会社
(65) 公開番号	特開2007-201259 (P2007-201259A)		長野県長野市小島田町80番地
(43) 公開日	平成19年8月9日 (2007.8.9)	(74) 代理人	100070150
審査請求日	平成20年10月20日 (2008.10.20)		弁理士 伊東 忠彦
		(72) 発明者	白石 晶紀
			長野県長野市小島田町80番地 新光電気工業株式会社内
		(72) 発明者	小泉 直幸
			長野県長野市小島田町80番地 新光電気工業株式会社内
		(72) 発明者	村山 啓
			長野県長野市小島田町80番地 新光電気工業株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法及び半導体装置の実装装置

(57) 【特許請求の範囲】

【請求項 1】

基板に複数の素子を実装する半導体装置の製造方法において、

前記基板の各素子取付位置に対応する所定間隔で配された複数の空気吸引孔が形成された真空吸着部に対して前記複数の素子が貼着された粘着テープを水平移動させて前記複数の素子を前記複数の空気吸引孔に対向させる位置に移動させる工程と、

前記複数の空気吸引孔から空気を吸引して前記真空吸着部に前記複数の素子を所定間隔で吸着させる工程と、

前記複数の空気吸引孔から空気を吸引して前記真空吸着部に前記複数の素子を所定間隔で吸着させる際、前記粘着テープの前記素子が粘着されている側の反対側から一の当該素子を前記真空吸着部に押圧するコレットを前記空気吸引孔と対向する位置へ移動させて一の当該素子を前記空気吸引孔に押圧する工程と、

前記真空吸着部に吸着された前記素子を前記粘着テープから離間させる工程と、

前記真空吸着部に吸着された前記複数の素子を前記基板上の所定位置に載置する工程と、

前記複数の素子を前記基板の複数の所定位置に載置して前記真空吸着部による前記複数の素子に対する吸着を解除する工程と、

前記複数の素子の端子を前記基板の配線パターンに同時に接合する工程と、

を有することを特徴とする半導体装置の製造方法。

【請求項 2】

10

20

前記コレットが上昇することにより前記粘着テープを上方に押圧して前記粘着テープ上の一の当該素子を前記空気吸引孔に押し付け、前記コレットが下降することにより前記粘着テープの巻き取りテンションの作用により一の当該素子の下面から前記粘着テープが剥がされることを特徴とする請求項 1 に記載の半導体装置の製造方法。

【請求項 3】

前記基板に前記素子を囲む複数の壁部を形成する工程をさらに有することを特徴とする請求項 1 または 2 の何れかに記載の半導体装置の製造方法。

【請求項 4】

前記複数の壁部の上端を透過性のカバーにより封止する工程をさらに有することを特徴とする請求項 3 に記載の半導体装置の製造方法。

【請求項 5】

前記壁部は、前記素子の上方に向けて広がるように傾斜された傾斜面を有することを特徴とする請求項 3 または 4 の何れかに記載の半導体装置の製造方法。

【請求項 6】

前記壁部は、前記素子から発光された光を反射させる反射面を有することを特徴とする請求項 3 乃至 5 の何れかに記載の半導体装置の製造方法。

【請求項 7】

基板に複数の素子を実装する半導体装置の実装装置において、
前記基板の各素子取付位置に対応する所定間隔で配された複数の空気吸引孔により前記複数の素子を吸着する真空吸着部と、

前記複数の素子が貼着された粘着テープを水平移動させて前記複数の素子を前記真空吸着部の複数の空気吸引孔に対向させる位置に移動させる素子供給ラインと、

前記空気吸引孔と対向する位置へ移動され、前記粘着テープの前記素子が粘着されている側の反対側から一の当該素子を前記真空吸着部に押圧し、一の当該素子を前記空気吸引孔に押圧するコレットと、

前記複数の空気吸引孔より空気を吸引する真空発生装置と、

前記真空発生装置と前記複数の空気吸引孔との間に配された切替弁と、

前記コレットを上昇させて前記粘着テープを押圧して一の当該素子を前記空気吸引孔に押し付けると共に、前記複数の素子を前記基板上の所定位置に搬送するまで前記切替弁を前記真空発生装置と前記複数の空気吸引孔とを連通して前記複数の素子を吸着し、前記コレットを下降させて前記真空吸着部に吸着された前記複数の素子から前記粘着テープを離間させ、前記複数の素子を前記基板上の所定位置に載置した後、前記切替弁を切替えて前記複数の素子に対する吸着を解除する制御部と、

を有することを特徴とする半導体装置の実装装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は半導体装置の製造方法及び半導体装置の実装装置に係り、特に基板に複数の素子を実装する半導体装置の製造方法及び半導体装置の実装装置の改良に関する。

【背景技術】

【0002】

近年、発光素子 (LED: light emitting diode) を光源とする照明装置や表示装置等の開発が進められており、それに伴って複数の発光素子を高密度に実装することが要望されている。特に発光素子は、半導体チップと同様に微細加工技術を駆使して製造された微小なチップであり、例えば、数ミリの中に複数の発光素子を実装することで発光時の光強度を高めている。この種の半導体装置の製造方法では、基板上に複数の凹部を形成し、コレットなどの真空吸着部により発光素子を搬送して各凹部に挿入することが自動的に行なわれている (例えば、特許文献 1 参照)。

【0003】

また、粘着シートに貼着された複数の発光素子を粘着シート毎搬送して複数の発光素子

10

20

30

40

50

を基板の複数の凹部に挿入する方法もある（例えば、特許文献 2 参照）。

【特許文献 1】特開 2 0 0 0 - 5 8 9 2 4 号公報

【特許文献 2】特開 2 0 0 3 - 2 4 3 7 2 0 号公報

【発明の開示】

【発明が解決しようとする課題】

【 0 0 0 4 】

しかしながら、上記特許文献 1 の製造方法では、発光素子を 1 個ずつ基板上に搬送し、アライメントを行ってから所定位置に実装するため、複数の発光素子を全て基板上に実装するのにかなりの時間がかかり、生産効率を高めることが難しいという問題を有する。

【 0 0 0 5 】

また、上記特許文献 2 の製造方法では、粘着シートに貼着された状態の複数の発光素子を基板の上方に搬送し、基板の下方から挿入された真空ノズルを用いて発光素子を粘着シートから剥がす工程が必要となっていた。そのため、基板の凹部には、下面側に貫通する貫通孔を設ける工程も必要であった。このように、上記特許文献 2 の製造方法の場合も工程数が増加して生産効率高めることが難しいという問題を有する。

【 0 0 0 6 】

そこで、本発明は上記事情に鑑み、上記課題を解決した半導体装置の製造方法及び半導体装置の実装装置を提供することを目的とする。

【課題を解決するための手段】

【 0 0 0 7 】

上記課題を解決するため、本発明は以下のような手段を有する。

【 0 0 0 8 】

本発明は、基板に複数の素子を実装する半導体装置の製造方法において、前記基板の各素子取付位置に対応する所定間隔で配された複数の空気吸引孔が形成された真空吸着部に対して前記複数の素子が貼着された粘着テープを水平移動させて前記複数の素子を前記複数の空気吸引孔に対向させる位置に移動させる工程と、前記複数の空気吸引孔から空気を吸引して前記真空吸着部に前記複数の素子を所定間隔で吸着させる工程と、前記複数の空気吸引孔から空気を吸引して前記真空吸着部に前記複数の素子を所定間隔で吸着させる際、前記粘着テープの前記素子が粘着されている側の反対側から一の当該素子を前記真空吸着部に押圧するコレットを前記空気吸引孔と対向する位置へ移動させて一の当該素子を前記空気吸引孔に押圧する工程と、前記真空吸着部に吸着された前記素子を前記粘着テープから離間させる工程と、前記真空吸着部に吸着された前記複数の素子を前記基板上の所定位置に載置する工程と、前記複数の素子を前記基板の複数の所定位置に載置して前記真空吸着部による前記複数の素子に対する吸着を解除する工程と、前記複数の素子の端子を前記基板の配線パターンに同時に接合する工程と、を有することを特徴とする。

また、本発明は、前記コレットが上昇することにより前記粘着テープを上方に押圧して前記粘着テープ上の一の当該素子を前記空気吸引孔に押し付け、前記コレットが下降することにより前記粘着テープの巻き取りテンションの作用により一の当該素子の下面から前記粘着テープが剥がされることを特徴とする。

【 0 0 0 9 】

また、本発明は、前記基板に前記素子を囲む複数の壁部を形成する工程をさらに有することを特徴とする。

【 0 0 1 0 】

また、本発明は、前記複数の壁部の上端を透過性のカバーにより封止する工程をさらに有することを特徴とする。

【 0 0 1 1 】

前記壁部は、前記素子の上方に向けて広がるように傾斜された傾斜面を有することを特徴とする。

【 0 0 1 2 】

前記壁部は、前記素子から発光された光を反射させる反射面を有することを特徴とする

10

20

30

40

50

。

【 0 0 1 5 】

また、本発明は、基板に複数の素子を実装する半導体装置の実装装置において、前記基板の各素子取付位置に対応する所定間隔で配された複数の空気吸引孔により前記複数の素子を吸着する真空吸着部と、前記複数の素子が貼着された粘着テープを水平移動させて前記複数の素子を前記真空吸着部の複数の空気吸引孔に対向させる位置に移動させる素子供給ラインと、前記空気吸引孔と対向する位置へ移動され、前記粘着テープの前記素子が粘着されている側の反対側から一の当該素子を前記真空吸着部に押圧し、一の当該素子を前記空気吸引孔に押圧するコレットと、前記複数の空気吸引孔より空気を吸引する真空発生装置と、前記真空発生装置と前記複数の空気吸引孔との間に配された切替弁と、前記コレットを上昇させて前記粘着テープを押圧して一の当該素子を前記空気吸引孔に押し付けると共に、前記複数の素子を前記基板上の所定位置に搬送するまで前記切替弁を前記真空発生装置と前記複数の空気吸引孔とを連通して前記複数の素子を吸着し、前記コレットを下降させて前記真空吸着部に吸着された前記複数の素子から前記粘着テープを離間させ、前記複数の素子を前記基板上の所定位置に載置した後、前記切替弁を切替えて前記複数の素子に対する吸着を解除する制御部と、を有することを特徴とする。

10

【発明の効果】

【 0 0 1 6 】

本発明によれば、空気を吸引する複数の吸引孔を有する真空吸着部に複数の素子を吸着させる工程と、真空吸着部を移動させて複数の素子を基板上の所定位置に搬送する工程と、を有するため、複数の素子を一括して基板上に搬送し、複数の素子を一括してアライメントを行なうことが可能になり、生産効率を高めることができる。さらに、複数の素子を基板の複数の所定位置に載置して真空吸着部による複数の素子に対する吸着を解除する工程と、基板の配線パターンに複数の素子の端子を接合する工程とを有するため、空気の吸引により複数の素子を同時に吸着解除できるので、短時間で複数の素子を基板上に載置することが可能になると共に、粘着テープを用いる場合のように素子を剥がすための機構を設けなくて済むので、工程数を削減することが可能になる。

20

【 0 0 1 7 】

また、本発明によれば、複数の素子を前記基板上の所定位置に搬送するまで切替弁を真空発生装置と複数の空気吸引孔とを連通して複数の素子を吸着し、複数の素子を基板上の所定位置に載置した後、切替弁を切替えて前記複数の素子に対する吸着を解除するため、複数の素子を一括して基板上に搬送し、複数の素子を一括してアライメントを行なえるので、素子の実装工程における生産効率を高めることができる。

30

【発明を実施するための最良の形態】

【 0 0 1 8 】

以下、図面を参照して本発明を実施するための最良の形態について説明する。

【実施例 1】

【 0 0 1 9 】

図 1 は本発明による半導体装置の製造方法の実施例 1 により作成された半導体装置を示す図である。図 1 に示されるように、半導体装置 10 は、Si などからなる基板 20 の上面に Cu からなる複数の配線パターン 30 を形成し、複数の配線パターン 30 の夫々に複数の発光素子 (LED) 40 の各端子を下面側の Au よりなるバンプ (Au スタッドバンプ) 50 を介して電氣的に接続されるように構成されている。また、半導体装置 10 は、複数の発光素子 40 をできるだけ近接させるように配置した状態で基板 20 に実装された高密度実装構造になっている。

40

【 0 0 2 0 】

複数の発光素子 40 は、夫々各端子に電圧が印加されると、上面側中央で発光し、所定の発光色を有する光が放射される。このように、複数の発光素子 40 が密集した状態に実装されることで、見かけ上発光面積を増大させることができるので、半導体装置 10 から

50

発光される光強度が高められている。

【 0 0 2 1 】

次に、上記の半導体装置 1 0 を製造する製造方法の一例について、図 2 A ~ 図 2 I に基づき、手順を追って説明する。尚、以下の図中、先に説明した部分には同一の参照符号を付し、その説明を省略する。

【 0 0 2 2 】

まず、図 2 A に示す工程において、半導体装置の実装装置 6 0 では、複数の発光素子 4 0 を一括して搬送するように構成された真空吸着部 7 0 を有する。この真空吸着部 7 0 は、複数の発光素子 4 0 を吸着するための複数の空気吸引孔 7 2 が所定間隔で設けられている。尚、複数の空気吸引孔 7 2 の間隔は、発光素子 4 0 を実装する基板 2 0 に形成された配線パターン 3 0 の間隔と同一となるように設定されている。

10

【 0 0 2 3 】

また、複数の空気吸引孔 7 2 の夫々には、空気管路 7 4 が連通されており、空気管路 7 4 の下流には、電磁式三方弁（切替弁）7 6 及び空気を吸引する真空発生装置（真空ポンプ）7 8 が設けられている。電磁式三方弁 7 6 は、空気管路 7 4 に連通された a ポートと、真空発生装置 7 8 に連通された b ポートと、大気に連通された大気導入用の c ポートとを有する。そして、電磁式三方弁 7 6 は、制御部 8 0 からの制御信号によって a - b ポート連通状態と a - c ポート連通状態との何れかに切替えられる。すなわち、a - b ポート連通状態のときは、真空吸着部 7 0 により生成された負圧により複数の空気吸引孔 7 2 から空気を吸引し発光素子 4 0 を吸着する。また、a - c ポート連通状態のときは大気が複数の空気吸引孔 7 2 に供給され、発光素子 4 0 に対する真空吸着を解除する。

20

【 0 0 2 4 】

電磁式三方弁 7 6 及び真空発生装置 7 8 は、制御部 8 0 からの制御信号によって制御されており、真空発生装置 7 8 を駆動した状態で電磁弁 7 6 を開弁させると、複数の空気吸引孔 7 2 に負圧が生じて空気を吸引する。

【 0 0 2 5 】

また、真空吸着部 7 0 の下方には、粘着テープ 8 2 に所定間隔で貼着された発光素子 4 0 の供給ラインが形成されている。粘着テープ 8 2 は、X 方向に所定速度で巻き取られており、発光素子 4 0 を連続して供給するように装架されている。

【 0 0 2 6 】

30

次に、図 2 B に示す工程において、粘着テープ 8 2 の下面をコレット 8 4 が上昇して上方に押圧することで粘着テープ 8 2 の上面に貼着された発光素子 4 0 を空気吸引孔 7 2 に押し付ける。このとき、電磁式三方弁 7 6 は、a - b ポート連通状態になっており、複数の空気吸引孔 7 2 から空気を吸引している。

【 0 0 2 7 】

そして、コレット 8 4 が降下することで粘着テープ 8 2 に対する押圧力が解除されるため、粘着テープ 8 2 が巻取りテンションの作用により発光素子 4 0 の下面から剥がされて装架位置に復帰する。これにより、発光素子 4 0 は、粘着テープ 8 2 から離間すると共に、空気吸引孔 7 2 の負圧によって吸着された状態に保持される。

【 0 0 2 8 】

40

次に、図 2 C に示す工程において、粘着テープ 8 2 を巻き取り動作に連動して上記コレット 8 4 が各空気吸引孔 7 2 に対向する位置へ水平移動して昇降動作を繰り返すことで各空気吸引孔 7 2 の夫々の下端に発光素子 4 0 を吸着させる。

【 0 0 2 9 】

次に、図 2 D に示す工程において、複数の発光素子 4 0 を吸着した真空吸着部 7 0 をバンプ形成装置等に移動させて発光素子 4 0 の下面に A u よりなるバンプ 5 0 を形成させる。

【 0 0 3 0 】

次に、図 2 E に示す工程において、真空吸着部 7 0 を基板 2 0 の上方に移動させる。あるいは、基板 2 0 をクランプしたテーブル 9 0 を真空吸着部 7 0 の下方に移動させても良

50

い。そして、真空吸着部 70 と基板 20 との相対位置のアライメントを行なう。本実施例では、真空吸着部 70 の下面に吸着された複数の発光素子 40 の間隔が基板 20 の上面に形成された配線パターン 30 の間隔と一致するように設定されているので、各発光素子 40 を個別に位置調整せずとも全ての発光素子 40 のアライメントを一括して行なうことができるので、アライメント工程の時間を短縮して生産効率を高められる。

【0031】

このアライメント工程では、基板 20 に対して真空吸着部 70 を水平移動させて位置合わせを行なっても良いし、あるいは真空吸着部 70 に対して基板 20 をクランプしたテーブル 90 を水平移動させる方法を用いても良い。

【0032】

次に、図 2 F に示す工程において、真空吸着部 70 を降下させて発光素子 40 の下面に形成されたパンプ 50 を基板 20 の配線パターン 30 に押圧した状態に移行する。あるいは、基板 20 をクランプしたテーブル 90 を上方に移動させて基板 20 上の配線パターン 30 を発光素子 40 のパンプ 50 に押圧するようにしても良い。

【0033】

次に、図 2 G に示す工程において、制御部 80 からの制御信号により電磁式三方弁 76 を a - c ポート連通状態に切替える。これにより、電磁式三方弁 76 からの大気が複数の空気吸引孔 72 に導入され、発光素子 40 に対する真空吸着を解除する。これにより、発光素子 40 は、真空吸着部 70 から分離可能となる。

【0034】

そして、吸着解除後、真空吸着部 70 を上昇、あるいは基板 20 をクランプしたテーブル 90 を降下させて発光素子 40 を真空吸着部 70 から離間させる。

【0035】

次に、図 2 H に示す工程において、超音波接合用ボンダ装置（図示せず）のホーン 92 を各発光素子 40 の上面に当接させて加圧した状態とし、振動子 94 で発生した超音波による振動を各発光素子 40 に伝播させる。これにより、各発光素子 40 の下面に形成された各パンプ 50 と各配線パターン 30 との間で接触している金属同士が接合される。

【0036】

次に、図 2 I に示す工程において、ホーン 92 を上昇、あるいは基板 20 をクランプしたテーブル 90 を降下させて発光素子 40 をホーン 92 から離間させる。これで、図 1 に示す半導体装置 10 が得られる。

【0037】

このように、実施例 1 では、複数の発光素子 40 を同一の基板 20 上に高密度実装する場合の製造工程において、複数の発光素子 40 を同時に搬送して基板 20 の所定位置に位置合わせすることができ、しかも電磁式三方弁 76 の切替えにより複数の発光素子 40 に対する吸着を一括して解除できるので、各発光素子 40 を個別に吸着して搬送する場合よりも大幅な時間短縮と生産効率の向上を図ることが可能になる。従って、発光素子 40 が微小なチップである場合でも、複数の発光素子 40 を微小間隔で精密に高密度実装することが可能になると共に、生産効率の向上により生産コストも安価に抑えることが可能になる。

【実施例 2】

【0038】

図 3 は実施例 2 の半導体装置 100 を示す図である。図 3 に示されるように、半導体装置 100 は、シリコン基板（以下「基板」という）120 と、基板 120 上に形成された凹部 122 と、凹部 122 に実装された発光素子 124 と、ガラス板 140 とを有し、凹部 122 を囲む壁部 126 の上面とガラス板 140 とを接合して凹部 122 を封止した構成である。そして、壁部 126 の上面とガラス板 140 の下面との接触部分が接合層 102 となる。

【0039】

壁部 126 は、例えば、シリコンにより形成されており、上方に向けて広がる方向に傾

10

20

30

40

50

斜した傾斜面 128 を有する。この傾斜面 128 は、発光素子 124 の発光面より上方に形成されており、発光素子 124 から発光された光を上方に反射させる反射面として作用すると共に、発光素子 124 を凹部 122 に挿入する際のガイド面として機能するものである。尚、傾斜面 128 は壁部 126 に設ける構成としても良いし、あるいは、壁部 126 の内面に傾斜したミラーを配置する構成としても良い。

【0040】

また、発光素子 124 は、例えば Au よりなるバンプ (Au スタッドバンプ) 106 上に設置され、発光素子 124 は、当該バンプ 106 を介して基板 120 の底面を貫通するように形成されるビアプラグ (貫通配線) 107 と電氣的に接続されている。

【0041】

ビアプラグ 107 の、発光素子 124 が接続される側の反対側には、例えば Ni / Au メッキ層よりなる接続層 108A が形成され、さらに当該接続層 108A に半田バンプ 108 が形成されている。

【0042】

また、基板 20 の表面は、酸化膜 (シリコン酸化膜) 104 が形成され、例えば当該基板 120 と、ビアプラグ 107 との間や、バンプ 106 との間は絶縁されている。

【0043】

次に、上記の半導体装置 100 を製造する製造方法の一例について、図 4A ~ 図 4K に基づき、手順を追って説明する。ただし以下の図中、先に説明した部分には同一の参照符号を付し、説明を省略する場合がある。

【0044】

まず、図 4A に示す工程において、基板 120 をエッチングしてパターニングし、発光素子 124 を設置するための複数の凹部 122、傾斜面 128 と、ビアプラグ 107 を形成するための、基板 120 を貫通する複数のビアホール 107A を形成する。

【0045】

次に、図 4B に示す工程において、凹部 122、傾斜面 128 の内壁面やビアホール 107A の内壁面を含むシリコン基板 120 の表面に、例えば熱 CVD (Chemical vapor deposition) 法などにより、酸化膜 (シリコン酸化膜、または熱酸化膜とよぶ場合もある) 104 を形成する。

【0046】

次に、図 4C に示す工程において、例えば Cu のメッキ法 (例えばセミアディティブ法) により、ビアホール 107A に、それぞれビアプラグ 107 を形成する。

【0047】

次に、図 4D に示す工程において、例えばメッキ法により、例えば Ni / Au よりなる接続層 106A、108A を形成する。この場合、接続層 106A は、ビアプラグ 107 の凹部 122 の側に、接続層 108A は、ビアプラグ 107 の凹部 122 の反対側に形成される。

【0048】

次に、図 4E に示す工程において、接続層 106A 上に、それぞれバンプ (Au スタッドバンプ) 106 を形成する。なお、本図以降では、接続層 106A の図示を省略している。

【0049】

次に、図 4F に示す工程において、凹部 122 の周囲の壁部 126 の表面の酸化膜 104 を、例えばマスクエッチングにより剥離する。本工程によって酸化膜が剥離された部分には後の工程においてガラス板 140 が接合される。

【0050】

次に、図 4G に示す工程において、真空吸着部 170 により吸着された複数の発光素子 124 を複数の凹部 122 の夫々に挿入する。この真空吸着部 170 は、前述した実施例 1 の真空吸着部 70 と同様に、空気管路 74 を介して電磁式三方弁 76 及び真空発生装置 78 と接続されているが、その説明はここでは省略する。

10

20

30

40

50

【 0 0 5 1 】

また、真空吸着部 1 7 0 は、複数の発光素子 1 2 4 を吸着するための複数の空気吸引孔 1 7 2 と、複数の凹部 1 2 2 に挿入可能に突出する複数のノズル 1 7 4 とを有する。空気吸引孔 1 7 2 は、ノズル 1 7 4 の中央を貫通するように形成されており、且つノズル 1 7 4 の外周が傾斜面 1 2 8 に接触しないように発光素子 1 2 4 よりも小径に形成されている。そして、各ノズル 1 7 4 間には、壁部 1 2 6 に対応する逃げ部 1 7 8 が設けられている。また、本実施例では、複数のノズル 1 7 4 の間隔が複数の凹部 1 2 2 の間隔と同一に設定されている。そのため、真空吸着部 1 7 0 と基板 1 2 0 との相対位置をアライメントすることで、複数のノズル 1 7 4 の下端に吸着された複数の発光素子 1 2 4 と複数の凹部 1 2 2 との位置合わせが一括して行なえる。よって、本実施例では、アライメント工程の時間を短縮して生産効率を高められる。

10

【 0 0 5 2 】

また、アライメント工程では、基板 1 2 0 に対して真空吸着部 1 7 0 を水平移動させて位置合わせを行なっても良いし、あるいは真空吸着部 1 7 0 に対して基板 1 2 0 を水平移動させる方法を用いても良い。

【 0 0 5 3 】

尚、本実施例において、複数のノズル 1 7 4 の夫々に発光素子 1 2 4 を吸着させる工程は、前述した実施例 1 (図 2 B 参照) と同様であるので、その説明は省略する。

【 0 0 5 4 】

そして、真空吸着部 1 7 0 を降下させて発光素子 1 2 4 の下面に形成されたバンプ 1 0 6 を基板 1 2 0 上のピアプラグ 1 0 7 に押圧する。

20

【 0 0 5 5 】

さらに、制御部 8 0 からの制御信号により電磁式三方弁 7 6 を a - c ポート連通状態に切替える。これにより、電磁式三方弁 7 6 からの大気が複数の空気吸引孔 1 7 2 に供給され、発光素子 1 2 4 に対する真空吸着を解除する。これにより、複数の発光素子 1 2 4 は、真空吸着部 1 7 0 から分離可能となる。

【 0 0 5 6 】

そして、吸着解除後、真空吸着部 1 7 0 を上昇、あるいは基板 1 2 0 を降下させて発光素子 1 2 4 を真空吸着部 1 7 0 から離間させる。

【 0 0 5 7 】

次に、図 4 H に示す工程において、超音波接合用ボンダ装置 (図示せず) のホーン 1 9 2 を各発光素子 1 2 4 の上面に当接させて加圧した状態とし、振動子 1 9 4 で発生した超音波による振動を各発光素子 1 2 4 に伝播させる。これにより、各発光素子 1 2 4 の下面に形成された各バンプ 1 0 6 と各ピアプラグ 1 0 7 との間で接触している金属同士が接合される。

30

【 0 0 5 8 】

また、ホーン 1 9 2 は、複数の凹部 1 2 2 の間隔と同一間隔で下方に突出する複数の加圧部 1 9 6 を有する。各加圧部 1 9 6 は、外周が傾斜面 1 2 8 に接触しないように発光素子 1 2 4 よりも小径に形成されている。そして、各加圧部 1 9 6 間には、壁部 1 2 6 に対応する逃げ部 1 9 8 が設けられている。

40

【 0 0 5 9 】

次に、図 4 I に示す工程において、ガラス板 1 4 0 をシリコン基板 1 2 0 上に載置する。

【 0 0 6 0 】

次に、図 4 J に示す工程において、シリコン基板 1 2 0 を陽極接合装置 2 0 0 の陽極板 2 3 0 に載置し、陽極接合装置 2 0 0 の陰極板 2 5 0 をガラス板 1 4 0 の上面に接触させた状態で陽極板 2 3 0 と陰極板 2 5 0 との間に高電圧を印加する。

【 0 0 6 1 】

また、陽極板 2 3 0 の上面には、シリコン基板 1 2 0 の下面に突出する接続層 1 0 8 A と接触しないように凹部 2 3 2 が形成されている。

50

【 0 0 6 2 】

ガラス板 1 4 0 に対する電圧印加は、陰極板 2 5 0 を介して行なわれるため、ガラス板 4 0 は加熱された状態になり、シリコン基板 1 2 0 の壁部 1 2 6 上面に接合される。よって、

上記の陽極接合が行われると、シリコン基板 1 2 0 を構成する Si と、ガラス板 1 4 0 中の酸素とが結合し、接合力が良好で安定した接合が行われる。また、陽極接合では、樹脂材料を用いた接合と異なり、発光素子 1 2 4 が封止される凹部 1 2 2 の内部空間を汚染するようなガス、不純物などが殆ど発生することがない。

【 0 0 6 3 】

次に、図 4 K に示す工程において、接続層 1 0 8 A にそれぞれ半田パンプ 1 0 8 を形成する。

10

【 0 0 6 4 】

このように、本実施例では、真空吸着部 1 7 0 により吸着された複数の発光素子 1 2 4 を基板 1 2 0 上に形成された複数の凹部 1 2 2 に一括して載置することが可能なため、複数の発光素子 4 0 を同時に搬送して基板 1 2 0 の複数の凹部 1 2 2 に一括して位置合わせすることができ、しかも前述した電磁式三方弁 7 6 の切替えにより複数の発光素子 4 0 に対する吸着を一括して解除できるので、各発光素子 4 0 を個別に吸着して搬送する場合よりも大幅な時間短縮と生産効率の向上を図ることが可能になる。従って、発光素子 4 0 が微小なチップである場合でも、複数の発光素子 4 0 を微小間隔で精密に高密度実装することが可能になると共に、生産効率の向上により生産コストも安価に抑えることが可能になる。

20

【 0 0 6 5 】

以上、本発明を好ましい実施例について説明したが、本発明は上記の特定の実施例に限定されるものではなく、特許請求の範囲に記載した要旨内において様々な変形・変更が可能である。

【産業上の利用可能性】

【 0 0 6 6 】

尚、上記実施例 1 では、粘着テープに貼着された発光素子 4 0 を真空吸着部 7 0 に吸着させる方法を一例として挙げたが、これに限らず、粘着テープ以外に例えば、予め空気吸引孔 7 2 の間隔で発光素子 4 0 が載置されたトレー等から複数の発光素子 4 0 を同時に吸着する方法を用いても良い。

30

【 0 0 6 7 】

また、上記実施例 2 では、基板 1 2 0 上の壁部 1 2 6 に傾斜面 1 2 8 を設けた構成を例に挙げたが、これに限らず、傾斜面 1 2 8 を設ける代わりに、反射ミラーを凹部 1 2 2 に配置する構成としても良い。

【図面の簡単な説明】

【 0 0 6 8 】

【図 1】本発明による半導体装置の製造方法の実施例 1 により作成された半導体装置を示す図である。

【図 2 A】実施例 1 の半導体装置の製造方法及び実装装置を示す図（その 1）である。

40

【図 2 B】実施例 1 の半導体装置の製造方法を示す図（その 2）である。

【図 2 C】実施例 1 の半導体装置の製造方法を示す図（その 3）である。

【図 2 D】実施例 1 の半導体装置の製造方法を示す図（その 4）である。

【図 2 E】実施例 1 の半導体装置の製造方法を示す図（その 5）である。

【図 2 F】実施例 1 の半導体装置の製造方法を示す図（その 6）である。

【図 2 G】実施例 1 の半導体装置の製造方法を示す図（その 7）である。

【図 2 H】実施例 1 の半導体装置の製造方法を示す図（その 8）である。

【図 2 I】実施例 1 の半導体装置の製造方法を示す図（その 9）である。

【図 3】実施例 2 の半導体装置を示す図である。

【図 4 A】実施例 2 の半導体装置の製造方法を示す図（その 1）である。

50

【図 4 B】実施例 2 の半導体装置の製造方法を示す図（その 2 ）である。

【図 4 C】実施例 2 の半導体装置の製造方法を示す図（その 3 ）である。

【図 4 D】実施例 2 の半導体装置の製造方法を示す図（その 4 ）である。

【図 4 E】実施例 2 の半導体装置の製造方法を示す図（その 5 ）である。

【図 4 F】実施例 2 の半導体装置の製造方法を示す図（その 6 ）である。

【図 4 G】実施例 2 の半導体装置の製造方法を示す図（その 7 ）である。

【図 4 H】実施例 2 の半導体装置の製造方法を示す図（その 8 ）である。

【図 4 I】実施例 2 の半導体装置の製造方法を示す図（その 9 ）である。

【図 4 J】実施例 2 の半導体装置の製造方法を示す図（その 10 ）である。

【図 4 K】実施例 2 の半導体装置の製造方法を示す図（その 11 ）である。

10

【符号の説明】

【 0 0 6 9 】

1 0 , 1 0 0 半導体装置

2 0 , 1 2 0 基板

3 0 配線パターン

4 0 , 1 2 4 発光素子

6 0 半導体装置の実装装置

7 0 , 1 7 0 真空吸着部

7 2 , 1 7 2 空気吸引孔

7 6 電磁式三方弁

7 8 真空発生装置

8 0 制御部

1 2 2 凹部

1 2 6 壁部

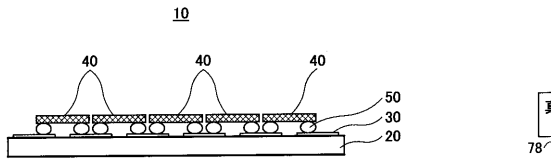
1 2 8 傾斜面

1 4 0 ガラス板

20

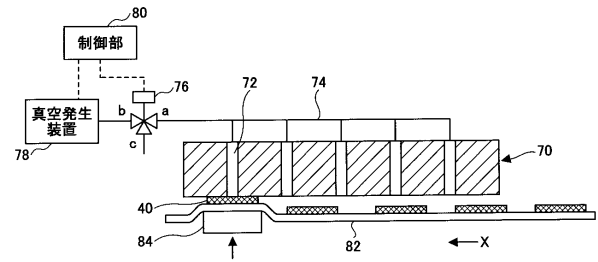
【図 1】

本発明による半導体装置の製造方法の実施例1により作成された半導体装置を示す図



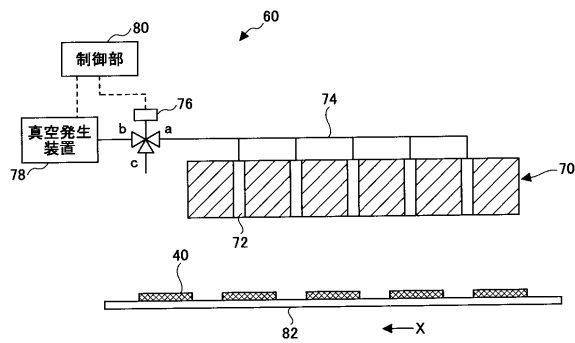
【図 2 B】

実施例1の半導体装置の製造方法を示す図(その2)



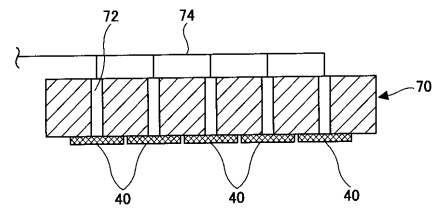
【図 2 A】

実施例1の半導体装置の製造方法及び実装装置を示す図(その1)



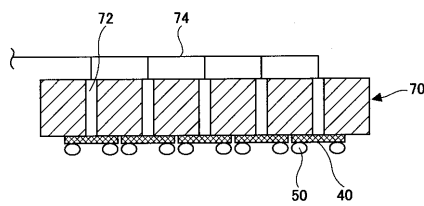
【図 2 C】

実施例1の半導体装置の製造方法を示す図(その3)



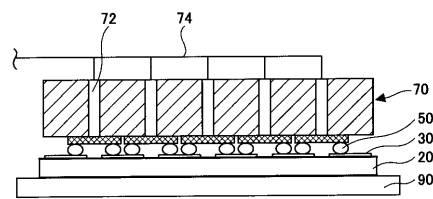
【図 2 D】

実施例1の半導体装置の製造方法を示す図(その4)



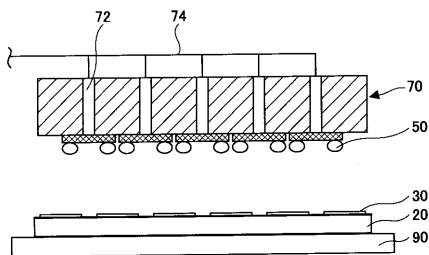
【図 2 F】

実施例1の半導体装置の製造方法を示す図(その6)



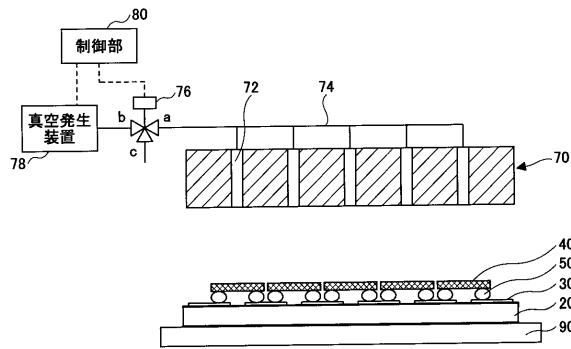
【図 2 E】

実施例1の半導体装置の製造方法を示す図(その5)



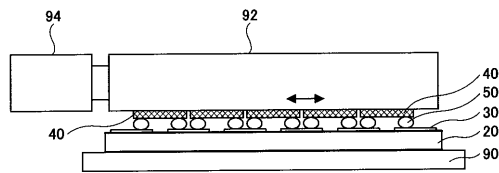
【図 2 G】

実施例1の半導体装置の製造方法を示す図(その7)



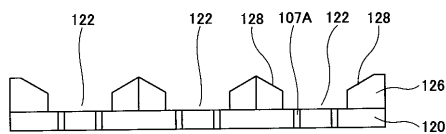
【図 2 H】

実施例1の半導体装置の製造方法を示す図(その8)



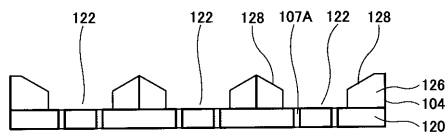
【図 4 A】

実施例2の半導体装置の製造方法を示す図(その1)



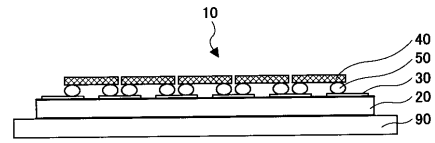
【図 4 B】

実施例2の半導体装置の製造方法を示す図(その2)



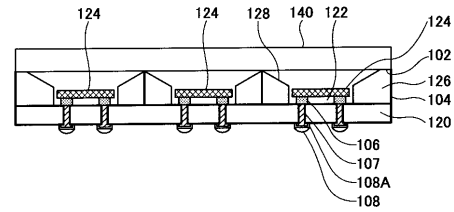
【図 2 I】

実施例1の半導体装置の製造方法を示す図(その9)



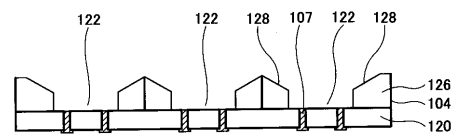
【図 3】

実施例2の半導体装置を示す図



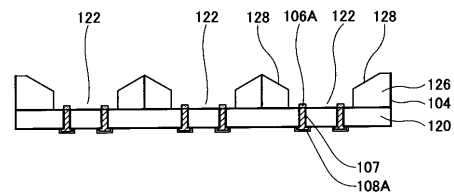
【図 4 C】

実施例2の半導体装置の製造方法を示す図(その3)



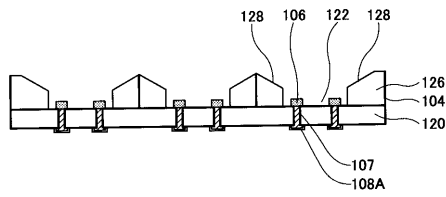
【図 4 D】

実施例2の半導体装置の製造方法を示す図(その4)



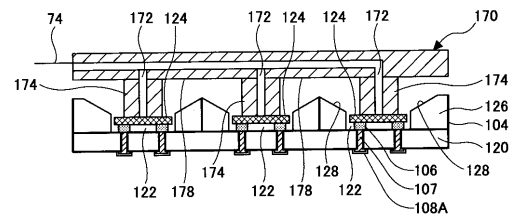
【図 4 E】

実施例2の半導体装置の製造方法を示す図(その5)



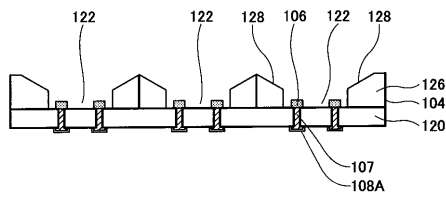
【図 4 G】

実施例2の半導体装置の製造方法を示す図(その7)



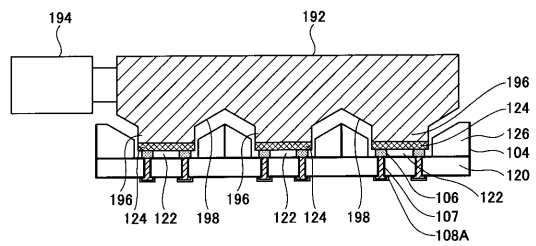
【図 4 F】

実施例2の半導体装置の製造方法を示す図(その6)



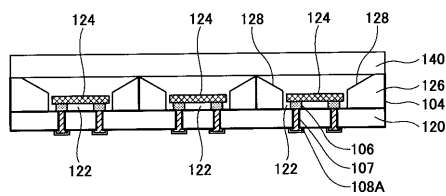
【図 4 H】

実施例2の半導体装置の製造方法を示す図(その8)



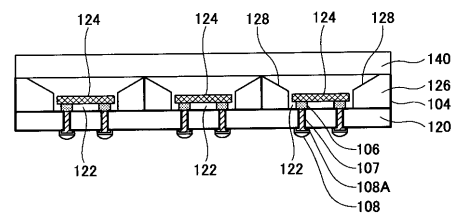
【図 4 I】

実施例2の半導体装置の製造方法を示す図(その9)



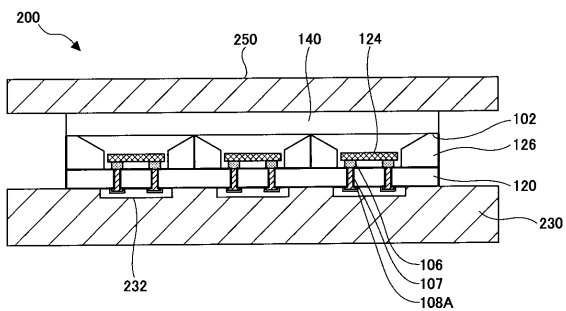
【図 4 K】

実施例2の半導体装置の製造方法を示す図(その11)



【図 4 J】

実施例2の半導体装置の製造方法を示す図(その10)



フロントページの続き

- (72)発明者 坂口 秀明
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 春原 昌宏
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 田口 裕一
長野県長野市小島田町80番地 新光電気工業株式会社内
- (72)発明者 東 光敏
長野県長野市小島田町80番地 新光電気工業株式会社内

審査官 大塚 徹

- (56)参考文献 特開昭56-036196(JP,A)
特開2004-165244(JP,A)
特開2003-163378(JP,A)
特開2003-243720(JP,A)
特開2000-058924(JP,A)
特開2000-151189(JP,A)
特開2004-179523(JP,A)
特開2003-133708(JP,A)
特開平06-077317(JP,A)
特開平03-069200(JP,A)
特開2003-311671(JP,A)
特開2005-117019(JP,A)

- (58)調査した分野(Int.Cl., DB名)
- | | |
|------|-------|
| H01L | 21/60 |
| H05K | 13/02 |
| H05K | 13/04 |