



(12) 发明专利

(10) 授权公告号 CN 112585716 B

(45) 授权公告日 2024. 04. 09

(21) 申请号 201980054968.3

S · F · 秀吉 清水大亮

(22) 申请日 2019.08.27

(74) 专利代理机构 上海专利商标事务所有限公司 31100

(65) 同一申请的已公布的文献号
申请公布号 CN 112585716 A

专利代理师 侯颖嫫 张鑫

(43) 申请公布日 2021.03.30

(51) Int.Cl.

H01J 37/32 (2006.01)

(30) 优先权数据

16/117,457 2018.08.30 US

(56) 对比文件

CN 107221493 A, 2017.09.29

CN 108028165 A, 2018.05.11

CN 108028166 A, 2018.05.11

CN 108028167 A, 2018.05.11

JP 2015090759 A, 2015.05.11

JP 2016066593 A, 2016.04.28

US 2015382442 A1, 2015.12.31

US 2016126069 A1, 2016.05.05

US 9614524 B1, 2017.04.04

(85) PCT国际申请进入国家阶段日
2021.02.19

(86) PCT国际申请的申请数据
PCT/US2019/048407 2019.08.27

(87) PCT国际申请的公布数据
W02020/046990 EN 2020.03.05

(73) 专利权人 应用材料公司
地址 美国加利福尼亚州

审查员 杨芳

(72) 发明人 川崎胜正 J·斐 K·拉马斯瓦米

权利要求书2页 说明书9页 附图9页

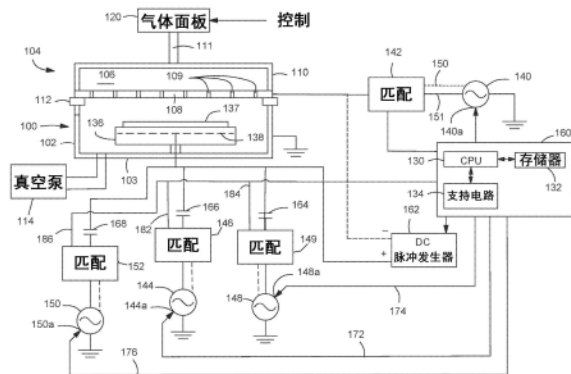
(54) 发明名称

具有乘数模式的射频 (RF) 脉冲阻抗调谐

(57) 摘要

本文中提供用于RF脉冲反射减少的方法。在一些实施例中,一种用于使用多电平脉冲RF功率在等离子体增强基板处理系统中处理基板的方法包括:接收用于处理基板的工艺配方,所述工艺配方包括来自多个RF发生器的多个脉冲RF功率波形;使用主RF发生器来产生具有基频和第一工作周期的晶体管-晶体管逻辑(TTL)信号;为每个RF发生器设定乘数;将第一工作周期划分为高电平间隔和低电平间隔;确定用于每个RF发生器的频率命令集,并且将频率命令集发送至每个RF发生器,其中频率命令集包括每个RF发生器的频率设定点;以及将来自多个RF发生器的多个脉冲RF功率波形提供至工艺腔室。

CN 112585716 B



1. 一种用于使用多电平脉冲RF功率在等离子体增强基板处理系统中处理基板的方法,包括:

接收用于处理所述基板的工艺配方,所述工艺配方包括来自多个RF发生器的多个脉冲RF功率波形,其中所述多个RF发生器包括主RF发生器和一个或多个从RF发生器;

使用所述主RF发生器来产生具有基频和第一工作周期的晶体管-晶体管逻辑(TTL)信号;

为每个RF发生器设定乘数,其中所述乘数是所述基频的倍数;

将所述第一工作周期划分为高电平间隔和低电平间隔;

通过基于平均阻抗值计算目标阻抗并且将一个或多个RF匹配网络调谐至所述目标阻抗来确定用于每个RF发生器的频率命令集,并且将所述频率命令集发送至每个RF发生器,其中所述频率命令集包括每个RF发生器的频率设定点;以及

根据发送至每个RF发生器的所述频率命令集将来自所述多个RF发生器的所述多个脉冲RF功率波形提供至工艺腔室。

2. 如权利要求1所述的方法,其中计算所述目标阻抗包括:

计算跨所述高电平间隔的高平均阻抗值和跨所述低电平间隔的低平均阻抗值;以及基于所述高平均阻抗值和所述低平均阻抗值来计算所述目标阻抗。

3. 如权利要求2所述的方法,进一步包括:

调整由所述多个RF发生器中的至少一个RF发生器提供的频率或功率以减少所述高平均阻抗值和所述低平均阻抗值中的至少一者。

4. 如权利要求3所述的方法,其中将一个或多个RF匹配网络调谐至所述目标阻抗包括:将设置在所述一个或多个RF匹配网络内的可变匹配部件调谐至所述目标阻抗。

5. 如权利要求4所述的方法,其中被调谐至所述目标阻抗的所述可变匹配部件包括可变电容器或可变电感器中的至少一者。

6. 如权利要求1所述的方法,其中所述频率命令集由与每个RF发生器相关联的RF匹配网络来确定。

7. 如权利要求6所述的方法,其中经由高速链路电缆将所述频率命令集发送至每个RF发生器,所述高速链路电缆直接地且通信地耦接所述RF匹配网络和每个RF发生器。

8. 如权利要求6所述的方法,其中由所述RF匹配网络经由控制器间接地将所述频率命令集发送至每个RF发生器,所述控制器通信地耦接至所述RF匹配网络和每个RF发生器。

9. 如权利要求1至8中任一项所述的方法,其中包括以下各项中的至少一项:

所述高电平间隔与所述晶体管-晶体管逻辑信号的检测到的上升至检测到的下降的持续时间相对应;

所述低电平间隔与所述晶体管-晶体管逻辑信号的检测到的下降至检测到的上升的持续时间相对应。

10. 如权利要求1至8中任一项所述的方法,进一步包括:

从所述主RF发生器接收定时信号,以使来自所述一个或多个从RF发生器的所述多个脉冲RF功率波形同步。

11. 如权利要求1至8中任一项所述的方法,其中能够独立地设定每个RF发生器的所述乘数。

12. 如权利要求1至8中任一项所述的方法,其中所述多个脉冲RF功率波形中的至少一个脉冲RF功率波形是以多个功率电平脉冲的三电平脉冲(TLP)波形。

13. 一种非暂时性计算机可读介质,所述非暂时性计算机可读介质具有储存在其上的指令,所述指令在被执行时使操作等离子体增强基板处理系统的方法被执行,所述方法如权利要求1-8中任一项所描述。

14. 一种基板处理系统,包括:

多个RF发生器,所述多个RF发生器被配置成在第一工作周期期间将多个RF功率波形提供至工艺腔室,其中所述多个RF发生器包括主RF发生器和一个或多个从RF发生器;

脉冲控制器,所述脉冲控制器耦接至所述多个RF发生器;

至少一个匹配网络,所述至少一个匹配网络耦接至所述多个RF发生器、所述工艺腔室和所述脉冲控制器中的每一个,其中所述至少一个匹配网络包括至少一个测量设备,所述至少一个测量设备被配置成测量所述多个RF功率波形和至少一个可变匹配部件的反射功率或阻抗;

其中所述脉冲控制器或所述至少一个匹配网络中的至少一者被配置成:

接收用于处理所述基板的工艺配方;

为所述多个RF发生器中的至少一个RF发生器设定乘数,其中所述乘数是由所述主RF发生器产生的TTL信号的基频的倍数;

将所述TTL信号的第一工作周期划分为高电平间隔和低电平间隔;

通过基于平均阻抗值计算目标阻抗并且将一个或多个RF匹配网络调谐至所述目标阻抗来确定用于每个RF发生器的频率命令集,并且将所述频率命令集发送至每个RF发生器,其中所述频率命令集包括每个RF发生器的频率设定点;以及

根据发送至每个RF发生器的所述频率命令集将来自每个RF发生器的RF功率波形提供至工艺腔室。

15. 如权利要求14所述的基板处理系统,其中计算所述目标阻抗包括:

计算跨所述高电平间隔的高平均阻抗值;

计算跨所述低电平间隔的低平均阻抗值;以及

基于所述高平均阻抗值和所述低平均阻抗值来计算所述目标阻抗。

具有乘数模式的射频(RF)脉冲阻抗调谐

技术领域

[0001] 本公开的实施例总体上涉及用于处理基板的RF功率输送方法。

背景技术

[0002] 在常规射频(RF)等离子体处理(诸如,在许多半导体元件的制造阶段期间使用的射频(RF)等离子体处理)中,可经由RF能量源将RF能量提供至基板工艺腔室。可以以连续波模式或脉冲波模式产生并提供RF能量。由于RF能量源与工艺腔室中形成的等离子体之间的阻抗之间的失配,因此RF能量被反射回RF能量源,从而导致RF能量的低效使用且浪费能量、对工艺腔室或RF能量源的潜在损伤、以及关于基板处理的潜在不一致性/不可重复性问题。如此,经常通过固定的或可调谐的匹配网络将RF能量耦合至工艺腔室中的等离子体,所述匹配网络操作以通过使等离子体的阻抗与RF能量源的阻抗更紧密地匹配来使反射的RF能量最小化。匹配网络试图高效地将RF源的输出耦合至等离子体以使耦合至等离子体的能量的量最大化(例如,被称为调谐RF功率输送)。因此,匹配网络试图将总阻抗(即,等离子体阻抗+腔室阻抗+匹配网络阻抗)调整为与RF功率输送的输出阻抗相同。在一些实施例中,RF能量源还可以能够进行频率调谐或调整由RF能量源提供的RF能量的频率,以便辅助阻抗匹配。

[0003] 在使用以多个功率电平脉冲的多个单独的RF功率信号的工艺腔室中,通常使用同步的RF脉冲。然而,发明人已观察到,在各种RF脉冲方案中,发生的多个阻抗变化使得阻抗调谐变得困难。即,匹配网络和/或RF发生器不能随着反射功率的变化而充分地调谐反射功率。

[0004] 因此,发明人已提供改进的方法和装置,用于除了使用可变电容器/电感器以外还使用一个或多个可变频率发生器来进行RF脉冲调谐,以有利地使在单个工作周期期间使用以多个功率电平脉冲的多个单独的RF功率信号的工艺腔室中的RF脉冲反射最小化。

发明内容

[0005] 本文中提供用于RF脉冲反射减少的方法和系统。在一些实施例中,一种用于使用多电平脉冲RF功率在等离子体增强基板处理系统中处理基板的方法包括:接收用于处理基板的工艺配方,所述工艺配方包括来自多个RF发生器的多个脉冲RF功率波形,其中多个RF发生器包括主RF发生器和一个或多个从RF发生器;使用主RF发生器来产生具有基频和第一工作周期的晶体管-晶体管逻辑(TTL)信号;为每个RF发生器设定乘数(multiplier),其中乘数是基频的倍数;将第一工作周期划分为高电平间隔和低电平间隔;确定用于每个RF发生器的频率命令集,并且将频率命令集发送至每个RF发生器,其中频率命令集包括每个RF发生器的频率设定点;以及根据发送至每个RF发生器的频率命令集将来自多个RF发生器的多个脉冲RF功率波形提供至工艺腔室。

[0006] 在一些实施例中,一种非暂时性计算机可读介质,所述非暂时性计算机可读介质具有储存在其上的指令,所述指令在被执行时使操作等离子体增强基板处理系统的方法被

执行,所述方法包括:接收用于处理基板的工艺配方,所述工艺配方包括来自多个RF发生器的多个脉冲RF功率波形,其中多个RF发生器包括主RF发生器和一个或多个从RF发生器;使用主RF发生器来产生具有基频和第一工作周期的TTL信号;为每个RF发生器设定乘数,其中所述乘数是基频的倍数;将第一工作周期划分为高电平间隔和低电平间隔;确定用于每个RF发生器的频率命令集,并且将频率命令集发送至每个RF发生器,其中频率命令集包括每个RF发生器的频率设定点;以及根据发送至每个RF发生器的频率命令集将来自多个RF发生器的多个脉冲RF功率波形提供至工艺腔室。

[0007] 在一些实施例中,一种基板处理系统包括:多个RF发生器,所述多个RF发生器被配置成在第一工作周期期间将多个RF功率波形提供至工艺腔室,其中多个RF发生器包括主RF发生器和一个或多个从RF发生器;耦接至多个RF发生器的脉冲控制器;至少一个匹配网络,所述至少一个匹配网络耦接至多个RF发生器、工艺腔室和脉冲控制器中的每一个,其中至少一个匹配网络包括至少一个测量设备,所述至少一个测量设备被配置成测量多个RF功率波形和至少一个可变匹配部件的反射功率或阻抗;其中脉冲控制器或至少一个匹配网络中的至少一者被配置成:接收用于处理基板的工艺配方;为多个RF发生器中的至少一个RF发生器设定乘数,其中所述乘数是由主RF发生器产生的TTL信号的基频的倍数;将TTL信号的第一工作周期划分为高电平间隔和低电平间隔;确定用于每个RF发生器的频率命令集,并且将频率命令集发送至每个RF发生器,其中频率命令集包括每个RF发生器的频率设定点;以及根据发送至每个RF发生器的频率命令集将来自每个RF发生器的RF功率波形提供至工艺腔室。

[0008] 以下描述本公开的其他和进一步实施例。

附图说明

[0009] 通过参考在附图中描绘的本公开的说明性实施例,可理解以上简要概述并在以下更详细地论述的本公开的实施例。然而,附图仅示出本公开的一些实施例,并且因此不应被视为对范围的限制,因为本公开可承认其他同等有效的实施例。

[0010] 图1描绘根据本公开的一些实施例的等离子体反应器。

[0011] 图2描绘根据本公开的一些实施例的主RF发生器和一个或多个从RF发生器的接线图。

[0012] 图3A至图3C描绘根据本公开的一些实施例的射频信号的脉冲波形。

[0013] 图4A至图4D描绘根据本公开的一些实施例的脉冲波形之间的相位变化。

[0014] 图5描绘根据本公开的一些实施例的第一工作周期的多个脉冲功率波形。

[0015] 图6描绘根据本公开的一些实施例的用于采用调谐算法的示例性装置。

[0016] 图7描绘根据本公开的一些实施例的用于工艺腔室中的RF脉冲反射减少的方法的流程图。

[0017] 为了便于理解,在可能的情况下,已使用相同附图标记来表示附图中共有的相同要素。附图未按比例绘制,并且可为了清楚起见而简化。一个实施例的元素和特征可有利地并入其他实施例中而无需进一步叙述。

具体实施方式

[0018] 本公开的实施例提供改进的方法和装置,用于除了使用可变电容器/电感器以外还使用一个或多个可变频率发生器来进行RF脉冲调谐。具体而言,改进的方法和装置使用至少两个调谐自由度以通过使用至少一个可变电容器/电感器以及由一个或多个可变频率发生器产生的一个或多个可变频率来执行阻抗匹配。因为可迅速改变(即,在微秒级别)由一个或多个可变频率发生器产生的频率,所以这些频率可迅速调整并调谐至由单个RF脉冲循环内总的前向功率的变化所产生的新阻抗。在与本公开一致的一些实施例中,RF匹配网络将向RF频率发生器发送频率命令集。随后,RF发生器将创建用于单个RF脉冲循环的具有单个频率或多个频率的RF脉冲输出,以使单个RF脉冲循环内的每个间隔的反射功率最小化。可变电容器/电感器将被调谐至计算出的目标阻抗值。与本公开一致的实施例通过除了使用一个或多个可变电容器/电感器以外还使用一个或多个可变频率发生器来有利地使在单个工作周期期间使用以多个功率电平脉冲的多个单独的RF功率信号的工艺腔室中的RF脉冲反射最小化。

[0019] 图1描绘可用于执行本文中公开的方法的等离子体反应器。所述方法可在电容耦合等离子体反应器(例如,如图1所示)或任何其他适当的等离子体反应器(诸如,电感耦合等离子体反应器)中执行。然而,发明人已观察到,所述方法在电容耦合等离子体反应器(诸如,其中使用高偏置功率(例如,约2000W或更大)和低的源功率(例如,约500W或更小))中可尤其有利,因为不期望的充电效应可能比(例如)在电感耦合等离子体处理腔室中严重得多。在一些实施例中,发明人已发现,本方法在DC偏置(V_{DC})、 V_{RF} 或等离子体鞘电压中的至少一者为约1000V或高于约1000V的配置中提供了特定益处。

[0020] 图1的反应器包括腔室100,腔室100由圆柱形侧壁102、底板103和盖104封围。在一些实施例中,盖104可以是气体分配喷头,所述气体分配喷头包括覆盖气体分配板108的气体歧管106,气体分配板108具有穿过气体分配板108形成的孔口109。气体歧管106由具有气体供应入口111的歧管外壳110封围。气体分配喷头(即,盖104)通过绝缘环112与圆柱形侧壁102电绝缘。真空泵114(诸如,涡轮分子泵)能够抽空腔室100。气体面板120控制不同工艺气体至气体供应入口111的各个流率。通过腔室的底板103进行支撑的支撑基座136可具有绝缘顶表面和内部电极(晶片支撑电极138)。例如,内部电极可用于将基板137夹紧在支撑基座136的顶表面上。

[0021] 可从多个RF发生器140、144、148和150将功率施加至腔室100。多个RF发生器140、144、148和150包括主RF发生器140以及一个或多个从RF发生器144、148和150。从主RF发生器140通过阻抗匹配网络142将等离子体源功率施加至盖104(本文中也称为气体分配喷头)。盖或气体分配喷头由导电材料(诸如例如,铝)形成,并且因此充当盖电极。在一些实施例中,主RF发生器140可产生在VHF频谱的高部分中(诸如,在100MHz至200MHz的范围中)的VHF功率。主RF发生器140具有以期望的脉冲速率和工作周期来脉冲所产生的功率的能力。例如,主RF发生器140具有脉冲控制输入140a,脉冲控制输入140a用于接收定义脉冲速率和/或工作周期以及由主RF发生器140产生的每个脉冲的相位的一个或多个控制信号。

[0022] 在图1所示的实施例中,从第一从RF发生器144通过阻抗匹配网络146、从第二从RF发生器148经由阻抗匹配网络149、以及从第三从RF发生器150经由阻抗匹配网络152将等离子体偏置功率或等离子体源功率施加至晶片支撑电极138。例如,第一从RF发生器144可施

加等离子体源功率,而第二从RF发生器148和第三从RF发生器150可施加等离子体偏置功率。一个或多个从RF发生器144、148、150可产生在低频(LF)频谱至高频(HF)频谱的低部分中(诸如,在30kHz至5MHz的范围中)的HF功率或LF功率。例如,第一从RF发生器144、第二从RF发生器148和第三从RF发生器150可分别产生约2MHz、约400kHz和约100kHz的功率。一个或多个从RF发生器144、148、150具有以期望脉冲速率和工作周期来脉冲所产生的功率的能力。例如,一个或多个从RF发生器144、148、150具有脉冲控制输入144a、148a、150a,脉冲控制输入144a、148a、150a用于接收定义脉冲速率和/或工作周期以及由一个或多个从RF发生器144、148、150产生的每个脉冲的相位的一个或多个控制信号。一个或多个从RF发生器144、148、150可被独立地脉冲、定相和/或控制工作周期。进一步地,一个或多个从RF发生器144、148、150可被同步地或异步地脉冲。

[0023] 在一些实施例中,可由一个或多个电容器和/或电感器形成阻抗匹配网络142、146、149和152。可以以电子方式或机械方式调谐电容器的值以调整阻抗匹配网络142、146、149和152中的每个阻抗匹配网络的匹配。在较低功率系统中,可以以电子方式而不是机械方式来调谐一个或多个电容器。在一些实施例中,阻抗匹配网络142、146、149和152可具有可调谐电感器。在一些实施例中,在阻抗匹配网络142、146、149和152中使用的电容器中的一个或多个电容器可以是一个或多个固定电容器或串联电容器。在其他实施例中,在阻抗匹配网络142、146、149和152中使用的电容器中的一个或多个电容器可以是可变电容器,可以以电子方式或机械方式调谐所述可变电容器以调整阻抗匹配网络142、146、149和152的匹配。在一些实施例中,阻抗匹配网络142、146、149和152中的一个或多个阻抗匹配网络可具有接地的电容分流器(shunt)。

[0024] 图2描绘根据图1所示实施例的主RF发生器和一个或多个从RF发生器的接线图。主RF发生器140可经由高速链路电缆153和RF电缆155连接至阻抗匹配网络142。主RF发生器140可经由高速链路电缆172连接至第一从RF发生器144。主RF发生器140可经由高速链路电缆174连接至第二从RF发生器148。主RF发生器140可经由高速链路电缆176连接至第三从RF发生器150。主RF发生器140可分别经由高速链路电缆153、182和184连接至阻抗匹配网络142、146和152。

[0025] 第一从RF发生器144可经由RF电缆202和高速链路电缆212连接至阻抗匹配网络146。第二从RF发生器148可经由RF电缆204和高速链路电缆214连接至阻抗匹配网络149。第三从RF发生器150可经由RF电缆206和高速链路电缆216连接至阻抗匹配网络152。

[0026] 上述阻抗匹配网络仅为说明性的,并且可根据本文所提供的教导来利用并调谐具有用于调谐匹配网络的一个或多个可调整元件的阻抗匹配网络的其他各种配置。例如,图6描绘根据本公开的一些实施例的用于采用智能调谐算法的示例性装置。RF发生器602是图1的多个RF发生器140、144、148和150的示意性表示。

[0027] 在图6中,RF发生器602可经由RF电缆151以及一个或多个高速链路电缆153连接至RF匹配网络604。RF匹配网络604是一个或多个阻抗匹配网络142、146、149、152的示意性表示。RF匹配网络604可包括一个或多个匹配传感器或阻抗测量设备(例如,VI探针/传感器606)、CPU 130、可变阻抗匹配部件608(例如,可变电容器/电感器),以及固定部件 Z_2 610(例如,固定电容器/电感器)。可变阻抗匹配部件608可包括一个或多个可变电容器和/或电感器以提供期望的阻抗匹配。可使用多个串联电缆以将时序信号供应至RF匹配网络604和

(多个)RF发生器602。因此,在上述配置中,可通过以下方式来减少/最小化反射功率(即,可对系统进行调谐):将可变阻抗匹配部件608调谐至计算出的目标阻抗(如下面讨论的)并且改变由发生器提供的频率/功率以提供两个(2)调谐自由度(即,可变阻抗匹配部件608和可变频率)。

[0028] 控制器160可编程为将脉冲控制信号施加至多个RF发生器140、144、148、150的脉冲控制输入140a、144a、148a、150a中的每个脉冲控制输入,以产生主RF发生器140以及从RF发生器144、148、150的脉冲之间的期望的相位超前或滞后关系和/或工作周期关系。控制器160还可控制工具/工艺腔室的其他方面。尽管在图1中被示为单独的部件,但在一些实施例中,可将控制器160内部地设置在每个RF发生器之内。可在主RF发生器(例如,主RF发生器140)处产生同步信号,并将同步信号发送至其他从发生器(例如,从RF发生器144、148和/或150)。

[0029] 在一些实施例中,RF发生器140、144、148和150、阻抗匹配网络142、146、149和152和/或控制器160包括中央处理单元(CPU)130、多个支持电路134和存储器132。虽然相对于具有CPU、支持电路和存储器的计算机讨论了多个RF发生器140、144、148和150、阻抗匹配网络142、146、149和149以及控制器160的本示例性实施例,但本领域普通技术人员将认识到,可以以各种方式来实现多个RF发生器140、144、148和150、阻抗匹配网络142、146、149和152以及控制器160,包括作为专用接口电路(ASIC)、现场可编程门阵列(FPGA)、芯片上系统(SOC)等。还可将控制器160的各种实施例集成在具有本领域中已知的相应输入/输出接口的其他工艺工具控制器内。

[0030] 支持电路134可包括显示设备以及其他电路,以支持CPU 130的功能。此类电路可包括时钟电路、高速缓存、电源、网卡、视频电路等。

[0031] 存储器132可包括只读存储器、随机存取存储器、可移除存储器、硬盘驱动器、光学驱动器和/或其他形式的数字储存。存储器132被配置成储存操作系统和次晶片厂(sub-fab)控制模块。操作系统执行以控制多个RF发生器140、144、148和150、阻抗匹配网络142、146、149和152以及控制器160的一般操作(包括促进用于控制一个或多个RF发生器140、144、148和150或阻抗匹配网络142、146、149和152的各种工艺、应用和模块的执行),以便执行本文所讨论的方法(例如,下面讨论的方法600)。

[0032] 进一步地,DC发生器162可耦接至晶片支撑电极138或盖104(或两者)。在一些实施例中,DC发生器162可供应连续的和/或可变的DC。在一些实施例中,DC发生器162可提供脉冲DC功率。DC发生器的脉冲重复速率、相位和工作周期由控制器160控制。可提供DC隔离电容器164、166、168以分别将每个RF发生器148、144、150与DC发生器162隔离。由DC发生器产生的DC信号可与由RF发生器140、144、148和150产生的RF信号同步,以提供诸如基板137上减少的充电或使用在等离子体反应器中形成的等离子体的改进的基板蚀刻速率控制之类的益处。

[0033] 图3A描绘时域波形图,所述时域波形图可反映出示出脉冲RF输出的脉冲包络的多个RF发生器140、144、148、150中的每个RF发生器的脉冲RF输出,所述脉冲RF输出的特征在于由控制器160分别针对每个RF发生器140、144、148、150控制的以下参数:脉冲持续时间 t_p 、脉冲“接通”时间 $t_{\text{接通}}$ 、脉冲“断开”时间 $t_{\text{断开}}$ 、脉冲频率 $1/t_p$,以及脉冲占空比 $(t_{\text{接通}}/t_p) \cdot 100\%$ 。脉冲持续时间 t_p 为 $t_{\text{接通}}$ 与 $t_{\text{断开}}$ 的总和。

[0034] 图3B和图3C描绘两个RF脉冲信号的同时时域波形,所述两个RF脉冲信号以它们具有相同相位和工作周期并且因此它们之间的相位差为零的方式同步在一起。图3B和图3C中描绘的示例性实施例是第一脉冲RF信号(例如,脉冲主信号)与第二脉冲RF信号(例如,脉冲从信号)之间的同步的一种示例性形式。如图所示,每个脉冲信号的相位和工作周期两者都相同。

[0035] 在本公开的一些实施例中,由多个RF发生器140、144、148、150提供的脉冲信号的相位不同。图4A至图4D示出可如何通过控制器160改变相位差,并且分别描绘在相位差为 0° 、 90° 、 180° 和 270° 时的源功率波形或主功率波形与偏置功率波形或从功率波形的迭加,其中相位差由第二脉冲输出滞后于第一脉冲输出的量来定义。图4A对应于图3B的零相位差的示例。图4B描绘偏置功率脉冲输出滞后于源功率脉冲输出 90° 的情况。图4C描绘偏置功率脉冲输出滞后于源功率脉冲输出 180° 的情况。图4D描绘偏置功率脉冲输出滞后于源功率脉冲输出 270° 的情况。尽管图4A至图4B仅描绘了具有变化相位的两个脉冲RF信号,但在与本公开一致的实施例中还可包括具有变化相位的三个或更多个脉冲RF信号。

[0036] 在一些实施例中,可通过控制RF包络的相位超前或滞后来在脉冲等离子体的同时增强蚀刻速率。当源和偏置被独立地异相地脉冲或用变化的工作周期脉冲时,甚高频(VHF)和低频(LF)的不同等离子体动力学允许在整个脉冲上的更好的等离子体填充。在一些实施例中,结合约2MHz的第一偏置频率、约400kHz的第二偏置频率和约100kHz的第三偏置频率来使用约162MHz的源频率的VHF组合。

[0037] 主RF发生器140可产生具有基频和第一工作周期的晶体管-晶体管逻辑(TTL)信号。图5描绘与用于处理基板的基板处理配方相关联的脉冲RF功率的第一工作周期。在图5所示的示例中,基板处理配方要求提供四个单独的脉冲RF波形以便处理基板。图5描绘根据本公开的一些实施例的可以以多个功率电平连续地提供或脉冲的多个单独的RF功率信号。图5描绘使用多电平脉冲(MLP)用于多频率RF混合的多冲程循环脉冲(Multi-Stroke Cycle Pulse;MSCP)。在一些实施例中,可使用单电平脉冲(SLP)(即,接通/断开脉冲波形)和连续波形(CW)。在一些实施例中,可使用双电平脉冲(DLP)(即,高功率/低功率脉冲波形)。在一些实施例中,可使用三电平脉冲(TLP)(即,高功率/低功率/断开脉冲波形)。

[0038] 在图5中,示出四个单独的RF功率波形:主RF功率波形502、第一从RF功率波形504、第二从RF功率波形506和第三从RF功率波形508。如图所示,主RF功率波形502具有TLP波形,第一从RF功率波形504具有TLP波形,第二从RF功率波形506具有DLP波形,并且第三从RF功率波形508具有SLP波形。

[0039] 可以独立地且彼此异相地以多个功率电平或使用与本公开一致的实施例的变化工作周期来提供单独的四个RF功率波形502、504、506和508中的每个RF功率波形。可由源RF发生器和偏置RF发生器(例如,多个RF发生器140、144、148和150)中的一个或多个提供RF功率波形502、504、506和508。在存在两个或更多个脉冲RF功率波形的实施例中,可彼此同步地脉冲单独的脉冲RF功率波形。在一些实施例中,可异步地脉冲单独的RF功率波形。

[0040] 可将四个单独的RF功率波形中的每个RF功率波形设定成以TTL信号的基频的整数倍的频率来脉冲。在一些实施例中,诸如在标准乘数模式下,所有从RF功率波形都具有相同脉冲频率。在一些实施例中,诸如在通用乘数模式下,每个从RF功率波形都可具有相同的或不同的脉冲频率。主RF功率波形502可具有为一的乘数(即,与TTL信号的基频相同的频率)。

在图5中,主RF功率波形502具有为二的乘数(即,主RF功率波形以两倍于TTL信号的基频的频率来脉冲)。第一从RF功率波形504具有为一的乘数。第二从RF功率波形506具有为三的乘数。第三从RF功率波形508具有为四的乘数。

[0041] 在图5中,在时间 t_0 处引入TTL信号,并且TTL信号具有第一工作周期520。可将第一工作周期520划分为高电平间隔522和低电平间隔524。高电平间隔522与TTL信号的上升526和下降527相对应。低电平间隔524与TTL信号的下降527和后续上升528相对应。可在时间 t_0 处引入主RF功率波形502并且主RF功率波形502可包括处在第一功率电平的第一功率脉冲510、处在第二功率电平的第二功率脉冲512和处在零功率电平的第三功率脉冲514。

[0042] 在一些实施例中,主RF功率波形502的频率可为约2MHz至约200MHz。在一些实施例中,主RF功率波形502的功率电平可为约200瓦特至约5.0千瓦(例如,3.6千瓦)。如果主RF功率波形502被脉冲,则第二功率电平的值可以是第一功率电平的约0-100%。在其他实施例中,第二功率电平可大于第一功率电平。

[0043] 还可在时间 t_0 处(如图所示)或在延迟时段525之后引入第一从RF功率波形504。第一从RF功率波形504可包括处在第一功率电平的第一功率脉冲530、处在第二功率电平的第二功率脉冲532和处在第三功率电平的第三功率脉冲534。如图5所示,第一功率脉冲530在第二功率脉冲532和第三功率脉冲534之前。如果需要,则可以以此次序或以不同次序提供额外的功率脉冲。如图5所示,可以以高功率电平提供第一功率脉冲530,可以以低于第一功率脉冲530的低功率电平提供第二功率脉冲532,并且可以以零功率电平提供第三功率脉冲534。在一些实施例中,施加每个功率脉冲530、532和534的时间段中的每个时间段的长度可彼此不同。在其他实施例中,施加每个功率脉冲530、532和534的时间段中的每个时间段的长度可彼此相等。在一些实施例中,可以以约1MHz至约3MHz的频率提供第一从RF功率波形504。在其他实施例中,可使用如上所述的其他频率。

[0044] 还可在时间 t_0 处(如图所示)或在延迟时段525之后引入第二从RF功率波形506。在一些实施例中,第二从RF功率波形506可包括与以上相对于主RF功率波形502和/或第一从RF功率波形504所描述的特征类似的特征。在一些实施例中,第二从RF功率波形506可包括处在第一功率电平的第一功率脉冲540和处在第二功率电平的第二功率脉冲542。如图5所示,可以以低功率电平提供第一功率脉冲540,并且可以以高于第一功率电平540的高功率电平提供第二功率脉冲532。

[0045] 还可在时间 t_0 处或在延迟时段525(如图所示)之后引入第三从RF功率波形508。在一些实施例中,第三从RF功率波形506可包括与以上相对于主RF功率波形502、第一从RF功率波形504或第二从RF功率波形506所描述的特征类似的特征。在一些实施例中,第三从RF功率波形508可包括处在第一功率电平的第一功率脉冲550和处在第二功率电平的第二功率脉冲552。如图5所示,可以以零功率电平提供第一功率脉冲550,并且可以以高功率电平提供第二功率脉冲552。

[0046] 在一些实施例中,单独的RF功率波形的工作周期被同步。在一些实施例中,TTL信号可以由DC发生器162提供的定时信号。

[0047] 在图5中,提供高电平间隔522和低电平间隔524。CPU 130被配置成计算高平均阻抗值,高平均阻抗值是跨高电平间隔的平均阻抗值。CPU被配置成计算低平均阻抗值,低平均阻抗值是跨低电平间隔的平均阻抗值。CPU130被配置成基于所计算的高平均阻抗值和低

平均阻抗值来计算目标阻抗值。在一些实施例中,目标阻抗值是高平均阻抗值和低平均阻抗值的平均值。在一些实施例中,相比于低平均阻抗值,目标阻抗值更接近高平均阻抗值。在一些实施例中,相比于高平均阻抗值,目标阻抗值更接近低平均阻抗值。一个或多个RF匹配网络被配置成调谐至目标阻抗以有利地使平均反射功率最小化。在TTL信号的每个新工作周期,系统基于所提供的总的前向功率进行调谐以补偿新的反射功率。

[0048] 为了进一步使反射功率最小化,发明人已开发出一种方法,所述方法利用上述装置,所述上述装置使用图6所示并在以下描述的方法来更快地调谐多个RF功率波形以使平均反射功率最小化。在与本公开一致的实施例中,可通过一个或多个RF匹配网络604、一个或多个RF发生器602或控制器160来执行方法600。

[0049] 方法700在702处开始,在702处接收用于处理基板的工艺配方。所述工艺配方来自多个RF发生器140、144、148和150的多个脉冲RF功率波形(即,502、504、506和508)。多个RF发生器包括主RF发生器140以及一个或多个从RF发生器144、148和150。在704处,主RF发生器140可用于产生具有基频和第一工作周期的TTL信号。在706处,为多个RF发生器140、144、148和150中的每个RF发生器设定乘数。在一些实施例中,为多个RF发生器140、144、148和150中的至少一个RF发生器设定乘数。所述乘数为整数。在708处,将第一工作周期划分为高电平间隔522和低电平间隔524。高电平间隔522与TTL信号的检测到的上升至TTL信号的检测到的下降的持续时间相对应。低电平间隔524与TTL信号的检测到的下降至TTL信号的检测到的后续上升的持续时间相对应。在一些实施例中,CPU 130能够接收TTL上升定时和TTL下降定时。

[0050] 在710处,确定用于每个RF发生器的频率命令集,其中频率命令集包括频率设定点。在一些实施例中,通过RF匹配网络(例如,RF匹配网络604)来确定频率命令集。频率命令集包括第一工作周期的频率和/或功率设定点。在一些实施例中,由RF匹配网络经由通信地耦接至RF匹配网络和RF发生器的控制器(例如,控制器160)间接地将频率命令集发送至RF发生器。将用于RF发生器140、144、148和150中的每个RF发生器的所确定的频率命令集发送至与所述频率命令集相关联的对应的RF发生器140、144、148和150。在一些实施例中,可经由高速链路电缆153、212、214、216将频率命令集发送至相应发生器。在其他实施例中,可经由控制器160将频率命令集发送至相应发生器。

[0051] 确定频率命令集可包括CPU 130计算跨高电平间隔的高平均阻抗值以及跨低电平间隔的低平均阻抗值。随后,CPU 130可基于高平均阻抗值和低平均阻抗值来计算目标阻抗。可使用设置在一个或多个RF匹配网络内的可变匹配部件(例如,可变电容器/电感器)将一个或多个RF匹配网络调谐至目标阻抗。可变阻抗匹配部件包括可变电容器或可变电感器中的至少一者。

[0052] 在一些实施例中,将阻抗匹配网络142、146、149和152中的可变阻抗匹配部件608中的每个可变阻抗匹配部件调谐至所计算出的同一目标阻抗值。图7描述在单个工作周期期间发生的处理,可根据需要重复所述处理以处理基板。在与本公开一致的一些实施例中,工艺配方可包括所有工作周期的RF脉冲功率波形,所述RF脉冲功率波形在每个间隔处的频率和功率可能并不总是彼此相同。因此,可如上所述的单独地分析并划分每个单个工作周期。

[0053] 在712处,根据在第一工作周期期间发送至每个发生器的频率命令集将来自多个

RF发生器的多个脉冲RF功率波形(例如,502、504、506和4508)提供至工艺腔室。即,将在710处确定的频率设定点处提供RF脉冲功率。在一些情况下,如果先前时间间隔的先前的设定点等于后续时间间隔中的设定点,则不需要调整,除非存在基于所测量的值对频率的调整以减少反射功率,如以下将描述的。

[0054] 在712之后,通过匹配传感器606在每个RF匹配网络604处测量阻抗/反射功率。可基于在712之后测量的阻抗来调整由RF发生器中的一个或多个RF发生器提供的频率和/或功率,以进一步减少反射功率。可经由高速链路电缆153、212、214、216发送这些微频率调整。方法重复并返回至712,以在后续时间间隔的开始处提供RF脉冲功率波形、测量反射/功率阻抗、并且调整频率/功率,直到基板的处理完成为止,在此点处方法在714处结束。

[0055] 通过等离子体反应器的一个或多个处理器(例如,阻抗匹配网络(即,匹配)中的一个或多个阻抗匹配网络的处理器、RF发生器中的一个或多个RF发生器的处理器、脉冲控制器的处理器等)来执行方法700。处理器的示例包括专用集成电路(ASIC)、可编程逻辑器件(PLD)、微处理器、微控制器、中央处理单元(CPU)等。

[0056] 所公开实施例可采用涉及储存于计算机系统的数据的各种计算机实现的操作。这些操作是需要物理量的物理操纵的操作。本文描述的形成实施例的一部分的操作中的任何操作都是有用的机器操作。实施例还涉及用于执行这些操作的设备或装置。所述装置可被专门构造用于专用计算机。当被定义为专用计算机时,计算机还可执行不是专门用途的一部分的其他处理、程序执行或例程,同时仍能够操作用于专门用途。替代地,操作可由通用计算机处理,所述通用计算机由储存于计算机存储器、高速缓存中或通过网络获得的一个或多个计算机程序选择性地激活或配置。当通过网络获得数据时,数据可由网络上的其他计算机(例如,计算资源的云)处理。

[0057] 还可将一个或多个实施例制造为非暂时性计算机可读介质上的计算机可读代码。计算机可读介质是可储存数据(所述数据之后可由计算机系统读取)的任何数据储存。计算机可读介质的示例包括硬盘驱动器、网络附接储存(NAS)、ROM、RAM、压缩光盘ROM(CD-ROM)、可刻录CD(CD-R)、可重写CD(CD-RW)、磁带以及其他光学的和非光学的数据储存设备。计算机可读介质可包括计算机可读有形介质,所述计算机可读有形介质分布在网络耦接的计算机系统上,使得以分布式方式储存并执行计算机可读代码。

[0058] 虽然前文针对本公开的实施例,但可在不脱离本公开的基本范围的情况下设计出本公开的其他和进一步实施例。

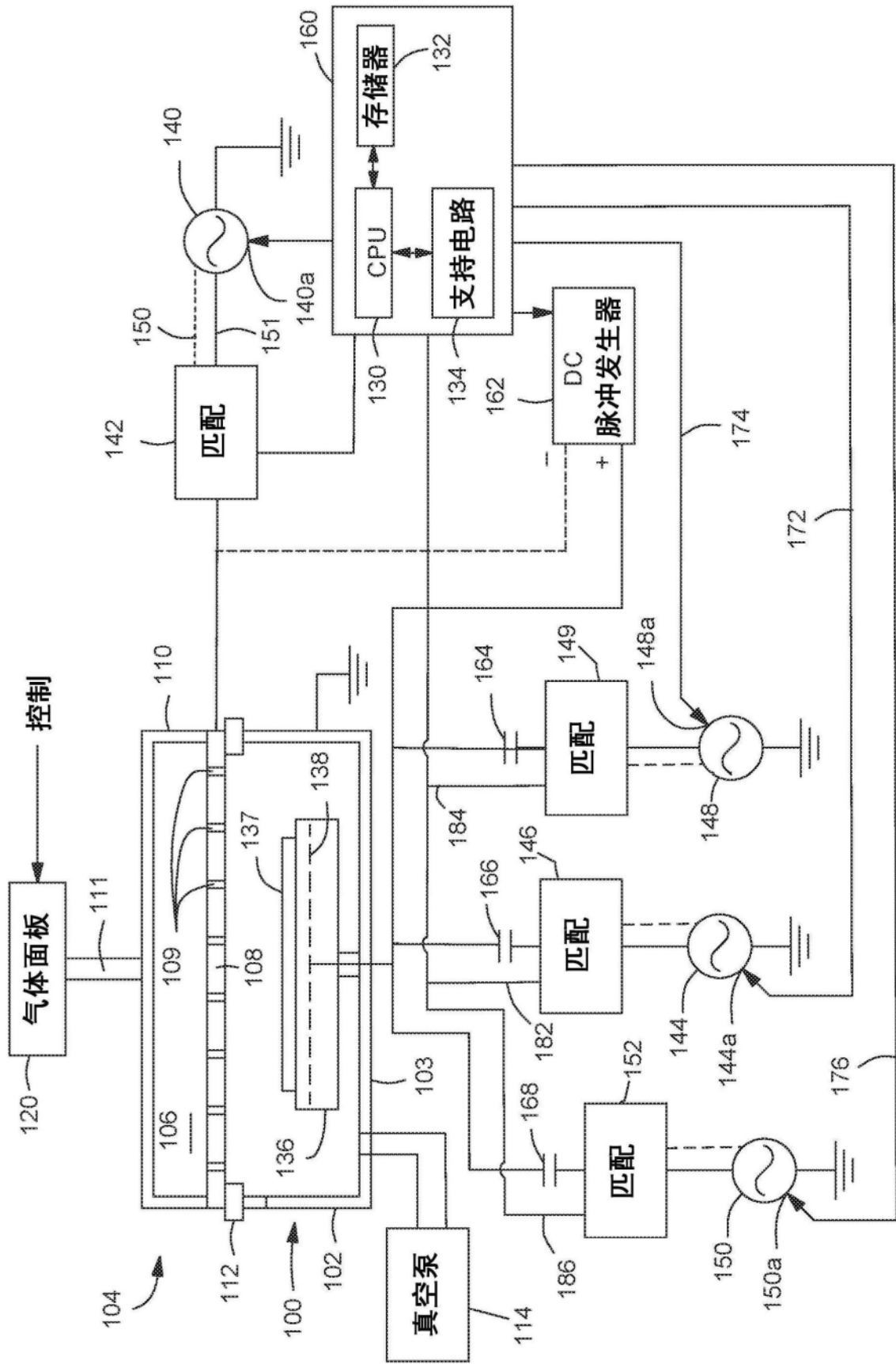


图1

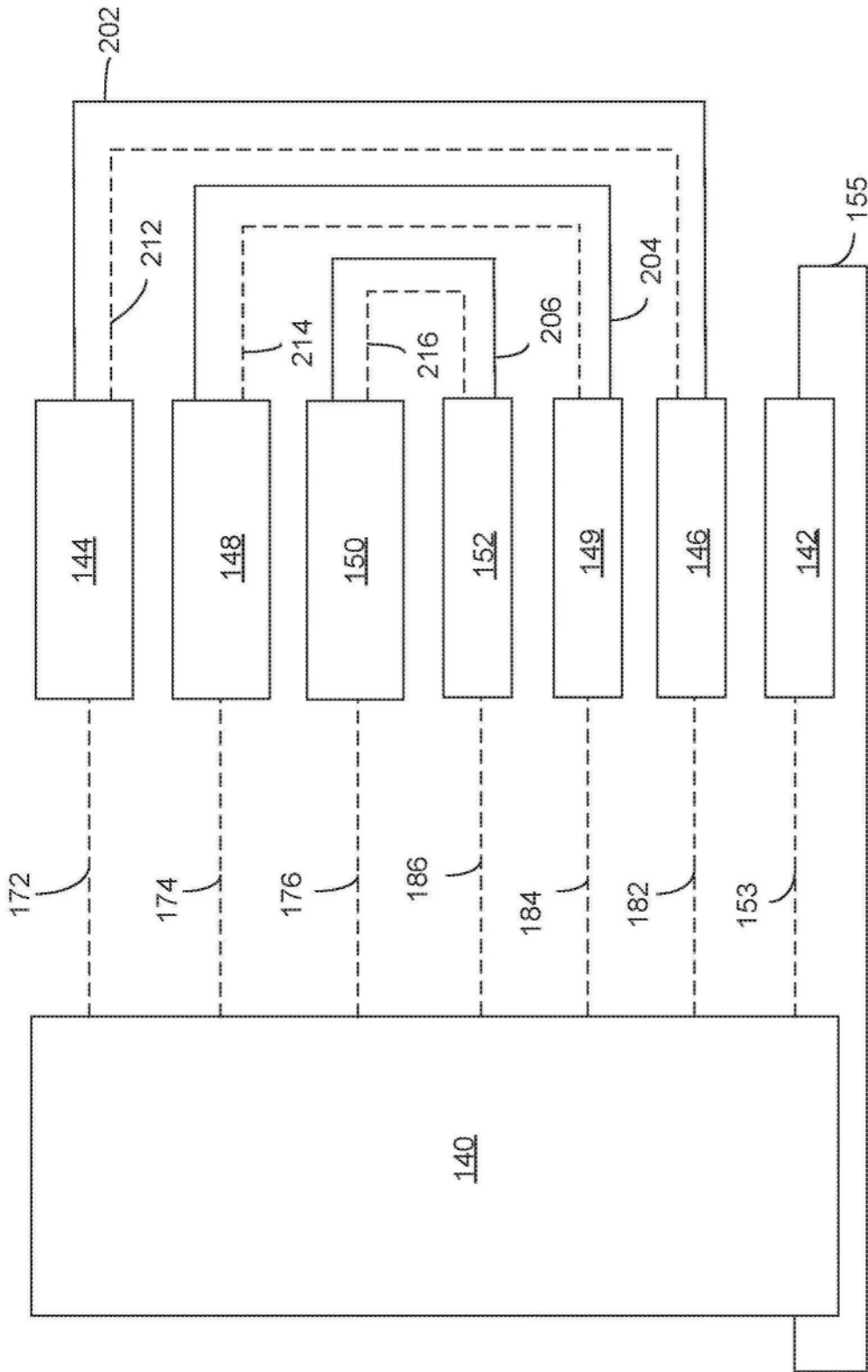


图2

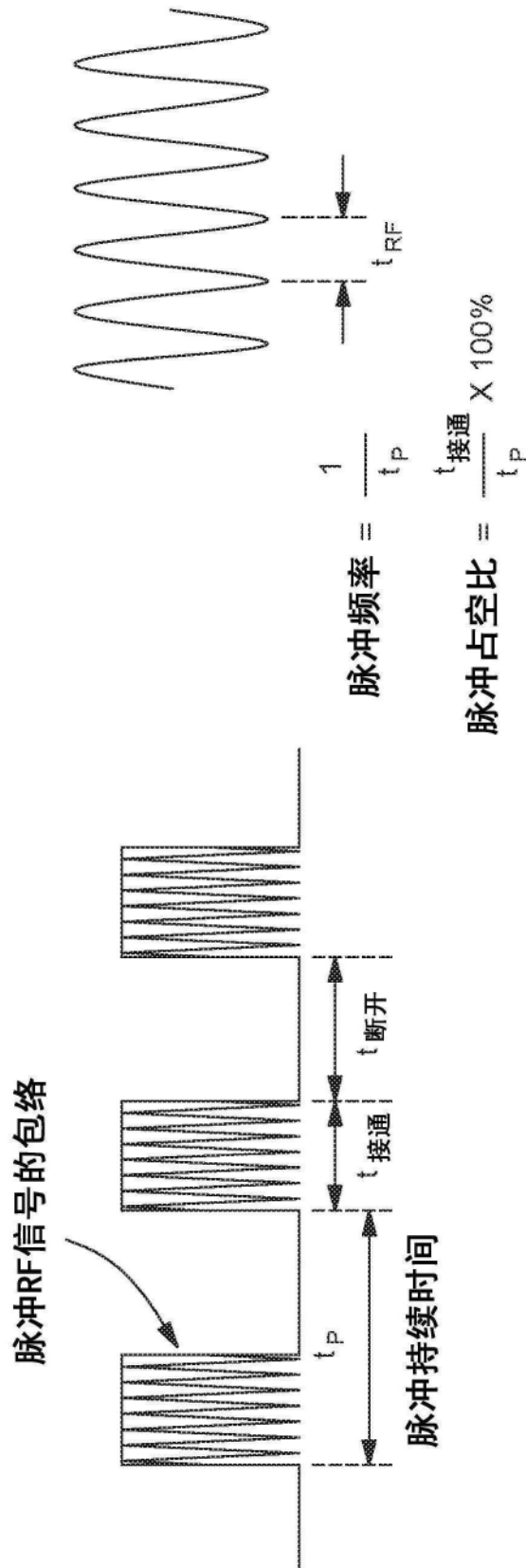


图3A

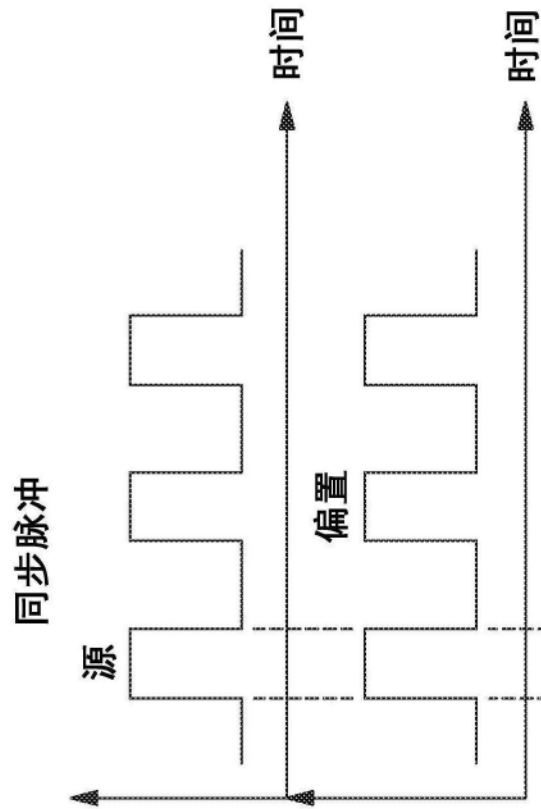


图 3B

两个脉冲在时间上完全对齐

图 3C

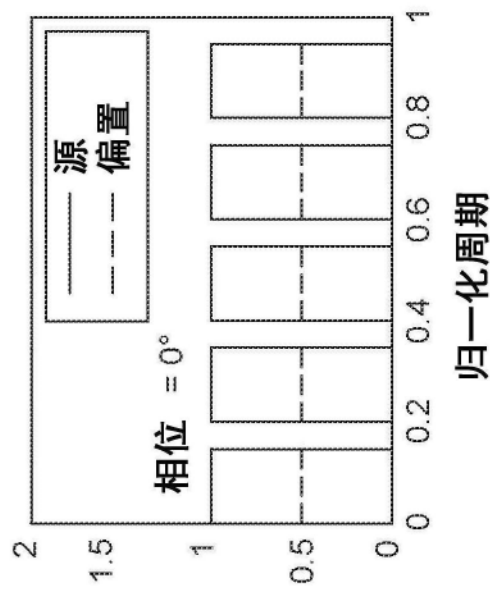


图4A

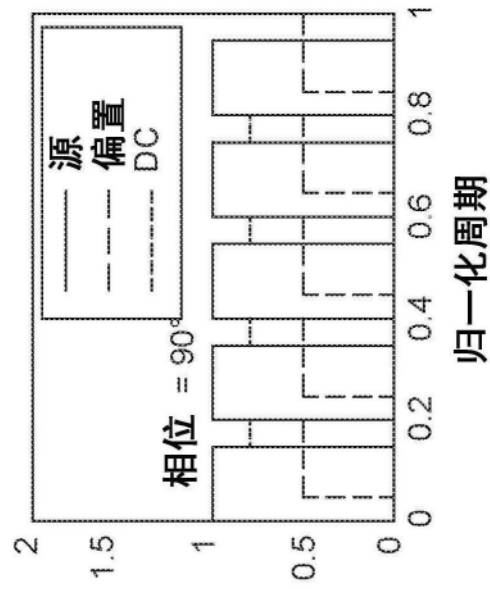


图4B

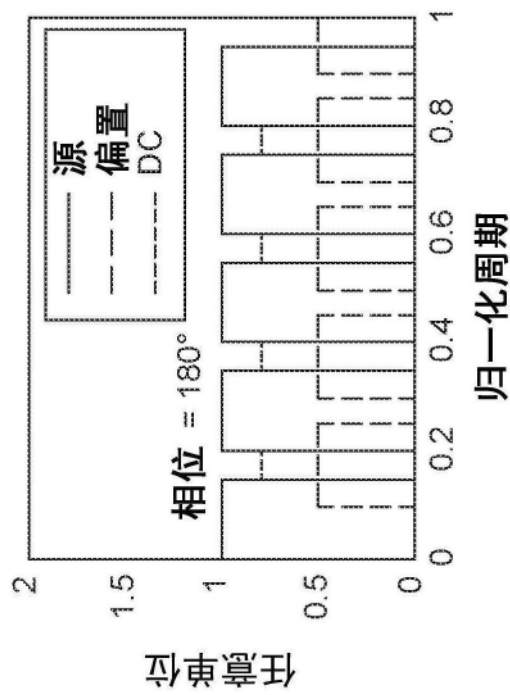


图4C

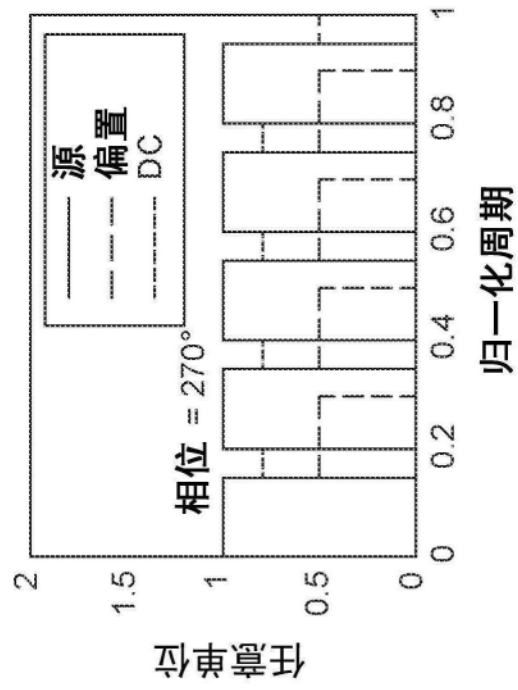


图4D

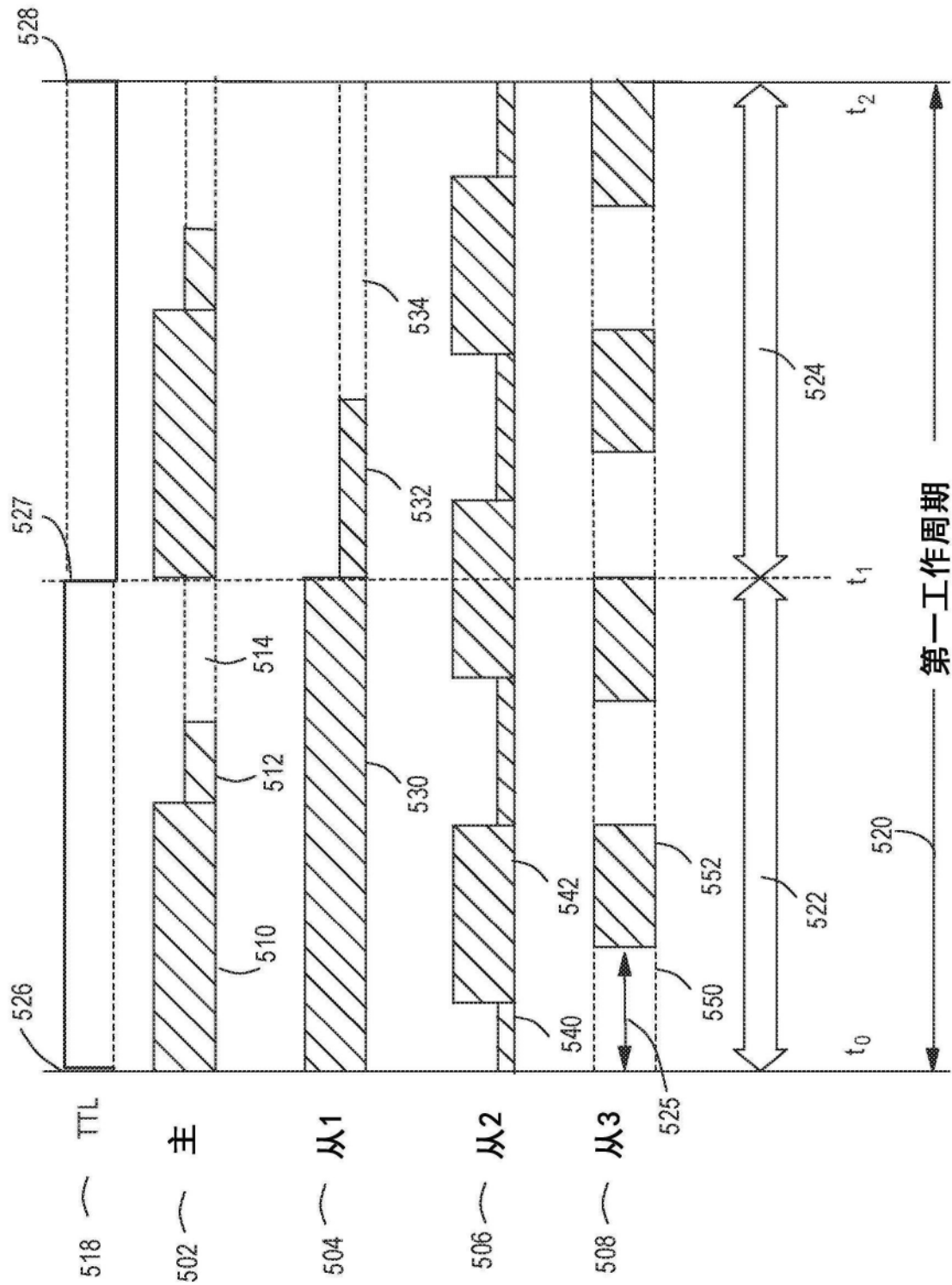


图5

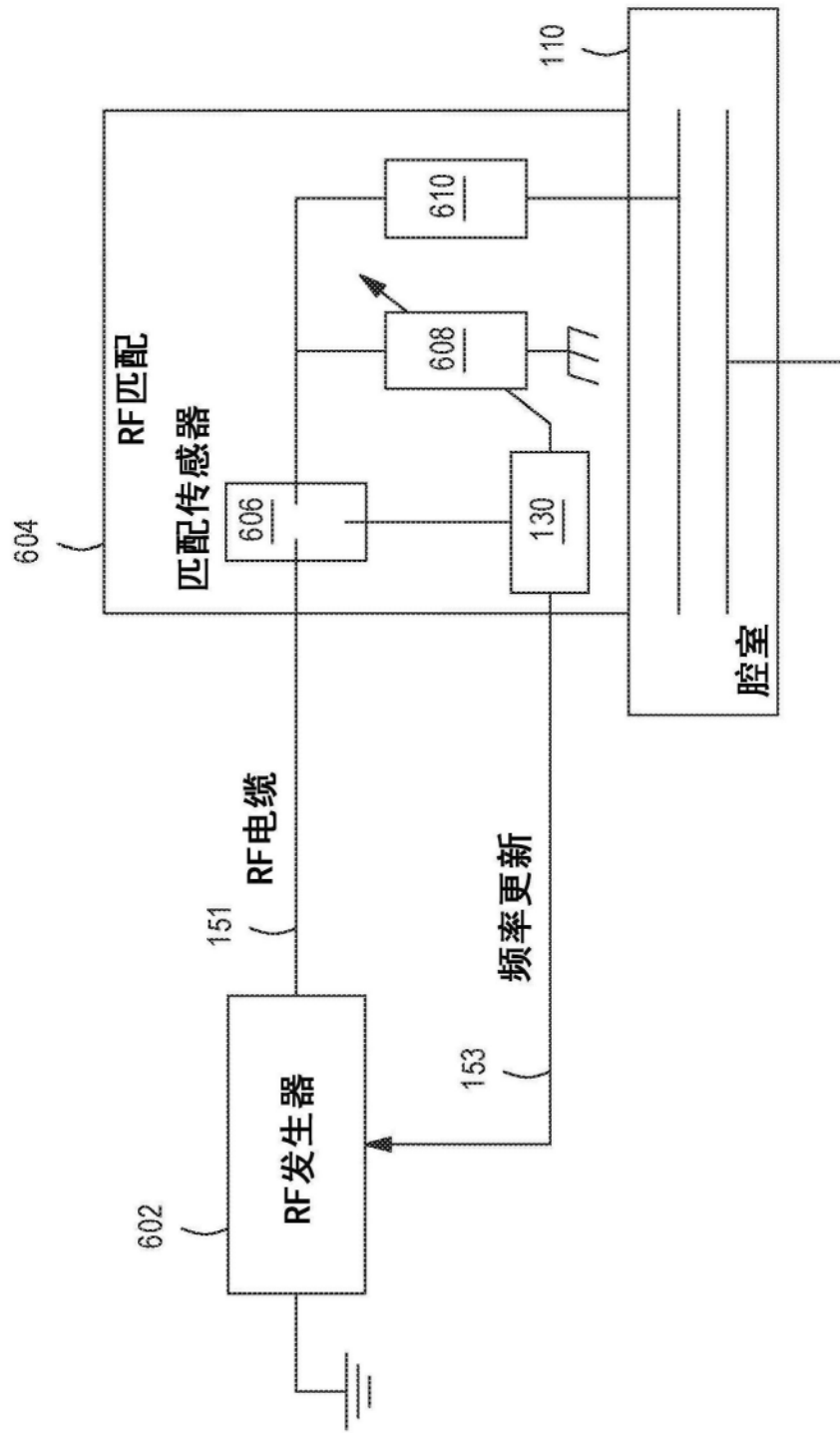


图6

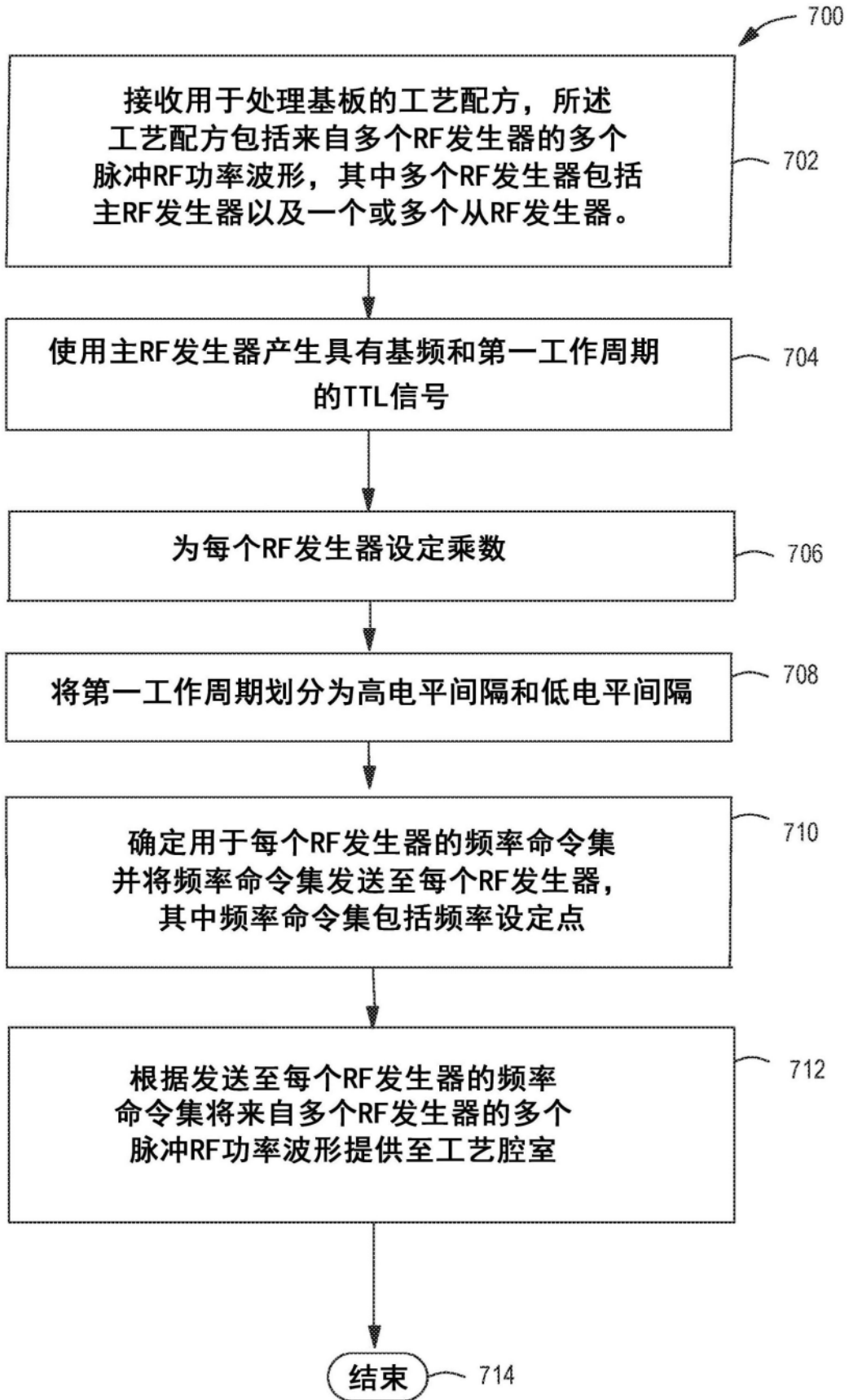


图7