

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4493432号
(P4493432)

(45) 発行日 平成22年6月30日 (2010. 6. 30)

(24) 登録日 平成22年4月16日 (2010. 4. 16)

(51) Int. Cl.

F I

H02M 7/48 (2007.01)

H02M 7/48 F

H02M 7/5387 (2007.01)

H02M 7/5387 Z

H02P 21/00 (2006.01)

H02P 5/408 A

H02P 27/04 (2006.01)

請求項の数 4 (全 10 頁)

(21) 出願番号 特願2004-217830 (P2004-217830)
 (22) 出願日 平成16年7月26日 (2004. 7. 26)
 (65) 公開番号 特開2006-42480 (P2006-42480A)
 (43) 公開日 平成18年2月9日 (2006. 2. 9)
 審査請求日 平成19年6月13日 (2007. 6. 13)

(73) 特許権者 390025265
 東芝エレベータ株式会社
 東京都品川区北品川6丁目5番27号
 (74) 代理人 100058479
 弁理士 鈴江 武彦
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100108855
 弁理士 蔵田 昌俊
 (74) 代理人 100084618
 弁理士 村松 貞男
 (74) 代理人 100092196
 弁理士 橋本 良郎

最終頁に続く

(54) 【発明の名称】 インバータ制御装置

(57) 【特許請求の範囲】

【請求項 1】

入力される各相の電圧指令に対し、電圧位相の 60° ごとに順次スイッチング休止相に切替えて休止区間を生成し PWM 変換手段に入力するとともに、この PWM 変換手段でインバータを構成する各相対をなすスイッチング素子のオン時にデッドタイムを形成し、このデッドタイムによる電圧不足分をデッドタイム補償部で各相デッドタイム電圧補償量を生成し、前記各相の電圧指令に与えるインバータ制御装置であって、

前記デッドタイム補償部は、

各相電流指令値の入力に対し、当該各相電流指令値の正負変化に同期させて緩傾斜で変化させて所定の上下限リミット電流値で制限し出力するリミッタ機能と、

この各相リミッタ機能の出力をそれぞれ前記リミット電流値の絶対値で除算する第 1 の除算要素と、

この各相の第 1 の除算要素の出力を所定のゲイン係数で調整し、各相のデッドタイム電圧補償量を取り出すゲイン調整機能とを備えたことを特徴とするインバータ制御装置。

【請求項 2】

請求項 1 に記載のインバータ制御装置において、

前記デッドタイム補償部は、

前記各相のゲイン調整機能の出力を加算し平均化する演算手段と、

前記各相のゲイン調整機能の出力を前記演算手段で得られた平均値で減算し、各相のデッドタイム電圧補償量を取り出す手段とを設けたことを特徴とするインバータ制御装置。

10

20

【請求項 3】

請求項 1 又は請求項 2 に記載のインバータ制御装置において、
前記スイッチング素子を休止する相に対応する前記ゲイン調整機能のゲイン係数を零に設定することを特徴とするインバータ制御装置。

【請求項 4】

請求項 1 ないし請求項 3 の何れか一項に記載のインバータ制御装置において、
位相が高速で変化する領域に限り、前記デッドタイム補償部に入力する各相電流指令値に代えて、前記インバータの出力の検出電流を前記デッドタイム補償部に入力することを特徴とするインバータ制御装置。

【発明の詳細な説明】

10

【技術分野】

【0001】

本発明は、インバータを二相 P W M (パルス幅変調) 制御するインバータ制御装置に関する。

【背景技術】

【0002】

従来の一般的なインバータ制御装置は図 4 に示すように構成されている。このインバータ制御装置の制御対象はインバータ 1 である。インバータ 1 は、商用交流電源からコンバータを通して得られる直流電源又は電池による直流電源 2 の直流電力を交流電力に変換し、この変換された交流電力を 3 相交流電動機 3 (例えば永久磁石同期電動機) に供給し駆動する。このインバータ 1 は、3 相交流電動機 3 である負荷の相数に応じた対数の例えば I G B T 等の大電力用スイッチング素子からなり、インバータ制御装置 10 によってスイッチング制御される。

20

【0003】

インバータ制御装置 10 は、電動機 3 の回転速度を検出する速度検出器 11 と、この速度検出器 11 により検出される速度と速度指令との偏差に基づいて d - q 2 相の座標系で表した電流指令 I_d^* 、 I_q^* を発生する電流指令発生部 13 と、インバータ 1 の出力各相のうち、U 相出力及び W 相出力側に設けられた U 相電流検出器 14 u 及び W 相電流検出器 14 w で検出される電流 I_u 、 I_w が入力され、d - q 2 相の座標系に変換した測定電流 I_d 、 I_q を取り出す U V W / d q 変換部 15 とを有する。

30

【0004】

また、インバータ制御装置 10 には、電流指令発生部 13 からの電流指令 I_d^* 、 I_q^* と U V W / d q 変換部 15 からの測定電流 I_d 、 I_q との偏差をそれぞれ取り出し、この偏差電流に応じた d q 軸電圧指令 V_d^* 、 V_q^* に変換する電流制御部 16 d、16 q と、これら d q 軸電圧指令 V_d^* 、 V_q^* を入力とし、U 相電圧指令 V_u 、V 相電圧指令 V_v 及び W 相電圧指令 V_w に変換して出力する d q / U V W 変換部 17 と、P W M 変換部 18 とが設けられている。

【0005】

この P W M 変換部 18 は、図 5 に示すごとく U 相電圧指令 V_u と三角波等の所定の波形を有する搬送波 e_s とを比較し、パルス幅変調された U 相 P W M 信号 $S_u(+)$ 、 $S_u(-)$ を取り出し、インバータ 1 の U 相對応の対となるスイッチング素子例えば U N、U P を駆動制御する。また、V 相電圧指令 V_v 、W 相電圧指令 V_w についても、図示されていないが同様な処理を行って V 相 P W M 信号 $S_v(+)$ 、 $S_v(-)$ 、W 相 P W M 信号 $S_w(+)$ 、 $S_w(-)$ を取り出している。従って、各相の電圧指令 V_u 、 V_v 、 V_w のレベルを可変すれば、P W M 信号のパルス幅を可変することができる。

40

【0006】

ところで、このような P W M 制御においては、両スイッチング素子 U P、U N の同時オン動作の問題がある。

【0007】

一般に、インバータ 1 の 1 つの相の構成は、直流電源 2 の電源ライン間にスイッチング

50

素子UNとスイッチング素子UPとが直列に接続され、図5に示すように交互にオン・オフ制御が行なわれている。つまり、直列接続されたスイッチング素子UN, UPは同時にオンしないのが前提となっている。しかし、インバータ制御装置10においては、各スイッチング素子UN, UPの切替えの遅れにより、両スイッチング素子UN, UPが同時にオンすることがある。同時にオンすると、両スイッチング素子UN, UPを通して短絡電流が流れるので、両スイッチング素子UN, UPが破壊してしまう問題がある〔問題1〕。

【0008】

一方、電磁波ノイズ及びスイッチングロスの低減、電力変換の効率を図る観点から、図6に示すように電圧位相の60°位相毎に各相のスイッチング休止相へ切替える、二相PWM制御という方式が考えられている。この方式は、電流指令とPWM変換部18に印加される電圧指令との間に位相差が生じている場合、各相の電圧指令Vu, Vv, Vwの不連続性等に基づき、スイッチング休止相以外の相の電圧指令がインバータ1の電源電圧を越える値となり、電動機3の電流波形が歪み、制御性が悪化するといった問題がある〔問題2〕。

【0009】

そこで、従来、以上のような問題を解決するために、図7に示すような二相PWM制御によるインバータ制御装置10が開発されている。このインバータ制御装置10は、前者の問題を解決するためにデッドタイム補償手段を設け、一方、後者の問題を解決するために電圧位相の60°位相ごとに順次スイッチング休止相を切替える。

【0010】

前者のデッドタイム補償手段は、図5から派生する図8に示すごとく、PWM変換部18の出力であるスイッチング素子UP, UNをオンするための切替えタイミングを所定時間（以下、デッドタイムと呼ぶ）Dtずらし、両スイッチング素子UP, UNが同時にオンさせないようにした結果、デッドタイムDtによるオン時の電圧出力不足が生じることから、その不足分電圧を補償することにある。

【0011】

そこで、インバータ1のU相出力側及びW相出力側に電流検出器14u, 14wによって検出される検出電流Iu, Iwの他、 $Iu + Iv + Iw = 0$ の電流条件から電流演算部21を通して $Iv = -Iu - Iws$ を取り出してデッドタイム補償部22に供給し、ここで各相のデッドタイム電圧補償量DtCmpU, DtCmpV, DtCmpWを生成し、dq/UVW変換部17の各相電圧指令Vu, Vv, Vwに与えて補償する。

【0012】

デッドタイム補償部22は、具体的には図9に示す通りであり、各相の検出電流Iu, Iv, Iwの正負を判断し、その正負に応じてステップ状に変化して所定の上下限リミット電流値Irで制限する各相リミッタ機能22-1u, 22-1v, 22-1w及び所定の電流値Irで除算する各相除算機能22-2u, 22-2v, 22-2wを通した後、各相ゲイン調整機能22-3u, 22-3v, 22-3wによってゲイン調整し、デッドタイム電圧補償量DtCmpU, DtCmpV, DtCmpWを取り出している（特許文献1）。

【0013】

従って、U相について述べると、図10(a)に示す検出電流Iuの入力に対し、同図(b)に示すようなU相デッドタイム電圧補償量DtCmpUを取り出すことができる。同図(c)はdq/UVW変換部17から出力される電圧指令Vuを表している。

【0014】

一方、後者のオフセット電圧補償手段は、dq/UVW変換部17とPWM変換部18との間に二相PWM変換部23を設け、かつレゾルバなどの電流位相検出器24で検出される電流位相Qiと、電流ずれ量演算部25がd軸電圧指令Vd*とq軸電圧指令Vq*とから $\tan^{-1}(Vd^*/Vq^*)$ なる演算式で求める電流位相Qiからの電流ずれ量とを用いて、位相検出部26から図10(d)に示す電圧位相Qvを取り出して二相PW

10

20

30

40

50

M変換部23に供給する。二相PWM変換部23は、電圧位相 Q_v の 60° 位相ごとに順次スイッチング休止相に切替えながら、例えばU相のスイッチング休止相に対応するスイッチング休止区間の電圧指令 V_u^* に最高電圧指令レベル、スイッチング休止相以外のV相、W相の電圧指令 V_v^* 、 V_w^* にも補正電圧等のオフセット電圧を与え、U相のスイッチング休止相に最高電圧指令レベルを設定したことによって二相PWM変換部23から出力されるV相電圧指令 V_v^{**} 及びW相電圧指令 V_w^{**} がインバータ1の電源電圧を越えないように補償する(特許文献2)。

【0015】

(特許文献1)

【特許文献1】特開平10-4690号 (特許文献2)

10

【特許文献2】特開平8-340691号

【発明の開示】

【発明が解決しようとする課題】

【0016】

ところで、以上のような二相PWM制御では、各相 120° のずれをもった電圧指令 V_u 、 V_v 、 V_w に対し、図10(d)に示すように電圧位相の 60° 位相毎に各相のスイッチング休止相を切替え、そのスイッチング休止区間を最高電圧指令レベルに設定するとともに、スイッチング休止相の切替え時に他の相の電圧指令 V_u 、 V_v 、 V_w を補正電圧を用いて補正し、所望の電圧指令 V_u^{**} 、 V_v^{**} 、 V_w^{**} を取り出している。

【0017】

20

従って、スイッチング休止相の切替えを電圧位相の 60° 位相毎に行っているが、同時にデッドタイム D_t に相当する不足電圧に対しても電圧補償を正確に行われなければならない。

しかし、以上のようなデッドタイム補償部22の各相リミッタ機能22-1u、22-1v、22-1wは、各相の検出電流 I_u 、 I_v 、 I_w の正負を判断してステップ状に変化して制限させていることから、図10(b)に示すような方形波状のデッドタイム電圧補償量 $D_t Cmp U$ 、 $D_t Cmp V$ 、 $D_t Cmp W$ を生成し、各相電圧指令 V_u 、 V_v 、 V_w に与えている。その結果、デッドタイム電圧補償量 $D_t Cmp U$ 、 $D_t Cmp V$ 、 $D_t Cmp W$ の方形波状の変化のほか、意図する補償電圧レベルを出力できなかったり、切替えタイミングがずれる等の要因により、電流位相検出器24で検出される電流位相 Q_i が不連続に変化し、その結果、各相のデッドタイム電圧補償量 $D_t Cmp U$ 、 $D_t Cmp V$ 、 $D_t Cmp W$ により、図10(d)に示すように電圧位相 Q_v が 60° ごとに不連続に変化し、また dq/UVW 変換部17の各相電圧指令 V_u 、 V_v 、 V_w も 60° ごとに不連続に変化する。このことは、電圧位相 Q_v に歪みが生じ、正常にスイッチング休止相を切替えできない問題がある。

30

【0018】

本発明は以上のような事情に鑑みてなされたもので、過度変化のないデッドタイム電圧補償量を生成するとともに、デッドタイムによる電圧不足分を正確、かつ安定に補償するインバータ制御装置を提供することを目的とする。

【課題を解決するための手段】

40

【0019】

上記課題を解決するために、本発明は、入力される各相の電圧指令に対し、電圧位相の 60° ごとに順次スイッチング休止相に切替えて休止区間を生成しPWM変換手段に入力するとともに、このPWM変換手段でインバータを構成する各相對をなすスイッチング素子のオン時にデッドタイムを形成し、このデッドタイムによる電圧不足分をデッドタイム補償部で各相デッドタイム電圧補償量を生成し、前記各相の電圧指令に与えるインバータ制御装置において、前記デッドタイム補償部は、

各相電流指令値の入力に対し、当該各相電流指令値の正負変化に同期させて緩傾斜で変化させて所定の上下限リミット電流値で制限し出力するリミッタ機能と、この各相リミッタ機能の出力をそれぞれ前記リミット電流値の絶対値で除算する第1の除算要素と、この

50

各相の第 1 の除算要素の出力を所定のゲイン係数で調整し、各相のデッドタイム電圧補償量を取り出すゲイン調整機能とを備えた構成である。

【発明の効果】

【0020】

本発明によれば、デッドタイムによる電圧不足分を正確に補償することができ、過度変化のないデッドタイム電圧補償量を生成することにより、電圧位相を安定化でき、二相 PWM 制御のスイッチング休止相の切替えを正確に実行できる。

【発明を実施するための最良の形態】

【0021】

以下、本発明の実施の形態について図面を参照して説明する。

10

図 1 は本発明に係るインバータ制御装置の全体構成を示す図、図 2 は本発明に係るインバータ制御装置の要部の一実施の形態を示す構成図である。

【0022】

インバータ 1 を含むインバータ制御装置は、図 7 とほぼ同様な構成であるので、同一構成部分については同一符号を付するとともに、重複部分については図 7 の説明に譲る。

【0023】

このインバータ制御装置は、図 1 に示すように例えば速度制御部 12 から各相の電流指令値 I_u^* 、 I_v^* 、 I_w^* を取り出し、本発明の要部となるデッドタイム補償部 30 に供給する。

デッドタイム補償部 30 には、図 2 に示すように各相の電流指令値 I_u^* 、 I_v^* 、 I_w^* に対応してリミッタ機能 31u、31v、31w が設けられている。リミッタ機能 31u、31v、31w は、入力される各相の電流指令値 I_u^* 、 I_v^* 、 I_w^* に対し、当該各相の電流指令値 I_u^* 、 I_v^* 、 I_w^* の正負変化に同期させて緩傾斜で変化させて所定の上下限リミット電流値 $\pm I_r$ で制限する機能をもっている。このリミッタ機能 31u、31v、31w の出力はそれぞれ対応する $1/I_r$ 除算要素 32u、32v、32w に入力される。各 $1/I_r$ 除算要素 32u、32v、32w は、各リミッタ機能 31u、31v、31w の出力である上下限リミット電流値 $\pm I_r$ に対してリミット電流値 I_r で除算して ± 1 を出力し、かつ上限リミット電流値 $+I_r$ と下限リミット電流値 $-I_r$ との間の緩傾斜の変化部分は、 $+1$ から -1 、 -1 から $+1$ に緩傾斜で変化する出力を生成し、各相に対応するゲイン調整機能 33u、33v、33w に入力する。これらゲイン調整機能 33u、33v、33w は、各 $1/I_r$ 除算要素 32u、32v、32w の出力に所望のゲイン係数を掛けて調整し、加算要素 34a、34b 及び各相に対応する減算要素 35u、35v、35w 入力する。

20

30

【0024】

これら加算要素 34a、34b は各相ゲイン調整機能 33u、33v、33w の出力全部を加算し、この加算出力を $1/3$ 除算要素 36 で除算し、各相ゲイン調整機能 33u、33v、33w 出力の平均値を取り出し、各相對応の減算要素 35u、35v、35w に入力する。これら減算要素 35u、35v、35w は、対応する相のゲイン調整機能 33u、33v、33w の出力から $1/3$ 除算要素 36 で得られた平均値で減算し、各相のデッドタイム電圧補償量 $DtCmpU$ 、 $DtCmpV$ 、 $DtCmpW$ を生成し、dq/UVW 変換部 17 の各相電圧指令 V_u 、 V_v 、 V_w に加えることにより、デッドタイム補償を行う。

40

【0025】

従って、以上のような実施の形態によれば、デッドタイム補償部 30 に入力電流として、各相の電流指令値 I_u^* 、 I_v^* 、 I_w^* を用いることにより、インバータ 1 の出力電流変化に影響されない状態で各相のデッドタイム電圧補償量 $DtCmpU$ 、 $DtCmpV$ 、 $DtCmpW$ を生成することができる。

【0026】

また、デッドタイム補償部 30 の各相リミッタ機能 31u、31v、31w は、各相の電流指令値 I_u^* 、 I_v^* 、 I_w^* の電流変化に同期して緩傾斜で変化させつつデッドタ

50

イム電圧補償量 $DtCmpU$, $DtCmpV$, $DtCmpW$ の正負切替えを行っている。その結果、図 3 (d) に示すように電圧位相 Qv の 60° 位相ごとに歪むという現象がなくなる。このことは、二相 PWM 制御のスイッチング休止相の切替えが正確に実行でき、同時に dq/UVW 変換部 17 の各相電圧指令 Vu , Vv , Vw も安定化する (図 3 (c) 参照) 。

【 0027 】

また、各相電流指令値 Iu^* , Iv^* , Iw^* は 120° ずつ位相ずれをもってデッドタイム補償部 30 に入力されているので、各相ゲイン調整機能 33u , 33v , 33w の出力を全部加算し、 $1/3$ 除算要素 36 で除算し、この除算出力を各相ゲイン調整機能 33u , 33v , 33w の出力から減算すると、図 3 (b) に示すような緩傾斜を伴う階段状の U 相デッドタイム電圧補償量 $DtCmpU$ を生成でき、デッドタイムによる U 相の電圧不足分を正確に補償できる。V 相及び W 相のデッドタイム電圧補償量 $DtCmpV$, $DtCmpW$ も同様に生成でき、結局、各相のデッドタイムによる U 相の電圧不足分を正確に補償できる。

【 0028 】

なお、本発明は、上記実施の形態に限定されるものでなく、その要旨を逸脱しない範囲で種々変形して実施できる。上記実施の形態は、各相電流指令値 Iu^* , Iv^* , Iw^* を電動機 3 の検出速度から取得するようにしたが、従来からこの種のインバータ制御や電動機制御に種々の各相電流指令値 Iu^* , Iv^* , Iw^* を取得する方法があるので、それらの周知の技術を用いて各相電流指令値 Iu^* , Iv^* , Iw^* を取得してもよい。また、実施の形態である図 2 の構成のうち、加算要素 34a , 34b、減算要素 35u , 35v , 35w、除算要素 36 を省略し、各ゲイン調整機能 33u , 33v , 33w の出力をそのままデッドタイム電圧補償量 $DtCmpU$, $DtCmpV$, $DtCmpW$ としてもよい。

【 0029 】

さらに、スイッチング素子を休止する相に相当するゲイン調整機能 33u 又は 33v , 33w のゲイン係数を零とし、各相電圧指令にデッドタイム電圧補償量をバイパスする構成であってもよい。その理由は、スイッチング休止相に相当する各相電圧指令が最高電圧指令レベルに設定されるため、デッドタイムが発生せず、スイッチング休止相にはデッドタイム電圧補償を行う必要がないからである。また、位相が低速で変化する領域では、微小な電流検出ノイズを考慮して各相電流指令値 Iu^* , Iv^* , Iw^* をデッドタイム補償部 30 に入力し、位相が高速で変化する領域では、電流制御の遅れを考慮し、各相検出電流 Iu , Iv , Iw をデッドタイム補償部 30 に入力し、デッドタイム電圧補償量 $DtCmpU$, $DtCmpV$, $DtCmpW$ を生成する構成であってもよい。

【 0030 】

その他、各実施の形態は組み合わせて実施することが可能であり、その場合には組み合わせによる効果が得られる。

【 図面の簡単な説明 】

【 0031 】

【 図 1 】 本発明に係るインバータ制御装置の一実施の形態を示す構成図。

【 図 2 】 本発明に係るインバータ制御装置の要部の一実施の形態を示す構成図。

【 図 3 】 インバータ制御装置の各必要構成部分の波形図。

【 図 4 】 従来の一般的なインバータ制御装置の構成図。

【 図 5 】 PWM 変換の原理を説明する波形図。

【 図 6 】 各相の電圧指令のピーク時点に $\pm 30^\circ$ のスイッチング休止区間を設けるために最高電圧指令のレベルに設定した図。

【 図 7 】 dq/UVW 変換部と PWM 変換部との間に二相 PWM 変換部を設け、かつデッドタイム補償手段を設けた従来のもう 1 つのインバータ制御装置の構成図。

【 図 8 】 デッドタイムを生成する理由を説明する図。

【 図 9 】 従来デッドタイム補償部の構成を示す図。

10

20

30

40

50

【図 10】従来のデッドタイム補償部を用いた時の各各必要構成部分の波形図。

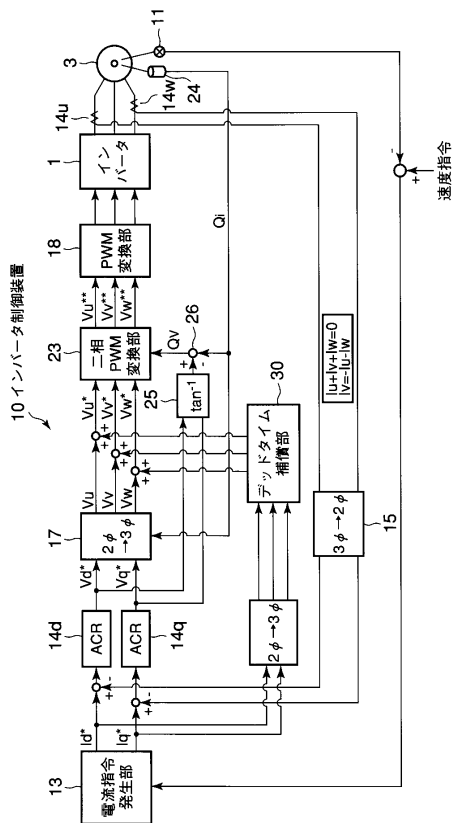
【符号の説明】

【 0 0 3 2 】

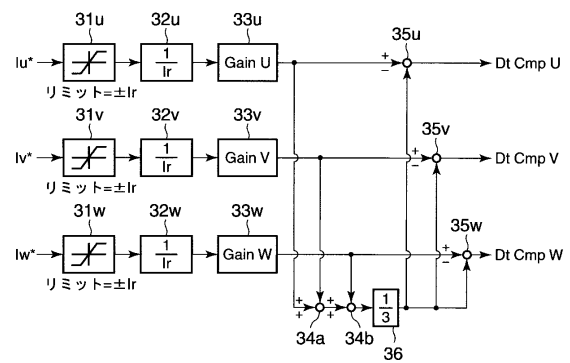
1 ... インバータ、3 ... 電動機、10 ... インバータ制御装置、11 ... 速度検出器、12 ... 速度制御部、13 ... 電流指令発生部、14u, 14w ... 電流検出器、15 ... U V W / d q 変換部、16d, 16q ... 電流制御部、17 ... d q / U V W 変換部、18 ... P W M 変換部、23 ... 二相 P W M 変換部、24 ... 電流位相検出器、25 ... 電流ずれ量演算部、26 ... 位相検出部、30 ... デッドタイム補償部、31u, 31v, 31w ... リミッタ機能、32u, 32v, 32w ... $1 / I_r$ 除算要素、34a, 34b ... 加算要素、35u, 35v, 35w ... 減算要素、36 ... $1 / 3$ 除算要素。

10

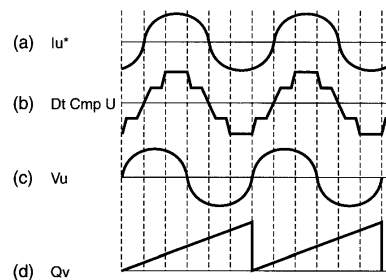
【図 1】



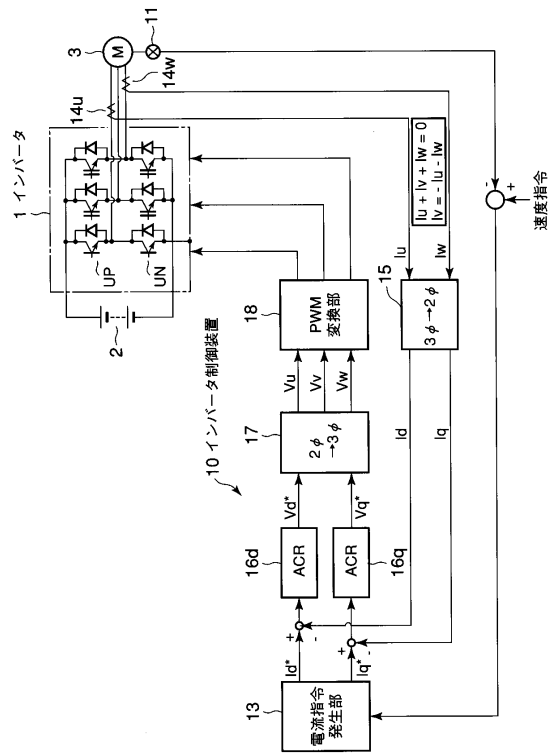
【図 2】



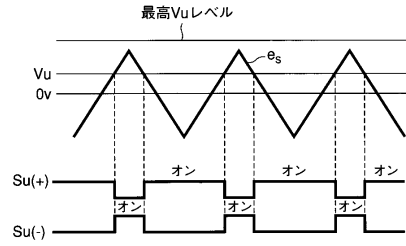
【図 3】



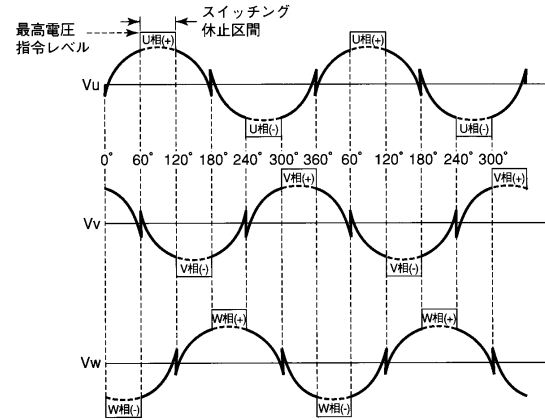
【図4】



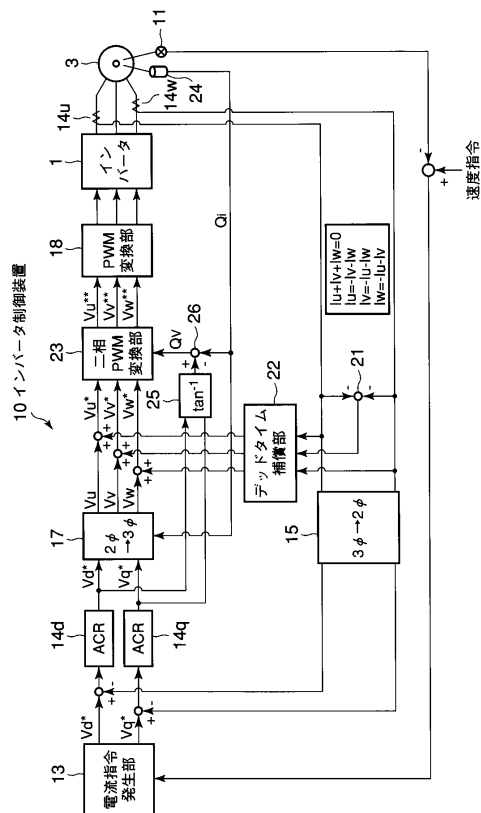
【図5】



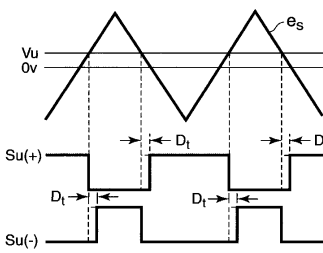
【図6】



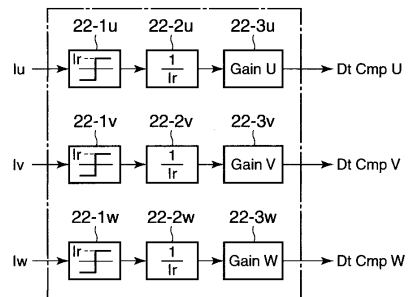
【図7】



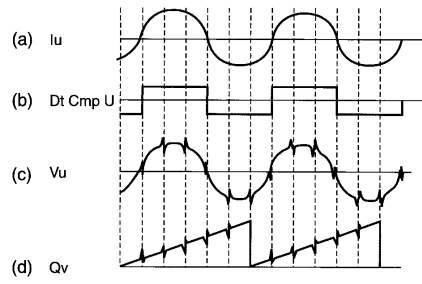
【図8】



【図9】



【図 10】



フロントページの続き

(72)発明者 秋月 博光

東京都府中市東芝町1番地 東芝エレベータ株式会社府中工場内

審査官 槻木澤 昌司

(56)参考文献 特開2003-180083(JP,A)

特開2000-175491(JP,A)

特開平10-004690(JP,A)

特開平06-062580(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 7/48

H02M 7/5387

H02P 27/04