

(51)5 G 06 F 1/02

ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР

**ВСЕОБЩАЯ
ПАТЕНТНО-ТЕХНИЧЕСКАЯ
'БИБЛИОТЕКА'**

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

2

(54) ЦИФРОВОЙ ГЕНЕРАТОР ФУНКЦИЙ

(57) Изобретение относится к вычислительной технике и предназначено для формирования кода нормирующей функции и кодов синуса, косинуса и арктангенса. Цель изобретения – повышение быстродействия цифрового генератора функций. Цифровой генератор функций содержит первый 1 и

(72) Е.Ф.Киселев

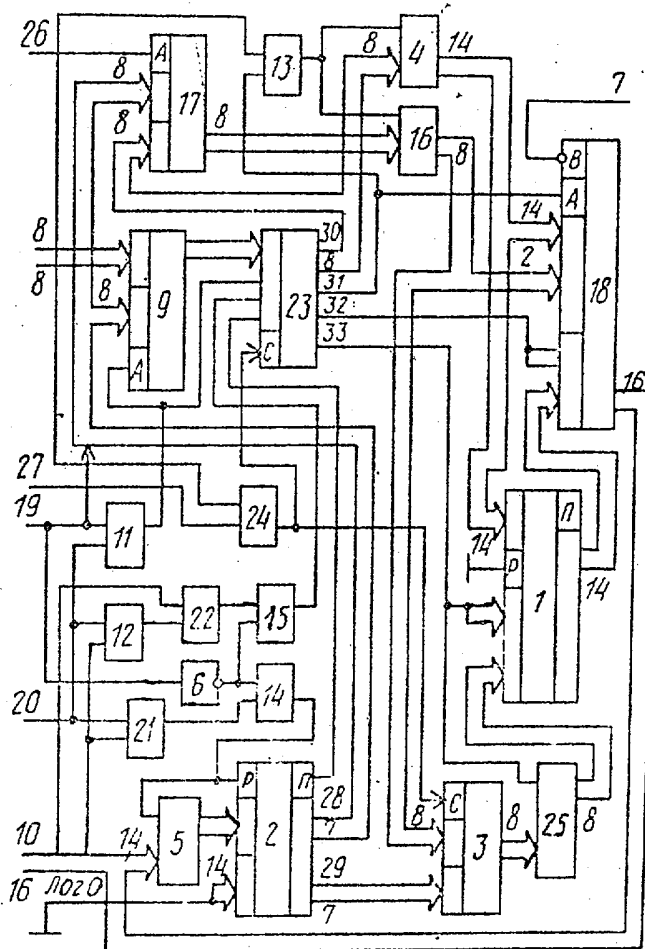
(53) 681.325 (088.

(56) Авторское сви

№ 1337895, кл. G 06 F 1/02, 1986.

Авторское свидетельство СССР

№ 1374964, кл. G 06 F 1/02, 1986.



Физ. 1

(19) SU (11) 1663607 A1

второй 2 сумматоры, умножитель 3, первый блок 4 памяти, блок 5 элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, элемент НЕ 6, первый управляющий вход 7, кодовый вход 8 адреса задания константы, первый коммутатор 9, первый элемент И 11 и входы первого 19 и второго 20 разрядов кода операций, вход – выход 10 данных, элементы И 12 – 15, второй блок 16 памяти, второй 17 и третий 18

коммутаторы, первый 21 и второй 22 элементы ИСКЛЮЧАЮЩЕЕ ИЛИ, регистр 23, элемент ИЛИ 24, блок 25 элементов ИЛИ, второй управляющий вход 26 и тактовый вход 27. Цель достигается за счет введения элементов И 12-15, блока 16 памяти, коммутаторов 17 и 18, элементов ИСКЛЮЧАЮЩЕЕ ИЛИ 21 и 22, регистра 23, элемента ИЛИ 24 и блока 25 элементов ИЛИ. 2 ил.

Изобретение относится к вычислительной технике и предназначено для формирования $(2+n)$ -разрядного кода нормирующей функции по коду адреса, $(1+n)$ -разрядного прямого кода синуса или косинуса по $(2+n)$ -разрядному коду угла, изменяющегося от 0 до $2\pi \cdot (1-2^{-n})$ радиан, и n -разрядного кода арктангенса по n -разрядному коду аргумента $\in [0, (1-2^{-n})]$, где n – разрядность приведенного кода угла или аргумента арктангенса, и может быть использовано при построении специализированного микропроцессорного вычислителя (СМВ), например, для устройства отображения информации метеорадиолокатора.

Цель изобретения – повышение быстродействия и сокращение аппаратных затрат цифрового генератора функций.

На фиг. 1 приведена структурная схема цифрового генератора функций; на фиг. 2 – временные диаграммы сигналов на тактовом входе, на втором управляющем входе, на первом управляющем входе генератора и на выходе элемента ИЛИ.

Генератор (фиг. 1) содержит первый 1 и второй 2 сумматоры, умножитель 3, первый блок 4 памяти, блок 5 элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, элемент НЕ 6, первый управляющий вход 7, адресный кодовый вход 8 задания константы, первый коммутатор 9, кодовый вход-выход 10, первый 11, второй 12, третий 13, четвертый 14 и пятый 15 элементы И, второй блок 16 памяти, второй 17 и третий 18 коммутаторы, вход 19 первого и вход 20 второго разрядов кода операции, первый 21 и второй 22 элементы ИСКЛЮЧАЮЩЕЕ ИЛИ, регистр 23, элемент ИЛИ 24, блок 25 элементов ИЛИ, второй управляющий вход 26, тактовый вход 27, кодовые выходы 28 и 29, образованные разрядными выходами старших и младших разрядов сумматора 2 соответственно, и кодовый выход 30, первый 31, второй 32 и третий 33 выходы регистра 23.

Обозначим на входах и выходах генератора и его узлов через П, Ф и И соответ-

ственно потенциальные сигналы, коды и инверсные импульсы так, что после каждой из этих букв стоит номер входа генератора, например П7, Ф8 и И27 означают сигнал "0" или "1" на входе 7, код на входе 8 и инверсные импульсы на входе 27 соответственно, или номер узла генератора, например П1, Ф9 и И24 означают потенциальные сигналы на выходе переполнения сумматора 1, код на кодовом выходе коммутатора 9 и инверсный импульс на выходе элемента 24 соответственно.

Кроме того, обозначим через $\Phi 28^* = \text{П}19\Phi 28$ код на втором кодовом входе коммутатора 9 и первом кодовом входе коммутатора 17, $\Phi 17^* = \text{П}13\Phi 17$ – код на адресном кодовом входе блока 16 памяти, $\Phi 30^* = \text{П}13\Phi 30$ – код на адресном кодовом входе блока 4 памяти, $\Phi_{\text{нф}} = \Phi 4\Phi 16^*$ – код нормирующей функции на первом кодовом входе коммутатора 18 (где $\Phi 16^*$ означает код, образованный соответствующими двумя разрядами кода $\Phi 16$), $\Phi_{\text{тф}} = \text{П}322\text{П}32\Phi 1$ – код, тригонометрической функции на втором кодовом входе коммутатора 18, (Р1) и (Р2) – содержимое (код) первого и второго регистров Р1 и Р2 сомножителей ИС 1802ВР3 умножителя 3, а инверсный код произведения на выходе умножителя 3 обозначим через

$$\overline{\Phi 3} = \Phi_{\text{окр}}[(\text{Р}1) \cdot (\text{Р}2)] \quad (1)$$

где $\Phi_{\text{окр}}$ – оператор операции усечения с округлением до восьми разрядов 16-разрядного кода $[(\text{Р}1)(\text{Р}2)]$.

Загрузка регистра 23 и регистров Р1 и Р2 умножителя 3 осуществляется по положительному фронту каждого И24, а временные программы поступления на генератор управляющих сигналов П7, П19, П20 ($\Phi_{\text{оп}} = \text{П}19\text{П}20$ – код операции), П26 и И27 определяют функционирование генератора во времени так, что в его работе можно выделить следующие три режима (фиг. 2):

1. Режим хранения при $\text{П}7 = \text{П}26 = 1$ длительностью $T1 = K1 \cdot T_{\text{ти}}$, где $K1 = 0, 1, 2$,

3, ..., $T_{\text{ти}}$ — длительность периода частоты следования тактовых импульсов И27;

2. Режим загрузки при $P7 = 1$, $P26 = 0$ длительностью $T2 = T_{\text{ти}}$;

3. Режим выдачи результата при $P7 = 0$, $P26 = 1$ длительностью $T3 = K3 T_{\text{ти}}$, где $K3 = 1, 2, 3, \dots$

Чередование режимов работы генератора (т.е. взаимосинхронизация его входных сигналов и кодов и выдача результата на вход-выход 10) обеспечивается микропроцессором и схемой синхронизации и начальной установки СМВ, в котором данный генератор используется.

Принципы чередования режимов работы генератора заключаются в том, что после режима загрузки может следовать режим выдачи результата или режим хранения, после режима хранения может следовать режим загрузки или режим выдачи результата, а после режима выдачи результата может следовать любой из режимов (фиг. 2).

Генератор работает следующим образом.

В течение $T1$ $P7 = P26 = 1$ в памяти генератора (т.е. в регистрах Р1 и Р2 ИС 1802ВРЗ умножителя З) содержится информация, обусловленная предысторией его работы, кодовый выход коммутатора 18 находится в третьем состоянии при $P701$, коммутатор 17 вырабатывает код $\Phi 17 = \Phi 30$ при $P26 = 1$, а на адресном кодовом входе 8 (шине адреса) и кодовом входе-выходе 10 (шине данных) формируются коды в соответствии с программами функционирования СМВ.

В течение $T2$ $P7 = 1$, $P26 = 0$ кодовый выход коммутатора 18 находится в третьем состоянии, по отрицательному фронту сигнала $P26 = 0$ на входах 19 и 20 устанавливаются сигналы кода $\Phi_{0п} = P19P20$, элемент 11 вырабатывает сигнал $P11 = P19P20$, при $P11 = 1$ на входе 8 устанавливается код $\Phi 8$ адреса задания константы, а при $P11 = 0$ на входе-выходе 10 устанавливается код $\Phi 10$ аргумента тригонометрической функции (синуса при $P19 = 0$, $P20 = 0$, косинуса при $P19 = 0$, $P20 = 0$, арктангенса при $P19 = 1$, $P20 = 0$) в соответствии с выражением

$\Phi 10 =$

$$= \begin{cases} 0 \leq \hat{\alpha} \leq (4 \cdot 2^{-14}) \text{ при } P19 = 0; \\ 0 \leq \text{tg } \beta \leq (1 \cdot 2^{-14}) \text{ при } P19 = 1, P20 = 0. \end{cases} \quad (2)$$

так что связь между кодом $\hat{\alpha}$ и углом α характеризуется выражениями:

$$\alpha = (\pi/2) \cdot \hat{\alpha} = (\pi/2) \cdot \sum_{i=-1}^{\pi} \alpha_i 2^{-i}$$

$$\hat{\alpha}_{\text{пр}} = \sum_{i=1}^{\pi} \alpha_i 2^{-i};$$

$$\hat{\alpha}_{\text{доп}} = \hat{1} - \hat{\alpha}_{\text{пр}}. \quad (3)$$

где α_i — разрядная цифра (0 или 1) i -го разряда кода $\hat{\alpha}$ при $i = -1, 0, 1, 2, \dots, n$;

$\hat{\alpha}_{\text{пр}}$ — код, образованный n младшими разрядами кода $\hat{\alpha}$ и определяющий прямой приведенный угол $\alpha_{\text{пр}} = (\pi/2) \cdot \hat{\alpha}_{\text{пр}}$;

$\hat{\alpha}_{\text{доп}}$ — код, определяющий дополнительный до $\pi/2$ приведенный угол $\alpha_{\text{доп}}$, т.е. $\alpha_{\text{пр}} + \alpha_{\text{доп}} = \pi/2$;

$\hat{1} - (2+n)$ -разрядный код единицы в модифицированном дополнительном коде.

В такте $T2$ по окончании переходных процессов элемент 13 вырабатывает сигнал $P13 = P26 \cdot P31 = 0$, элементы 14 и 15 — сигналы:

$$P14 = \begin{cases} \alpha_0 \text{ при } P19 = 0, P20 = 0; \\ \bar{\alpha}_0 \text{ при } P19 = 0, P20 = 1; \\ 0 \text{ при } P19 = 1; \end{cases} \quad (4)$$

$P15 =$

$$= \begin{cases} S_0 = \alpha - 1 \text{ при } P19 = 0, P20 = 0; \\ C_0 = \alpha - 1 + \alpha_0 \text{ при } P19 = 0, P20 = 1; \\ 0 \text{ при } P19 = 1. \end{cases} \quad (5)$$

а сумматор 2, блок 5 и коммутаторы 9 и 17 вырабатывают коды:

$$\begin{cases} \Phi 2 = \Phi 5 + 0 \dots \text{оп } 14 = P2\Phi 28\Phi 29; \\ \Phi 5 = \overline{P14} \cdot \Phi 10^* \vee P14 \cdot \overline{\Phi 10}^*; \\ \Phi 9 = P11 \cdot \Phi 28^* \vee P11 \cdot \Phi 8; \\ \Phi 17 = \Phi 28^*, \end{cases} \quad (6)$$

где S_0 и C_0 — разрядные цифры знаковых разрядов прямых кодов синуса и косинуса угла α соответственно;

$\Phi 10^*$ — код, образованный n младшими разрядами кода $\Phi 10$.

При $P11 = 0$ код $\Phi 2$ является кодом аргумента арктангенса

$$\Phi 2 = \text{tg } \beta = (\text{tg } \beta)_{\text{уп}} + (\text{tg } \beta)_{\text{ап}} = \Phi 28 + \Phi 29, \quad (7)$$

а при $\Pi 19 = 0$ – кодом приведенного угла

$$\Phi 2 = \overline{\Pi 14} \cdot \hat{\alpha}_{\text{пр}} \vee \Pi 14 \cdot \hat{\alpha}_{\text{доп}} = \hat{\gamma} = \hat{\gamma}_{\text{уп}} + \hat{\gamma}_{\text{ап}}, \quad (8)$$

при переполнении которого вырабатывается сигнал $\Pi 2 = 1$, а при $\Pi 2 = 0$ $\hat{\gamma}_{\text{уп}} = \Phi 28$, $\hat{\gamma}_{\text{ап}} = \Phi 29$ (индексы уп и ап указывают на управляющую и аппроксимирующую части кодов аргументов $\hat{\text{tg}} \beta$ и $\hat{\gamma}$ соответственно).

В течение $T2$ генератор активизируется при $\Pi 11 = 1$ на воспроизведение кода $\Phi_{\text{нф}}$ нормирующей функции, а при $\Pi 11 = 0$ – на воспроизведение тригонометрической функции

$$\Phi_{\text{тф}} = \overline{\Pi 19} \cdot (\overline{\Pi 20} \cdot \hat{\sin} \alpha \vee \Pi 20 \cdot \hat{\cos} \alpha) \vee \Pi 19 \cdot \hat{\arctan} \text{tg} \beta, \quad (9) \quad 20$$

Вычисление кода (9) осуществляется методом кусочно-линейной аппроксимации так, что при $\Pi 19 = 0$ аппроксимация производится по синусной функции в угле от 0 до $\pi/2$ радиан, а при $\Pi 19 = 1$ – по функции арктангенса в области изменения аргумента от 0 до 1, причем в каждом случае число участников аппроксимации равно 2^7 , величина каждого участка равна

$$\Delta = (\overline{\Pi 19} \cdot \pi/2 \vee \Pi 19) \cdot 2^{-7}, \quad (10)$$

а угловая точка выбрана в начале каждого участка аппроксимации. Поэтому по окончании переходного процесса на входах умножителя 3 вырабатываются (при $\Pi 11 = 0$) код аппроксимирующей части аргумента

$$\Phi 29 = \overline{\Pi 19} \cdot \hat{\gamma}_{\text{ап}} \vee \Pi 19 \cdot (\hat{\text{tg}} \beta)_{\text{ап}}, \quad (11)$$

и код приращения функции на участке аппроксимации

$$\Phi 16 = \overline{\Pi 19} \cdot [\hat{\sin} \gamma_{\text{уп}} + \Delta] - \hat{\sin} \gamma_{\text{уп}} \vee \Pi 19 \cdot [(\hat{\text{tg}}^* \beta)_{\text{уп}} - (\hat{\text{tg}} \beta)_{\text{уп}}], \quad (12)$$

где $(\hat{\text{tg}}^* \beta)_{\text{уп}} = \Phi 28 + 2^{-7}$ – значение аргумента в конце участка аппроксимации арктангенса.

По окончании переходных процессов на генератор приходит И27 и формируется И24 = $\Pi 26 \vee \text{И}27 = 0$, по положительному фронту которого в регистры P1 и P2 умножителя 3 заносятся коды $\Phi 16$ и $\Phi 29$, а в регистр 23 – код $\Phi 9$ и сигналы $\Pi 11$, $\Pi 15$ и $\Pi 2$ (при $\Pi 2 = 1$

отмечается вычисление кода синуса для $\gamma = \pi/2$). На этом режим загрузки заканчивается и начинается режим выдачи.

В течение $T3$ через время задержки $t_{23} = 30$ нс регистра 23 на выходах регистра 23 формируется код $\Phi 30$ и сигналы в соответствии с выражениями:

$$\begin{cases} \Phi 30_{T3} = \Phi 9_{T2}; \\ \Pi 31_{T3} = \Pi 11_{T2}; \\ \Pi 32_{T3} = \Pi 15_{T2}; \\ \Pi 33_{T3} = \Pi 2_{T2}. \end{cases} \quad (13)$$

где в правых частях стоят код $\Phi 9$ и сигналы $\Pi 11$, $\Pi 15$ и $\Pi 2$ с индексом $T2$, т.е. сформированные в режиме загрузки.

С помощью сигналов и кода элемент 13 вырабатывает сигнал $\Pi 13 = \Pi 31$, блок 25 – код

$$\Phi 25 = \overline{\Pi 33} \cdot \Phi 3 \vee \Pi 33 (1 \dots 1), \quad (14)$$

блок 4 при $\Pi 13 = 0$ – код значения тригонометрической функции в узле аппроксимации, сумматор 1 при $\Pi 13 = 0$ – код модуля тригонометрической функции (знак этой функции определен сигналом $\Pi 32$, выработанным в $T3$ по сигналу (5) периода $T2$), а при $\Pi 13 = 1$ блоки 4 и 16 вырабатывают код $\Phi_{\text{нф}}$ нормирующей функции.

При $\Pi 13 = 0$ и $\Pi 33 = 1$ сумматор 1 вырабатывает код $\Phi 1 = 1 \cdot 2^{-14}$, соответствующий синусу угла $\pi/2$

В $T3$ по окончании переходных процессов на генератор поступает очередной И27, по которому (т.е. по $\Pi 27 \vee \Pi 7 = 0$) результат функционирования генератора

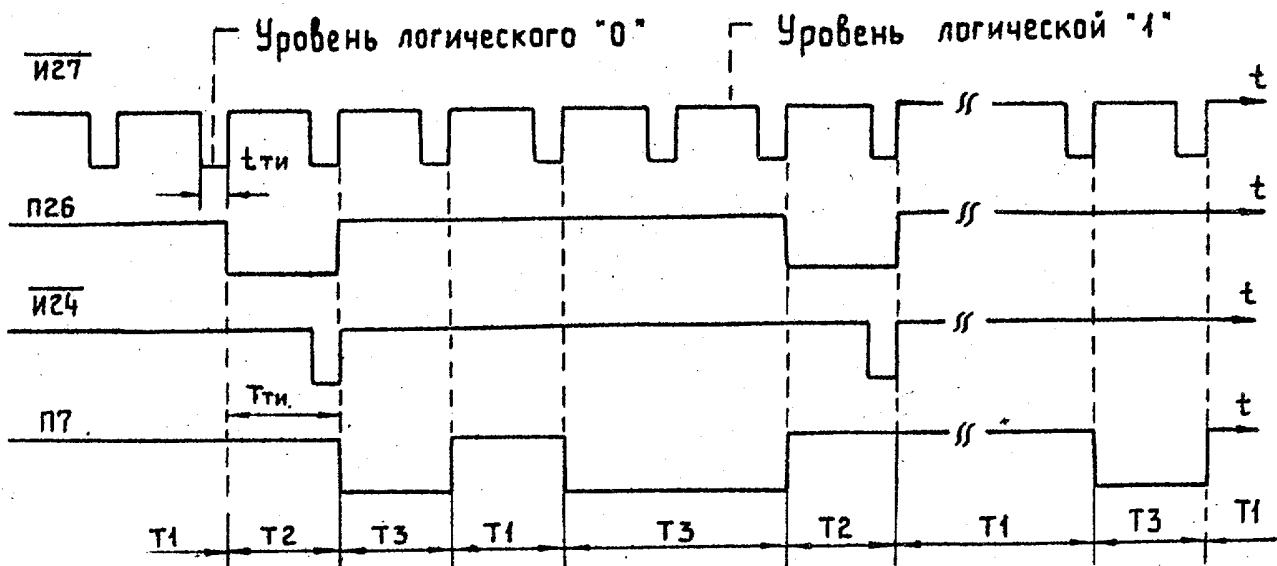
$\Phi 10 = \Phi 18 = \overline{\Pi 13} \cdot \Phi_{\text{тф}} \vee \Pi 13 \cdot \Phi_{\text{нф}}$, (15) выдаваемый (при $\Pi 7 = 0$) коммутатором 18 на вход-выход 10, может быть загружен в память любого устройства СМВ. В дальнейшем работа генератора во времени определяется также программой функционирования СМВ.

Формула изобретения

Цифровой генератор функций, содержащий два сумматора, умножитель, блок памяти, блок элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, элемент НЕ, первый коммутатор, элемент И, причем вход переноса первого сумматора и вход первого слагаемого второго сумматора подключены к входу логического нуля генератора, вход второго слагаемого которого подключен к выходу блока элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, первый информационный вход первого коммутатора подключен к входу адреса задания константы генератора, отличающийся тем, что, с целью повышения быстродействия, в него введены

четыре элемента И, блок памяти, два коммутатора, два элемента ИСКЛЮЧАЮЩЕЕ ИЛИ, регистр, элемент ИЛИ, причем тактовых вход генератора подключен к первому входу элемента ИЛИ, выход которого подключен к входам синхронизации регистра и умножителя, вход первого разряда кода операции генератора подключен к входу элемента НЕ, первому входу первого элемента И и к старшим разрядам второго входа первого и первого входа второго коммутаторов, вход второго разряда кода операции генератора подключен к первым входам второго элемента И, первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и второму входу первого элемента И, выходы старших разрядов второго сумматора подключены к младшим разрядам второго входа первого и младшим разрядам первого входа второго коммутаторов, первый управляющий вход генератора подключен к входу выбора третьего коммутатора, выход которого подключен к информационному входу-выходу генератора, первый и второй старшие разряды которого подключены к первому входу второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ и к вторым входам второго элемента И и первого элемента ИСКЛЮЧАЮЩЕЕ ИЛИ соответственно, младшие разряды информационного входа-выхода генератора подключены к разрядному входу блока элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, второй управляющий вход генератора подключен к управляющему входу второго коммутатора, второму входу элемента ИЛИ и первому входу третьего элемента И, выход которого подключен к старшим разрядам входов адреса первого и второго блоков памяти, выходы первого и второго элементов ИСКЛЮЧАЮЩЕЕ ИЛИ подключены к первым входам четвертого и

пятого элементов И соответственно, вторые входы которых подключены к выходу элемента НЕ, выход четвертого элемента И подключен к входу переноса второго сумматора и управляющим входам блока элементов ИСКЛЮЧАЮЩЕЕ ИЛИ, выход первого коммутатора подключен к информационному входу регистра, выход которого подключен к второму входу второго регистра и к младшим разрядам входа адреса первого блока памяти, выход первого элемента И подключен к управляющему входу первого коммутатора и через регистр к второму входу третьего элемента И и управляющему входу третьего коммутатора, выход второго коммутатора подключен к младшим разрядам входа адреса второго блока памяти, выход первого блока памяти подключен к первому входу третьего коммутатора и входу первого слагаемого первого сумматора, выход второго блока памяти подключен к входу первого сомножителя умножителя и к соответствующим разрядам первого входа третьего коммутатора, выход пятого элемента И через регистр подключен к двум старшим разрядам второго входа третьего коммутатора, младшие разряды которого подключены к выходу первого сумматора, выход переполнения второго сумматора через регистр подключен к старшим разрядам входа второго слагаемого первого сумматора и управляющему входу блока элементов ИЛИ, выход которого подключен к младшим разрядам второго слагаемого первого сумматора, вход блока элементов ИЛИ подключен к выходу умножителя, вход второго сомножителя – к выходу младших разрядов второго сумматора, выход второго элемента И – к второму входу второго элемента ИСКЛЮЧАЮЩЕЕ ИЛИ.



Редактор А.Лежнина

Составитель С.Курош
Техред М.Моргентал

Корректор Э.Лончакова

Заказ 2266

Тираж 394

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101