

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4727742号
(P4727742)

(45) 発行日 平成23年7月20日(2011.7.20)

(24) 登録日 平成23年4月22日(2011.4.22)

(51) Int.Cl.

A63F 7/02 (2006.01)

F 1

A 6 3 F 7/02 3 0 4 Z
A 6 3 F 7/02 3 3 4

請求項の数 1 (全 42 頁)

| | | |
|------------|-------------------------------------|--|
| (21) 出願番号 | 特願2009-161418 (P2009-161418) | (73) 特許権者 000144153 株式会社三共 東京都渋谷区渋谷三丁目29番14号 |
| (22) 出願日 | 平成21年7月8日(2009.7.8) | (74) 代理人 100103090 弁理士 岩壁 冬樹 |
| (62) 分割の表示 | 特願2007-216876 (P2007-216876) の分割 | (74) 代理人 100124501 弁理士 塩川 誠人 |
| 原出願日 | 平成11年10月29日(1999.10.29) | (74) 代理人 100134692 弁理士 川村 武 |
| (65) 公開番号 | 特開2009-219925 (P2009-219925A) | (74) 代理人 100135161 弁理士 真野 修二 |
| (43) 公開日 | 平成21年10月1日(2009.10.1) | (72) 発明者 鶴川 詔八 群馬県桐生市相生町1丁目164番地の5 |
| 審査請求日 | 平成21年7月8日(2009.7.8) | 審査官 村上 恵一 |
| 早期審査対象出願 | | |

最終頁に続く

(54) 【発明の名称】遊技機

(57) 【特許請求の範囲】

【請求項 1】

所定の遊技を行い、遊技の進行に応じて遊技者に有利な遊技状態に制御可能な遊技機であつて、

遊技に供される遊技装置を制御するための遊技装置制御手段と、

遊技の進行に応じて変動する前記遊技装置制御手段の制御データを記憶するための記憶手段と、

遊技機の電源断時でも制御データを前記記憶手段に保持させるための保持用電源と、前記保持用電源からの電力を入力する保持用電源入力部と、

前記保持用電源入力部に入力される電圧を安定化する電圧安定化手段と、

所定電位電源の電圧低下にもとづいて検出信号を出力する電源監視手段と、

操作に応じて操作信号を出力する操作手段と、

前記操作手段からの前記操作信号が入力される入力ポートと、

所定の信号を出力するための出力ポートとを備え、

前記遊技装置制御手段は、

前記電源監視手段からの前記検出信号の入力に応じて、前記出力ポートの出力状態をオフ状態にする処理と、電源断フラグを前記記憶手段に設定する処理と、前記記憶手段に記憶されている複数のデータを対象として前記記憶手段の記憶内容が正常か否かの判定に用いるチェックデータを作成して前記記憶手段に記憶させる処理とを含む電源断時処理を実行し、

10

20

電力供給が開始されたときに、前記入力ポートに前記操作手段からの前記操作信号が入力されているか否かを確認し、前記操作信号が入力されていることを確認したときに、前記記憶手段の記憶内容を初期化する初期化処理を実行し、

電力供給が開始されたときに、前記記憶手段に前記電源断フラグが記憶されていたことを条件に、前記記憶手段に記憶されている前記複数のデータを対象とする演算を行い演算結果にもとづいて前記記憶手段に記憶されているチェックデータが正常か否か判定することによって前記記憶手段の記憶内容が正常か否かを判定する処理を実行し、前記記憶手段の記憶内容が正常であったときに制御状態を電源断時の状態に戻すための復旧処理を実行し、前記記憶手段に前記電源断フラグが記憶されていないときには、前記チェックデータにもとづいて前記記憶手段の記憶内容が正常か否かを判定する処理を実行せずに前記記憶手段の記憶内容を初期化する初期化処理を実行する

ことを特徴とする遊技機。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、遊技者の操作に応じて遊技が行われるパチンコ遊技機やコイン遊技機等の遊技機に関し、特に、遊技盤における遊技領域において遊技者の操作に応じて遊技が行われる遊技機に関する。

【背景技術】

【0002】

遊技機として、遊技球などの遊技媒体を発射装置によって遊技領域に発射し、遊技領域に設けられている入賞口などの入賞領域に遊技媒体が入賞すると、所定個の賞球が遊技者に払い出されるものがある。さらに、表示状態が変化可能な可変表示部が設けられ、可変表示部の表示結果があらかじめ定められた特定の表示態様となつた場合に所定の遊技価値を遊技者に与えるように構成されたものがある。

【0003】

特別図柄を表示する可変表示部の表示結果があらかじめ定められた特定の表示態様の組合せとなることを、通常、「大当たり」という。なお、遊技価値とは、遊技機の遊技領域に設けられた可変入賞球装置の状態が打球が入賞しやすい遊技者にとって有利な状態になることや、遊技者にとって有利な状態となるための権利を発生させたりすることである。

【0004】

大当たりが発生すると、例えば、大入賞口が所定回数開放して打球が入賞しやすい大当たり遊技状態に移行する。そして、各開放期間において、所定個（例えば10個）の大入賞口への入賞があると大入賞口は閉成する。そして、大入賞口の開放回数は、所定回数（例えば16ラウンド）に固定されている。なお、各開放について開放時間（例えば29.5秒）が決められ、入賞数が所定個に達しなくても開放時間が経過すると大入賞口は閉成する。また、大入賞口が閉成した時点で所定の条件（例えば、大入賞口内に設けられているVゾーンへの入賞）が成立していない場合には、大当たり遊技状態は終了する。

【0005】

また、「大当たり」の組合せ以外の表示態様の組合せのうち、複数の可変表示部の表示結果のうちの一部が未だに導出表示されていない段階において、既に表示結果が導出表示されている可変表示部の表示態様が特定の表示態様の組合せとなる表示条件を満たしている状態を「リーチ」という。そして、可変表示部に可変表示される識別情報の表示結果が「リーチ」となる条件を満たさない場合には「はずれ」となり、可変表示状態は終了する。遊技者は、大当たりをいかにして発生させるかを楽しみつつ遊技を行う。

【0006】

そして、遊技球が遊技盤に設けられている入賞口に遊技球が入賞すると、あらかじめ決められている個数の賞球払出が行われる。遊技の進行は主基板に搭載された遊技制御手段によって制御されるので、入賞にもとづく賞球個数は、遊技制御手段によって決定され、賞球制御基板に送信される。なお、以下、遊技制御手段およびその他の制御手段を、それ

10

20

30

40

50

それ遊技装置制御手段と呼ぶことがある。

【発明の概要】

【発明が解決しようとする課題】

【0007】

以上のように、遊技機には、遊技制御手段を初めとする種々の遊技用装置制御手段が搭載されている。一般に、各遊技用装置制御手段はマイクロコンピュータで構成される。すなわち、ROM等にプログラムが格納され、制御上一時的に発生するデータや制御進行に伴って変化するデータがRAMに格納される。すると、遊技機に停電等による電源断状態が発生すると、RAM内のデータは失われてしまう。よって、停電等からの復旧時には、最初の状態（例えば、遊技店においてその日最初に遊技機に電源投入されたときの状態）に戻さざるを得ないので、遊技者に不利益がもたらされる可能性がある。例えば、大当たり遊技中において電源断が発生し遊技機が最初の状態に戻ってしまうのでは、遊技者は大当たりの発生にもとづく利益を享受することができなくなってしまう。

10

【0008】

そのような事態を回避するには、停電等の不測の電源断が生じたときに、必要なデータを電源バックアップされているRAMに保存し、電源が復旧したときに保存されていたデータを復元して遊技を再開させればよい。しかし、そのような制御を行うと、遊技機が設置されている遊技店の利便性が損なわれる場合がある。例えば、停電が生じて遊技が続行できなくなった場合に遊技の再開を待たずに遊技の続行をあきらめた遊技者があったときには、他の遊技者が遊技途中の状態から遊技を開始できることになるので、遊技状態を停電前の状態に復旧させることは好ましくない。そこで、データが電源バックアップされているRAMに保存されている状態でも、バックアップ用電源を遮断して記憶データを初期化する機構が用意されることが望まれる。

20

【0009】

一方、バックアップ用電源からRAM（CPUに内蔵されている場合もある）のバックアップ電源供給端子への電源線にノイズが乗るとRAMの記憶データが変わってしまう可能性がある。

【0010】

そこで、本発明は、遊技機の電源断時にも電源バックアップされている記憶手段にデータを保存することが可能であり、かつ、記憶手段の記憶内容が確実に保持され、また、電源が復旧したときに、停電からの復旧時であったか否かを確実に確認することができる遊技機を提供することを目的とする。

30

【課題を解決するための手段】

【0011】

本発明による遊技機は、所定の遊技を行い、遊技の進行に応じて遊技者に有利な遊技状態に制御可能な遊技機であって、遊技に供される遊技装置を制御するための遊技装置制御手段と、遊技の進行に応じて変動する遊技装置制御手段の制御データを記憶するための記憶手段と、遊技機の電源断時でも制御データを記憶手段に保持させるための保持用電源と、保持用電源からの電力を入力する保持用電源入力部と、保持用電源入力部に入力される電圧を安定化する電圧安定化手段と、所定電位電源の電圧低下にもとづいて検出信号を出力する電源監視手段と、操作に応じて操作信号を出力する操作手段と、操作手段からの操作信号が入力される入力ポートと、所定の信号を出力するための出力ポートとを備え、遊技装置制御手段は、電源監視手段からの検出信号の入力に応じて、出力ポートの出力状態をオフ状態にする処理と、電源断フラグを記憶手段に設定する処理と、記憶手段に記憶されている複数のデータを対象として記憶手段の記憶内容が正常か否かの判定に用いるチェックデータを作成して記憶手段に記憶させる処理とを含む電源断時処理を実行し、電力供給が開始されたときに、入力ポートに操作手段からの操作信号が入力されているか否かを確認し、操作信号が入力されていることを確認したときに、記憶手段の記憶内容を初期化する初期化処理を実行し、電力供給が開始されたときに、記憶手段に電源断フラグが記憶されていたことを条件に、記憶手段に記憶されている複数のデータを対象とする演算を行

40

50

い演算結果にもとづいて記憶手段に記憶されているチェックデータが正常か否か判定することによって記憶手段の記憶内容が正常か否かを判定する処理を実行し、記憶手段の記憶内容が正常であったときに制御状態を電源断時の状態に戻すための復旧処理を実行し、記憶手段に電源断フラグが記憶されていないときには、チェックデータにもとづいて記憶手段の記憶内容が正常か否かを判定する処理を実行せずに記憶手段の記憶内容を初期化する初期化処理を実行することを特徴とする。なお、電圧安定化手段は、例えばノイズ除去および電圧波形平滑化の目的で設けられる。

【発明の効果】

【0012】

本発明によれば、電源断時においても、記憶手段の記憶内容が確実に保持され、停電からの復旧時であったか否かを確実に確認することができる効果がある。 10

【図面の簡単な説明】

【0013】

【図1】パチンコ遊技機を正面からみた正面図である。

【図2】パチンコ遊技機の遊技盤を正面からみた正面図である。

【図3】パチンコ遊技機を背面からみた背面図である。

【図4】遊技制御基板（主基板）の回路構成例を示すブロック図である。

【図5】電源監視および電源バックアップのためのCPU周りの一構成例を示すブロック図である。 20

【図6】表示制御基板の回路構成例を示すブロック図である。

【図7】賞球制御基板の回路構成例を示すブロック図である。

【図8】電源基板の一構成例を示すブロック図である。

【図9】主基板におけるCPUが実行するメイン処理を示すフローチャートである。 20

【図10】初期化処理を示すフローチャートである。

【図11】2ms タイマ割込処理を示すフローチャートである。

【図12】遊技制御処理を示すフローチャートである。

【図13】停電発生割込処理を示すフローチャートである。

【図14】停電復旧処理を示すフローチャートである。

【図15】バックアップパリティデータ作成方法を説明するための説明図である。 30

【図16】表示制御コマンドデータの構成例を示す説明図である。

【図17】表示制御コマンドの構成例を示す説明図である。

【図18】特別図柄プロセス処理のプログラムの一例を示すフローチャートである。

【図19】主基板からの各制御コマンドの送出タイミング例を示す説明図である。

【図20】表示制御データ出力処理を示すフローチャートである。

【図21】表示制御コマンドデータの出力の様子を示すタイミング図である。

【図22】遊技状態復旧処理の一例を示すフローチャートである。

【図23】停電が発生した後に復旧した場合の制御状態の一例を示す説明図である。

【図24】表示制御用CPUが実行するメイン処理を示すフローチャートである。

【図25】表示制御用CPUの2ms タイマ割込処理を示すフローチャートである。 40

【図26】表示制御用CPUの表示データ読込処理を示すフローチャートである。

【図27】表示制御用CPUが実行する表示制御プロセス処理を示すフローチャートである。

【図28】表示制御プロセス処理における表示制御コマンド受信待ち処理を示すフローチャートである。

【図29】可変表示部の表示状態の一例を示す説明図である。

【図30】電源監視および電源バックアップのための賞球制御用CPU周りの一構成例を示すブロック図である。

【図31】賞球制御コマンドの構成例を示す説明図である。

【図32】賞球制御コマンドのビット構成を示す説明図である。

【図33】賞球制御コマンドデータの出力の様子を示すタイミング図である。 50

【図34】賞球制御用CPUが実行するメイン処理を示すフローチャートである。

【図35】賞球制御用CPUのタイマ割込処理を示すフローチャートである。

【図36】賞球制御手段におけるRAMの一構成例を示す説明図である。

【図37】賞球制御用CPUのコマンド受信処理を示すフローチャートである。

【図38】賞球制御処理を示すフローチャートである。

【図39】玉貸し制御処理を示すフローチャートである。

【図40】賞球制御用CPUが実行する停電発生処理を示すフローチャートである。

【図41】賞球制御用CPUの初期化処理の一例を示すフローチャートである。

【図42】電源監視および電源バックアップのための賞球制御用CPU周りの他の構成例を示すブロック図である。

10

【発明を実施するための形態】

【0014】

以下、本発明の一実施形態を図面を参照して説明する。

まず、遊技機の一例であるパチンコ遊技機の全体の構成について説明する。図1はパチンコ遊技機1を正面からみた正面図、図2はパチンコ遊技機1の内部構造を示す全体背面図、図3はパチンコ遊技機1の遊技盤を背面からみた背面図である。なお、ここでは、遊技機の一例としてパチンコ遊技機を示すが、本発明はパチンコ遊技機に限られず、例えばコイン遊技機等であってもよい。また、画像式の遊技機やスロット機に適用することもできる。

【0015】

図1に示すように、パチンコ遊技機1は、額縁状に形成されたガラス扉枠2を有する。ガラス扉枠2の下部表面には打球供給皿3がある。打球供給皿3の下部には、打球供給皿3からあふれた景品玉を貯留する余剰玉受皿4と打球を発射する打球操作ハンドル（操作ノブ）5が設けられている。ガラス扉枠2の後方には、遊技盤6が着脱可能に取り付けられている。また、遊技盤6の前面には遊技領域7が設けられている。

20

【0016】

遊技領域7の中央付近には、複数種類の図柄を可変表示するための可変表示部9と7セグメントLEDによる可変表示器10とを含む可変表示装置8が設けられている。この実施の形態では、可変表示部9には、「左」、「中」、「右」の3つの図柄表示エリアがある。可変表示装置8の側部には、打球を導く通過ゲート11が設けられている。通過ゲート11を通過した打球は、玉出口13を経て始動入賞口14の方に導かれる。通過ゲート11と玉出口13との間の通路には、通過ゲート11を通過した打球を検出するゲートスイッチ12がある。また、始動入賞口14に入った入賞球は、遊技盤6の背面に導かれ、始動口スイッチ17によって検出される。また、始動入賞口14の下部には開閉動作を行う可変入賞球装置15が設けられている。可変入賞球装置15は、ソレノイド16によって開状態とされる。

30

【0017】

可変入賞球装置15の下部には、特定遊技状態（大当たり状態）においてソレノイド21によって開状態とされる開閉板20が設けられている。この実施の形態では、開閉板20が大入賞口を開閉する手段となる。開閉板20から遊技盤6の背面に導かれた入賞球のうち一方（Vゾーン）に入った入賞球はVカウントスイッチ22で検出される。また、開閉板20からの入賞球はカウントスイッチ23で検出される。可変表示装置8の下部には、始動入賞口14に入った入賞球数を表示する4個の表示部を有する始動入賞記憶表示器18が設けられている。この例では、4個を上限として、始動入賞がある毎に、始動入賞記憶表示器18は点灯している表示部を1つずつ増やす。そして、可変表示部9の可変表示が開始される毎に、点灯している表示部を1つ減らす。

40

【0018】

遊技盤6には、複数の入賞口19, 24が設けられ、遊技球の入賞口19, 24への入賞は入賞口スイッチ19a, 24aによって検出される。遊技領域7の左右周辺には、遊技中に点滅表示される装飾ランプ25が設けられ、下部には、入賞しなかった打球を吸収

50

するアウトロ 2 6 がある。また、遊技領域 7 の外側の左右上部には、効果音を発する 2 つのスピーカ 2 7 が設けられている。遊技領域 7 の外周には、遊技効果 LED 2 8 a および遊技効果ランプ 2 8 b , 2 8 c が設けられている。

【 0 0 1 9 】

そして、この例では、一方のスピーカ 2 7 の近傍に、景品玉払出時に点灯する賞球ランプ 5 1 が設けられ、他方のスピーカ 2 7 の近傍に、補給玉が切れたときに点灯する球切れランプ 5 2 が設けられている。さらに、図 1 には、パチンコ遊技台 1 に隣接して設置され、プリペイドカードが挿入されることによって玉貸しを可能にするカードユニット 5 0 が示されている。

【 0 0 2 0 】

カードユニット 5 0 には、使用可能状態であるか否かを示す使用可表示ランプ 1 5 1 、カード内に記録された残額情報に端数 (100円未満の数) が存在する場合にその端数を打球供給皿 3 の近傍に設けられる度数表示 LED に表示させるための端数表示スイッチ 1 5 2 、カードユニット 5 0 がいずれの側のパチンコ遊技機 1 に対応しているのかを示す連結台方向表示器 1 5 3 、カードユニット 5 0 内にカードが投入されていることを示すカード投入表示ランプ 1 5 4 、記録媒体としてのカードが挿入されるカード挿入口 1 5 5 、およびカード挿入口 1 5 5 の裏面に設けられているカードリーダライタの機構を点検する場合にカードユニット 5 0 を解放するためのカードユニット錠 1 5 6 が設けられている。

【 0 0 2 1 】

打球発射装置から発射された打球は、打球レールを通って遊技領域 7 に入り、その後、遊技領域 7 を下りてくる。打球が通過ゲート 1 1 を通ってゲートスイッチ 1 2 で検出されると、可変表示器 1 0 の表示数字が連続的に変化する状態になる。また、打球が始動入賞口 1 4 に入り始動口スイッチ 1 7 で検出されると、図柄の変動を開始できる状態であれば、可変表示部 9 内の図柄が回転を始める。図柄の変動を開始できる状態でなければ、始動入賞記憶を 1 増やす。

【 0 0 2 2 】

可変表示部 9 内の画像の回転は、一定時間が経過したときに停止する。停止時の画像の組み合わせが大当たり図柄の組み合わせであると、大当たり遊技状態に移行する。すなわち、開閉板 2 0 が、一定時間経過するまで、または、所定個数 (例えば 10 個) の打球が入賞するまで開放する。そして、開閉板 2 0 の開放中に打球が特定入賞領域に入賞し V カウントスイッチ 2 2 で検出されると、継続権が発生し開閉板 2 0 の開放が再度行われる。継続権の発生は、所定回数 (例えば 15 ラウンド) 許容される。

【 0 0 2 3 】

停止時の可変表示部 9 内の画像の組み合わせが確率変動を伴う大当たり図柄の組み合わせである場合には、次に大当たりとなる確率が高くなる。すなわち、高確率状態という遊技者にとってさらに有利な状態となる。また、可変表示器 1 0 における停止図柄が所定の図柄 (当たり図柄) である場合に、可変入賞球装置 1 5 が所定時間だけ開状態になる。さらに、高確率状態では、可変表示器 1 0 における停止図柄が当たり図柄になる確率が高められるとともに、可変入賞球装置 1 5 の開放時間と開放回数が高められる。

【 0 0 2 4 】

次に、パチンコ遊技機 1 の裏面の構造について図 2 を参照して説明する。

可変表示装置 8 の背面では、図 2 に示すように、機構板 3 6 の上部に景品玉タンク 3 8 が設けられ、パチンコ遊技機 1 が遊技機設置島に設置された状態でその上方から景品玉が景品玉タンク 3 8 に供給される。景品玉タンク 3 8 内の景品玉は、誘導樋 3 9 を通って玉払出装置に至る。

【 0 0 2 5 】

機構板 3 6 には、中継基板 3 0 を介して可変表示部 9 を制御する可変表示制御ユニット 2 9 、基板ケース 3 2 に覆われ遊技制御用マイクロコンピュータ等が搭載された遊技制御基板 (主基板) 3 1 、可変表示制御ユニット 2 9 と遊技制御基板 3 1 との間の信号を中継するための中継基板 3 3 、および景品玉の払出制御を行う賞球制御用マイクロコンピュー

10

20

30

40

50

タ等が搭載された賞球制御基板 37 が設置されている。さらに、機構板 36 の下部には、モータの回転力をを利用して打球を遊技領域 7 に発射する打球発射装置 34 と、遊技効果ランプ・LED 28a, 28b, 28c、賞球ランプ 51 および球切れランプ 52 に信号を送るためのランプ制御基板 35 が設置されている。

【0026】

また、図 3 はパチンコ遊技機 1 の遊技盤を背面からみた背面図である。誘導樋 39 を通った玉は、図 3 に示されるように、球切れ検出器 187a, 187b を通過して玉供給樋 186a, 186b を経て玉払出装置 97 に至る。玉払出装置 97 から払い出された景品玉は、連絡口 45 を通ってパチンコ遊技機 1 の前面に設けられている打球供給皿 3 に供給される。連絡口 45 の側方には、パチンコ遊技機 1 の前面に設けられている余剰玉受皿 4 に連通する余剰玉通路 46 が形成されている。入賞にもとづく景品玉が多数払い出されて打球供給皿 3 が満杯になり、ついには景品玉が連絡口 45 に到達した後さらに景品玉が払い出されると景品玉は、余剰玉通路 46 を経て余剰玉受皿 4 に導かれる。さらに景品玉が払い出されると、感知レバー 47 が満タンスイッチ 48 を押圧して満タンスイッチ 48 がオンする。その状態では、玉払出装置 97 内のステッピングモータの回転が停止して玉払出装置 97 の動作が停止するとともに、必要に応じて打球発射装置 34 の駆動も停止する。なお、この実施の形態では、電気的駆動源の駆動によって遊技球を払い出す玉払出装置として、ステッピングモータの回転によって遊技球が払い出される玉払出装置 97 を例示するが、その他の駆動源によって遊技球を送り出す構造の玉払出装置を用いてもよいし、電気的駆動源の駆動によってストップを外し遊技球の自重によって払い出しがなされる構造の玉払出装置を用いてもよい。

【0027】

賞球払出制御を行うために、入賞口スイッチ 19a, 24a、始動口スイッチ 17 および V カウントスイッチ 22 からの信号が、主基板 31 に送られる。主基板 31 の CPU 56 は、始動口スイッチ 17 がオンすると 6 個の賞球払出に対応した入賞が発生したことを知る。また、カウントスイッチ 23 がオンすると 15 個の賞球払出に対応した入賞が発生したことを知る。そして、入賞口スイッチがオンすると 10 個の賞球払出に対応した入賞が発生したことを知る。なお、この実施の形態では、例えば、入賞口 24 に入賞した遊技球は、入賞口 24 からの入賞球流路に設けられている入賞口スイッチ 24a で検出され、入賞口 19 に入賞した遊技球は、入賞口 19 からの入賞球流路に設けられている入賞口スイッチ 19a で検出される。

【0028】

図 4 は、主基板 31 における回路構成の一例を示すブロック図である。なお、図 4 には、賞球制御基板 37、ランプ制御基板 35、音制御基板 70、発射制御基板 91 および表示制御基板 80 も示されている。主基板 31 には、プログラムに従ってパチンコ遊技機 1 を制御する基本回路 53 と、ゲートスイッチ 12、始動口スイッチ 17、V カウントスイッチ 22、カウントスイッチ 23 および入賞口スイッチ 19a, 24a からの信号を基本回路 53 に与えるスイッチ回路 58 と、可変入賞球装置 15 を開閉するソレノイド 16 および開閉板 20 を開閉するソレノイド 21 を基本回路 53 からの指令に従って駆動するソレノイド回路 59 と、始動記憶表示器 18 の点灯および滅灯を行うとともに 7 セグメント LED による可変表示器 10 と装飾ランプ 25 とを駆動するランプ・LED 回路 60 とが搭載されている。

【0029】

また、基本回路 53 から与えられるデータに従って、大当たりの発生を示す大当たり情報、可変表示部 9 の画像表示開始に利用された始動入賞球の個数を示す有効始動情報、確率変動が生じたことを示す確変情報等をホール管理コンピュータ等のホストコンピュータに対して出力する情報出力回路 64 を含む。

【0030】

基本回路 53 は、ゲーム制御用のプログラム等を記憶する ROM 54、ワークメモリとして使用される記憶手段の一例である RAM 55、制御用のプログラムに従って制御動作

10

20

30

40

50

を行う C P U 5 6 および I / O ポート部 5 7 を含む。この実施の形態では、R O M 5 4 , R A M 5 5 は C P U 5 6 に内蔵されている。すなわち、C P U 5 6 は、1 チップマイクロコンピュータである。なお、1 チップマイクロコンピュータは、少なくとも R A M 5 5 が内蔵されていればよく、R O M 5 4 および I / O ポート部 5 7 は外付けであっても内蔵されていてもよい。また、I / O ポート部 5 7 は、マイクロコンピュータにおける情報入出力可能な端子である。

【 0 0 3 1 】

さらに、主基板 3 1 には、電源投入時に基本回路 5 3 をリセットするための初期リセット回路 6 5 と、基本回路 5 3 から与えられるアドレス信号をデコードして I / O ポート部 5 7 のうちのいずれかの I / O ポートを選択するための信号を出力するアドレスデコード回路 6 7 とが設けられている。10

なお、玉払出装置 9 7 から主基板 3 1 に入力されるスイッチ情報もあるが、図 4 ではそれらは省略されている。

【 0 0 3 2 】

遊技球を打撃して発射する打球発射装置は発射制御基板 9 1 上の回路によって制御される駆動モータ 9 4 で駆動される。そして、駆動モータ 9 4 の駆動力は、操作ノブ 5 の操作量に従って調整される。すなわち、発射制御基板 9 1 上の回路によって、操作ノブ 5 の操作量に応じた速度で打球が発射されるように制御される。

【 0 0 3 3 】

図 5 は、電源監視および電源バックアップのための C P U 5 6 周りの一構成例を示すブロック図である。図 5 に示すように、電源基板に搭載されている第 1 の電源監視回路（第 1 の電源監視手段）からの電圧低下信号が、C P U 5 6 の割込端子（I R Q 端子）に接続されている。第 1 の電源監視回路は、遊技機が使用する各種直流電源のうちのいずれかの電源の電圧を監視して電源電圧低下を検出する回路である。従って、C P U 5 6 は、割込処理によって電源断の発生を確認することができる。20

【 0 0 3 4 】

主基板 3 1 には、第 2 の電源監視回路 9 0 3 が搭載されている。この例では、第 2 の電源監視回路 9 0 3 において、電源監視用 I C 9 0 4 が、第 1 の電源監視回路が監視する電源電圧と等しい電源電圧である + 3 0 V 電源電圧を監視して電圧値が所定値以下になるとローレベルの電圧低下信号を発生する。そして、例えば、電源基板に搭載される第 1 の電源監視回路の検出電圧（電圧低下信号を出力することになる電圧）を + 1 6 V とし、第 2 の電源監視回路 9 0 3 の検出電圧を + 8 V とする。そのように構成した場合には、同一の電圧を監視するので、第 1 の電圧監視回路が電圧低下信号を出力するタイミングと第 2 の電圧監視回路が電圧低下信号を出力するタイミングの差を所望の所定期間に確実に設定することができる。所望の所定期間とは、第 1 の電源監視回路からの電圧低下信号に応じて電源断時処理を開始してから電源断時処理が確実に完了するまでの期間である。30

【 0 0 3 5 】

第 2 の電源監視回路 9 0 3 からの電圧低下信号は、初期リセット回路 6 5 からの初期リセット信号と論理和をとられた後に、C P U 5 6 のリセット端子に入力される。従って、C P U 5 6 は、初期リセット回路 6 5 からの初期リセット信号がローレベルを呈しているとき、または、第 2 の電源監視回路 9 0 3 からの電圧低下信号がローレベルを呈しているときに、リセット状態（非動作状態）になる。40

【 0 0 3 6 】

なお、初期リセット回路 6 5 のリセット I C 6 5 1 は、遊技機に電源が投入され + 5 V 電源の電圧が上昇していくときに、+ 5 V 電源電圧が所定値以上になると、出力信号をハイレベルにする。すなわち、初期リセット信号をオフ状態にする。

【 0 0 3 7 】

C P U 5 6 等の駆動電源である + 5 V 電源から電力が供給されていない間、R A M の少なくとも一部は、電源基板から供給されるバックアップ電源によってバックアップされている。この例では、C P U 5 6 のバックアップ電源端子（V BB ）にバックアップ電源が接50

続されている。従って、遊技機に対する電源が断してもCPU56に内蔵されたRAMの内容は保存される。そして、+5V電源が復旧すると、初期リセット回路65からリセット信号が発せられるので、CPU56は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復旧時には停電発生時の遊技状態に復帰することができる。

【0038】

また、CPU56のバックアップ電源端子とグラウンドとの間には、コンデンサ909が接続されている。ノイズ対策および電源電圧の平滑化のためにはコンデンサ909の容量は比較的大きいことが望ましい。ところで、後述するように、電源基板に設けられているバックアップ電源は、バックアップされるRAMに対して遮断可能である。よって、コンデンサ909の容量が大きいと、バックアップ用電源遮断時に、コンデンサ909によってRAMがバックアップされてしまう可能性がある。また、コンデンサ909の容量が小さいと、ノイズ対策および電源電圧の平滑化の作用が十分に果たされない。

10

【0039】

従って、バックアップ電源によって遊技機の電源時にもRAMの内容が保存され、かつ、バックアップ用電源の遮断が可能な遊技機では、コンデンサ909の静電容量が適切に選定される必要がある。

【0040】

この実施の形態では、バックアップ用電源が遮断されたときに、例えば、数秒程度RAMの内容が保持される容量を選定する。この実施の形態で用いられるCPU56については、そのような容量は、1000pF～0.1μF程度（保持時間1～4秒程度に対応）である。この値は、電源端子（VDD端子）に接続されているコンデンサ908の容量よりも小さい。

20

【0041】

なお、上記の値は単なる例であって、コンデンサ909の容量は、バックアップ用電源の遮断処理時間によって確実にRAMの内容がクリアされ、かつ、想定されるノイズを吸収できるような値に選定される。

【0042】

図5には、電源基板に搭載されている第1の電源監視回路からの電圧低下信号に対するノイズ除去のための回路も示されている。ノイズ除去のための回路構成は、フェライトビーズ906、シュミットトリガタイプの2つの反転回路907, 909および反転回路907, 909の間に設置されたコンデンサ908からなっている。フェライトビーズ906は、主として電磁波ノイズを除去する。また、シュミットトリガタイプの反転回路907, 909は、なまった波形を整形するのに効果的である。そして、コンデンサ908は、なまった波形を整形するとともに瞬時的なパルス状のノイズを吸収する。

30

【0043】

図6は、表示制御基板80内の回路構成を、可変表示部9の一実現例であるCRT82および主基板31の出力ポート（ポートA, B）571, 572および出力バッファ回路63とともに示すブロック図である。出力ポート571からは8ビットのデータが出力され、出力ポート572からは1ビットのストローブ信号（INT信号）が出力される。

40

【0044】

表示制御用CPU101は、制御データROM102に格納されたプログラムに従って動作し、主基板31からノイズフィルタ107および入力バッファ回路105を介してストローブ信号が入力されると、入力バッファ回路105を介して表示制御コマンドを受信する。入力バッファ回路105として、例えば汎用ICである74HC244を使用することができる。なお、表示制御用CPU101がI/Oポートを内蔵していない場合には、入力バッファ回路105と表示制御用CPU101との間に、I/Oポートが設けられる。

【0045】

そして、表示制御用CPU101は、受信した表示制御コマンドに従って、CRT82

50

に表示される画面の表示制御を行う。具体的には、表示制御コマンドに応じた指令を VDP103 に与える。VDP103 は、キャラクタ ROM86 から必要なデータを読み出す。VDP103 は、入力したデータに従って CRT82 に表示するための画像データを生成し、その画像データを VRAM87 に格納する。そして、VRAM87 内の画像データは、R, G, B 信号に変換され、D-A 変換回路 104 でアナログ信号に変換されて CRT82 に出力される。

【0046】

なお、図 6 には、VDP103 をリセットするためのリセット回路 83、VDP103 に動作クロックを与えるための発振回路 85、および使用頻度の高い画像データを格納するキャラクタ ROM86 も示されている。キャラクタ ROM86 に格納される使用頻度の高い画像データとは、例えば、CRT82 に表示される人物、動物、または、文字、図形もしくは記号等からなる画像などである。

10

【0047】

図 7 は、賞球制御基板 37 および玉払装置 97 の構成要素などの賞球に関連する構成要素を示すブロック図である。図 7 に示すように、満タンスイッチ 48 からの検出信号は、中継基板 71 を介して主基板 31 の I/O ポート 57 に入力される。満タンスイッチ 48 は、余剰玉受皿 4 の満タンを検出するスイッチである。

【0048】

球切れ検出スイッチ 167 および球切れスイッチ 187 (187a, 187b) からの検出信号は、中継基板 72 および中継基板 71 を介して主基板 31 の I/O ポート 57 に入力される。球切れ検出スイッチ 167 は景品玉タンク 38 内の補給玉の不足を検出するスイッチであり、球切れスイッチ 187 は、景品玉通路内の景品玉の有無を検出するスイッチである。

20

【0049】

主基板 31 の CPU56 は、球切れ検出スイッチ 167 または球切れスイッチ 187 からの検出信号が球切れ状態を示しているか、または、満タンスイッチ 48 からの検出信号が満タン状態を示していると、玉貸し禁止を指示する賞球制御コマンドを送出する。玉貸し禁止を指示する賞球制御コマンドを受信すると、賞球制御基板 37 の賞球制御用 CPU371 は、玉貸し処理を停止する。

【0050】

30

さらに、賞球カウントスイッチ 301A および玉貸しカウントスイッチ 301B からの検出信号も、中継基板 72 および中継基板 71 を介して主基板 31 の I/O ポート 57 に入力される。また、賞球カウントスイッチ 301A および玉貸しカウントスイッチ 301B は、玉払装置 97 の賞球機構部分に設けられ、実際に払い出された賞球を検出する。

【0051】

入賞があると、賞球制御基板 37 には、主基板 31 の出力ポート (ポート G, H) 577, 578 から賞球個数を示す賞球制御コマンドが入力される。出力ポート 577 は 8 ビットのデータを出力し、出力ポート 578 は 1 ビットのストローブ信号 (INT 信号) を出力する。賞球個数を示す賞球制御コマンドは、入力バッファ回路 373 を介して I/O ポート 372a に入力される。賞球制御用 CPU371 は、I/O ポート 372a を介して賞球制御コマンドを入力し、賞球制御コマンドに応じて玉払装置 97 を駆動して賞球払出を行う。なお、この実施の形態では、賞球制御用 CPU371 は、1 チップマイクロコンピュータであり、少なくとも RAM が内蔵されている。

40

【0052】

賞球制御用 CPU371 は、出力ポート 372g を介して、貸し玉数を示す玉貸し個数信号をターミナル基板 160 に出力し、ブザー駆動信号をブザー基板 75 に出力する。ブザー基板 75 にはブザーが搭載されている。さらに、出力ポート 372e を介して、エラー表示用 LED374 にエラー信号を出力する。

【0053】

さらに、賞球制御基板 37 の入力ポート 372b には、中継基板 72 を介して、賞球力

50

ウントスイッチ 301A の検出信号の検出信号が入力される。賞球制御基板 37 からの払出モータ 289 への駆動信号は、出力ポート 372c および中継基板 72 を介して玉払出装置 97 の賞球機構部分における払出モータ 289 に伝えられる。

【0054】

カードユニット 50 には、カードユニット制御用マイクロコンピュータが搭載されている。また、カードユニット 50 には、端数表示スイッチ 152、連結台方向表示器 153、カード投入表示ランプ 154 およびカード挿入口 155 が設けられている（図 1 参照）。残高表示基板 74 には、打球供給皿 3 の近傍に設けられている度数表示 LED、玉貸しスイッチおよび返却スイッチが接続される。

【0055】

残高表示基板 74 からカードユニット 50 には、遊技者の操作に応じて、玉貸しスイッチ信号および返却スイッチ信号が賞球制御基板 37 を介して伝えられる。また、カードユニット 50 から残高表示基板 74 には、プリペイドカードの残高を示すカード残高表示信号および玉貸し可表示信号が賞球制御基板 37 を介して伝えられる。カードユニット 50 と賞球制御基板 37 の間では、ユニット操作信号（BRDY 信号）、玉貸し要求信号（BRQ 信号）、玉貸し完了信号（EXS 信号）およびパチンコ機動作信号（PRDY 信号）が I/O ポート 372f を介してやりとりされる。

【0056】

パチンコ遊技機 1 の電源が投入されると、賞球制御基板 37 の賞球制御用 CPU 371 は、カードユニット 50 に PRDY 信号を出力する。カードユニット 50 においてカードが受け付けられ、玉貸しスイッチが操作され玉貸しスイッチ信号が入力されると、カードユニット制御用マイクロコンピュータは、賞球制御基板 37 に BRDY 信号を出力する。この時点から所定の遅延時間が経過すると、カードユニット制御用マイクロコンピュータは、賞球制御基板 37 に BRQ 信号を出力する。そして、賞球制御基板 37 の賞球制御用 CPU 371 は、払出モータ 289 を駆動し、所定個の貸し玉を遊技者に払い出す。そして、払出が完了したら、賞球制御用 CPU 371 は、カードユニット 50 に EXS 信号を出力する。

【0057】

以上のように、カードユニット 50 からの信号は全て賞球制御基板 37 に入力される構成になっている。従って、玉貸し制御に関して、カードユニット 50 から主基板 31 に信号が入力されることはなく、主基板 31 の基本回路 53 にカードユニット 50 の側から不正に信号が入力される余地はない。なお、主基板 31 および賞球制御基板 37 には、ソレノイドおよびモータやランプを駆動するためのドライバ回路が搭載されているが、図 7 では、それらの回路は省略されている。

【0058】

なお、この実施の形態ではカードユニット 50 が設けられている場合を例にするが、コイン投入に応じてその金額に応じた遊技球を貸し出す場合にも本発明を適用できる。

【0059】

図 8 は、電源基板 910 の一構成例を示すブロック図である。電源基板 910 は、主基板 31、表示制御基板 80、音制御基板 70、ランプ制御基板 35 および賞球制御基板 37 等の遊技装置制御基板と独立して設置され、遊技機内の各遊技装置制御基板および機構部品が使用する電圧を生成する。この例では、AC 24V、DC +30V、DC +21V、DC +12V および DC +5V を生成する。また、バックアップ電源となるコンデンサ 916 は、DC +5V すなわち各基板上の IC 等を駆動する電源のラインから充電される。

【0060】

トランジスタ 911 は、交流電源からの交流電圧を 24V に変換する。AC 24V 電圧は、コネクタ 915 に出力される。また、整流回路 912 は、AC 24V から +30V の直流電圧を生成し、DC - DC コンバータ 913 およびコネクタ 915 に出力する。DC - DC コンバータ 913 は、+21V、+12V および +5V を生成してコネクタ 915 に出

10

20

30

40

50

力する。コネクタ 915 は例えば中継基板に接続され、中継基板から各遊技装置制御基板および機構部品に必要な電圧の電力が供給される。なお、トランス 911 の入力側には、遊技機に対する電源供給を停止したり開始させたりするための電源スイッチ 918 が設置されている。

【0061】

D C - D C コンバータ 913 からの +5 V ラインは分岐してバックアップ +5 V ラインを形成する。バックアップ +5 V ラインとグラウンドレベルとの間には大容量のコンデンサ 916 が接続されている。コンデンサ 916 は、遊技機に対する電力供給が遮断されたときの遊技装置制御基板のバックアップ RAM (電源バックアップされている RAM すなわち記憶内容保持状態となりうる記憶手段) に対して記憶状態を保持できるように電力を供給するバックアップ電源となる。また、+5 V ラインとバックアップ +5 V ラインとの間に、逆流防止用のダイオード 917 が挿入される。

10

【0062】

なお、バックアップ電源として、+5 V 電源から充電可能な電池を用いてもよい。電池を用いる場合には、+5 V 電源から電力供給されない状態が所定時間継続すると容量がなくなるような充電池が用いられる。

【0063】

また、電源基板 910 には、上述した第 1 の電源回路を構成する電源監視用 IC 902 が搭載されている。電源監視用 IC 902 は、+30 V 電源電圧を導入し、+30 V 電源電圧を監視することによって電源断の発生を検出する。具体的には、+30 V 電源電圧が所定値 (この例では +16 V) 以下になつたら、電源断が生ずるとして電圧低下信号を出力する。なお、+30 V 電源電圧は、交流から直流に変換された直後の電圧である。電源監視用 IC 902 からの電圧低下信号は、主基板 31 や賞球制御基板 37 等に供給される。

20

【0064】

電源監視用 IC 902 が電源断を検知するための所定値は、通常時の電圧より低いが、各遊技装置制御基板上の CPU が暫くの間動作しうる程度の電圧である。また、電源監視用 IC 902 が、CPU を駆動するための電圧 (この例では +5 V) よりも高く、かつ、交流から直流に変換された直後の電圧を監視するように構成されているので、CPU が必要とする電圧に対して監視範囲を広げることができる。従って、より精密な監視を行うことができる。さらに、監視電圧として +30 V を用いる場合には、遊技機の各種スイッチに供給される電圧が +12 V であることから、電源瞬断時のスイッチオン誤検出の防止も期待できる。すなわち、+30 V 電源の電圧を監視すると、+30 V 作成の以降に作られる +12 V が落ち始める以前の段階でその低下を検出できる。よって、+12 V 電源の電圧が低下するとスイッチ出力がオン状態を呈するようになるが、+12 V より早く低下する +30 V 電源電圧を監視して電源断を認識すれば、スイッチ出力がオン状態を呈する前に電源復旧待ちの状態に入つてスイッチ出力を検出しない状態となることができる。

30

【0065】

また、電源監視用 IC 902 は、遊技装置制御基板とは別個の電源基板 910 に搭載されているので、第 1 の電源監視回路から複数の遊技装置制御基板に電圧低下信号を供給することができる。電圧低下信号を必要とする遊技装置制御基板が幾つあっても第 1 の電源監視手段は 1 つ設けられていればよいので、各遊技装置制御基板における各遊技装置制御手段が後述する電源復帰制御を行つても、遊技機のコストはさほど上昇しない。

40

【0066】

さらに、電源基板 910 には、初期化操作スイッチ 919 が搭載されている。この例では、初期化操作スイッチ 919 が押下されると、コンデンサ 916 が抵抗を介して接地され、コンデンサ 916 に蓄えられていた電荷が放電される。従つて、バックアップ電源の電位が 0 V になってバックアップ電源が遮断された状態になる。

【0067】

ここでは、バックアップ電源の遮断手段として一方が接地され他方がコンデンサ 916

50

に接続される初期化操作スイッチ 919 を例示するが、遮断手段は、コンデンサの両端を短絡するスイッチであってもよい。コネクタ 915 を外すことによってバックアップ電源の遮断処理を行うことができる。

【0068】

なお、初期化操作スイッチ 919 の出力を主基板 31 の C P U 56 に入力ポートを介して入力し、入力ポートを介して C P U 56 が遊技機の電源投入時等に初期化操作スイッチ 919 の状態を確認し、初期化操作スイッチ 919 の押下を検知したら R A M の内容をソフトウエア的に初期化するようにしてもよい。また、バックアップ電源と C P U 56 のバックアップ電源端子との間にスイッチ回路を置き、C P U 56 が初期化操作スイッチ 919 の押下を検知したらスイッチ回路をオフ状態にするようにしてもよい。

10

【0069】

この実施の形態では、他の制御基板とは独立して設置される電源基板 910 に電源スイッチ 918 および初期化操作スイッチ 919 が搭載されているので、遊技盤の入れ替え等の場合に入れ替え後の遊技盤に対して電源基板 910 をそのまま使用しても、入れ替え後の遊技盤において、後述する電源スイッチ 918 および初期化操作スイッチ 919 を利用した停電処理を実行することができる。

【0070】

次に遊技機の動作について説明する。

図 9 は、主基板 31 における C P U 56 が実行するメイン処理を示すフローチャートである。遊技機に対する電源が投入されると、メイン処理において、C P U 56 は、まず、停電からの復旧時であったか否か確認する（ステップ S1）。停電からの復旧時であったか否かは、例えば、電源断時にバックアップ R A M 領域に設定される電源断フラグによって確認される。

20

【0071】

すなわち、R A M 領域が電源バックアップされている状態で遊技機に電源が再投入されると R A M には電源断時の状態が保存されているので電源断フラグも正確に保存されている。R A M 領域が電源バックアップされていない状態で遊技機に電源が投入されると、R A M の内容は不定になっているので、電源断フラグの値は正しくない。従って、電源断フラグのセット状態に応じて停電からの復旧時であったか否か確認することができる。なお、仮に、電源バックアップされていない状態で遊技機に電源が投入されたときに電源断フラグがセット状態になってしまったとしても、後述するパリティ診断によって、停電からの復旧時であったと誤って判断されてしまうことは防止される。

30

【0072】

停電からの復旧時であった場合には、C P U 56 は、後述する停電復旧処理を実行する（ステップ S4）。停電からの復旧時でない場合には、C P U 56 は、通常の初期化処理を実行する（ステップ S1, S2）。その後、メイン処理では、タイマ割込フラグの監視（ステップ S6）の確認が行われるループ処理に移行する。なお、ループ内では、表示用乱数更新処理（ステップ S5）も実行される。

【0073】

通常の初期化処理では、図 10 に示すように、レジスタおよび R A M のクリア処理（ステップ S2a）と、必要な初期値設定処理（ステップ S2b）が行われた後に、2 m s 毎に定期的にタイマ割込がかかるように C P U 56 に設けられているタイマレジスタの初期設定（タイムアウトが 2 m s であることと繰り返しタイマが動作する設定）が行われる（ステップ S2c）。すなわち、ステップ S2c で、タイマ割込を能動化する処理と、タイマ割込インターバルを設定する処理とが実行される。

40

【0074】

従って、この実施の形態では、C P U 56 の内部タイマが繰り返しタイマ割込を発生するように設定される。この実施の形態では、繰り返し周期は 2 m s に設定される。そして、図 11 に示すように、タイマ割込が発生すると、C P U 56 は、タイマ割込フラグをセットする（ステップ S11）。

50

【0075】

CPU56は、ステップS6において、タイマ割込フラグがセットされたことを検出すると、タイマ割込フラグをリセットするとともに（ステップS7）、遊技制御処理を実行する（ステップS9）。以上の制御によって、この実施の形態では、遊技制御処理は2ms毎に起動されることになる。なお、この実施の形態では、タイマ割込処理ではフラグセットのみがなされ、遊技制御処理はメイン処理において実行されるが、タイマ割込処理で遊技制御処理を実行してもよい。

【0076】

図12は、遊技制御処理を示すフローチャートである。遊技制御処理において、CPU56は、まず、表示制御基板80に送出される表示制御コマンドをRAM55の所定の領域に設定する処理を行った後に（表示制御データ設定処理：ステップS21）、表示制御コマンドを出力する処理を行う（表示制御データ出力処理：ステップS22）。

10

【0077】

次いで、各種出力データの格納領域の内容を各出力ポートに出力する処理を行う（データ出力処理：ステップS23）。また、ホール管理用コンピュータに出力される大当たり情報、始動情報、確率変動情報などの出力データを格納領域に設定する出力データ設定処理を行う（ステップS24）。さらに、パチンコ遊技機1の内部に備えられている自己診断機能によって種々の異常診断処理が行われ、その結果に応じて必要ならば警報が発せられる（エラー処理：ステップS25）。

【0078】

20

次に、遊技制御に用いられる大当たり判定用の乱数等の各判定用乱数を示す各カウンタを更新する処理を行う（ステップS26）。

【0079】

さらに、CPU56は、特別図柄プロセス処理を行う（ステップS27）。特別図柄プロセス制御では、遊技状態に応じてパチンコ遊技機1を所定の順序で制御するための特別図柄プロセスフラグに従って該当する処理が選び出されて実行される。そして、特別図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。また、普通図柄プロセス処理を行う（ステップS28）。普通図柄プロセス処理では、7セグメントLEDによる可変表示器10を所定の順序で制御するための普通図柄プロセスフラグに従って該当する処理が選び出されて実行される。そして、普通図柄プロセスフラグの値は、遊技状態に応じて各処理中に更新される。

30

【0080】

さらに、CPU56は、スイッチ回路58を介して、ゲートセンサ12、始動口センサ17、カウントセンサ23および入賞口スイッチ19a, 24aの状態を入力し、各入賞口や入賞装置に対する入賞があったか否か判定する（スイッチ処理：ステップS29）。CPU56は、さらに、停止図柄の種類を決定する乱数等の表示用乱数を更新する処理を行う（ステップS30）。

【0081】

また、CPU56は、賞球制御基板37との間の信号処理を行う（ステップS31）。すなわち、所定の条件が成立すると賞球制御基板37に賞球制御コマンドを出力する。賞球制御基板37に搭載されている賞球制御用CPUは、賞球制御コマンドに応じて玉払装置97を駆動する。

40

【0082】

以上のように、メイン処理には遊技制御処理に移行すべきか否かを判定する処理が含まれ、CPU56の内部タイマが定期的に発生するタイマ割込にもとづくタイマ割込処理で遊技制御処理に移行すべきか否かを判定するためのフラグがセットされるので、遊技制御処理の全てが確実に実行される。つまり、遊技制御処理の全てが実行されるまでは、次の遊技制御処理に移行すべきか否かの判定が行われないので、遊技制御処理中の全ての各処理が実行完了することは保証されている。

【0083】

50

従来の一般的な遊技制御処理は、定期的に発生する外部割込によって、強制的に最初の状態に戻されていた。図12に示された例に則して説明すると、例えば、ステップS31の処理中であっても、強制的にステップS21の処理に戻されていた。つまり、遊技制御処理中の全ての各処理が実行完了する前に、次の遊技制御処理が開始されてしまう可能性があった。

【0084】

なお、ここでは、主基板31のCPU56が実行する遊技制御処理は、CPU56の内部タイマが定期的に発生するタイマ割込にもとづくタイマ割込処理でセットされるフラグに応じて実行されたが、定期的に（例えば2ms毎）信号を発生するハードウェア回路を設け、その回路からの信号をCPU56の外部割込端子に導入し、割込信号によって遊技制御処理に移行すべきか否かを判定するためのフラグをセットするようにしてもよい。そのように構成した場合にも、遊技制御処理の全てが実行されるまでは、フラグの判定が行われないので、遊技制御処理中の全ての各処理が実行完了することが保証される。

10

【0085】

図13は、電源基板910の第1の電源監視回路からの電圧低下信号にもとづく割込に応じて実行される停電発生割込処理の一例を示すフローチャートである。停電発生割込処理において、CPU56は、まず、割込禁止に設定する（ステップS41）。停電発生処理ではRAM内容の保存を確実にするためにチェックサムの生成処理を行う。その処理中に他の割込処理が行われたのではチェックサムの生成処理が完了しないうちにCPUが動作し得ない電圧にまで低下してしまうことがことも考えられるので、まず、他の割込が生じないような設定がなされる。

20

【0086】

次いで、CPU56は、全ての出力ポートをオフ状態にする（ステップS42）。そして、必要ならば各レジスタの内容をバックアップRAM領域に格納する（ステップS43）。また、電源断フラグをセットする（ステップS44）。さらに、バックアップRAM領域のバックアップチェックデータ領域に適当な初期値を設定し（ステップS45）、初期値およびバックアップRAM領域のデータについて順次排他的論理和をとって（ステップS46）、最終的な演算値をバックアップparityデータ領域に設定する（ステップS47）。その後、RAMアクセス禁止状態にする（ステップS48）。電源電圧が低下していくときには、各種信号線のレベルが不安定になってRAM内容が化ける可能性があるが、このようにRAMアクセス禁止状態にしておけば、バックアップRAM内のデータが化けることはない。

30

【0087】

次いで、CPU56は、ホールト命令（HALT命令）を発行する（ステップS49）。すなわち、CPU自身を、リセット解除または割込発生以外では動作しない状態にする。ただし、ステップS41で割込禁止に設定されているので、割込は発生しない。従って、図5に示された電源監視用IC904からのリセット信号によって外部から動作禁止状態にされる前に、内部的に動作停止状態になる。よって、電源断時に確実にCPU56は動作停止する。その結果、上述したRAMアクセス禁止の制御および動作停止制御によって、電源電圧が低下していくことに伴って生ずる可能性がある異常動作に起因するRAMの内容破壊等を確実に防止することができる。

40

【0088】

なお、この実施の形態では、停電発生割込処理は、最終部でホールト命令を発行するように構成されるが、プログラムをループ状態にしてもよい。

【0089】

また、RAMアクセス禁止にする前にセットされる電源断フラグは、上述したように、電源投入時において停電からの復旧か否かを判断する際に使用される。また、ステップS41からS49の処理は、第2の電源監視手段が電圧低下信号を発生する前に完了する。換言すれば、第2の電源監視手段が電圧低下信号を発生する前に完了するように、第1の電圧監視手段および第2の電圧監視手段の検出電圧の設定が行われている。

50

【0090】

図14は、停電復旧処理（ステップS4）の一例を示すフローチャートである。停電復旧処理において、CPU56は、まず、バックアップRAM領域のデータチェック（この例ではパリティチェック）を行う（ステップS51）。不測の電源断が生じた後に復旧した場合には、バックアップRAM領域のデータは保存されていたはずであるから、チェック結果は正常になる。チェック結果が正常でない場合には、内部状態を電源断時の状態に戻すことができないので、停電復旧時でない電源投入時に実行される初期化処理（ステップS2）と同様の初期化処理を実行する（ステップS52, S54）。

【0091】

チェック結果が正常であれば、CPU56は、内部状態を電源断時の状態に戻すための遊技状態復旧処理を行うとともに（ステップS53）、電源断フラグをクリアする（ステップS55）。

10

【0092】

なお、ここでは、ステップS1で停電からの復旧か否かを確認し、停電からの復旧時であればパリティチェックを行ったが、最初に、パリティチェックを実行し、チェック結果が正常でなければ停電からの復旧ではないと判断してステップS2の初期化処理を実行し、チェック結果が正常であれば遊技状態復帰処理を行ってもよい。すなわち、パリティチェックの結果をもって停電からの復旧であるか否かを判断してもよい。

【0093】

図15は、バックアップパリティデータ作成方法を説明するための説明図である。ただし、図15に示す例では、簡単のために、バックアップデータRAM領域のデータのサイズを3バイトとする。電源電圧低下にもとづく停電発生処理において、図15（A）に示すように、バックアップチェックデータ領域に、初期データ（この例では00H）が設定される。次に、「00H」と「F0H」の排他的論理和がとられ、その結果と「16H」の排他的論理和がとられる。さらに、その結果と「DFH」の排他的論理和がとられる。そして、その結果（この例では「39H」）がバックアップパリティデータ領域に設定される。

20

【0094】

電源が再投入されたときには、停電復旧処理においてパリティ診断が行われるが、図15（B）はパリティ診断の例を示す説明図である。バックアップ領域の全データがそのまま保存されていれば、電源再投入時に、図15（A）に示すようなデータがバックアップ領域に設定されている。

30

【0095】

ステップS51の処理において、CPU56は、バックアップRAM領域のバックアップパリティデータ領域に設定されていたデータ（この例では「39H」）を初期データとして、バックアップデータ領域の各データについて順次排他的論理和をとる処理を行う。バックアップ領域の全データがそのまま保存されていれば、最終的な演算結果は、「00H」、すなわちバックアップチェックデータ領域に設定されているデータと一致する。バックアップRAM領域内のデータにビット誤りが生じていた場合には、最終的な演算結果は「00H」にならない。

40

【0096】

よって、CPU56は、最終的な演算結果とバックアップチェックデータ領域に設定されているデータとを比較して、一致すればパリティ診断正常とする。一致しなければ、パリティ診断異常とする。

【0097】

以上のように、この実施の形態では、遊技制御手段には、遊技機の電源が断しても、所定期間電源バックアップされる記憶手段（この例ではバックアップRAM）が設けられ、電源投入時に、CPU56（具体的にはCPU56が実行するプログラム）は、記憶手段がバックアップ状態にあればバックアップデータにもとづいて遊技状態を回復させる遊技状態復旧処理（ステップS53）を行うように構成される。

50

【0098】

なお、この実施の形態では、電源断時に電源断フラグがセットされ、電源投入時に電源断フラグがセットされていれば、バックアップRAMに記憶されている制御データにもとづいて遊技状態が復旧されるのであるが、電源断時にプログラムカウンタの値をバックアップRAMに保存し、電源投入時に電源断フラグがセットされていれば、保存されているプログラムカウンタの値を戻して、電源断時に実行されていたプログラム部分から制御を再開するようにしてもよい。

【0099】

また、制御データ（遊技の進行に応じて変動する制御データ）の例として、特別図柄の変動および大当たり遊技に関連する特別図柄プロセスフラグ（始動入賞待ち、特別図柄変動中、大当たり中、大入賞口開放中等の状態を示すフラグ）、停電発生時に送出中であった表示制御コマンド、停電発生時までに経過した特別図柄の変動期間、客待ち表示時間、大入賞口開放経過時間等のタイマ値、確変か否かの状態、保留記憶数、エラーか否かの状態を示すデータがある。

10

【0100】

普通図柄の変動に関連する制御データとして、普通図柄プロセスフラグ、可変入賞球装置の開放経過時間、保留記憶数等を示すデータがある。また、各種ランプ・LEDの表示状態を示すデータがある。例えば、特別図柄変動に関する始動入賞記憶表示、普通図柄変動に関する始動入賞記憶表示、遊技演出のための各種ランプ・LEDの表示状態、賞球ランプ・玉切れランプの表示状態を示すデータがある。さらには、音発生状態を示すデータもある。

20

【0101】

また、後述する賞球制御手段では、遊技の進行に応じて変動する制御データとして、賞球数や玉貸し数を示すデータがある。

【0102】

この実施の形態では、図8に示されたように電源基板910に第1の電源監視手段が搭載され、図5に示されたように主基板31に第2の電源監視手段が搭載されている。そして、電源電圧が低下していくときに、第2の電源監視手段（この例では電源監視用IC904）が電圧低下信号を発生する時期は、第1の電源監視手段（この例では電源監視用IC902）が電圧低下信号を発生する時期よりも遅くなるように設定されている。さらに、第2の電源監視手段からの電圧低下信号は、CPU56のリセット端子に入力されている。

30

【0103】

すると、CPU56は、第1の電源監視手段（電源監視用IC902）からの電圧低下信号にもとづいて停電発生処理（電源断時処理）を実行した後にホールト状態に入るのであるが、ホールト状態において、リセット状態に入ることになる。すなわち、CPU56の動作が完全に停止する。ホールト状態では+5V電源電圧値が徐々に低下するので入出力状態が不定になるが、CPU56はリセット状態になるので、不定データにもとづいて異常動作してしまうことは防止される。

【0104】

40

このように、この実施の形態では、CPU56が、第1の電源監視手段からの検出出力の入力に応じてホールト状態に入るとともに、第2の電源監視手段からの検出出力の入力に応じてシステムリセットされるように構成したので、電源断時に確実なデータ保存を行うことができ、遊技者に不利益がもたらされることを防止することができる。

【0105】

なお、この実施の形態では、電源監視用IC902, 904は、同一の電源電圧を監視しているが、異なる電源電圧を監視してもよい。例えば、電源基板910の第1の電源監視回路が+30V電源電圧を監視し、主基板31の第2の電源監視回路が+5V電源電圧を監視してもよい。そして、第2の電源監視回路がローレベルの電圧低下信号を発生するタイミングは第1の電源監視回路が電圧低下信号を発生するタイミングに対して遅くなる

50

ように、主基板 31 の電源監視用 I C 904 のしきい値レベル（電圧低下信号を発生する電圧レベル）が設定される。例えば、しきい値は 4.25V である。4.25V は、通常時の電圧より低いが、CPU56 が暫くの間動作しうる程度の電圧である。

【0106】

また、上記の実施の形態では、CPU56 は、マスク可能外部割込端子（IRQ 端子）を介して電源基板からの第 1 の電圧低下信号（第 1 の電源監視手段からの電圧低下信号）を検知したが、第 1 の電圧低下信号をマスク不能割込割込端子（NMI 端子）に導入してもよい。その場合には、NMI 処理で電源断時処理が実行される。また、入力ポート 570 を介して電源基板からの第 1 の電圧低下信号を検知してもよい。その場合には、メイン処理において入力ポートの監視が行われる。

10

【0107】

また、IRQ 端子を介して電源基板からの第 1 の電圧低下信号を検知する場合に、メイン処理のステップ S10 の遊技制御処理の開始時に IRQ 割込マスクをセットし、遊技制御処理の終了時に IRQ 割込マスクを解除するようにしてもよい。そのようにすれば、遊技制御処理の開始前および終了後に割込がかかることになって、遊技制御処理が中途で中断されることはない。従って、賞球制御コマンドを賞球制御基板 37 に送出しているときなどにコマンド送出が中断されてしまうようなことはない。よって、停電が発生するようなときでも、賞球制御コマンド等は確実に送出完了する。

【0108】

次に、可変表示部 9 の表示制御について説明する。

20

図 16 は、8 ビットのデータによる表示制御コマンドデータの構成例を示す説明図である。図 16 に示すように、例えば、8 ビットのうちの上位 4 ビットで制御の種類を指示し、下位 4 ビットで具体的な制御内容を指示する。例えば、この例では、上位 4 ビットが [0, 0, 0, 1] であれば、下位 4 ビットの数値で変動種類等が指示される。また、上位 4 ビットが [1, 0, 0, 0], [1, 0, 0, 1] または [1, 0, 1, 0] であれば、下位 4 ビットの数値で可変表示部 9 に可変表示される左図柄、中図柄または右図柄の停止図柄が指示される。

【0109】

また、上位 4 ビットが [1, 1, 0, 1] であればデモ画面表示コマンドであることを示す。上位 4 ビットが [1, 1, 1, 0] であればエラー表示コマンドであることを示す。上位 4 ビットが [1, 1, 1, 1] であれば全図柄停止コマンド（確定コマンド）であることを示す。なお、それらのコマンドにおいて下位 4 ビットは例えば 0 に設定される。

30

【0110】

この実施の形態では、主基板 31 の CPU56 は、図柄の変動開始時に、変動種類を示すコマンドと左右中停止図柄を示すコマンドとを表示制御基板 80 に送出する。表示制御基板 80 の表示制御用 CPU101 は、変動種類を示すコマンドによって図柄の変動時間を特定できる。なお、特定された変動時間に対応した複数種類の変動態様が用意されている場合には、表示制御用 CPU101 が、いずれの変動態様を用いるのかを決定する。このように、図柄変動制御に関して、主基板 31 の CPU56 は、変動開始時に変動時間を特定可能な情報と確定図柄を特定可能な情報を送出するだけであり、具体的な図柄変動制御は表示制御用 CPU101 の制御によって実現される。また、主基板 31 の CPU56 は、変動時間が経過したら、表示制御基板 80 に対して確定コマンドを送出する。

40

【0111】

図 17 は、主基板 31 から表示制御基板 80 に送出される表示制御コマンドの構成例を示す説明図である。図 17 に示すように、表示制御コマンドは、8 ビットのデータと、1 ビットのストローブ信号（INT 信号）とから構成されている。

【0112】

図 18 は CPU56 が実行する特別図柄プロセス処理のプログラムの一例を示すフローチャートである。図 18 に示す特別図柄プロセス処理は、図 12 に示された遊技制御処理におけるステップ S27 の具体的な処理である。CPU56 は、特別図柄プロセス処理を

50

行う際に、特別図柄プロセスフラグの値に応じて、図18に示すステップS300～S309のうちのいずれかの処理を行う。各処理において、以下のような処理が実行される。

【0113】

特別図柄変動待ち処理（ステップS300）：始動入賞口14（この実施の形態では可変入賞球装置15の入賞口）に打球入賞して始動口センサ17がオンするのを待つ。始動口センサ17がオンすると、始動入賞記憶数が満タンでなければ、始動入賞記憶数が+1される。そして、大当たり判定用乱数を抽出する。

【0114】

特別図柄判定処理（ステップS301）：特別図柄の可変表示が開始できる状態になると、始動入賞記憶数を確認する。始動入賞記憶数が0でなければ、抽出されている大当たり判定用乱数の値に応じて大当たりとするかははずれとするか決定する。10

停止図柄設定処理（ステップS302）：左右中図柄の停止図柄を決定する。

【0115】

リーチ動作設定処理（ステップS303）：リーチ判定用乱数の値に応じてリーチ動作するか否か決定するとともに、リーチ動作用乱数の値に応じてリーチ動作の変動時間を決定する。

【0116】

全図柄変動開始処理（ステップS304）：可変表示部9において全図柄が変動開始されるように制御する。このとき、表示制御基板80に対して、左右中最終停止図柄と変動時間を特定可能な情報が送信される。20

【0117】

全図柄停止待ち処理（ステップS305）：所定時間が経過すると、可変表示部9において表示される全図柄が停止されるように確定コマンドを送出する。

【0118】

大当たり表示処理（ステップS306）：停止図柄が大当たり図柄の組み合わせである場合には、大当たり表示の表示制御コマンドデータが表示制御基板80に送出されるように制御するとともに内部状態（プロセスフラグ）をステップS307に移行するように更新する。そうでない場合には、内部状態をステップS309に移行するように更新する。なお、大当たり図柄の組み合わせは、左右中図柄が揃った組み合わせである。また、遊技制御基板80の表示制御用CPU101は表示制御コマンドデータに従って、可変表示部9に大当たり表示を行う。大当たり表示は遊技者に大当たりの発生を報知するためになされるものである。30

【0119】

大入賞口開放開始処理（ステップS307）：大入賞口を開放する制御を開始する。具体的には、カウンタやフラグを初期化するとともに、ソレノイド21を駆動して大入賞口を開放する。

【0120】

大入賞口開放中処理（ステップS308）：大入賞口ラウンド表示の表示制御コマンドデータが表示制御基板80に送出する制御や大入賞口の閉成条件の成立を確認する処理等を行う。大入賞口の閉成条件が成立したら、大当たり遊技状態の終了条件が成立していないければ内部状態をステップS307に移行するように更新する。大当たり遊技状態の終了条件が成立していれば、内部状態をステップS309に移行するように更新する。40

【0121】

大当たり終了処理（ステップS309）：大当たり遊技状態が終了したことを遊技者に報知するための表示を行う。その表示が終了したら、内部フラグ等を初期状態に戻し、内部状態をステップS300に移行するように更新する。

【0122】

上記の各ステップの処理に応じて、遊技制御プログラム中の表示制御コマンドを送出する処理を行うモジュール（図12におけるステップS22）は、対応する表示制御コマンドデータを出力ポートに出力するとともにストローブ信号をオン状態にする。50

【0123】

図19(A)は、可変表示部9における図柄変動に関する各制御コマンドの送出タイミング例を示す説明図である。この実施の形態では、主基板31のCPU56は、図柄変動を開始させるときに、表示制御基板80に対して変動開始コマンドおよび左右中図柄の確定図柄を示す図柄指定コマンドを送出する。

【0124】

そして、図柄変動を確定させるときに、表示制御基板80に対して変動停止コマンド(確定コマンド)を送出する。表示制御基板80に搭載されている表示制御用CPU101は、変動開始コマンドで指定された変動態様に応じた表示制御を行う。なお、変動開始コマンドには変動時間を示す情報が含まれている。

10

【0125】

図19(B)は、可変表示部9の表示結果が所定の大当たり図柄であった場合に実行される大当たり遊技に関する各制御コマンドの送出タイミング例を示す説明図である。この実施の形態では、主基板31のCPU56は、大当たり遊技開始時に、表示制御基板80に対して大当たり開始コマンドを送出する。また、所定時間経過後に、1ラウンド(1R)指定コマンドを送出する。表示制御用CPU101は、大当たり開始コマンドを受信すると、大当たり開始時の表示制御を行う。また、1ラウンド指定コマンドを受信すると、1ラウンド目の表示を行う。

【0126】

その後、主基板31のCPU56は、表示制御基板80に対して各ラウンドを示すコマンド等を順次送出する。表示制御基板80のCPUは、それらのコマンドに応じて対応する表示制御を行う。

20

【0127】

また、大当たり遊技終了時に、主基板31のCPU56は、表示制御基板80に対して大当たり終了コマンドを送出する。表示制御用CPU101は、大当たり終了コマンドを受信すると、所定時間後に制御状態を遊技待ちの状態にする。

【0128】

図20は、図12に示された遊技制御処理における表示制御データ出力処理(ステップS22)を示すフローチャートである。表示制御データ出力処理において、CPU56は、ポートA出力要求がセットされているか否か判定する(ステップS581)。なお、ポートA出力要求は、表示制御データ設定処理(ステップS21)において、特別図柄プロセス処理等からのコマンド出力要求に応じセットされる。

30

【0129】

ポートA出力要求がセットされている場合には、ポートA出力要求をリセットし(ステップS582)、ポートA格納領域の内容を出力ポート(出力ポートA)571に出力する(ステップS583)。また、ポートA出力カウンタを+1とともに(ステップS584)、出力ポート(ポートB)572のビット7を0にする(ステップS585)。

【0130】

ポートA出力要求がセットされていない場合には、ポートA出力カウンタの値が0であるか否か判定する(ステップS586)。ポートA出力カウンタの値が0でない場合には、ポートA出力カウンタの値が2であるか否か確認する(ステップS587)。ポートA出力カウンタの値が2ではない、すなわち1である場合には、ポートA出力カウンタの値を1増やす(ステップS588)。

40

【0131】

ポートA出力カウンタの値が2である場合には、ポートA出力カウンタの値をクリアするとともに(ステップS589)、出力ポート(出力ポートB)572のビット7を1にする(ステップS590)。

【0132】

出力ポートBのビット7は、表示制御基板80に与えられるストローブ信号(INT信号)を出力するポートである。また、出力ポートAのビット0~7は、表示制御コマンド

50

データを出力するポートである。そして、この実施の形態では、図20に示された表示制御データ出力処理は2msに1回実行される。従って、図20に示されたデータ出力処理によって、図21に示すように、表示制御コマンドデータが出力されるときに、4ms間INT信号がローレベル（オン状態）になる。

【0133】

なお、INT信号のオン期間の4msは一例であり、オン期間はそれよりも短くてもよく長くてもよい。また、ここでは、1バイトの表示制御コマンドを例示したが、表示制御コマンドの長さも1バイトに限られず、1バイトよりも長い表示制御コマンドを用いてもよい。

【0134】

次に、遊技状態復旧処理について説明する。

図22は、図14に示された停電復旧処理で行われる遊技状態復旧処理の一例を示すフローチャートである。この例では、CPU56は、レジスタ内容を復元する必要があれば、バックアップRAMに保存されていた値をレジスタに復元する（ステップS61）。そして、バックアップRAMに保存されていたデータにもとづいて停電時の遊技状態を確認する。例えば、特別図柄プロセス処理の進行状況に対応した特別図柄プロセスフラグの値によって遊技状態を確認することができる。

【0135】

遊技状態が図柄変動中であった場合には（ステップS62）、左右中の停止図柄を示す表示制御コマンドおよび特殊表示コマンドの一例であるエラー表示制御コマンドを表示制御基板80に送出する制御を行う（ステップS63, S64）。遊技状態が図柄変動中でなかった場合には、停電発生前の最後に送出された左右中の停止図柄を示す表示制御コマンドと確定コマンドとを表示制御基板80に送出する制御を行う（ステップS65, S66）。停電発生前の最後に送出された左右中の停止図柄に関する情報は、主基板31のバックアップRAMに保存されている。

【0136】

図23は、停電が発生した後に復旧した場合の制御状態の一例を示す説明図である。図23において、可変表示の状態は表示制御基板80の表示制御用CPU101によって実現される。

【0137】

図23（A）は、図柄変動中に停電が生じた後に復旧した場合の例を示す。この場合には、電源復旧時に、主基板31から左右中の停止図柄を示す表示制御コマンドとエラー表示コマンドとが送出される（図22におけるステップS63, S64）。表示制御用CPU101は、エラー表示コマンドを受信すると、可変表示部9に特殊表示としてエラー表示を行う。また、主基板31における遊技制御手段は停電復旧時に図柄変動中の遊技状態、具体的には特別図柄プロセス処理における全図柄停止待ち処理（図18におけるステップS306）の状態に戻るので、変動期間が終了したら確定コマンドを表示制御基板80に送出する。

【0138】

表示制御用CPU101は、確定コマンドを受信すると、エラー表示を行っている状態で左右中の停止図柄を表示する。そして、次の表示制御コマンドを受信したら、エラー表示を止める。次の表示制御コマンドとは、例えば、大当たりとすることに決定されている場合には大当たり開始コマンドであり、大当たりとしないことに決定されている場合には、次の図柄変動開始時に主基板31から送出される変動開始を示すコマンド（変動時間を特定可能なコマンド）である。また、所定期間継続して始動入賞口14への入賞が発生しなかつた場合等に遊技制御手段がデモ画面コマンドを送出するような場合には、デモ画面コマンドを受信したらエラー表示を止めようにもよい。

【0139】

なお、主基板31において、変動開始時に使用した各種パラメータはバックアップRAMに保存されている。従って、電源復旧後の変動における表示結果（確定図柄）等は、停

10

20

30

40

50

電によって中断した変動においてなされるはずであった表示結果等と同じである。従って、遊技者に不利益が与えられるということはない。

【0140】

図23(B)は、大当たり遊技中に停電が生じた後に復旧した場合の例を示す。この場合には、電源復旧時に、主基板31から左右中の停止図柄を示す表示制御コマンドと確定コマンドとが送出される(図22におけるステップS65, S66)。

【0141】

この場合には、遊技制御手段は停電復旧時に大当たり遊技中の遊技状態、具体的には特別図柄プロセス処理における大入賞口開放中処理または大入賞口開放開始処理(図18におけるステップS308またはS307)の状態に戻るので、適宜ラウンド回数等を示す大当たり遊技に関わる表示制御コマンドを表示制御基板80に送出する。表示制御用CPU101は、大当たり遊技に関わるコマンドに応じて、制御状態を大当たり遊技中の状態に戻すことができる。

【0142】

なお、主基板31において、大当たり遊技中の各種パラメータ(大入賞口開放回数、大入賞口入賞球数等)はバックアップRAMに保存されている。従って、遊技者にとっての遊技状態も停電前の状態に戻るので、遊技者に不利益が与えられるということはない。

【0143】

図23(C)は、遊技待ちの状態に停電が生じた後に復旧した場合の例を示す。この場合には、電源復旧時に、主基板31から左右中の停止図柄を示す表示制御コマンドと確定コマンドとが送出される(図22におけるステップS65, S66)。表示制御用CPU101は、左右中の停止図柄を示す表示制御コマンドにもとづいて、停電発生直前に表示されていた左右中図柄を可変表示部9に表示することができる。すなわち、表示状態を停電発生前の状態に戻すことができる。

【0144】

次に、表示制御用CPU101の動作を説明する。

図24は、表示制御基板80における表示制御用CPU101の動作を示すフローチャートである。表示制御用CPU101は、出力ポートやワークエリアの初期化およびタイマセット等のイニシャル処理を行った後に(ステップS101)、ループ状態に入る。イニシャル処理において、500μsおよび2ms毎にタイマ割込が発生するようなタイマ設定がなされている。よって、ループ状態では、500μsのタイマ割込がかかると500μsタイマ割込処理が行われ(ステップS102)、2msのタイマ割込がかかると2msタイマ割込処理が行われる(ステップS103)。なお、500μsタイマ割込処理では表示制御コマンド受信処理が行われ、2msタイマ割込処理では表示制御処理が実行される。

【0145】

図25は、2msのタイマ割込処理を示すフローチャートである。2msのタイマ割込がかかると、表示制御用CPU101は、次の2ms割込がかかるようにタイマを起動する等のイニシャル処理を行った後に(ステップS111)、表示制御プロセス処理(ステップS112)を実行する。

【0146】

図26は、500μsタイマ割込処理で実行される表示制御コマンド読込処理を示すフローチャートである。表示制御コマンド読込処理において、表示制御用CPU101は、ストローブ信号(INT信号)に割り当てられている入力ポートのビット7を読み込む。そして、ビット7がオン(ローレベル)しているか否か確認する(ステップS501)。オンしていれば、表示制御コマンドデータの入力に割り当てられている入力ポートから表示制御コマンドデータを読み取る(ステップS502)。なお、上述したように、INT信号は、主基板31のCPU56が新たな表示制御コマンドデータを出力したときにローレベルとされる。

【0147】

10

20

30

40

50

I N T 信号がオフしている場合には、表示通信カウンタをクリアする（ステップ S 5 0 6）。表示通信カウンタは、I N T 信号がオンしているときの表示制御コマンドデータ受信回数をカウントするために用いられる。

【 0 1 4 8 】

I N T 信号がオンしている場合には、受信した表示制御コマンドデータが直前に（500 μ s 前）受信したコマンドデータと同じか否か確認する（ステップ S 5 0 3）。同じでない場合には、表示通信カウンタをクリアする（ステップ S 5 0 6）。同じであった場合には、表示通信カウンタが所定の最大値（M A X）に達しているか否か確認する（ステップ S 5 0 4）。

【 0 1 4 9 】

最大値に達していない場合には、表示通信カウンタの値を + 1 する（ステップ S 5 0 5）。ここで、最大値とは、表示制御コマンドデータを確実に受信したと判定する値（この例では 3）よりも大きい値であり、例えば、4 m s 間での受信回数をカウントする等の目的で用いられる。

【 0 1 5 0 】

次いで、表示制御用 C P U 1 0 1 は、表示通信カウンタ後が「3」になったか否か確認する（ステップ S 5 0 7）。「3」になっている場合には、受信したデータを受信コマンド格納エリアに格納する（ステップ S 5 0 9）。そして、受信したデータをワークエリアに格納する（ステップ S 5 1 0）。なお、ワークエリアに格納されたデータは、次の割込処理において、ステップ S 5 0 3 において用いられる。

【 0 1 5 1 】

以上のように、この実施の形態では、表示制御用 C P U 1 0 1 は、例えば 3 回連続して同一の表示制御コマンドデータを受信すると、確かに表示制御コマンドを受信したとして、通信終了フラグをセットする。そして、通信終了フラグがセットされると、受信コマンド格納エリアに格納された表示制御コマンドにもとづいて図柄の変動および背景・キャラクタの表示切替等の処理が行われる。

【 0 1 5 2 】

図 2 7 は、図 2 5 に示されたタイマ割込処理における表示制御プロセス処理（ステップ S 1 1 2）を示すフローチャートである。表示制御プロセス処理では、表示制御プロセスフラグの値に応じてステップ S 7 2 0 ~ S 8 7 0 のうちのいずれかの処理が行われる。各処理において、以下のような処理が実行される。

【 0 1 5 3 】

表示制御コマンド受信待ち処理（ステップ S 7 2 0）：通信終了フラグのオンに応じて受信コマンドが設定されているワークエリアの内容を読み出して、変動時間を特定可能な表示制御コマンド等を受信したか否か確認する。

【 0 1 5 4 】

リーチ動作設定処理（ステップ S 7 5 0）：受信した変動時間を特定可能な表示制御コマンド（例えばリーチ種類を指定するコマンド）に対応した複数の変動態様のうちのいずれのパターンを使用するのかを決定する。

【 0 1 5 5 】

全図柄変動開始処理（ステップ S 7 8 0）：左右中図柄の変動が開始されるように制御する。

【 0 1 5 6 】

図柄変動中処理（ステップ S 8 1 0）：変動パターンを構成する各変動状態（変動速度や背景、キャラクタ）の切替タイミングを制御するとともに、主基板 3 1 から確定コマンドが送出されたか否かを監視する。また、左右図柄の停止制御を行う。

【 0 1 5 7 】

全図柄停止待ち設定処理（ステップ S 8 4 0）：変動時間の終了時に、全図柄停止を指示する表示制御コマンドを受信していたら、図柄の変動を停止し最終停止図柄（確定図柄）を表示する制御を行う。

10

20

30

40

50

【0158】

大当たり中処理（ステップS870）：変動時間の終了後、大当たり報知表示、大当たり遊技中のラウンド表示、確変大当たり表示または通常大当たり表示の制御を行う。

【0159】

図28は、表示制御コマンド受信待ち処理（ステップS720）の一例を示すフローチャートである。表示制御コマンド受信待ち処理において、表示制御用CPU101は、変動時間を特定可能な表示制御コマンドを受信したか否か確認する（ステップS751）。受信していれば、可変表示部9のエラー表示を消去するとともに（ステップS752）、表示制御プロセスフラグの値をリーチ動作選択処理に対応した値に設定する（ステップS753）。よって、以後、リーチ動作選択処理が実行される。

10

【0160】

また、表示制御用CPU101は、左右中の停止図柄を示す表示制御コマンドを受信した場合には（ステップS754）、左右中の停止図柄を示す情報を記憶する（ステップS755）。エラー表示コマンドを受信した場合には（ステップS756）、可変表示部9にエラー表示を行う（ステップS757）。また、確定コマンドを受信した場合には（ステップS758）、記憶されている停止図柄を可変表示部9に表示する（ステップS759）。

【0161】

大当たり遊技中に送出されるコマンドを受信した場合には（ステップS760）、可変表示部9のエラー表示を消去するとともに（ステップS761）、表示制御プロセスフラグの値を大当たり中処理に対応した値に設定する（ステップS762）。よって、以後、大当たり中処理が実行される。大当たり遊技中に送出されるコマンドとは、例えば、ラウンド回数を示すコマンドや大入賞口入賞個数を示すコマンドである。

20

【0162】

また、デモ画面コマンドを受信した場合にも（ステップS763）、表示制御用CPU101は、エラー表示を消去する（ステップS764）。なお、表示制御用CPU101は、デモ画面コマンドを受信した場合には、エラー表示を消去するとともに、可変表示部9にデモ画面を表示する。

【0163】

表示制御用CPU101は、通常の電源投入時にも停電からの復旧時にも同じ処理を行うので、停電からの復旧時に、表示制御プロセスフラグは初期化され、表示制御プロセス処理は表示制御コマンド受信待ちの状態となる。図23（A）に示されたように、図柄変動中に停電が発生し停電から復旧した場合には、主基板31からエラー表示コマンドおよび左右中の停止図柄を示す表示制御コマンドが送出される。そして、変動時間が経過すると、確定コマンドが送出される。

30

【0164】

表示制御基板80において、表示制御用CPU101は、図28に示されたステップS754で左右中の停止図柄を示す表示制御コマンドを受信したことを確認すると停止図柄を示す情報を記憶し、ステップS756でエラー表示コマンドを受信したことを確認するとエラー表示を行う。そして、ステップS758で確定コマンドを受信したことを確認すると記憶されている停止図柄を表示する。ここでは、エラー表示の消去は行われない。エラー表示は、変動時間を特定可能な表示制御コマンド、大当たり遊技中のコマンド等を受信したときに消去される（ステップS752, S761）。

40

【0165】

従って、停電が発生し遊技状態が回復した場合には、可変表示部9においてしばらくの間、エラー表示が継続表示される。よって、遊技者等は、停電が発生し遊技状態が回復したことを容易に認識することができる。そして、停電発生前の変動開始時に主基板31から受信した左右中図柄の停止図柄に関する情報は、停電発生によって表示制御基板80において消去されているが、停電からの復旧時にあらためて主基板31から左右中図柄の停止図柄を示すコマンドが送出されるので、所定のタイミングで、正規の左右中停止図柄を

50

可変表示部 9 に表示することができる。

【 0 1 6 6 】

大当たり遊技中に停電が発生し停電から復旧した場合には、図 23 (B) に示されたように、主基板 31 から左右中の停止図柄を示す表示制御コマンドおよび確定コマンドが送出される。そして、主基板 31 における遊技制御手段では、遊技状態が停電発生時の状態に回復するので、大当たり遊技中の制御が再開され大当たり遊技に関わる表示制御コマンドが送出される。表示制御基板 80 において、表示制御用 CPU101 は、大当たり遊技に関わる表示制御コマンドを受信すると、表示制御プロセスフラグの値を大当たり中処理の値にして、制御状態を大当たり中処理に戻す (ステップ S762)。なお、停電復旧時に左右中の停止図柄を示す表示制御コマンドが送出されるので、大当たり遊技終了時に、表示制御用 CPU101 は、正規の左右中停止図柄を可変表示部 9 に表示することができる。10

【 0 1 6 7 】

そして、遊技待ち状態で停電が発生し停電から復旧した場合には、図 23 (C) に示されたように、主基板 31 から左右中の停止図柄を示す表示制御コマンドおよび確定コマンドが送出される。表示制御用 CPU101 は、ステップ S754 で左右中の停止図柄を示す表示制御コマンドを受信したことを確認すると停止図柄を示す情報を記憶し、ステップ S758 で確定コマンドを受信したことを確認すると停止図柄を可変表示部 9 に表示する。このように、停電復旧時に左右中の停止図柄を示す表示制御コマンドが送出されるので、表示制御用 CPU101 は、正規の左右中停止図柄を可変表示部 9 に表示することができる。20

【 0 1 6 8 】

図 29 は、上述した制御による可変表示部 9 の表示状態の一例を示す説明図である。図 29 (A) に示すように図柄が変動していたときに停電が発生しその後復旧すると、可変表示部 9 には、図 29 (B) に示すように、エラー表示がなされる。そして、変動期間が終了して主基板 31 から確定コマンドを受信すると、停止図柄を表示する。その後、この例では、次回の変動開始のための変動開始を示すコマンドを受信するとエラー表示が消去される。

【 0 1 6 9 】

次に、賞球制御手段の停電発生時の動作について説明する。

図 30 は、電源監視および電源バックアップのための賞球制御用 CPU371 周りの一構成例を示すブロック図である。図 30 に示すように、電源基板 910 に搭載されている第 1 の電源監視回路 (第 1 の電源監視手段) からの電圧低下信号が、賞球制御用 CPU371 の割込端子 (IRQ 端子) に入力されている。従って、賞球制御用 CPU371 は、割込処理によって電源断の発生を確認することができる。30

【 0 1 7 0 】

賞球制御用 CPU371 等の駆動電源である +5V 電源から電力が供給されていない間、賞球制御用 CPU371 の内蔵 RAM の少なくとも一部は、電源基板 910 から供給されるバックアップ電源がバックアップ端子に接続されることによってバックアップされ、遊技機に対する電源が断しても内容は保存される。そして、+5V 電源が復旧すると、初期リセット回路 935 からリセット信号が発せられるので、賞球制御用 CPU371 は、通常の動作状態に復帰する。そのとき、必要なデータがバックアップされているので、停電等からの復旧時には停電発生時の遊技状態に復帰することができる。40

【 0 1 7 1 】

図 30 に示す構成では、賞球制御基板 37 には、第 2 の電源監視回路 933 が搭載されている。この例では、第 2 の電源監視回路 933 において、電源監視用 I C 934 が、電源基板 910 の第 1 の電源監視回路が監視する電源電圧と等しい電圧である +30V 電源電圧を監視して電圧値が所定値以下になるとローレベルの電圧低下信号を発生する。第 2 の電源監視回路 933 が設けられている場合には、第 2 の電源監視回路 933 の検出電圧 (電圧低下信号を出力することになる電圧) を、電源基板 910 に搭載されている第 1 の電源監視回路の検出電圧よりも低くする。50

【0172】

第2の電源監視回路933からの電圧低下信号は、初期リセット回路935からの初期リセット信号と論理和をとられた後に、賞球制御用CPU371のリセット端子に入力される。従って、賞球制御用CPU371は、初期リセット回路935からの初期リセット信号がローレベルを呈しているとき、または、第2の電源監視回路933からの電圧低下信号がローレベルを呈しているときに、リセット状態（非動作状態）になる。

【0173】

また、賞球制御用CPU371のバックアップ電源端子とグラウンドとの間には、コンデンサ939が接続されている。この場合にも、バックアップ電源によって遊技機の電源時にも賞球制御用CPU371に内蔵されているRAMの内容が保存され、かつ、バックアップ用電源の遮断が可能な遊技機では、コンデンサ939の容量が適切に選定される。例えば、バックアップ用電源が遮断されたときに、数秒程度RAMの内容が保持される容量を選定する。なお、コンデンサ939の容量は、電源端子（VDD端子）に接続されているコンデンサ938の容量よりも小さい。

10

【0174】

この実施の形態では、賞球制御基板37においても、フェライトビーズ936、シュミットトリガタイプの2つの反転回路937, 939および反転回路937, 939の間に設置されたコンデンサ938からなるノイズ対策用の回路が搭載されている。従って、フェライトビーズ936、反転回路937, 939およびコンデンサ938の組み合わせによって電源基板910に搭載されている第1の電源監視回路からの検出信号に対して十分なノイズ対策が講じられるとともに、反転回路937, 939およびコンデンサ938が信号の平滑作用を果たすので、検出信号にレベル変動が生じても、その影響がIRQ端子に伝わることは防止される。

20

【0175】

図31は、主基板31から賞球制御基板37に送信される賞球制御コマンドのビット構成の一例を示す説明図である。図31に示すように、1バイト中の上位4ビットが制御指定部として使用され、下位4ビットが賞球数を示す領域として用いられる。

【0176】

図32に示すように、制御指定部において、ビット7, 6, 5, 4が「0, 1, 0, 0」であれば払出個数指定コマンドであることを示し、「0, 1, 0, 1」であれば払出指定コマンドであることを示す。払出個数指定コマンドは、主基板31のCPU56が入賞を検出すると直ちに賞球制御基板37に送出される。

30

【0177】

ビット7, 6, 5, 4が「1, 0, 0, 0」である球切れ指定コマンドは、補給玉がなくなったことが検出されたときに主基板31から送信される。また、ビット7, 6, 5, 4が「1, 0, 0, 1」である発射停止指定コマンドは、余剰玉受皿4が満タンになって満タンスイッチ48がオンしたとき（満タン状態フラグがオンしたとき）に主基板31から送信される。

【0178】

賞球制御コマンドは、主基板31から賞球制御基板37に、1バイト（8ビット：賞球制御コマンドD7～D0）のデータとして出力される。賞球制御コマンドD7～D0は正論理で出力される。また、賞球制御コマンドD7～D0が出力されたときには、負論理の賞球制御INT信号が出力される。

40

【0179】

この実施の形態では、図33に示すように、主基板31から賞球制御コマンドD7～D0が出力されるときに、賞球制御INT信号が5μs以上ローレベルになる。賞球制御INT信号は、賞球制御基板37において、賞球制御用CPU371の割込端子に接続されている。よって、賞球制御用CPU371は、割り込みがあると、賞球制御コマンドD7～D0が主基板31から送出されたことを認識でき、割込処理において賞球制御コマンド受信処理を行う。

50

【0180】

なお、図31に示されたコマンド構成は一例であって、他の構成にしてもよい。例えば、1バイト中の上位下位を、図31に示された構成とは逆にしてもよい。

【0181】

図34は、賞球制御用CPU371のメイン処理を示すフローチャートである。メイン処理では、賞球制御用CPU371は、まず、RAM領域をクリアする等の初期値設定処理を行う（ステップS701）。なお、内蔵RAMの電源バックアップされたRAM領域（バックアップRAM領域）にデータが設定されている場合には、それらの領域のクリア処理はなされない。その後、この実施の形態では、賞球制御用CPU371は、タイマ割込フラグの監視（ステップS702）の確認を行うループ処理に移行する。

10

【0182】

ステップS701の初期化処理では、後述する総合個数記憶の値が0でない場合には、非バックアップRAM領域をクリアする。そして、賞球再開のための設定を行う。例えば、賞球中処理中フラグのセット等を行う。なお、バックアップRAM領域であっても、賞球個数に関わらない領域であるならば、それらのアドレスを指定してクリアするようにしてもよい。さらに、それら処理の他に、2ms毎に定期的にタイマ割込がかかるように賞球制御用CPU371に設けられているタイマレジスタの初期設定（タイムアウトが2msであることと繰り返しタイマが動作する設定）が行われる。すなわち、タイマ割込を能動化する処理と、タイマ割込インターバルを設定する処理とが実行される。

【0183】

20

従って、この実施の形態では、賞球制御用CPU371の内部タイマが繰り返しタイマ割込を発生するように設定される。この実施の形態では、繰り返し周期は2msに設定される。そして、図35に示すように、タイマ割込が発生すると、賞球制御用CPU371は、タイマ割込フラグをセットする（ステップS711）。

【0184】

賞球制御用CPU371は、ステップS702において、タイマ割込フラグがセットされたことを検出すると、タイマ割込フラグをリセットするとともに（ステップS703）、賞球制御処理および玉貸し制御処理を実行する（ステップS705, S706）。以上の制御によって、この実施の形態では、賞球制御処理および玉貸し制御処理は2ms毎に起動されることになる。なお、この実施の形態では、タイマ割込処理ではフラグセットのみがなされ、賞球制御処理等はメイン処理において実行されるが、タイマ割込処理で賞球制御処理等を実行してもよい。

30

【0185】

図36は、賞球制御用CPU371が内蔵するRAMの使用例を示す説明図である。この例では、バックアップRAM領域に総合個数記憶（例えば2バイト）および貸し玉個数記憶が形成されている。総合個数記憶は、主基板31の側から指示された払出個数の総数を記憶するものである。貸し玉個数記憶は、未払出の玉貸し個数を記憶するものである。

【0186】

図37は、割込処理による賞球制御コマンド受信処理を示すフローチャートである。主基板31からの賞球制御INT信号は賞球制御用CPU371の割込端子に入力されている。よって、主基板31からの賞球制御INT信号がオン状態になると、賞球制御用CPU371に割込がかかり、図37に示す賞球制御コマンドの受信処理が開始される。

40

【0187】

賞球制御コマンドの受信処理において、賞球制御用CPU371は、まず、賞球制御コマンドデータの入力に割り当てられている入力ポートから1バイトのデータを読み込む（ステップS852）。読み込んだデータが払出個数指示コマンドであれば（ステップS853）、払出個数指示コマンドで指示された個数を総合個数記憶に加算する（ステップS855）。そうでなければ、通信終了フラグをセットする（ステップS854）。なお、通信終了フラグは、この例では、払出個数指示コマンド以外のコマンドを受信したこと示すフラグである。

50

【0188】

以上のように、賞球制御基板37に搭載された賞球制御用CPU371は、主基板31のCPU56から送られた払出個数指示コマンドに含まれる賞球数をバックアップRAM領域（総合個数記憶）に記憶する。

【0189】

図38は、賞球制御処理（ステップS705）を示すフローチャートである。賞球制御処理において、賞球制御用CPU371は、総合個数記憶が0でないか否かの確認を行う（ステップS511）。総合個数記憶が0でなければ、賞球制御用CPU371は、賞球払出処理を行う（ステップS512）。賞球払出処理では、払出モータ289がオンしていなければオンするとともに、賞球カウントスイッチ301Aの検出出力によって遊技球の払出がなされたか否かの確認を行う。そして、1個の払出が行われたことを確認したら（ステップS513）、総合個数記憶の値を-1する（ステップS514）。また、総合個数記憶の値が0になら（ステップS515）、払出モータ289をオフする（ステップS516）。

10

【0190】

総合個数記憶の内容は、遊技機の電源が断しても、所定期間電源基板910のバックアップ電源によって保存される。従って、所定期間中に電源が回復すると、賞球制御用CPU371は、総合個数記憶の内容にもとづいて賞球払出処理を継続することができる。

【0191】

賞球制御用CPU371は、電源投入時に、バックアップRAM領域のデータを確認するだけで、通常の初期設定処理を行うのか賞球中の状態を復元するのか決定できる。すなわち、簡単な判断によって、未払出賞球について賞球処理再開を行うことができる。

20

【0192】

なお、賞球制御用CPU371は、主基板31から指示された賞球個数を総合個数記憶で総数として管理したが、賞球数毎（例えば15個、10個、6個）に管理してもよい。例えば、賞球数毎に対応した個数カウンタを設け、払出個数指定コマンドを受信すると、そのコマンドで指定された個数に対応する個数カウンタを+1する。そして、賞球数毎の賞球払出が終了すると、対応する個数カウンタを-1する。その場合にも、各個数カウンタはバックアップRAM領域に形成される。よって、遊技機の電源が断しても、所定期間中に電源が回復すれば、賞球制御用CPU371は、各個数カウンタの内容にもとづいて賞球払出処理を継続することができる。

30

【0193】

図39は、玉貸し制御処理（ステップS706）を示すフローチャートである。玉貸し制御処理において、賞球制御用CPU371は、賞球払出中であるか否かをチェックする（ステップS531）。賞球払出中でなければ、貸し玉個数記憶が0でないか否かの確認を行う（ステップS532）。貸し玉個数記憶が0でなければ、賞球制御用CPU371は、玉貸し処理を行う（ステップS533）。玉貸し処理では、払出モータ289がオンしていなければオンするとともに、玉貸しカウントスイッチ301Bの検出出力によって遊技球の払出がなされたか否かの確認を行う。そして、1個の払出が行われたことを確認したら（ステップS534）、貸し玉個数記憶の値を-1する（ステップS535）。また、貸し玉個数記憶の値が0になら（ステップS536）、払出モータ289をオフする（ステップS537）。なお、この実施の形態では、賞球も玉貸しも同じ払出装置で行われる。

40

【0194】

次に、カードユニット50から玉貸し要求があったか否かを確認し（ステップS538）、要求があれば要求単位数に応じた個数を貸し玉個数記憶の値に加算する（ステップS539）。

【0195】

貸し玉個数記憶の内容は、遊技機の電源が断しても、所定期間電源基板910のバックアップ電源によって保存される。従って、所定期間中に電源が回復すると、賞球制御用C

50

P U 3 7 1 は、貸し玉個数記憶の内容にもとづいて玉貸し処理を継続することができる。

【 0 1 9 6 】

なお、賞球制御用 C P U 3 7 1 は、カードユニット 5 0 から単位数（例えば 1 0 0 円単位）で要求された玉貸し個数を貸し玉個数記憶で総数として管理したが、単位数で管理してもよい。例えば、玉貸し回数カウンタを設け、玉貸し要求があると、玉貸し回数カウンタを + 1 する。そして、単位数の払出が終了すると、玉貸し回数カウンタを - 1 する。その場合にも、玉貸し回数カウンタはバックアップ R A M 領域に形成される。よって、遊技機の電源が断しても、所定期間中に電源が回復すれば、賞球制御用 C P U 3 7 1 は、玉貸し回数カウンタの内容にもとづいて玉貸し処理を継続することができる。

【 0 1 9 7 】

10

図 4 0 は、賞球制御用 C P U 3 7 1 が第 1 の電源監視手段からの割込に応じて実行される停電発生割込処理を示すフローチャートである。電源基板 9 0 1 の電源監視用 I C 9 0 2 が電源電圧の低下を検出すると電圧低下信号が電圧低下を示す状態となり、停電発生割込処理が開始される。停電発生割込処理において、賞球制御用 C P U 3 7 1 は、割込禁止に設定し（ステップ S 8 0 1 ）、R A M アクセス禁止状態に設定して（ステップ S 8 0 2 ）、ホールト命令（H A L T 命令）を発行する（ステップ S 8 0 3 ）。

【 0 1 9 8 】

20

すなわち、C P U 自身を、リセット解除または割込発生以外では動作しない状態にする。従って、図 3 0 に示された電源監視用 I C 9 3 4 からのリセット信号によって外部から動作禁止状態にされる前に、内部的に動作停止状態になる。よって、電源断時に確実に賞球制御用 C P U 3 7 1 は動作停止する。その結果、上述した R A M アクセス禁止の制御および動作停止制御によって、電源電圧が低下していくことに伴って生ずる可能性がある異常動作に起因する R A M の内容破壊等を確実に防止することができる。

【 0 1 9 9 】

図 4 1 は、賞球制御用 C P U 3 7 1 が電源投入時に実行する初期化処理（ステップ S 7 0 1 ）の一部を示すフローチャートである。電源が投入され、または、電源が復旧したときには、賞球制御用 C P U 3 7 1 は、まず、バックアップ R A M 領域に形成されている総合個数記憶または貸し玉個数記憶の値が 0 でないかどうか確認する（ステップ S 9 0 1 ）。ともに 0 である場合には、前回の電源オフ時に未払出遊技球はなかったことになるので、通常の初期設定処理を行う。すなわち、レジスタおよび全 R A M 領域をクリアして（ステップ S 9 0 3 ）、スタックポインタの初期設定を行う（ステップ S 9 0 4 ）。

30

【 0 2 0 0 】

総合個数記憶または貸し玉個数記憶の値が 0 でない場合には、アドレスを指定してレジスタと非バックアップ R A M 領域をクリアする（ステップ S 9 0 5 ）。そして、賞球または玉貸し再開のための設定を行う。例えば、賞球中処理中フラグのセット等を行う（ステップ S 9 0 6 ）。なお、バックアップ R A M 領域であっても、払出個数に関わらない領域であるならば、それらのアドレスを指定してクリアするようにしてもよい。

【 0 2 0 1 】

このように、賞球制御用 C P U 3 7 1 は、電源投入時に、バックアップ R A M 領域のデータを確認するだけで、通常の初期設定処理を行うのか賞球中の状態を復元するのか決定できる。すなわち、簡単な判断によって、未払出賞球および未払出貸し玉について払出処理再開を行うことができる。

40

【 0 2 0 2 】

なお、この実施の形態では、賞球制御用 C P U 3 7 1 は、マスク可能外部割込端子（I R Q 端子）電源基板からの第 1 の電圧低下信号（第 1 の電源監視手段からの電圧低下信号）を検知したが、第 1 の電圧低下信号をマスク不能割込端子（N M I 端子）に導入してもよい。その場合には、N M I 処理によって図 3 9 に示された停電発生処理が実行される。また、入力ポートを介して第 1 の電圧低下信号を検知してもよい。その場合には、賞球制御用 C P U 3 7 1 が実行するメイン処理において、入力ポートの監視が行われる。

【 0 2 0 3 】

50

上記の実施の形態では、電源基板 910 からの第 1 の電圧低下信号が主基板 31 および賞球制御基板 37 の割込端子に入力されたが、図 42 に示すように、賞球制御基板 37 において、割込端子の前に遅延回路 936 を設けてもよい。そのように構成した場合には、主基板 31 の CPU56 が、第 1 の電源監視手段が電圧低下を検出したことを認識するタイミングは、賞球制御基板 37 の賞球制御用 CPU371 が認識するタイミングよりも早くなる。

【0204】

CPU56 および賞球制御用 CPU371 はそれぞれ第 1 の電圧低下信号に応じて電源断時処理を行うのであるが、CPU56 は、賞球制御用 CPU371 よりも早く電源断時処理を開始する。すなわち、賞球制御用 CPU371 による賞球制御処理が停止するよりも早く CPU56 による遊技制御処理が停止する。すると、遊技制御処理中に送出された賞球制御コマンドは、電源断が生ずるときであっても、確実に賞球制御用 CPU371 で受信される。賞球制御用 CPU371 は受信した賞球制御コマンドにもとづく賞球数をバックアップ RAM 領域に保存するので、賞球数は、停電中でも保持され停電復旧後に処理される。よって、遅延回路 936 が設けられている場合には、遊技制御手段が検出した入賞にもとづく賞球払出がより確実になされる。よって、遊技者に対して不利益が与えられるなどをより効果的に防止できる。

【0205】

また、遅延回路 936 を設けず、第 1 の電圧低下信号をソフトウェア的に遅延させてもよい。例えば、賞球制御用 CPU371 は、第 1 の電圧低下信号にもとづく割込が発生すると直ちに割込処理を開始するのではなく、タイマをスタートさせてメイン処理を続行する。そして、タイマがタイムアウトしたら、図 40 に示されたステップ S801 ~ S803 の処理を実行する。

【0206】

なお、上記の実施の形態では、記憶手段として RAM を用いた場合を示したが、記憶手段として、電気的に書き換えが可能な記憶手段であれば RAM 以外のものを用いてよい。

【0207】

さらに、ここでは、遊技制御手段以外の他の遊技装置制御手段として賞球制御手段を例示したが、表示制御手段、音制御手段およびランプ制御手段についても、第 2 の電源監視手段を設けてもよい。

【0208】

上記の各実施の形態のパチンコ遊技機 1 は、始動入賞にもとづいて可変表示部 9 に可変表示される特別図柄の停止図柄が所定の図柄の組み合わせになると所定の遊技価値が遊技者に付与可能になる第 1 種パチンコ遊技機であったが、始動入賞にもとづいて開放する電動役物の所定領域への入賞があると所定の遊技価値が遊技者に付与可能になる第 2 種パチンコ遊技機や、始動入賞にもとづいて可変表示される図柄の停止図柄が所定の図柄の組み合わせになると開放する所定の電動役物への入賞があると所定の権利が発生または継続する第 3 種パチンコ遊技機であっても、本発明を適用できる。

【0209】

また、上記の各実施の形態では、以下のような遊技機も開示されている。

【0210】

保持用電源から記憶手段への電力供給を人為的に遮断可能な遮断手段を備えている遊技機。

【0211】

遊技装置制御基板とは別個に設けられ少なくとも遊技装置制御基板で使用される電源電圧を生成する電源基板を備え、保持用電源は電源基板に搭載されている遊技機。

【0212】

電圧安定化手段が例えばコンデンサである遊技機。

【0213】

10

20

30

40

50

コンデンサの容量は、電圧安定化機能を果たすことが可能な範囲で、保持用電源から記憶手段への電力供給が遮断されたときに直ちに放電可能な程度の小容量であることが好ましい。

【0214】

コンデンサの容量は、遊技装置制御手段を駆動するための電源入力部に入力される電圧を安定化するために設置されるコンデンサの容量よりも小さいことが好ましい。

【0215】

保持用電源から記憶手段への電力供給を人為的に遮断可能な遮断手段は、電源基板に搭載されている遊技機。

【0216】

遊技装置制御手段は遊技の進行を制御する遊技制御手段であって、遊技機の電源断時でも保持される制御データは、遊技状態が大当たり等の特定遊技状態であるか否かに関わるデータを含むように構成されている遊技機。

【0217】

大入賞口等の可変入賞装置を備え、遊技装置制御手段は遊技の進行を制御する遊技制御手段であって、遊技機の電源断時でも保持される制御データは、可変入賞装置の状態に関わるデータであるように構成されている遊技機。

【0218】

所定の景品遊技媒体を払い出す払出装置を備え、遊技装置制御手段は景品払出制御を行う払出制御手段であり、遊技機の電源断時でも保持される制御データは、払出装置から払い出される景品遊技媒体の数量に関わるデータであるように構成されている遊技機。

10

【0219】

所定の遊技媒体を貸し出す貸出装置を備え、遊技装置制御手段は遊技媒体貸出制御を行う払出制御手段であり、遊技機の電源断時でも保持される制御データは、貸出装置から払い出される遊技媒体の数量に関わるデータであるように構成されている遊技機。

20

【0220】

遊技機が使用する所定電位電源の電圧低下を検出した場合に遊技装置制御手段に所定の割込信号を出力する電源監視手段を備え、遊技装置制御手段は、電源監視手段からの割込信号に応じて所定の電源断時処理を実行するとともに、電源断状態から復旧したときに、保持用電源によって保持されている制御データにもとづいて遊技装置の制御を行うことが可能であるように構成されている遊技機。

30

【0221】

遊技装置制御手段が実行する所定の電源断時処理には記憶手段へのアクセスを防止する処理が含まれるように構成されている遊技機。

【0222】

電源監視手段は、遊技装置制御手段における遊技装置制御マイクロコンピュータの駆動電源よりも高い電位の電圧を監視するように構成されている遊技機。

【0223】

電源監視手段が電圧低下を検出した所定期間後に電源電圧低下を検出する第2の電源監視手段が設けられ、遊技装置制御手段における遊技装置制御マイクロコンピュータは、第2の電源監視手段からの検出出力の入力に応じてシステムリセットされるように構成されている遊技機。

40

【0224】

電源監視手段と第2の電源監視手段とは同一の電源電圧を監視し、第2の電源監視手段が電圧低下を検出する電圧は、電源監視手段が電圧低下を検出する電圧よりも低いように構成されている遊技機。

【0225】

保持用電源から記憶手段への電力供給を人為的に遮断可能な遮断手段を備えている場合には、電源断が発生しても遊技者に不利益がもたらされることを防止することができるとともに、遊技店での遊技機運用上の利便性を向上させることもできる。

50

【0226】

保持用電源が電源基板に搭載されている場合には、複数の遊技装置制御基板に保持用電力を供給することが可能であり、遊技機全体としてコスト削減を図ることができる。

【0227】

電圧安定化手段がコンデンサである場合には、簡易に、ノイズ等の影響を受けずに記憶手段の記憶内容が確実に保持される構成を実現することができる。

【0228】

コンデンサの容量が、電圧安定化機能を果たすことが可能な範囲で、保持用電源から記憶手段への電力供給が遮断されたときに直ちに放電可能な程度の小容量である場合には、保持用電源の遮断処理によってRAMの内容がクリアされないという問題を解消することができる。10

【0229】

コンデンサの容量が、遊技装置制御手段を駆動するための電源入力部に設置されるコンデンサの容量よりも小さい場合には、保持用電源の遮断処理によって確実にRAMの内容がクリアされ、かつ、想定されるノイズを吸収できる構成を実現することができる。

【0230】

保持用電源から記憶手段への電力供給を人為的に遮断可能な遮断手段が、電源基板に搭載されている場合には、複数の遊技装置制御基板への保持用電力を一括して遮断することが可能であり、遊技機全体としてコスト削減を図ることができる。

【0231】

遊技装置制御手段が遊技の進行を制御する遊技制御手段であって、遊技機の電源断時でも保持される制御データが、遊技状態が大当たり等の特定遊技状態であるか否かに関わるデータを含むように構成されている場合には、停電等からの復旧時に、特定遊技状態を含む遊技状態を復旧させることができる。20

【0232】

遊技装置制御手段が遊技の進行を制御する遊技制御手段であって、遊技機の電源断時でも保持される制御データが、可変入賞装置の状態に関わるデータであるように構成されている場合には、停電等からの復旧時に、例えば大当たり遊技中大入賞口の開放状態を復旧させることができる。

【0233】

遊技装置制御手段が景品払出手制御を行う払出手制御手段であり、遊技機の電源断時でも保持される制御データが、払出手装置から払い出される景品遊技媒体の数量に関わるデータであるように構成されている場合には、停電等からの復旧時に、未払出手の景品遊技媒体の払出手を自動的に再開できる。30

【0234】

遊技装置制御手段が遊技媒体貸出手制御を行う貸出手制御手段であり、遊技機の電源断時でも保持される制御データが、貸出手装置から払い出される遊技媒体の数量に関わるデータであるように構成されている場合には、停電等からの復旧時に、未貸出手の遊技媒体の払出手を自動的に再開できる。

【0235】

遊技装置制御手段が、電源監視手段からの割込信号に応じて所定の電源断時処理を実行するとともに、電源断状態から復旧したときに、保持用電源によって保持されている制御データにもとづいて遊技装置の制御を行うことが可能であるように構成されている場合には、電源復旧時に遊技状態を電源断前の状態に復帰させることができる効果がある。40

【0236】

遊技装置制御手段が実行する所定の電源断時処理には記憶手段へのアクセスを防止する処理が含まれるように構成されている場合には、電源断時に、記憶手段内のデータが破壊されることがないという効果がある。

【0237】

電源監視手段が、遊技装置制御手段における遊技装置制御マイクロコンピュータの駆動

50

電源よりも高い電位の電圧を監視するように構成されている場合には、遊技装置制御マイクロコンピュータ等の I C が必要とする電圧に対して監視範囲を広げることができ、より精密な監視を行うことができる。

【 0 2 3 8 】

電源監視手段が電圧低下を検出した所定期間後に電源電圧低下を検出する第 2 の電源監視手段が設けられ、遊技装置制御手段における遊技装置制御マイクロコンピュータが、第 2 の電源監視手段からの検出出力の入力に応じてシステムリセットされるように構成されている場合には、システムリセットによって遊技制御マイクロコンピュータの動作が外部からも停止されるので、電源断時により確実なデータ保存を行うことができる。

【 0 2 3 9 】

10

電源監視手段と第 2 の電源監視手段とは同一の電源電圧を監視し、第 2 の電源監視手段が電圧低下を検出する電圧は、電源監視手段が電圧低下を検出する電圧よりも低いように構成されている場合には、電源監視手段が検出出力を発生するタイミングと第 2 の電源監視手段が検出出力を発生するタイミングの差を所望の所定期間に確実に設定することができる。

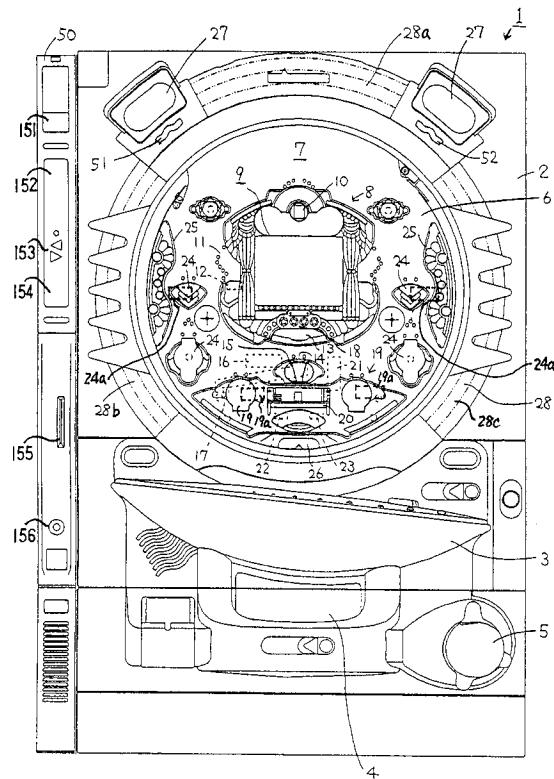
【 符号の説明 】

【 0 2 4 0 】

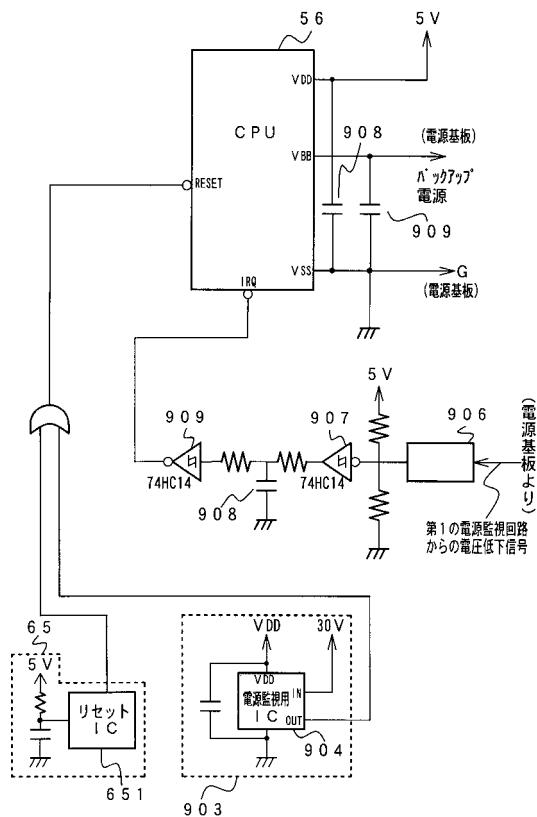
- | | |
|---------------|-------------|
| 1 | パチンコ遊技機 |
| 3 1 | 主基板 |
| 3 7 | 賞球制御基板 |
| 5 3 | 基本回路 |
| 5 6 | C P U |
| 8 0 | 表示制御基板 |
| 1 0 1 | 表示制御用 C P U |
| 3 7 1 | 賞球制御用 C P U |
| 9 0 2 , 9 0 4 | 電源監視用 I C |
| 9 0 3 , 9 3 3 | 第 2 の電源監視回路 |
| 9 1 0 | 電源基板 |

20

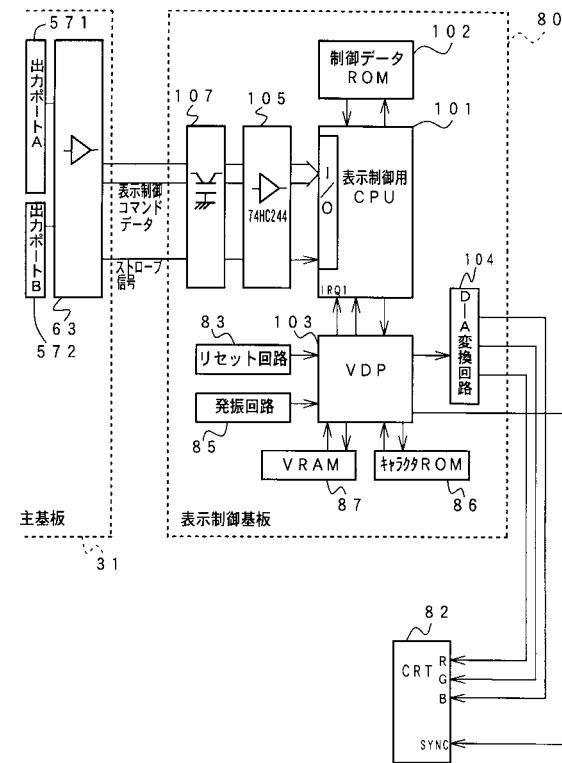
【図1】



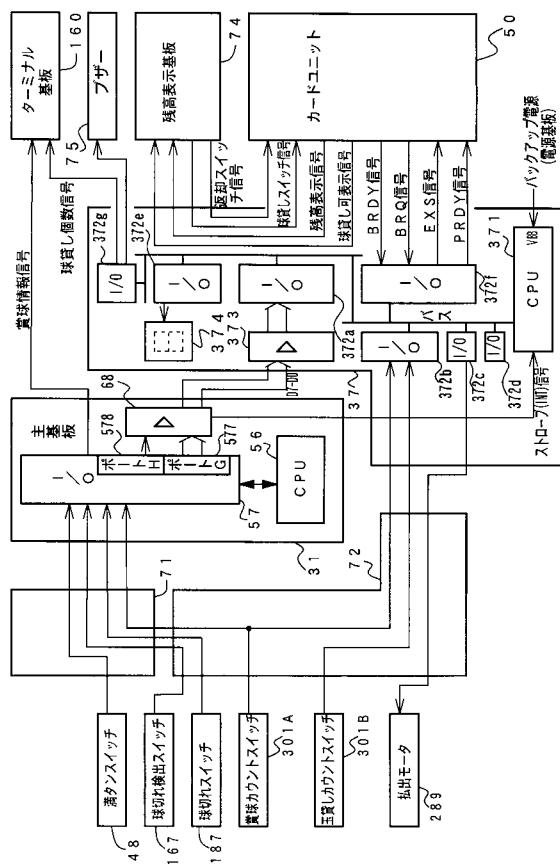
【図5】



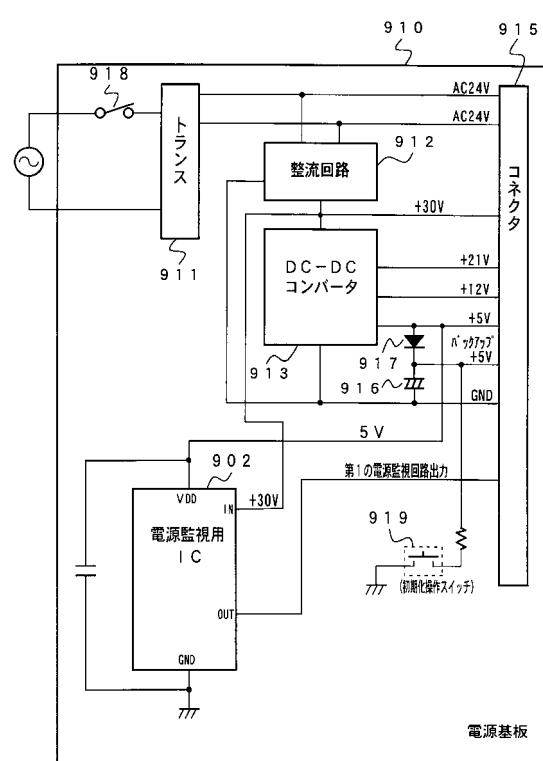
【 四 6 】



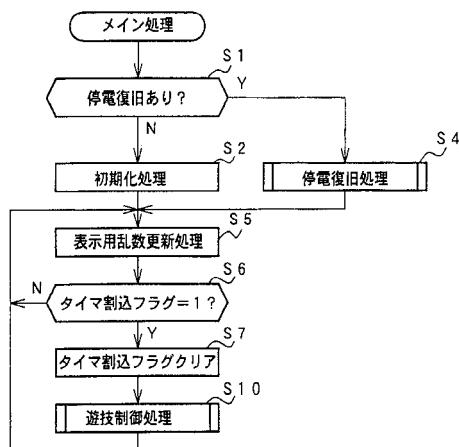
【図7】



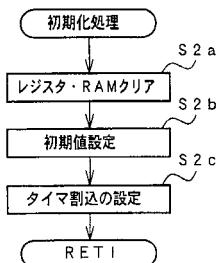
【図8】



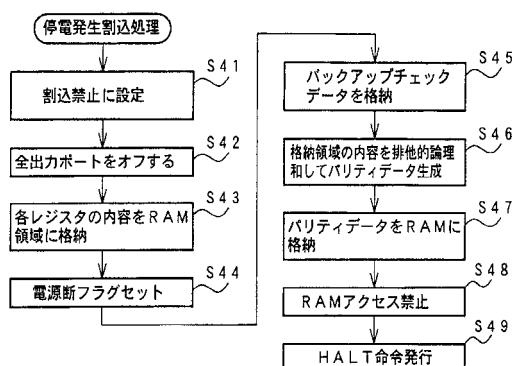
【図 9】



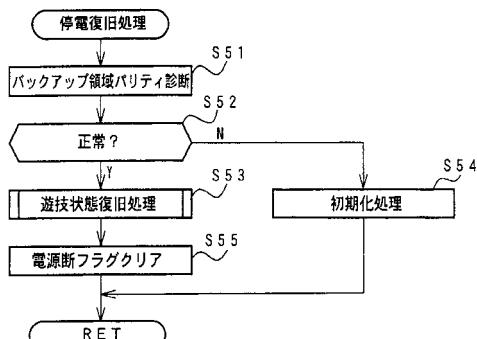
【図 10】



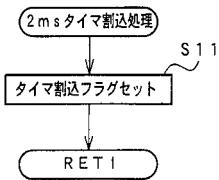
【図 13】



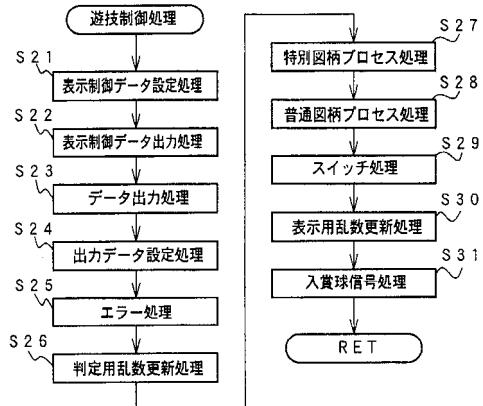
【図 14】



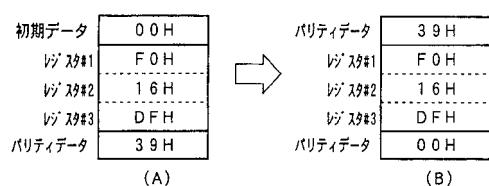
【図 11】



【図 12】



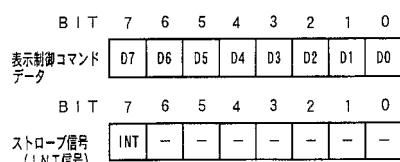
【図 15】



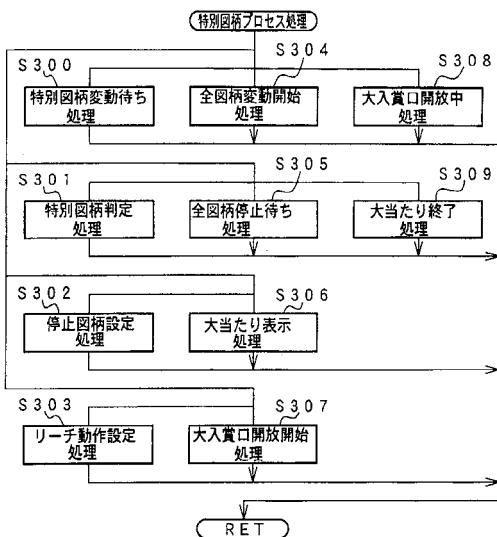
【図 16】

| D7~D4 | D3~D0 |
|---------|-----------------|
| 0 0 0 1 | 変動種類等 |
| 1 0 0 0 | 左図柄停止図柄 |
| 1 0 0 1 | 中図柄停止図柄 |
| 1 0 1 0 | 右図柄停止図柄 |
| 1 1 0 0 | 大入賞口開放回数等 |
| 1 1 0 1 | デモ画面コマンド |
| 1 1 1 0 | 特殊表示(エラー表示コマンド) |
| 1 1 1 1 | 全図柄停止(確定コマンド) |

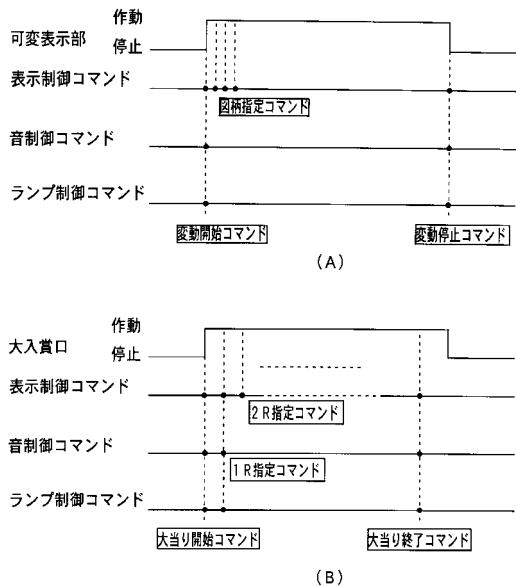
【図 17】



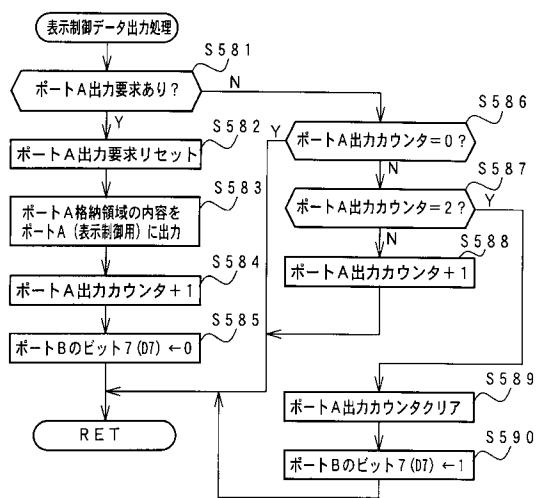
【図18】



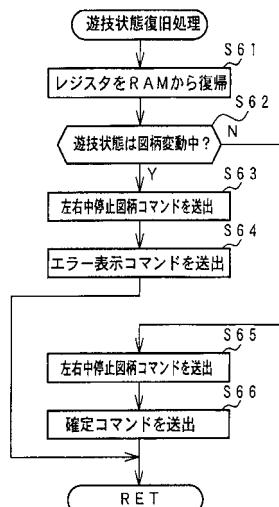
【図19】



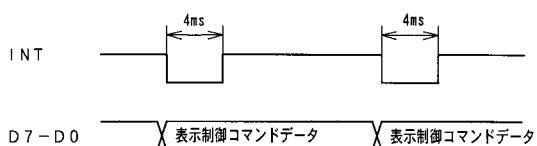
【図20】



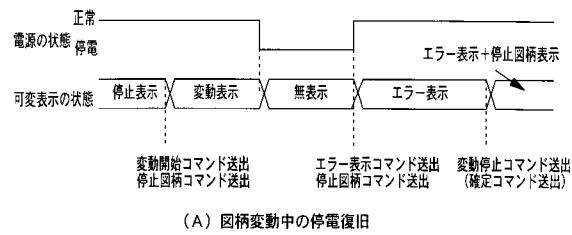
【図22】



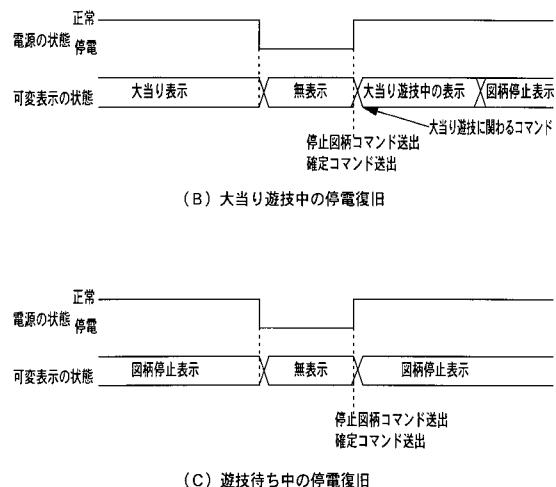
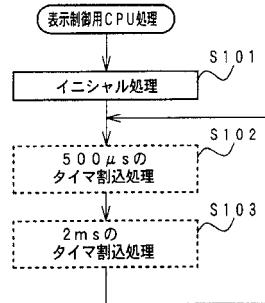
【図21】



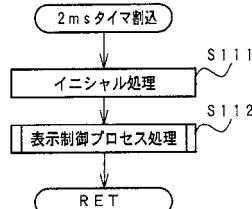
【図23】



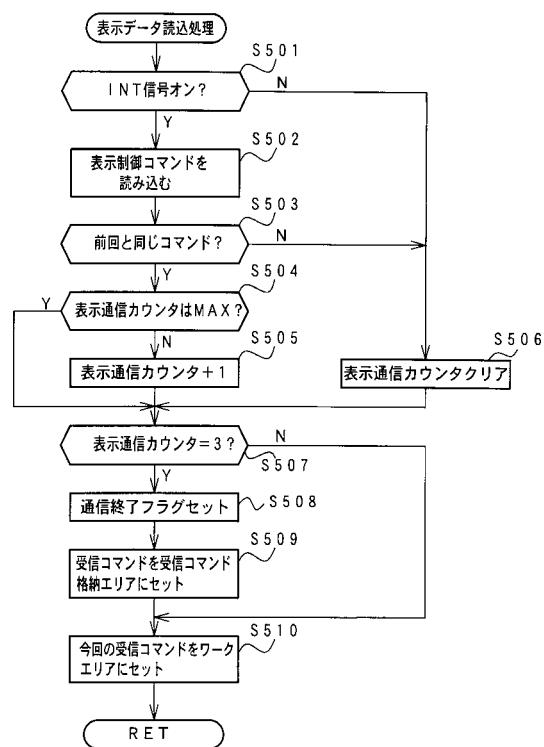
【図24】



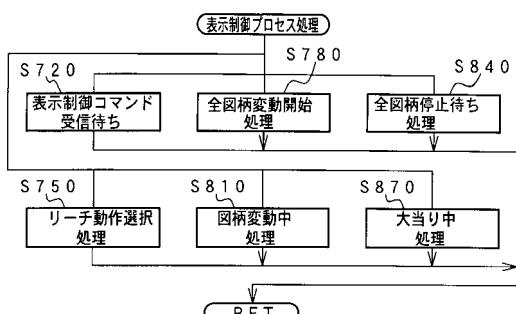
【図25】



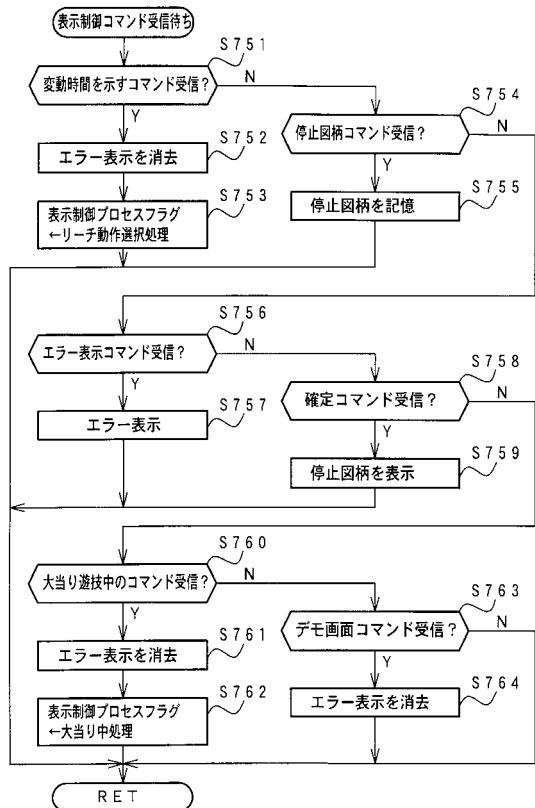
【図26】



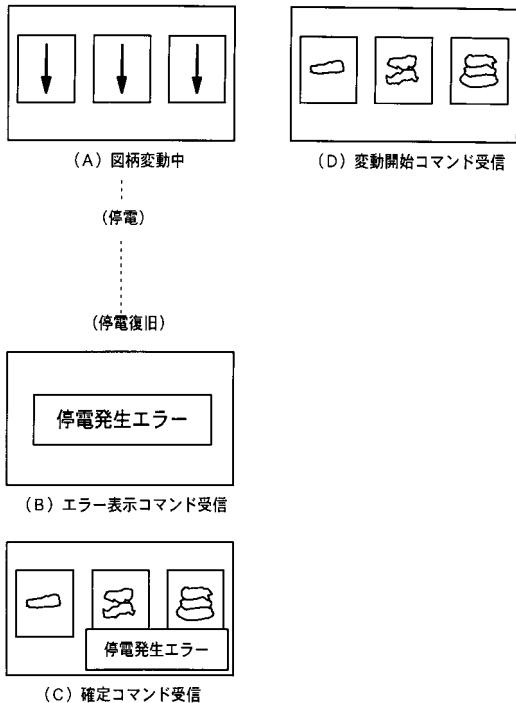
【図27】



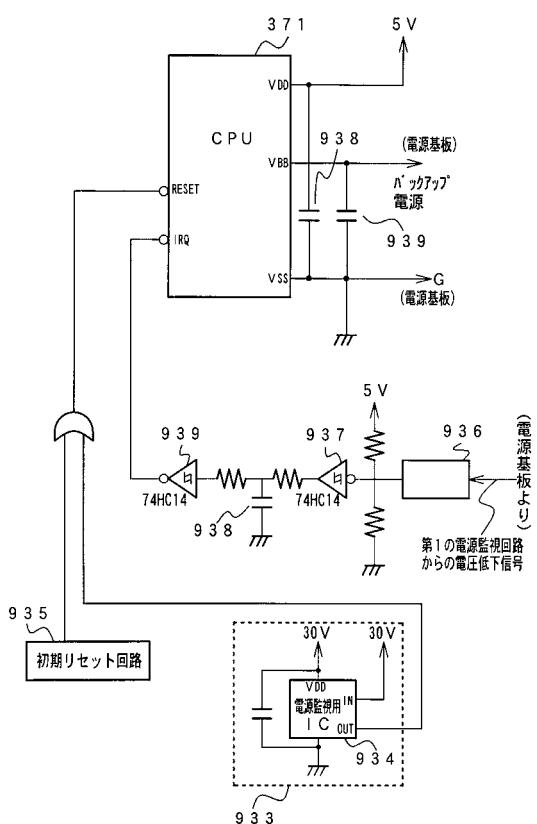
【図28】



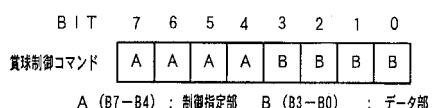
【図29】



【図30】



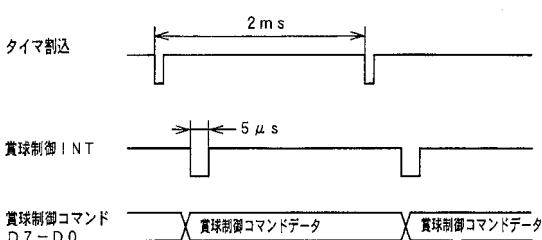
【図31】



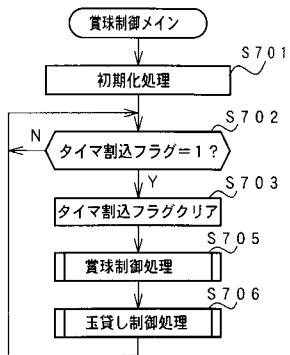
【図32】

| 制御指定 | ビット | | | |
|----------|-----|---|---|---|
| | 7 | 6 | 5 | 4 |
| 払出個数指定 | 0 | 1 | 0 | 0 |
| 球切れ指定 | 1 | 0 | 0 | 0 |
| 発射停止指定 | 1 | 0 | 0 | 1 |
| 球切れ解除指定 | 1 | 0 | 1 | 0 |
| 発射停止解除指定 | 1 | 0 | 1 | 1 |

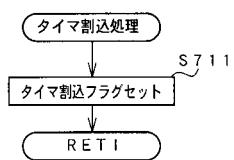
【図33】



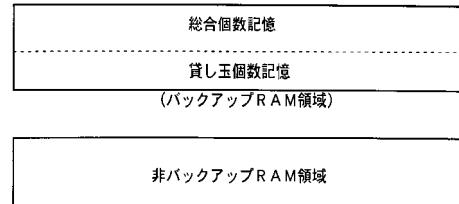
【図34】



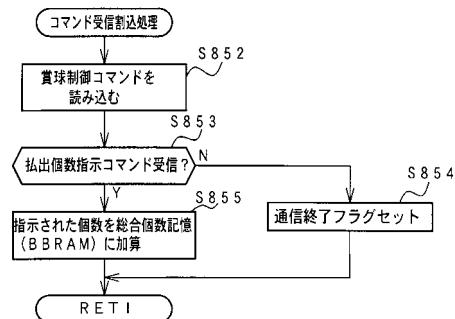
【図35】



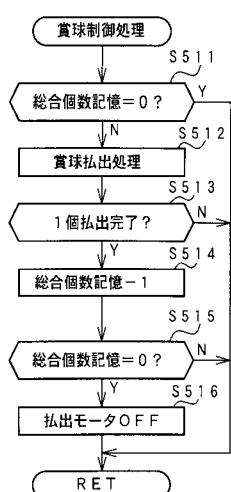
【図36】



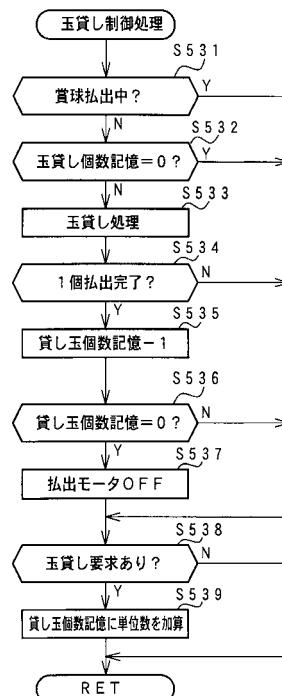
【図37】



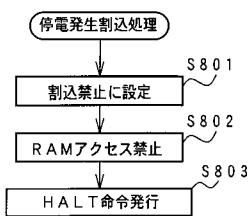
【図38】



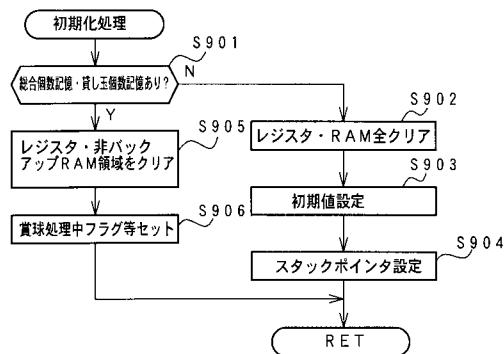
【図39】



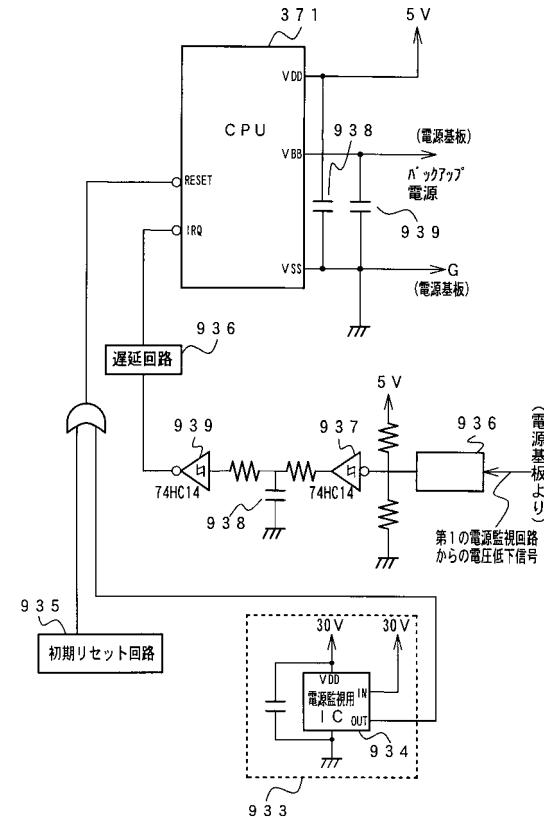
【図40】



【図41】



【図42】



フロントページの続き

(56)参考文献 特開平09-091162(JP, A)
特開平07-213686(JP, A)
特開平01-270886(JP, A)
特開平08-229222(JP, A)
特開平03-247376(JP, A)
特開平06-063231(JP, A)
特開平09-299567(JP, A)
特開平11-253625(JP, A)
特開平11-019298(JP, A)
特開平11-179010(JP, A)
特開昭64-049586(JP, A)
特開昭60-058186(JP, A)

(58)調査した分野(Int.Cl., DB名)

A 63 F 7 / 02