

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 3 区分

【発行日】平成23年12月22日(2011.12.22)

【公開番号】特開2010-166108(P2010-166108A)

【公開日】平成22年7月29日(2010.7.29)

【年通号数】公開・登録公報2010-030

【出願番号】特願2009-4271(P2009-4271)

【国際特許分類】

H 0 3 K 5/13 (2006.01)

【F I】

H 0 3 K 5/13

【手続補正書】

【提出日】平成23年11月2日(2011.11.2)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

入力信号を遅延させて出力する遅延回路であって、

前記遅延回路は、入力端子と、前記入力端子とインバータ回路を介して接続された第一内部遅延回路と、前記入力端子と接続された第二内部遅延回路と、前記第一内部遅延回路と前記第二内部遅延回路の出力信号を受けて遅延信号を出力する選択回路と、を備え、

前記第一内部遅延回路及び前記第二内部遅延回路は、入力段インバータ回路と、前記入力段インバータ回路と電源端子の間の設けられた第一電流源と、前記入力段インバータ回路の出力端子と接地端子の間の設けられた容量と、前記容量の電圧を受けて前記出力信号を出力する定電流インバータと、を備え、

前記選択回路は、セット端子が前記第一内部遅延回路の出力端子に接続され、リセット端子が前記第二内部遅延回路の出力端子に接続され、出力端子が前記遅延回路の出力端子に接続されたラッチ回路である、

ことを特徴とする遅延回路。

【請求項 2】

前記入力段インバータ回路と接地端子の間に第三電流源を備えた、
ことを特徴とする請求項 1 記載の遅延回路。