



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU

K AUTORSKÉMU OSVĚDČENÍ

256 035

(11) (B1)

(61)

(23) Výstavní priorita
(22) Přihlášeno 01 11 85
(21) PV 7833-85

(51) Int. Cl.⁴

G 05 B 19/18

(40) Zveřejněno 13 08 87
(45) Vydáno 01 05 89

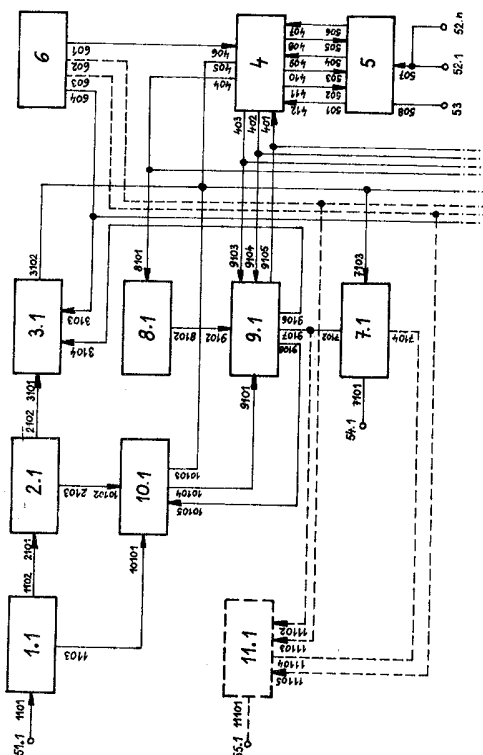
(75)
Autor vynálezu

PEČÁNKA KAREL ing.,
SCHUT MIROSLAV ing.,
EKRT JIŘÍ ing.,
MATOUŠEK FRANTIŠEK ing.,
DLOUHÝ JIŘÍ ing.,
BARTŮNEK FRANTIŠEK ing., PRAHA

(54)

Zapojení řídicí jednotky v servosmyčkách
pohybujících se částí strojů

Návrh řeší zapojení řídicí jednotky v servosmyčkách pohybujících se částí strojů, například souřadnic obráběcího stroje. Bloky odměřovacích čidel převádějí mechanický pohyb souřadnic na elektrické signály, bloky vyhodnocení informace je převádějí na číslíkovou hodnotu udávající velikost ujeté dráhy, do mezipaměti se zapisuje stav bloků vyhodnocení informace, blok mezipaměti zajišťuje styk řídicí jednotky s ostatními bloky zapojení, řídicí jednotka provádí veškeré aritmeticko-logické výpočty, centrální řadič řídí vzájemnou činnost jednotlivých bloků, číslíkové analogové převodníky převádějí zadané povelové hodnoty na odpovídající napětí, bloky kontroly registrují chybové stavy, bloky vyhodnocení adresy vyhodnotí shodnost adres zadávaných řídicí jednotkou s adresami pevně nastavenými, funkční řadič řídí zápis do číslíkové mezipaměti a bloky kontroly, bloky blokování pohonů ovládají pohony souřadnic a číslíkové analogové převodníky. Zapojení se s výhodou použije při číslíkovém řízení například obráběcích strojů.



256 035

Vynález řeší zapojení řídicí jednotky např. počítače v servosmyčkách pohybujících se částí strojů např. souřadnic obráběcího stroje při číslíkovém řízení. Jednou ze základních funkcí při číslíkovém řízení je řízení lineárních nebo rotačních pohybů např. souřadnic obráběcího stroje v rychlostní nebo polohové vazbě.

Dosud známé způsoby řízení pohybu řeší tento problém speciálními přístrojovými, pevně zapojenými bloky tak, že řídicí jednotka pouze zadává do těchto bloků hodnotu vypočteného přírůstku dráhy. Vyhodnocení polohové odchylky a řízení pohybu jednotlivých souřadnic, např. obráběcího stroje, provádí diferenční členy těchto speciálních přístrojových bloků. Tento způsob řízení souřadnic má některé nevýhody. Především je to poměrně složité zapojení speciálních přístrojových pevně zapojených bloků, které zvětšuje nároky na přístrojové vybavení řídicího systému a snižuje jeho spolehlivost. Každý typ souřadnice je obvykle řízen jiným přístrojovým, pevně zapojeným blokem, což má za následek zvýšené výrobní náklady. Dále tento způsob řízení neumožňuje snímat, vyhodnocovat a zobrazovat na panelu řídicího systému skutečně ujetou dráhu při rozpojené polohové vazbě. Rovněž není možné při ožívování testovat stav mechanické části, vyhodnotit a zadat skutečné strojní konstanty souřadnic.

Tyto nevýhody odstraňuje zapojení řídicí jednotky v servosmyčkách pohybujících se částí strojů podle vynálezu, jehož podstata spočívá v tom, že informační výstup zapojení je spojen s druhým informačním výstupem řídicí jednotky, jejíž první příkazový výstup je spojen s prvním příkazovým vstupem bloku mezistyku. Hlásicí vstup bloku mezistyku je spojen s hlásicími výstupy

funkčních řadičů, jejichž adresové vstupy jsou spojeny s prvním adresovým výstupem bloku mezistyku. Povelový výstup bloku mezistyku je spojen s povelovými vstupy funkčních řadičů, jejichž blokovací vstupy jsou spojeny s blokovacími výstupy bloků vyhodnocení adresy. Adresové vstupy bloků vyhodnocení adresy jsou spojeny s druhým adresovým výstupem bloku mezistyku, jehož obousměrný datový vývod je spojen s datovými vstupy číslicově analogových převodníků a s datovými výstupy bloků kontroly a s datovými výstupy mezipamětí. Přepisové vstupy mezipamětí jsou spojeny s druhým přepisovým výstupem centrálního řadiče, jehož taktovací výstup je spojen s taktovacím vstupem bloku mezistyku. Druhý příkazový vstup bloku mezistyku je spojen s druhým příkazovým výstupem řídicí jednotky, jejíž spouštěcí vstup je spojen se spouštěcím výstupem bloku mezistyku. Informační vstup bloku mezistyku je spojen s prvním informačním výstupem řídicí jednotky, jejíž datový vstup je spojen s datovým výstupem bloku mezistyku. Hlásicí výstup bloku mezistyku je spojen s hlásicím vstupem řídicí jednotky, jejíž datový vstup je spojen s programovými vstupy zapojení. Snímací vstupy zapojení jsou spojeny se snímacími vstupy bloků odměřovacích čidel, jejichž hlásicí výstupy jsou spojeny s prvními hlásicími vstupy bloků kontroly. Druhé hlásicí vstupy bloků kontroly jsou spojeny s hlásicími výstupy bloků vyhodnocení informace. Informační vstupy bloků vyhodnocení informace jsou spojeny s informačními výstupy bloků odměřovacích čidel a datové výstupy bloků vyhodnocení informace jsou spojeny s datovými vstupy mezipamětí. Výběrové vstupy mezipamětí jsou spojeny s prvními výběrovými výstupy funkčních řadičů, jejichž třetí výběrové výstupy jsou spojeny s výběrovými vstupy bloků kontroly. Hlásicí výstupy bloků kontroly jsou spojeny s hlásicími vstupy funkčních řadičů. Druhé výběrové výstupy funkčních řadičů jsou spojeny s výběrovými vstupy číslicově analogových převodníků, jejichž povelové výstupy jsou spojeny s povelovými výstupy zapojení. Zapojení je možno upravit tak, že druhé výběrové výstupy funkčních řadičů jsou spojeny s výběrovými vstupy bloků blokování pohonů a s výběrovými vstupy číslicově analogových převodníků, jejichž povelové výstupy jsou spojeny s povelovými výstupy zapojení. Blokovací

vstupy číslicově analogových převodníků jsou spojeny s blokovacími výstupy bloků blokování pohonů, jejichž prepisové vstupy jsou spojeny s prvním prepisovým výstupem centrálního řadiče. Příkazový výstup centrálního řadiče je spojen s příkazovými vstupy bloků blokování pohonů, jejichž ovládací výstupy jsou spojeny s blokovacími výstupy zapojení.

Výhodou zapojení řídicí jednotky v servosmyčkách pohybujících se částí strojů např. souřadnic obráběcího stroje je, že pohyb řízených lineárních nebo rotačních souřadnic je vyhodnocován v řídicí jednotce, např. počítači, což umožňuje získat údaje o skutečných polohách souřadnic v polohové i rychlostní vazbě, o skutečných polohových odchylkách souřadnic a o skutečných rychlostech souřadnic. Z těchto údajů řídicí jednotka vyhodnotí stav servosmyček souřadnic a v případě poruchy zastaví pohyb všech souřadnic a na panelu řídicího systému vyhlásí kód poruchy. Při oživování stroje umožňuje toto zapojení testovat stav mechanické části souřadnic a ze zjištěných hodnot vypočítat skutečné parametry jednotlivých souřadnic, které se do operační paměti řídicí jednotky uloží jako konstanty stroje. Dále toto zapojení umožňuje zobrazit na panelu systému skutečnou polohu a rychlost jednotlivých souřadnic zapojených v rychlostní nebo polohové vazbě. V polohové vazbě je možno zobrazit velikost regulační odchylky jednotlivých souřadnic. Další výhoda spočívá v tom, že přístrojové vybavení potřebné pro řízení jedné souřadnice je shodné pro všechny typy souřadnic, tzn. že stejným přístrojovým vybavením se řídí souřadnice lineární i rotační v polohové nebo rychlostní vazbě. Každá souřadnice je připojena jako samostatné přídatné zařízení řídicí jednotky, takže navržené zapojení je univerzální, rozšiřitelné na libovolný počet souřadnic.

Další výhodou zapojení řídicí jednotky v servosmyčkách pohybujících se částí strojů např. souřadnic obráběcího stroje je řešení univerzálním způsobem, použitelným pro různé typy zařízení, která jsou řízena číslicovým řídicím systémem, který využívá jako řídicí jednotky minipočítač nebo mikropočítač.

Navržené řešení podstatně snižuje náklady na výrobu řídicího systému, sjednocuje přístrojové vybavení řídicího systému a tím vytváří podmínky pro zproduktivnění výroby, zvýšení spolehlivosti zařízení a výrazné usnadnění jeho servisu.

Příklad zapojení řídicí jednotky v servosmyčkách pohybujících se částí strojů podle vynálezu, je znázorněn v blokovém schématu na připojeném výkresu

Jednotlivé bloky zapojení je možno charakterizovat takto

Bloky 1.1 až 1.n odměřovacích čidel tvoří elektromechanické převodníky, převádějící mechanický pohyb odměřované pohybující se části stroje na elektrické signály.

Bloky 2.1 až 2.n vyhodnocení informace jsou tvořeny sekvenční a kombinační logickou sítí, která převádí informace z bloků odměřovacích čidel na číslíkovou hodnotu, udávající velikost ujeté dráhy.

Mezipaměti 3.1 až 3.n jsou paměti registrového typu, do nichž se zapisuje číslíková hodnota z bloků 2.1 až 2.n vyhodnocení informace.

Blok 4 mezistyku je sekvenční a kombinační logická síť, která umožňuje řídicí jednotce 5 styk s mezipamětmi 3.1 až 3.n, číslíkově analogovými převodníky 7.1 až 7.n, bloky 10.1 až 10.n kontroly, funkčními řadiči 9.1 až 9.n a bloky 8.1 až 8.n vyhodnocení adresy.

Řídicí jednotka 5 je řídicí počítač, který v pevném časovém intervalu provádí snímání ujetých dráhových přírůstků, výpočet a vyslání nových hodnot dráhových přírůstků.

Centrální řadič 6 je vytvořen z časového generátoru impulsů a z dělicích obvodů. Slouží k časovému řízení příslušných bloků zapojení.

Číslíkově analogové převodníky 7.1 až 7.n jsou elektronická zapojení převádějící zadanou číslíkovou hodnotu na odpovídající velikost napětí.

Bloky 8.1 až 8.n vyhodnocení adresy jsou vytvořeny kombinační logickou sítí, která vyhodnotí shodnost zadávaných adres s

adresami pevně nastavenými.

256 035

Funkční řadiče 9.1 až 9.n tvoří sekvenční a kombinační logické sítě, které podle příkazů řídicí jednotky 5 řídí zápis do číslicově analogových převodníků 7.1 až 7.n, snímání stavu mezipamětí 3.1 až 3.n a snímání stavu pamětí bloků 10.1 až 10.n kontroly.

Bloky 10.1 až 10.n tvoří sekvenční a kombinační logické sítě, které při výskytu chyby zajistí zápis chybového stavu do příslušné paměti bloků 10.1 až 10.n kontroly a zablokování funkčních řadičů 9.1 až 9.n.

Bloky 11.1 až 11.n blokování pohonů jsou tvořeny sekvenční a kombinační logickou sítí, která ovládá blokovací vstupy pohonů a číslicově analogových převodníků 7.1 až 7.n.

Jednotlivé bloky jsou zapojeny takto:

Informační výstup 53 zapojení je spojen s druhým informačním výstupem 508 řídicí jednotky 5, jejíž první příkazový výstup 501 je spojen s prvním příkazovým vstupem 412 bloku 4 mezistyku. Hlásicí vstup 401 bloku 4 mezistyku je spojen s hlásicími výstupy 9105 až 9n05 funkčních řadičů 9.1 až 9.n, jejichž adresové vstupy 9104 až 9n04 jsou spojeny s prvním adresovým výstupem 402 bloku 4 mezistyku. Povelový výstup 403 bloku 4 mezistyku je spojen s povelovými vstupy 9103 až 9n03 funkčních řadičů 9.1 až 9.n, jejichž blokovací vstupy 9102 až 9n02 jsou spojeny s blokovacími výstupy 8102 až 8n02 bloků 8.1 až 8.n vyhodnocení adresy. Adresové vstupy 8101 až 8n01 bloků 8.1 až 8.n vyhodnocení adresy jsou spojeny s druhým adresovým výstupem 404 bloku 4 mezistyku, jehož obousměrný datový vývod 405 je spojen s datovými vstupy 7103 až 7n03 číslicově analogových převodníků 7.1 až 7.n a s datovými výstupy 10103 až 10n03 bloků 10.1 až 10.n kontroly a s datovými výstupy 3102 až 3n02 mezipamětí 3.1 až 3.n. Přepisové vstupy 3103 až 3n03 mezipamětí 3.1 až 3.n jsou spojeny s druhým přepisovým výstupem 604 centrálního řadiče 6, jehož taktovací výstup 601 je spojen s taktovacím vstupem 406

bloku 4 mezistyku. Druhý příkazový vstup 407 bloku 4 mezistyku je spojen s druhým příkazovým výstupem 506 řídicí jednotky 2, jejíž spouštěcí vstup 505 je spojen se spouštěcím výstupem 408 bloku 4 mezistyku. Informační vstup 409 bloku 4 mezistyku je spojen s prvním informačním výstupem 504 řídicí jednotky 2, jejíž datový vstup 503 je spojen s datovým výstupem 410 bloku 4 mezistyku. Hlásicí výstup 411 bloku 4 mezistyku je spojen s hlásicím vstupem 502 řídicí jednotky 2, jejíž datový vstup 507 je spojen s programovými vstupy 52.1 až 52.n zapojení. Snímací vstupy 51.1 až 51.n zapojení jsou spojeny se snímacími vstupy 1101 až 1n01 bloků 1.1 až 1.n odměřovacích čidel, jejichž hlásicí výstupy 1103 až 1n03 jsou spojeny s prvními hlásicími vstupy 10101 až 10n01 bloků 10.1 až 10.n kontroly. Druhé hlásicí vstupy 10102 až 10n02 bloků 10.1 až 10.n kontroly jsou spojeny s hlásicími výstupy 2103 až 2n03 bloků 2.1 až 2.n vyhodnocení informace. Informační vstupy 2101 až 2n01 bloků 2.1 až 2.n vyhodnocení informace jsou spojeny s informačními výstupy 1102 až 1n02 bloků 1.1 až 1.n odměřovacích čidel a datové výstupy 2102 až 2n02 bloků 2.1 až 2.n vyhodnocení informace jsou spojeny s datovými vstupy 3101 až 3n01 mezipamětí 3.1 až 3.n. Výběrové vstupy 3104 až 3n04 mezipamětí 3.1 až 3.n jsou spojeny s prvními výběrovými výstupy 9106 až 9n06 funkčních radičů 9.1 až 9.n, jejichž třetí výběrové výstupy 9108 až 9n08 jsou spojeny s výběrovými vstupy 10105 až 10n05 bloků 10.1 až 10.n kontroly. Hlásicí výstupy 10104 až 10n04 bloků 10.1 až 10.n kontroly jsou spojeny s hlásicími vstupy 9101 až 9n01 funkčních radičů 9.1 až 9.n. Druhé výběrové výstupy 9107 až 9n07 funkčních radičů 9.1 až 9.n jsou spojeny s výběrovými vstupy 7102 až 7n02 číslicově analogových převodníků 7.1 až 7.n, jejichž povelové výstupy 7101 až 7n01 jsou spojeny s povelovými výstupy 54.1 až 54.n zapojení.

V upraveném zapojení jsou druhé výběrové výstupy 9107 až 9n07 funkčních radičů 9.1 až 9.n spojeny s výběrovými vstupy 11102 až 11n02 bloků 11.1 až 11.n blokování pohonů a s výběrovými vstupy 7102 až 7n02 číslicově analogových převodníků 7.1

až 7.n, jejichž povelové výstupy 7101 až 7n01 jsou spojeny s povelovými výstupy 54.1 až 54.n zapojení. Blokovací vstupy 7104 až 7n04 číslicově analogových převodníků 7.1 až 7.n jsou spojeny s blokovacími výstupy 11104 až 11n04 bloků 11.1 až 11.n blokování pohonů, jejichž přepisové vstupy 11105 až 11n05 jsou spojeny s prvním přepisovým výstupem 603 centrálního řadiče 6. Příkazový výstup 602 centrálního řadiče 6 je spojen s příkazovými vstupy 11103 až 11n03 bloků 11.1 až 11.n blokování pohonů, jejichž ovládací výstupy 11101 až 11n01 jsou spojeny s blokovacími výstupy 55.1 až 55.n zapojení.

Funkci zapojení lze charakterizovat takto:

Mechanický pohyb každé souřadnice je přenášen ze snímacích vstupů 51.1 až 51.n zapojení na snímací vstupy 1101 až 1n01 bloků 1.1 až 1.n odměřovacích čidel. Informace o pohybu souřadnic je převedena z informačních výstupů 1102 až 1n02 bloků 1.1 až 1.n odměřovacích čidel na informační vstupy 2101 až 2n01 bloků 2.1 až 2.n vyhodnocení informace, kde je vyhodnocena velikost ujeté dráhy a směr pohybu každé souřadnice. Přepisový signál vysílaný z druhého přepisového výstupu 604 centrálního řadiče 6, na přepisové vstupy 3103 až 3n03 mezipamětí 3.1 až 3.n, zapisuje v daném pevném časovém intervalu stav datových výstupů 2102 až 2n02 bloků 2.1 až 2.n vyhodnocení informace na datové vstupy 3101 až 3n01 mezipamětí 3.1 až 3.n. Stav datových výstupů 2102 až 2n02 bloků 2.1 až 2.n vyhodnocení informace odpovídá ujeté dráze první až poslední souřadnice v daném pevném časovém intervalu. Povelový signál, vycházející z taktovacího výstupu 601 centrálního řadiče 6, přichází v daném pevném časovém intervalu na taktovací vstup 406 bloku 4 mezistyku, kde se zpozdí a vychází ze spouštěcího výstupu 408 na spouštěcí vstup 505 řídicí jednotky 5 jako žádost o obsloužení jednotlivých souřadnic pro daný časový interval. Dostane-li řídicí jednotka 5 žádost o obsloužení souřadnic, vyšle postupně z prvního informačního výstupu 504 do informačního vstupu 409 bloku 4 mezistyku adresy první až poslední souřadnice a příkaz k přepsání

obsahu mezipamětí 3.1 až 3.n do vstupní paměti bloku 4 mezistyku. Informace o adresách a funkci první až poslední souřadnice se postupně zapíše do adresové paměti bloku 4 mezistyku, jejíž výstup je spojen s prvním adresovým výstupem 402 a druhým adresovým výstupem 404. Adresy první až poslední souřadnice se postupně přenesou z druhého adresového výstupu 404 bloku 4 mezistyku na adresové vstupy 8101 až 8n01 bloků 8.1 až 8.n vyhodnocení adresy. V každém bloku 8.1 až 8.n vyhodnocení adresy je pevně nastavena adresa příslušné souřadnice, různá od všech ostatních, a tato adresa se porovná s adresou přivedanou na adresové vstupy 8101 až 8n01. Jsou-li obě adresy shodné, vyšlou bloky 8.1 až 8.n vyhodnocení adresy na blokovací výstupy 8102 až 8n02 uvolňovací signály, které uvolní blokovací vstupy 9102 až 9n02 funkčních řadičů 9.1 až 9.n všech souřadnic. Příkaz k přepsání obsahu mezipamětí 3.1 až 3.n do vstupní paměti bloku 4 mezistyku se vyšle z prvního adresového výstupu 402 bloku 4 mezistyku na adresové vstupy 9104 až 9n04 funkčních řadičů 9.1 až 9.n všech souřadnic. Po vyslání každé adresy a funkce, vyšle řídicí jednotka 5 na první příkazový výstup 501 povelový signál, který je přiveden na první příkazový vstup 412 bloku 4 mezistyku. Zde se zapíše do příkazové paměti, jejíž výstup je vyveden na povelový výstup 403, který je spojen s povelovými vstupy 9103 až 9n03 funkčních řadičů 9.1 až 9.n všech souřadnic. Nyní se postupně na prvních výběrových výstupech 9106 až 9n06 a na výběrových vstupech 3104 až 3n04 mezipamětí 3.1 až 3.n objeví prepisové signály. Ty připojí obsah mezipamětí 3.1 až 3.n na datové výstupy 3102 až 3n02, které jsou spojeny s obousměrným datovým vývodem 405 bloku 4 mezistyku. Na hlásicích výstupech 9105 až 9n05 funkčních řadičů 9.1 až 9.n se postupně objeví signály, které po přivedení na hlásicí vstup 401 bloku 4 mezistyku změni stav příkazové paměti bloku 4 mezistyku a do jeho vstupní paměti zapíše stav na obousměrném datovém vývodu 405. Zároveň se na hlásicím výstupu 411 bloku 4 mezistyku objeví signál, hlásicí řídicí jednotce 5 na hlásicím

vstupu 502 ukončení přepisu informace do vstupní paměti bloku 4 mezistyku, jejíž výstup je spojen s datovým výstupem 410, který je přiveden na datový vstup 503 řídicí jednotky 5. Informace o ujeté dráze v předchozím časovém úseku, zapsaná ve vstupní paměti bloku 4 mezistyku, se do řídicí jednotky 5 přeneše na příkaz, vyslaný řídicí jednotkou 5 z druhého příkazového výstupu 506 na druhý příkazový vstup 407 bloku 4 mezistyku. Řídicí jednotka 5 přičte tento nový přírůstek dráhy k celkové hodnotě ujeté dráhy příslušné souřadnice a tuto novou hodnotu uloží do operační paměti řídicí jednotky 5. Z programových vstupů 52.1 až 52.n zapojení se na datový vstup 507 řídicí jednotky 5 postupně přivedou strojní konstanty všech souřadnic, charakterizující mechanický stav jednotlivých souřadnic a informace o celkové požadované dráze, kterou mají jednotlivé souřadnice ujet. Řídicí jednotka 5 vypočte z hodnot požadovaných a z hodnot skutečně ujetých drah velikosti odchylek ve všech souřadnicích. Z těchto odchylek a ze zadaných strojních konstant souřadnic řídicí jednotka 5 postupně vypočte velikosti povelových hodnot, které se musí vyslat na vstupy číslicově analogových převodníků 7.1 až 7.n, aby na povelových výstupech 7101 až 7n01 číslicově analogových převodníků 7.1 až 7.n spojených s povelovým výstupem 54.1 až 54.n zapojení bylo napětí, jež způsobí pohyb příslušných souřadnic požadovanou rychlostí. Po ukončení výpočtu povelových hodnot vyše postupně řídicí jednotka 5 z prvního informačního výstupu 504 do informačního vstupu 409 bloku 4 mezistyku adresy první až poslední souřadnice a příkaz k zapsání povelových hodnot do číslicově analogových převodníků 7.1 až 7.n. Informace o adresách a funkci všech souřadnic se postupně zapíší do adresové paměti bloku 4 mezistyku. Adresy všech souřadnic se postupně přenesou z druhého adresového výstupu 404 na adresové vstupy 8101 až 8n01 bloků 8.1 až 8.n vyhodnocení adresy. Příkaz k zapsání povelových hodnot do číslicově analogových převodníků 7.1 až 7.n se vyše z prvního adresového výstupu 402 bloku 4 mezistyku na adresové vstupy 9104 až 9n04 funkčních řadičů 9.1 až 9.n všech souřadnic.

Jsou-li vysílané adresy na adresových vstupech 8101 až 8n01 bloků 8.1 až 8.n vyhodnocení adresy shodné s adresami, které jsou pevně nastavené v blocích 8.1 až 8.n vyhodnocení adresy, vyšlou tyto bloky na blokovací výstupy 8102 až 8n02 uvolňovací signály, které postupně uvolní blokovací vstupy 9102 až 9n02 funkčních řadičů 9.1 až 9.n všech souřadnic. Po vyslání každé adresy a funkce vyšle řídící jednotka 5 z prvního informačního výstupu 504 do informačního vstupu 409 bloku 4 mezistyku vypočtené povelové hodnoty jednotlivých souřadnic. Tyto hodnoty se postupně zapíše do výstupní paměti bloku 4 mezistyku, jejíž výstup je vyveden na obousměrný datový vývod 405, který je spojen s datovými vstupy 7103 až 7n03 číslicově analogových převodníků 7.1 až 7.n první až poslední souřadnice. Po zapsání každé povelové hodnoty do výstupní paměti bloku 4 mezistyku, vyšle řídící jednotka 5 na první příkazový výstup 501 spojený s prvním příkazovým vstupem 412 bloku 4 mezistyku, povelový signál. Ten se zapíše do příkazové paměti bloku 4 mezistyku, jejíž výstup je vyveden na povelový výstup 403, který je spojen s povelovými vstupy 9103 až 9n03 funkčních řadičů 9.1 až 9.n všech souřadnic. Nyní se postupně na druhých výběrových výstupech 9107 až 9n07 funkčních řadičů 9.1 až 9.n a na výběrových vstupech 7102 až 7n02 číslicově analogových převodníků 7.1 až 7.n objeví prepisové signály. Ty postupně zapíše do číslicově analogových převodníků 7.1 až 7.n z datových vstupů 7103 až 7n03 nové povelové hodnoty. Z hlásicích výstupů 1103 až 1n03 bbků 1.1 až 1.n odměřovacích čidel a z hlásicích výstupů 2103 až 2n03 bloků 2.1 až 2.n vyhodnocení informace jsou vyvedeny chybové signály, hlásící poruchu v blocích 1.1 až 1.n odměřovacích čidel nebo chybu v blocích 2.1 až 2.n vyhodnocení informace a jsou zavedeny na první hlásicí vstupy 10101 až 10n01 a druhé hlásicí vstupy 10102 až 10n02 bloků 10.1 až 10.n kontroly. V případě výskytu poruchy objeví se na některém hlásicím výstupu 10104 až 10n04 bloků 10.1 až 10.n kontroly signál, který po přivedení na příslušný hlásicí vstup 9101 až 9n01 funkčních

řadičů 9.1 až 9.n způsobí zablokování příslušného hlásicího výstupu 9105 až 9n05. V tomto stavu nemůže řídicí jednotka 5 komunikovat s mezipamětmi 3.1 až 3.n ani s číslicově analogovými převodníky 7.1 až 7.n. Může pouze komunikovat s bloky 10.1 až 10.n kontroly všech souřadnic. Řídicí jednotka 5 vyšle postupně z prvního informačního výstupu 504 do informačního vstupu 409 bloku 4 mezistyku adresy všech souřadnic a příkaz k přepsání obsahu pamětí bloků 10.1 až 10.n kontroly do vstupní paměti bloku 4 mezistyku. Informace o adresách a funkci všech souřadnic se postupně zapíše do adresové paměti bloku 4 mezistyku. Adresy se postupně přenesou z druhého adresového výstupu 404 bloku 4 mezistyku na adresové vstupy 8101 až 8n01 bloků 8.1 až 8.n vyhodnocení adresy. Příkaz k přepsání obsahu pamětí bloků 10.1 až 10.n kontroly do vstupní paměti bloku 4 mezistyku se vyšle z prvního adresového výstupu 402 bloku 4 mezistyku na adresové vstupy 9104 až 9n04 funkčních řadičů 9.1 až 9.n všech souřadnic. Po vyslání každé adresy a funkce vyšle řídicí jednotka 5 na první příkazový výstup 501, spojený s prvním příkazovým vstupem 412 bloku 4 mezistyku, povelový signál. Ten se zapíše do příkazové paměti bloku 4 mezistyku, jejíž výstup je vyveden na povelový výstup 403, který je spojen s povelovými vstupy 9103 až 9n03 funkčních řadičů 9.1 až 9.n všech souřadnic. Nyní se postupně na třetích výběrových výstupech 9108 až 9n08 funkčních řadičů 9.1 až 9.n a na výběrových vstupech 10105 až 10n05 bloků 10.1 až 10.n kontroly objeví přepisové signály. Ty připojí obsah pamětí bloků 10.1 až 10.n kontroly na datové výstupy 10103 až 10n03, které jsou spojeny s obousměrným datovým vývodem 405 bloku 4 mezistyku. Na hlásicích výstupech 9105 až 9n05 funkčních řadičů 9.1 až 9.n se postupně objeví signály, které po přivedení na hlásicí vstup 401 bloku 4 mezistyku změní stav příkazové paměti bloku 4 mezistyku a zapíše do jeho vstupní paměti stav na obousměrném datovém vývodu 405. Zároveň se na hlásicím výstupu 411 bloku 4 mezistyku objeví signál, hlásicí řídicí jednotce 5 na hlásicím vstupu 502 ukončení přepisu informace do vstupní paměti bloku 4 mezistyku. Chybové slovo, zapsané ve vstupní paměti

bloku 4 mezistyku, se z datového výstupu 410 do datového vstupu 503 řídicí jednotky 5 přenese na příkaz, vyslaný řídicí jednotkou 5 z druhého příkazového výstupu 506 na druhý příkazový vstup 407 bloku 4 mezistyku. Řídicí jednotka 5 vyhlásí chybu na druhém informačním výstupu 508, který je spojen s informačním výstupem 53 zapojení. Přenos informace o ujeté dráze v daném pevném časovém intervalu do řídicí jednotky 5, výpočet povelové hodnoty řídicí jednotkou 5 a přenos této povelové hodnoty do příslušné souřadnice se musí uskutečnit pro všechny řízené souřadnice do doby, která je kratší než daný pevný časový interval povelového signálu, vysílaného z taktovacího výstupu 601 centrálního řadiče 6.

V upraveném zapojení jsou přepisové signály, vysílané z druhých výběrových výstupů 9107 až 9n07 funkčních řadičů 9.1 až 9.n rovněž zavedeny na výběrové vstupy 11102 až 11n02 bloků 11.1 až 11.n blokování pohonů, kde se postupně zapíší do nárazových pamětí těchto bloků všech souřadnic. Příkazový signál, vysílaný z příkazového výstupu 602 centrálního řadiče 6 na příkazové vstupy 11103 až 11n03 bloků 11.1 až 11.n blokování pohonů, přepisuje v daném pevném časovém intervalu stav nárazových pamětí bloků 11.1 až 11.n blokování pohonů na blokovací výstupy 11104 až 11n04 a na ovládací výstupy 11101 až 11n01. Tím se postupně uvolní blokovací vstupy 7105 až 7n05 číslicově analogových převodníků 7.1 až 7.n a ovládací výstupy 11101 až 11n01 bloků 11.1 až 11.n blokování pohonů, které jsou spojené s blokovacími výstupy 55.1 až 55.n zapojení. Tím jsou postupně uvolněny pohony první až poslední souřadnice. Přepisový signál, vysílaný v daném pevném časovém intervalu z prvního přepisového výstupu 603 centrálního řadiče 6 na přepisové vstupy 11105 až 11n05 bloků 11.1 až 11.n blokování pohonů, uvede nárazové paměti těchto bloků do výchozího stavu, přitom blokovací výstupy 11104 až 11n04 a ovládací výstupy 11101 až 11n01 svůj stav nezmění. Na povelové výstupy 54.1 až 54.n zapojení všech souřadnic jsou přivedena napětí z povelových

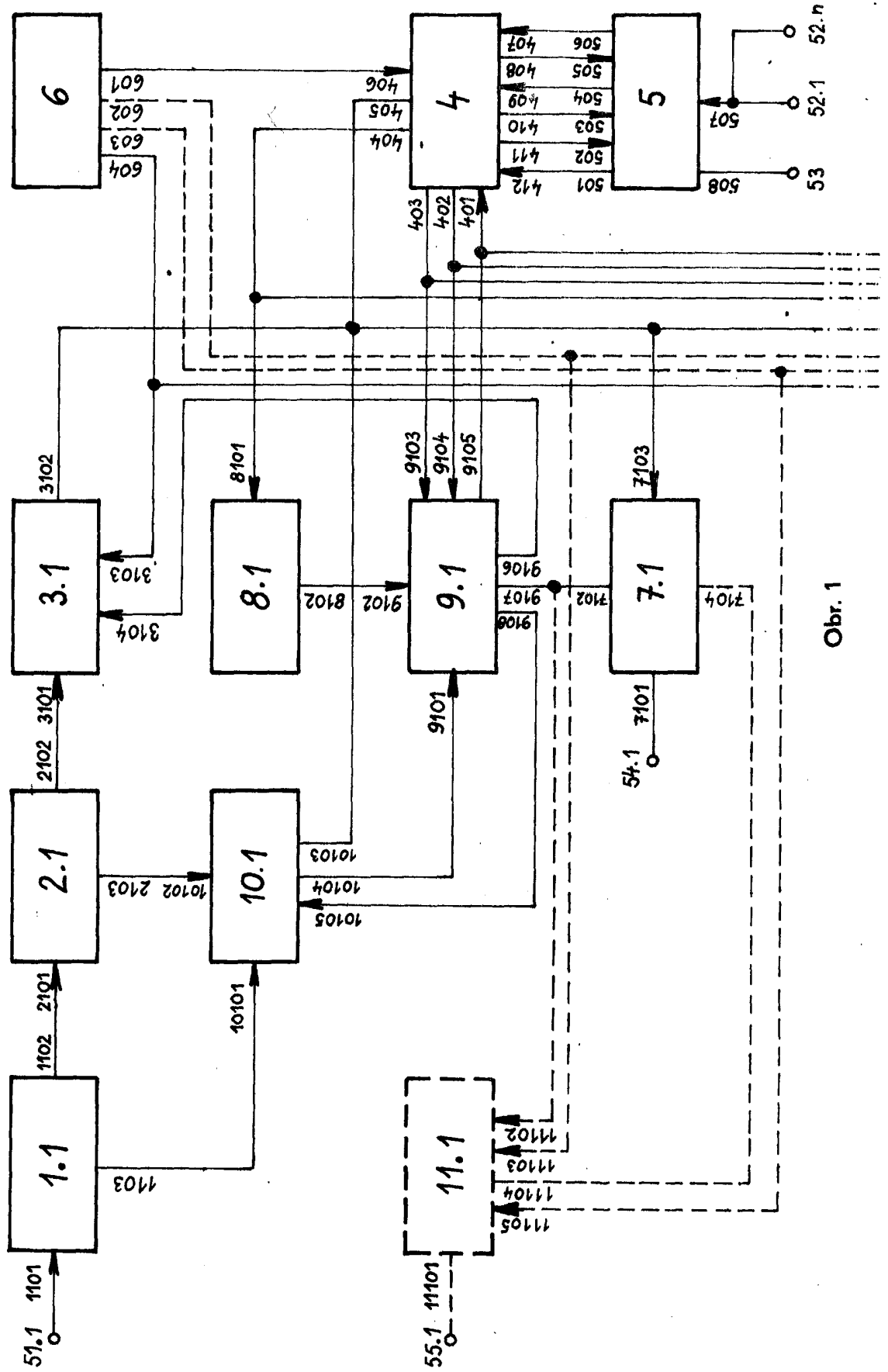
výstupů 7l01 až 7n01 číslicově analogových převodníků 7.1 až 7.n, odpovídající zadávaným hodnotám na datových vstupech 7l03 až 7n03. Přestane-li řídicí jednotka 2 vysílat do číslicově analogových převodníků 7.1 až 7.n povelové hodnoty, zůstane nárazové paměti bloků 11.1 až 11.n blokování pohonů ve výchozím stavu, který se přepisovým signálem vyslaným z prvního přepisového výstupu 603 centrálního radiče 6 na přepisové vstupy 11l05 až 11n05 bloků 11.1 až 11.n blokování pohonů přenechá na blokovací výstupy 11l04 až 11n04 a na ovládací výstupy 11l01 až 11n01 téhož bloku. Tento stav způsobí zablokování blokovacích vstupů 7l04 až 7n04 číslicově analogových převodníků 7.1 až 7.n a blokovacích výstupů 55.1 až 55.n zapojení, které zablokují pohony všech souřadnic. V případě poruchy v blocích 1.1 až 1.n odměřovacích čidel nebo v blocích 2.1 až 2.n vyhodnocení informace, vynulují se nárazové paměti bloků 11.1 až 11.n blokování pohonů, a v důsledku toho se zablokují blokovací výstupy 11l04 až 11n04 spojené s blokovacími vstupy 7l04 až 7n04 číslicově analogových převodníků 7.1 až 7.n. Zároveň se zablokují i ovládací výstupy 11l01 až 11n01 spojené s blokovacími výstupy 55.1 až 55.n zapojení, které zablokují pohony všech souřadnic. Tím je zajištěno zablokování pohonů i povelových výstupů 7l01 až 7n01 číslicově analogových převodníků 7.1 až 7.n všech souřadnic.

Zapojení řídicí jednotky v servosmyčkách pohybujících se částí strojů lze s výhodou využít při číslicovém řízení např. obráběcích strojů.

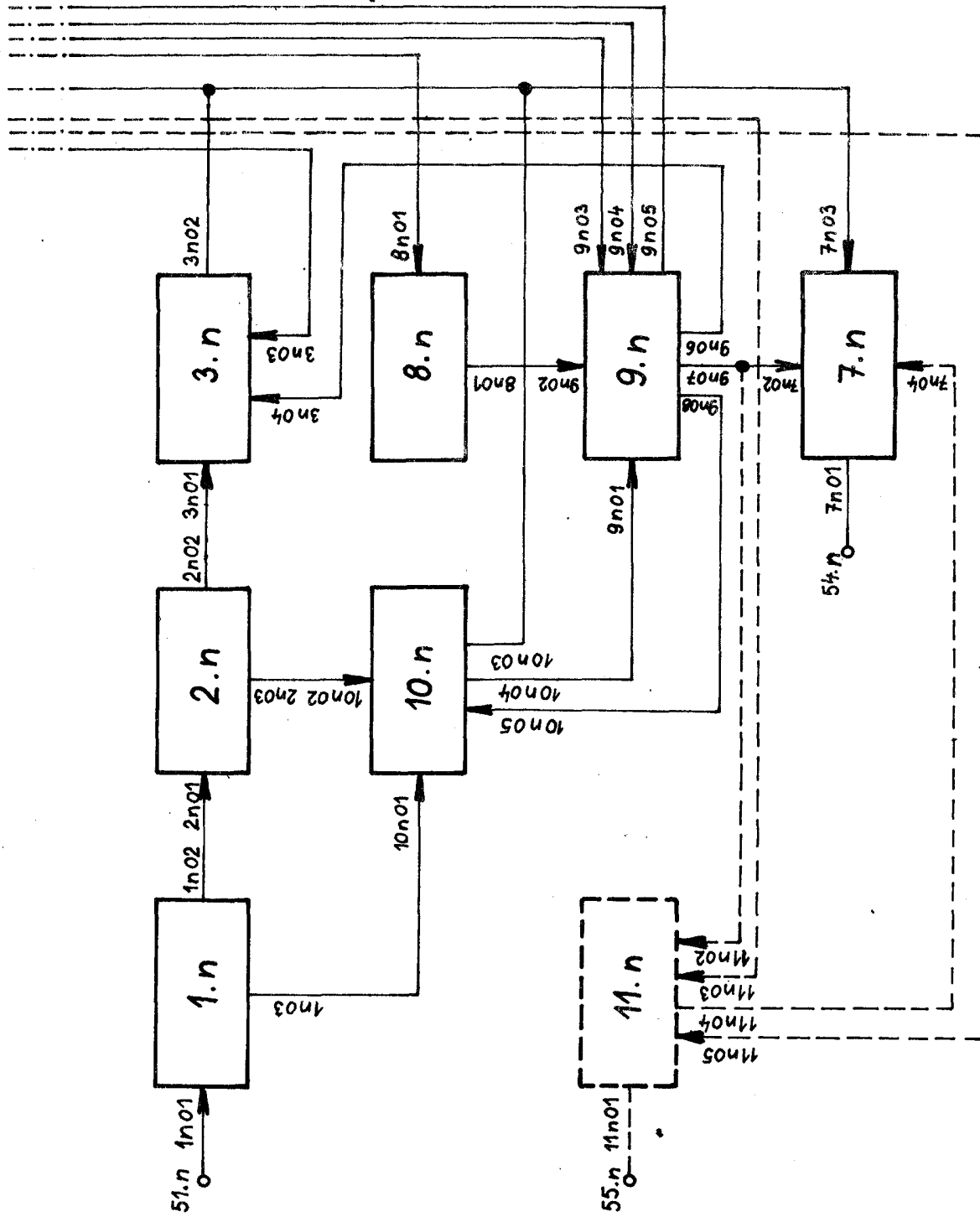
1. Zapojení řídicí jednotky v servosmyčkách pohybujících se částí strojů, vyznačující se tím, že informační výstup (53) zapojení je spojen s druhým informačním výstupem (508) řídicí jednotky (5), jejíž první příkazový výstup (501) je spojen s prvním příkazovým vstupem (412) bloku (4) mezistyku, jehož hlásicí vstup (401) je spojen s hlásicími výstupy (9105 až 9n05) funkčních řadičů (9.1 až 9.n), jejichž adresové vstupy (9104 až 9n04) jsou spojeny s prvním adresovým výstupem (402) bloku (4) mezistyku, jehož povelový výstup (403) je spojen s povelovými vstupy (9103 až 9n03) funkčních řadičů (9.1 až 9.n), jejichž blokovací vstupy (9102 až 9n02) jsou spojeny s blokovacími výstupy (8102 až 8n02) bloků (8.1 až 8.n) vyhodnocení adresy, jejichž adresové vstupy (8101 až 8n01) jsou spojeny s druhým adresovým výstupem (404) bloku (4) mezistyku, jehož obousměrný datový vývod (405) je spojen s datovými vstupy (7103 až 7n03) číslicově analogových převodníků (7.1 až 7.n) a s datovými výstupy (10103 až 10n03) bloků (10.1 až 10.n) kontroly a s datovými výstupy (3102 až 3n02) mezipamětí (3.1 až 3.n), jejichž přepisové vstupy (3103 až 3n03) jsou spojeny s druhým přepisovým výstupem (604) centrálního řadiče (6), jehož taktovací výstup (601) je spojen s taktovacím vstupem (406) bloku (4) mezistyku, jehož druhý příkazový vstup (407) je spojen s druhým příkazovým výstupem (506) řídicí jednotky (5), jejíž spouštěcí vstup (505) je spojen se spouštěcím výstupem (408) bloku (4) mezistyku, jehož informační vstup (409) je spojen s prvním informačním výstupem (504) řídicí jednotky (5), jejíž datový vstup (503) je spojen s datovým výstupem (410) bloku (4) mezistyku, jehož hlásicí výstup (411) je spojen s hlásicím vstupem (502) řídicí jednotky (5), jejíž datový vstup (507) je spojen s programovými vstupy (52.1 až 52.n) zapojení, zatímco snímací vstupy (51.1 až 51.n) zapojení jsou spojeny se snímacími vstupy (1101 až 1n01) bloků (1.1 až 1.n) odměřovacích čidel, jejichž hlásicí výstupy (1103 až 1n03) jsou spojeny s prvními hlásicími

vstupy (10101 až 10n01) bloku (10.1 až 10.n) kontroly, jejichž druhé hlásicí vstupy (10102 až 10n02) jsou spojeny s hlásicími výstupy (2103 až 2n03) bloků (2.1 až 2.n) vyhodnocení informace, jejichž informační vstupy (2101 až 2n01) jsou spojeny s informačními výstupy (1102 až 1n02) bloků (1.1 až 1.n) odměřovacích čidel a datové výstupy (2102 až 2n02) bloků (2.1 až 2.n) vyhodnocení informace jsou spojeny s datovými vstupy (3101 až 3n01) mezipamětí (3.1 až 3.n), jejichž výběrové vstupy (3104 až 3n04) jsou spojeny s prvními výběrovými výstupy (9106 až 9n06) funkčních řadičů (9.1 až 9.n), jejichž třetí výběrové výstupy (9108 až 9n08) jsou spojeny s výběrovými vstupy (10105 až 10n05) bloků (10.1 až 10.n) kontroly, jejichž hlásicí výstupy (10104 až 10n04) jsou spojeny s hlásicími vstupy (9101 až 9n01) funkčních řadičů (9.1 až 9.n), jejichž druhé výběrové výstupy (9107 až 9n07) jsou spojeny s výběrovými vstupy (7102 až 7n02) číslicově analogových převodníků (7.1 až 7.n), jejichž povelové výstupy (7101 až 7n01) jsou spojeny s povelovými výstupy (54.1 až 54.n) zapojení.

2. Zapojení řídící jednotky v servosmyčkách pohybujících se částí strojů podle bodu 1x, vyznačující se tím, že druhé výběrové výstupy (9107 až 9n07) funkčních řadičů (9.1 až 9.n) jsou spojeny s výběrovými vstupy (11102 až 11n02) bloků (11.1 až 11.n) blokování pohonů a s výběrovými vstupy (7102 až 7n02) číslicově analogových převodníků (7.1 až 7.n), jejichž povelové výstupy (7101 až 7n01) jsou spojeny s povelovými výstupy (54.1 až 54.n) zapojení, zatímco blokovací vstupy (7104 až 7n04) číslicově analogových převodníků (7.1 až 7.n) jsou spojeny s blokovacími výstupy (11104 až 11n04) bloků (11.1 až 11.n) blokování pohonů, jejichž přepisové vstupy (11105 až 11n05) jsou spojeny s prvním přepisovým výstupem (603) centrálního řadiče (6), jehož příkazový výstup (602) je spojen s příkazovými vstupy (11103 až 11n03) bloků (11.1 až 11.n) blokování pohonů, jejichž ovládací výstupy (11101 až 11n01) jsou spojeny s blokovacími výstupy (55.1 až 55.n) zapojení.



Obr. 1



Obr. 2