



ФЕДЕРАЛЬНАЯ СЛУЖБА
ПО ИНТЕЛЛЕКТУАЛЬНОЙ СОБСТВЕННОСТИ

(12) ОПИСАНИЕ ИЗОБРЕТЕНИЯ К ПАТЕНТУ

(52) СПК
H03M 1/00 (2022.02); *H03M 1/36* (2022.02)

(21)(22) Заявка: 2020126855, 10.08.2020

(24) Дата начала отсчета срока действия патента:
10.08.2020

Дата регистрации:
01.08.2022

Приоритет(ы):

(22) Дата подачи заявки: 10.08.2020

(43) Дата публикации заявки: 10.02.2022 Бюл. № 4

(45) Опубликовано: 01.08.2022 Бюл. № 22

Адрес для переписки:

424020, РМЭ, г. Йошкар-Ола, ул. Анциферова,
19, кв. 29, Рябов Игорь Владимирович

(72) Автор(ы):

Ильин Герман Иванович (RU),
Рябов Игорь Владимирович (RU),
Лернер Илья Михайлович (RU),
Файзуллин Рашид Робертович (RU)

(73) Патентообладатель(и):

Ильин Герман Иванович (RU),
Рябов Игорь Владимирович (RU),
Лернер Илья Михайлович (RU),
Файзуллин Рашид Робертович (RU)

(56) Список документов, цитированных в отчете
о поиске: RU 2696557 C1, 20.08.2019. SU
1837389 A1, 30.08.1993. SU 377843 A1, 17.04.1973.
RU 2019030 C1, 30.08.1994. US 4897658 A1,
30.01.1990. JP2003/032117 A, 31.01.2003.

(54) Быстродействующий параллельный АЦП

(57) Реферат:

Изобретение относится к радиоэлектронике, предназначено для аналого-цифрового преобразования аналоговых сигналов, и может быть использовано в системах радиолокации и связи. Технический результат заключается в повышении быстродействия преобразования аналогового сигнала. Параллельный АЦП содержит высокоскоростной ключ,

последовательно соединенные счетчик, выполненный с коэффициентом счета четыре, и дешифратор; первый, второй, третий, четвертый АЦП, причем выходы дешифратора подключены к тактовым входам АЦП, при этом входной сигнал одновременно подается на входы всех АЦП. 1 ил.

RU 2 777 024 C 2

RU 2 777 024 C 2



FEDERAL SERVICE
FOR INTELLECTUAL PROPERTY

(12) **ABSTRACT OF INVENTION**

(52) CPC
H03M 1/00 (2022.02); *H03M 1/36* (2022.02)

(21)(22) Application: **2020126855, 10.08.2020**

(24) Effective date for property rights:
10.08.2020

Registration date:
01.08.2022

Priority:

(22) Date of filing: **10.08.2020**

(43) Application published: **10.02.2022 Bull. № 4**

(45) Date of publication: **01.08.2022 Bull. № 22**

Mail address:

**424020, RME, g. Joshkar-Ola, ul. Antsiferova, 19,
kv. 29, Ryabov Igor Vladimirovich**

(72) Inventor(s):

**Ilin German Ivanovich (RU),
Ryabov Igor Vladimirovich (RU),
Lerner Ilya Mikhajlovich (RU),
Fajzullin Rashid Robertovich (RU)**

(73) Proprietor(s):

**Ilin German Ivanovich (RU),
Ryabov Igor Vladimirovich (RU),
Lerner Ilya Mikhajlovich (RU),
Fajzullin Rashid Robertovich (RU)**

(54) **FAST-ACTING PARALLEL ADC**

(57) Abstract:

FIELD: radio electronics.

SUBSTANCE: invention relates to radio electronics; it is intended for analog-to-digital conversion of analog signals; it can be used in radiolocation and communication systems. A parallel ADC contains a high-speed key, a counter made with a count factor of four and a decoder, connected in series; the first, the

second, the third, the fourth ADC, wherein decoder outputs are connected to clock inputs of ADC, while an input signal is simultaneously supplied to inputs of all ADC.

EFFECT: increase in performance of analog signal conversion.

1 cl, 1 dwg

C 2
4 2 0 1 7 7
R U

R U
2 7 7 7 0 2 4
C 2

Изобретение относится к радиоэлектронике, предназначено для аналого-цифрового преобразования аналоговых сигналов, и может быть использовано в системах радиолокации и связи.

Известны способы аналого-цифрового преобразования: способ последовательного приближения, способ поразрядного уравнивания, способ дельта-сигма АЦП, способ одновременного считывания. Наиболее близким к предлагаемому (прототипом) является способ одновременного считывания, заключающийся в двухтактном аналого-цифровом преобразовании входного сигнала, при этом на первом такте происходит преобразование входного сигнала в 2-х битный сигнал, по которому выбирается соответствующий АЦП с разрядностью n для второго такта преобразования; при этом все АЦП должны быть построены на основе метода одновременного считывания; суммарная разрядность АЦП составит $N=4n+2$, при этом время преобразования будет равно 2 тактовым интервалам; устройство аналого-цифрового преобразователя состоит из одного АЦП, имеющего разрядность 2 бита, дешифратора и 4 параллельных АЦП с разрядностью n ; на первом такте первый АЦП определяет интервал амплитуд входного сигнала, а дешифратор - последовательность включения остальных 4-х АЦП на втором такте преобразования в зависимости от амплитуды входного сигнала. [1].

Положительный технический результат - повышение быстродействия аналого-цифрового преобразования.

Технический результат достигается за счет того, что предлагается принцип действия быстродействующего параллельного АЦП, отличающийся тем, что АЦП содержит высокоскоростной ключ, последовательно соединенные счетчик и дешифратор; первый, второй, третий, четвертый АЦП 3, 4, 5, 6, причем выходы дешифратора подключены к тактовым входам АЦП, при этом входом являются входы всех АЦП.

Принцип действия быстродействующего параллельного АЦП заключается в том, что сигнал одновременно подается на 4 входа четырех параллельных АЦП. Тактовый сигнал подается на ключ, счетчик и дешифратор, выходы которого управляют тактовыми сигналами АЦП. При этом частота выборки у новой структуры АЦП в 4 раза выше по сравнению существующими АЦП. Во столько же раз увеличивается быстродействие новой структуры АЦП.

Быстродействующий параллельный АЦП содержит высокоскоростной ключ (см. чертеж), последовательно соединенные счетчик 1 и дешифратор 2, первый, второй, третий, четвертый АЦП 3, 4, 5, 6, причем выходы дешифратора подключены к тактовым входам АЦП. Входом являются входы всех АЦП.

АЦП параллельного действия работает следующим образом.

Входной аналоговый сигнал подается одновременно на все входы АЦП 3, 4, 5, 6. Тактовый сигнал проходит через высокоскоростной ключ и поступает на тактовый вход счетчика, который имеет коэффициент счета 4. Сигнал с выхода счетчика 1 подается на вход дешифратора 2, выходы которого подключены к тактовым входам всех АЦП. Таким образом, происходит последовательное аналого-цифровое преобразование в каждом из параллельных АЦП. При этом частота выборки у новой структуры АЦП в 4 раза выше по сравнению существующими АЦП. Во столько же раз увеличивается быстродействие новой структуры АЦП.

Литература

1. Патент РФ №2696557. МПК H03B 1/00, H03B 4/00. Способ аналого-цифрового преобразования и устройство для его осуществления / Рябов И.В., Ильин Г.И., Лернер И.М. Заявл. 21.11.2018. Опубл. 02.08.2019. Бюл. №25. - 4 с. (прототип).

(57) Формула изобретения

Быстродействующий параллельный АЦП, отличающийся тем, что содержит четыре параллельных АЦП, входы которых являются аналоговым входом АЦП и
5 предназначены для одновременной подачи на них аналогового сигнала, высокоскоростной ключ для подачи на него и передачи на тактовый вход счетчика, выполненного с коэффициентом счета четыре, тактового сигнала, соединенный с выходом счетчика дешифратор, выходы которого подключены к тактовым входам АЦП таким образом, что происходит последовательное аналого-цифровое
10 преобразование в каждом из параллельных АЦП.

15

20

25

30

35

40

45

