

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第1区分

【発行日】平成24年1月19日(2012.1.19)

【公表番号】特表2011-505055(P2011-505055A)

【公表日】平成23年2月17日(2011.2.17)

【年通号数】公開・登録公報2011-007

【出願番号】特願2010-535121(P2010-535121)

【国際特許分類】

H 01 J 9/02 (2006.01)

H 01 J 1/304 (2006.01)

【F I】

H 01 J 9/02 B

H 01 J 1/30 F

【手続補正書】

【提出日】平成23年11月21日(2011.11.21)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】0064

【補正方法】変更

【補正の内容】

【0064】

対照例AおよびBでは高コストな整合設備は用いなかったため、放出材料の短絡のない堆積は、UV遮蔽誘電体層を用いないと達成できなかった。

本発明の方法および装置の特定の特徴を、かかる様々な特徴と組み合わせて、1つ以上の具体的な実施形態で本明細書に記載した。しかしながら、本発明の範囲は、特定の実施形態の特定の特徴のみの記載に限定されず、本発明にはまた、(1)記載した実施形態の全ての特徴よりも少ないサブコンビネーションであって、サブコンビネーションを形成するのに省かれた特徴がないことを特徴とするサブコンビネーション、(2)記載した実施形態のコンビネーションに別個に含まれる各特徴、および(3)任意で、本明細書に開示された他の特徴と併せて、2つ以上の記載された実施形態から採った選択した特徴のみをグループ化することにより形成された特徴の他のコンビネーションも含まれる。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0065

【補正方法】変更

【補正の内容】

【0065】

以上、本発明を要約すると下記のとおりである。

1. カソード組立体装置であって、

a) 基板に配置されたカソード電極と、

b) カソード電極に配置されたUV遮蔽絶縁誘電体と、

c) 誘電体に配置されたゲート電極と、

d) カソード電極を露出するゲート電極および誘電体を通る複数のビアと、

e) ビアに位置する電子電界エミッタと

を含む、上記装置。

2. 基板が、UV放射に対して透明である上記1に記載の装置。

3. カソード電極が、UV放射に対して透明である上記1に記載の装置。

4. 誘電体が、コバルトを含む上記1に記載の装置。

5 . I および G 線を組み合わせた範囲の U V 波長での誘電体の光学密度が、約 0 . 5 以上である上記 1 に記載の装置。

6 . カソード電極および電子電界エミッタが、交線としてパターニングされている上記 1 に記載の装置。

7 . 電子電界エミッタが、カーボンナノチューブを含む上記 1 に記載の装置。

8 . 上記 1 に記載のカソード組立体を含む電界放出トライオードデバイス。

9 . 上記 8 に記載のトライオードデバイスを含むフラットパネルディスプレイ、真空電子デバイス、放出ゲート増幅器、クライストロンまたは照明デバイス。

10 . カソード組立体を組み立てる方法であって、

- a) 基板を導電性材料の第 1 の層でコートする工程と、
 - b) 導電性材料の第 1 の層に、 U V 遮蔽絶縁誘電体を堆積する工程と、
 - c) 誘電体に、導電性材料の第 2 の層を堆積する工程と、
 - d) 導電性材料の第 2 の層および誘電体を通して 1 つまたはそれ以上のビアを形成して、導電性材料の第 1 の層を露出する工程と、
 - e) ビアに、電子放出材料を堆積する工程と
- を含む方法。

11 . 誘電体が、コバルトを含む上記 10 に記載の方法。

12 . I および G 線を組み合わせた範囲の U V 波長での誘電体の光学密度が、約 0 . 5 以上である上記 10 に記載の方法。

13 . カソード組立体を組み立てる方法であって、

- a) U V 透明基板の第 1 の側を、 U V 透明導電性材料の層でコートする工程と、
 - b) 導電性層上に、 U V 遮蔽絶縁誘電体を堆積する工程と、
 - c) 誘電体上に、導電性材料の最上層を堆積する工程と、
 - d) U V 透明導電性材料の層を露出するために、導電性材料の最上層および誘電体を通して 1 つ以上のビアを形成する工程と、
 - e) 導電性材料の最上層上およびビア中に、フォトレジスト材料を堆積する工程、
 - f) フォトレジスト材料に、基板を通して照射する工程と、
 - g) 各ビアにチャネルを形成し、 U V 透明導電性材料の層を再露出するためにフォトレジスト材料を現像する工程と、
 - h) フォトレジスト材料上およびビアのチャネル中に、光画像形成可能な電子放出材料を堆積する工程と、
 - i) 放出材料に、基板を通して、照射する工程と、
 - j) フォトレジスト材料および未硬化の放出材料を除去する工程と
- を含む方法。

14 . 誘電体が、コバルトを含む上記 13 に記載の方法。

15 . I および G 線を組み合わせた範囲の U V 波長での誘電体の光学密度が、約 0 . 5 以上である上記 13 に記載の方法。

【手続補正 3】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

カソード組立体装置であって、

- a) 基板に配置されたカソード電極と、
- b) カソード電極に配置された U V 遮蔽絶縁誘電体と、
- c) 誘電体に配置されたゲート電極と、
- d) カソード電極を露出するゲート電極および誘電体を通る複数のビアと、
- e) ビアに位置する電子電界エミッタと

を含む、上記装置。

【請求項 2】

請求項 1 に記載のカソード組立体を含む電界放出トライオードデバイス。

【請求項 3】

請求項 2 に記載のトライオードデバイスを含むフラットパネルディスプレイ、真空電子デバイス、放出ゲート増幅器、クライストロンまたは照明デバイス。

【請求項 4】

カソード組立体を組み立てる方法であって、

- a) 基板を導電性材料の第 1 の層でコートする工程と、
- b) 導電性材料の第 1 の層に、UV 遮蔽絶縁誘電体を堆積する工程と、
- c) 誘電体に、導電性材料の第 2 の層を堆積する工程と、
- d) 導電性材料の第 2 の層および誘電体を通して 1 つまたはそれ以上のピアを形成して、導電性材料の第 1 の層を露出する工程と、
- e) ピアに、電子放出材料を堆積する工程と

を含む方法。

【請求項 5】

カソード組立体を組み立てる方法であって、

- a) UV 透明基板の第 1 の側を、UV 透明導電性材料の層でコートする工程と、
- b) 導電性層上に、UV 遮蔽絶縁誘電体を堆積する工程と、
- c) 誘電体上に、導電性材料の最上層を堆積する工程と、
- d) UV 透明導電性材料の層を露出するために、導電性材料の最上層および誘電体を通して 1 つ以上のピアを形成する工程と、
- e) 導電性材料の最上層上およびピア中に、フォトレジスト材料を堆積する工程、
- f) フォトレジスト材料に、基板を通して照射する工程と、
- g) 各ピアにチャネルを形成し、UV 透明導電性材料の層を再露出するためにフォトレジスト材料を現像する工程と、
- h) フォトレジスト材料上およびピアのチャネル中に、光画像形成可能な電子放出材料を堆積する工程と、
- i) 放出材料に、基板を通して、照射する工程と、
- j) フォトレジスト材料および未硬化の放出材料を除去する工程と

を含む方法。