



Patent dodatkowy
do patentu nr _____

Zgłoszono: 80 11 24 (P. 228050)

Pierwszeństwo _____

Zgłoszenie ogłoszono: 82 06 07

Opis patentowy opublikowano: 1986 05 31

Int. Cl.³

H04J 3/00

H04M 1/66

H04B 3/56

Twórca wynalazku: Zbigniew Koniecznyński

Uprawniony z patentu: Zakłady Radiowe „RADMOR”, Gdynia (Polska)

Sposób i układ do blokowania kanałów w wielokanałowym urządzeniu elektronicznym, zwłaszcza radiokomunikacyjnym

1

Przedmiotem wynalazku jest sposób i układ do blokowania kanałów w wielokanałowym urządzeniu elektronicznym, zwłaszcza radiokomunikacyjnym. Układ znajduje szczególnie zastosowanie w urządzeniach, które są wyposażone w syntezy częstotliwości.

Zastosowanie syntezerów częstotliwości w wielokanałowych urządzeniach radiokomunikacyjnych dało możliwość tworzenia tak dużej ilości kanałów transmisyjnych, że często zakres pasm częstotliwościowych urządzenia jest dużo większy od zakresu przydzielonego poszczególnym użytkownikom urządzeń przez międzynarodowe i krajowe przepisy radiokomunikacyjne. Powstaje wówczas problem zablokowania pewnych grup, czy pojedynczych kanałów w wielokanałowym urządzeniu radiokomunikacyjnym, zależnie od przydzielonych użytkownikowi uprawnień.

Zagadnienie blokowania kanałów transmisyjnych znane było dotychczas w telekomunikacji, gdzie blokowanie określonych abonenckich czy kierunkowych łączy transmisyjnych jest szeroko stosowane w praktyce. Między innymi znany jest z patentu Stanów Zjednoczonych Ameryki Północnej nr 3 996 425 obwód odmowy wywołania, który nie dopuszcza do zakończenia ustalonych do blokowania wywołań przesyłanych przez zespół łączy telefonicznych do centrali.

Obwód odmowy zawiera przyporządkowane każdemu łączy telefonicznemu urządzenie rejestrujące

2

impulsy tarczy numerowej, które sterują wywołaniami odbieranymi przez każde z tych łączy. Ponadto obwód ten ma wieloczęstotliwościowe urządzenia rejestracyjne, wspólne dla wszystkich łączy, służące do rejestracji cyfr sterujących wywołaniami przesyłanymi na wielu częstotliwościach. Ma także urządzenie generujące sygnał blokujący po wyznaczeniu wywołania ustalonego do zablokowania. To urządzenie generujące jest przyłączane selektywnie do poszczególnych łączy w celu sprawdzenia zarejestrowanej wartości impulsów tarczy numerowej. Z poszczególnymi łączy jest związany układ bramkowy uruchamiany selektywnie w celu przyłączania urządzenia rejestrującego do wspólnego urządzenia sprawdzającego.

Zastosowanie takiego rozwiązania, na przykład, do wielokanałowego urządzenia radiokomunikacyjnego wymaga skonstruowania skomplikowanego i rozbudowanego technicznie elektronicznego układu logicznego.

Wynalazek pozwala w sposób prosty uzyskać zablokowanie zbędnych grup czy pojedynczych kanałów w urządzeniu elektronicznym.

Według wynalazku, sposób blokowania kanałów w wielokanałowym urządzeniu elektronicznym, w którym programuje się pamięć logiczną, polega na tym, że dla żądanych do zablokowania grup i pojedynczych kanałów, w cyfrowym układzie kombinacyjnym tworzy się stany logiczne, za po-

mocą których steruje się zdjęciem napięcia zasilającego z urządzeń nadawczych i odbiorczych.

Układ według wynalazku wyposażony w matrycę pamięciową zawiera n dekodery kodu stosowanego w tym urządzeniu elektronicznym na kod dziesiętny, które są połączone z odpowiadającymi im przełącznikami kanałów w taki sposób, że każdemu i -temu przełącznikowi odpowiada i -ty dekodery. Wyjścia tych dekodery są dołączone do wejść matrycy pamięciowej, która jest zaprogramowana na przejście jedynie dla sygnałów odpowiadających numerom żądanych do zablokowania grup kanałów i pojedynczych kanałów. Wejścia matrycy pamięciowej są dołączone do wejść cyfrowego układu kombinacyjnego sterującego zasilaniem urządzeń nadawczych i odbiorczych wielokanałowego urządzenia elektronicznego.

Matryca pamięciowa korzystnie jest zbudowana z zespołu szyn dołączonych do wyjść dekodery i krzyżującego się z nim, odizolowanego od niego elektrycznie, drugiego zespołu szyn doprowadzonego do wejść cyfrowego układu kombinacyjnego. W punktach skrzyżowań tych zespołów szyn odpowiadających numerom żądanych do zablokowania grup $1 \dots m$ i pojedynczych kanałów $1 \dots k$ są dokonane zwarcia pomiędzy krzyżującymi się w tych punktach szynami.

Rozwiązanie takie w prosty sposób pozwala na zablokowanie zadanej ilości grup kanałów i pojedynczych kanałów zależnie od uprawnień bezpośredniego użytkownika wykorzystującego wielokanałowe urządzenie elektroniczne.

Przedmiot wynalazku zostanie bliżej wyjaśniony w przykładzie wykonania sposobu i układu umożliwiającego zaprogramowanie zablokowania ośmiu z dziesięciu dekad oraz czterech kanałów w stukanałowym urządzeniu radiokomunikacyjnym, przedstawionym poglądowo na rysunku.

Przedstawiony na fig. 1 układ blokowania kanałów zawiera dwa dekodery z kodu BCD na kod dziesiętny, z których pierwszy dekodery **D1** współpracuje z przełącznikiem jednostek numeru kanałów **S1**, natomiast drugi dekodery **D2** współpracuje z przełącznikiem dziesiątek numeru kanałów **S2**. Każde z dziesięciu wyjść obu dekodery **D1**, **D2** jest dołączone do odpowiadającej im szyny pionowej matrycy pamięciowej **M**, której szyny poziome są dołączone do wejść cyfrowego układu kombinacyjnego **UK**. Szyny poziome i pionowe matrycy **M** są względem siebie elektrycznie odizolowane. Liczba szyn pionowych odpowiada ilości wyjść dekodery **D1** i **D2**, natomiast liczba szyn poziomych jest uzależniona od założonej ilości możliwych do zablokowania grup kanałów i pojedynczych kanałów. W przykładzie możliwość taka istnieje w odniesieniu do dowolnych ośmiu dekad i czterech dowolnych pojedynczych kanałów. W tym celu — liczba szyn poziomych, odpowiadająca grupom blokowanych kanałów wynosi osiem — odniesionych do drugiego dekodera **D2**, natomiast odpowiadająca pojedynczym blokowanym kanałom — cztery **a1**, **b1**, **c1**, **d1** — odniesione do pierwszego dekodera **D1** i dalsze cztery **a2**, **b2**, **c2**, **d2** — odniesione do drugiego dekodera **D2**. Szyny poziome odpowiadające grupom blokowanych kanałów są dołączone

do wejść ośmiowejściowego funktora logicznego **F5** typu NAND zawartego w układzie kombinacyjnym **UK**, natomiast szyny poziome odpowiadające pojedynczym blokowanym kanałom są parami **a1a2**, **b1b2**, **c1c2** i **d1d2** doprowadzone do wejść czterech funktorów logicznych **F1**, **F2**, **F3** i **F4** typu NOR. Każde z wyjść funktorów logicznych **F1**, **F2**, **F3**, **F4** i **F5** jest poprzez diodę **D1**, **D2**, **D3**, **D4**, **D5** połączone z układem sterującym zdjęciem napięcia zasilającego **Uz** z urządzeń nadawczych i odbiorczych urządzenia radiokomunikacyjnego.

W przykładzie wykonania, w ramach możliwych ośmiu dekad do zablokowania, dokonano zablokowania dekady piątej i siódmej, natomiast w ramach możliwych do zablokowania pojedynczych kanałów, dokonano zablokowania kanału trzynastego i czterdziestego dziewiątego. Uzyskano to dzięki zvarciom dokonany w punktach skrzyżowań szyn pionowych i poziomych odpowiadających numerom grup i pojedynczych kanałów.

Przy tak zaprogramowanej matrycy pamięciowej **M**, w przypadku wybrania przełącznikiem kanałów dekady lub pojedynczego kanału uprzednio przewidzianych do zablokowania, matryca ta poprzez punkty dokonanych zwarć przenosi stan logiczny i na wyjściu cyfrowego układu kombinacyjnego **UK** pojawi się wówczas stan logiczny będący sygnałem sterującym zablokowaniem układów zasilających nadajnik i odbiornik urządzenia radiokomunikacyjnego.

W przypadku wybrania jakiegokolwiek innej grupy, czy pojedynczego kanału matryca pamięciowa **M** stanowi rozwarcie dla stanu logicznego przychodzącego z pierwszego dekodera **D1** i drugiego dekodera **D2**, i na wyjściu układu kombinacyjnego **UK** istnieć będzie wówczas stan logiczny umożliwiający pracę układów zasilających nadajnik i odbiornik urządzenia radiokomunikacyjnego.

Przedstawiony na fig. 2 układ jest uogólnioną postacią dla urządzenia o ilości kanałów wynoszącej $n \times 10$. Układ ten daje możliwość zablokowania k pojedynczych kanałów i m grup kanałów, n dekodery **D1** ... **Dn** układu jest połączone z n przełącznikami kanałów **S1** ... **Sn**, które współpracują z syntezerem częstotliwości **G** przestrajającym urządzenie nadawcze **N** i odbiorcze **O** urządzenia radiokomunikacyjnego. Układ kombinacyjny ma k funktorów logicznych typu NOR oraz jeden n -wejściowy funktor logiczny typu NAND.

Zastrzeżenia patentowe

1. Sposób blokowania kanałów w wielokanałowym urządzeniu elektronicznym, zwłaszcza radiokomunikacyjnym, w którym programuje się pamięć logiczną, **znamienny tym**, że dla żądanych do zablokowania grup i pojedynczych kanałów, w cyfrowym układzie kombinacyjnym tworzy się stany logiczne, którymi steruje się zdjęciem napięcia zasilającego z urządzeń nadawczych i odbiorczych tego urządzenia.

2. Układ do blokowania kanałów w wielokanałowym urządzeniu elektronicznym, zwłaszcza radiokomunikacyjnym wyposażony w matrycę pamięciową, **znamienny tym**, że zawiera n dekodery

(D1) ... (Dn) kodu stosowanego w tym urządzeniu na kod dziesiętny, które są połączone z odpowiadającymi im przełącznikami kanałów (S1) ... (Sn) w taki sposób, że każdemu i-temu przełącznikowi odpowiada i-ty dekodery, przy czym wyjście dekodery (D1) ... (Dn) są dołączone do wejść matrycy pamięciowej (M) zaprogramowanej na przejście jedynie dla stanów logicznych odpowiadającym numerom żądanych do zablokowania grup i pojedynczych kanałów, której wyjścia z kolei są dołączone do wejść cyfrowego układu kombinacyjnego (UK)

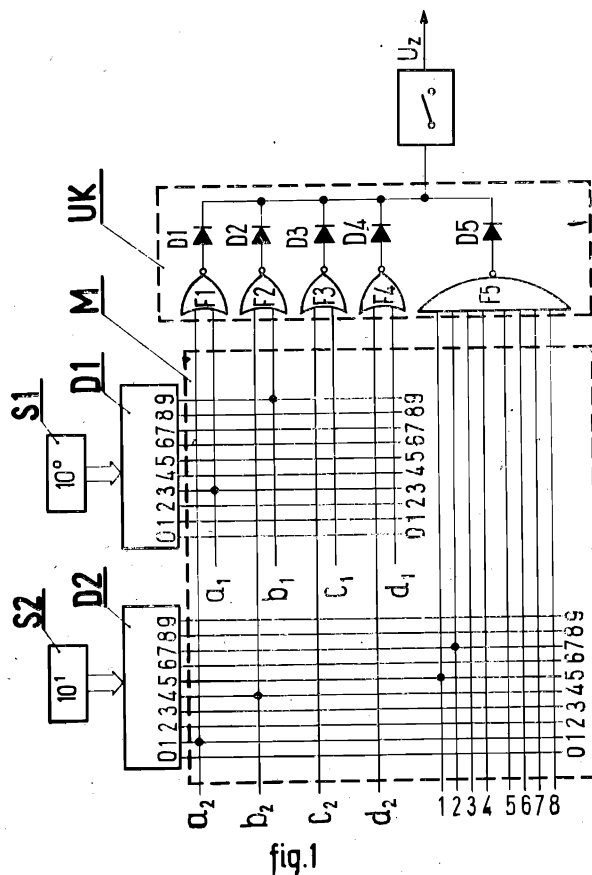


fig.1

sterującego zasilaniem urządzeń nadawczych (N) i odbiorczych (O) tego urządzenia.

3. Układ według zastrz. 2, **znamienny tym**, że jego matryca pamięciowa (M) ma szyny dołączone do wyjść dekodery (D1) ... (Dn) i odizolowane od nich elektrycznie, krzyżujące się z nimi szyny dołączone do wejść cyfrowego układu kombinacyjnego (UK), przy czym w punktach odpowiadających numerom żądanych do zablokowania grup 1 ... m i pojedynczych kanałów 1 ... k ma dokonane zwarcie pomiędzy krzyżującymi się szynami.

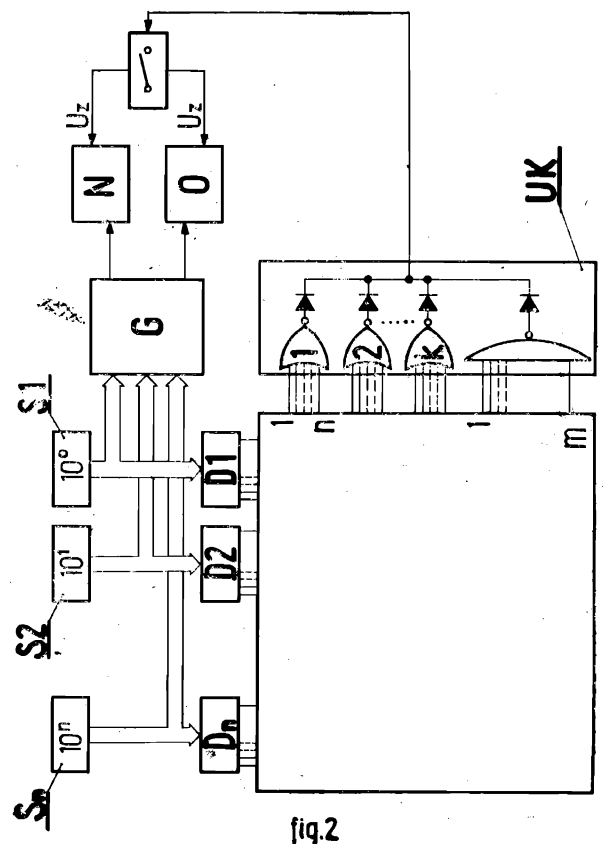


fig.2