

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2018年5月17日(17.05.2018)



(10) 国際公開番号

WO 2018/088285 A1

- (51) 国際特許分類:
H01L 27/146 (2006.01) H04N 5/374 (2011.01)
H04N 5/369 (2011.01)
- (21) 国際出願番号: PCT/JP2017/039472
- (22) 国際出願日: 2017年11月1日(01.11.2017)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2016-221188 2016年11月14日(14.11.2016) JP
- (71) 出願人: ソニーセミコンダクタソリューションズ株式会社(SONY SEMICONDUCTOR SOLUTIONS CORPORATION) [JP/JP]; 〒2430014 神奈川県厚木市旭町四丁目1番4号 Kanagawa (JP).
- (72) 発明者: 山川 真弥 (YAMAKAWA Shinya); 〒2430014 神奈川県厚木市旭町四丁目1番4号

番1号 ソニーセミコンダクタソリューションズ株式会社内 Kanagawa (JP).

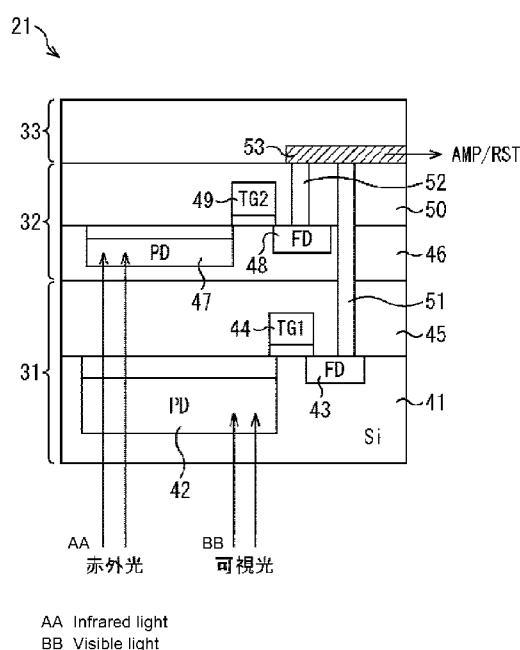
(74) 代理人: 西川 孝, 外 (NISHIKAWA Takashi et al.); 〒1600023 東京都新宿区西新宿7丁目5番25号 西新宿木村屋ビルディング9階 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JO, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(54) Title: SOLID-STATE IMAGING APPARATUS, METHOD FOR MANUFACTURING SAME, AND ELECTRONIC DEVICE

(54) 発明の名称: 固体撮像装置およびその製造方法、並びに電子機器

FIG. 2



(57) Abstract: The present technology pertains to a solid-state imaging apparatus that can improve sensitivity in a near-infrared range through a simple process, a method for manufacturing the solid-state imaging apparatus, and an electronic device. This solid-state imaging apparatus is provided with: a first semiconductor layer on which a first photoelectric conversion unit and a first floating diffusion are formed; a second semiconductor layer on which a second photoelectric conversion unit and a second floating diffusion are formed; and a wiring layer that includes wiring electrically connected to the first and second floating diffusions. The first semiconductor layer and the second semiconductor layer are laminated, and the wiring layer is formed on a side opposite to the side of the first or second semiconductor layer where the first and second semiconductor layers oppose each other. The present technology can be applied to a CMOS image sensor.



(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

一 国際調査報告(条約第21条(3))

(57) 要約: 本技術は、より簡単なプロセスで、近赤外領域の感度を向上させることができるようにする固体撮像装置およびその製造方法、並びに電子機器に関する。固体撮像装置は、第1の光電変換部および第1のフローティングディフュージョンが形成された第1の半導体層と、第2の光電変換部および第2のフローティングディフュージョンが形成された第2の半導体層と、第1および第2のフローティングディフュージョンと電氣的に接続される配線を含む配線層とを備える。第1の半導体層と第2の半導体層とは積層され、配線層は、第1または第2の半導体層の、それぞれが互いに対向する側とは反対側に形成される。本技術は、CMOSイメージセンサに適用することができる。

明 細 書

発明の名称： 固体撮像装置およびその製造方法、並びに電子機器 技術分野

[0001] 本技術は、固体撮像装置およびその製造方法、並びに電子機器に関し、特に、近赤外領域の感度を向上させることができるようにする固体撮像装置およびその製造方法、並びに電子機器に関する。

背景技術

[0002] 従来、CMOS (Complementary Metal Oxide Semiconductor) 型の固体撮像装置において、フォトダイオードと読み出し回路とを積層して画素を形成する手法が知られている。

[0003] 例えば、特許文献1には、第1のセンサ層の上に第2のセンサ層を積層し、第1のセンサ層の下に回路層を形成したイメージセンサが開示されている。各センサ層の画素間、および、第1のセンサ層の画素と回路層の回路との間は、層間接続体で接続される。

[0004] このように、フォトダイオードと読み出し回路とを積層することで、画素の受光面積を大きくでき、感度を向上させることができる。

[0005] 一方で、近年、センシングのために赤外光を用いた撮像を行う固体撮像装置がある。

先行技術文献

特許文献

[0006] 特許文献1：特表2011-530165号公報

発明の概要

発明が解決しようとする課題

[0007] しかしながら、通常、固体撮像装置を構成する半導体基板には、SiやGeなどの間接遷移型の半導体が用いられているため、特に近赤外領域の感度が低くなる。

[0008] 近赤外領域の感度向上のために、画素の受光面積をさらに拡大するにも限

界がある。また、半導体層を厚くすることで、近赤外領域の感度を向上させることもできるが、深い位置に不純物を注入したり、エピタキシャル成長を複数回行うための新たな設備投資が必要となり、製造コストが増加してしまう。

[0009] さらに、特許文献 1 に開示されている構成において、半導体層を厚くした場合、層間接続体を貫いて配線を形成することが困難となる。また、各センサ層にフォトダイオードを形成した後に、それぞれのセンサ層の貼り合わせを行うので、各センサ層のフォトダイオード同士的位置を調整するための貼り合わせの精度が要求される。

[0010] 本技術は、このような状況に鑑みてなされたものであり、より簡単なプロセスで、近赤外領域の感度を向上させるようにするものである。

課題を解決するための手段

[0011] 本技術の固体撮像装置は、第 1 の光電変換部および第 1 のフローティングディフュージョンが形成された第 1 の半導体層と、第 2 の光電変換部および第 2 のフローティングディフュージョンが形成された第 2 の半導体層と、前記第 1 および第 2 のフローティングディフュージョンと電気的に接続される配線を含む配線層とを備え、前記第 1 の半導体層と前記第 2 の半導体層とは積層され、前記配線層は、前記第 1 または前記第 2 の半導体層の、それぞれが互いに対向する側とは反対側に形成される。

[0012] 前記第 2 の半導体層は、前記第 1 の半導体層の上に積層され、前記配線層は、前記第 2 の半導体層より上層に形成されるようにすることができる。

[0013] 前記第 2 の光電変換部には、アイソエレクトロニックトラップが形成されるようにすることができる。

[0014] 前記第 2 の半導体層は、前記第 1 の半導体層の上に積層され、前記配線層は、前記第 1 の半導体層より下層に形成されるようにすることができる。

[0015] 本技術の固体撮像装置の製造方法は、第 1 の半導体層に、第 1 の光電変換部および第 1 のフローティングディフュージョンを形成し、前記第 1 の半導体層に第 2 の半導体層を積層し、前記第 2 の半導体層に、第 2 の光電変換部

および第2のフローティングディフュージョンを形成し、前記第1または前記第2の半導体層の、それぞれが互いに対向する側とは反対側に、前記第1および第2のフローティングディフュージョンと電氣的に接続される配線を含む配線層を形成するステップを含む。

[0016] 本技術の電子機器は、第1の光電変換部および第1のフローティングディフュージョンが形成された第1の半導体層と、第2の光電変換部および第2のフローティングディフュージョンが形成された第2の半導体層と、前記第1および第2のフローティングディフュージョンと電氣的に接続される配線を含む配線層とを有し、前記第1の半導体層と前記第2の半導体層とは積層され、前記配線層は、前記第1または前記第2の半導体層の、それぞれが互いに対向する側とは反対側に形成される固体撮像装置を備える。

[0017] 本技術においては、第1の半導体層と第2の半導体層とが積層され、配線層が、第1または第2の半導体層の、それぞれが互いに対向する側とは反対側に形成される。

発明の効果

[0018] 本技術によれば、より簡単なプロセスで、近赤外領域の感度を向上させることが可能となる。なお、ここに記載された効果は必ずしも限定されるものではなく、本開示中に記載されたいずれかの効果であってもよい。

図面の簡単な説明

[0019] [図1]本技術を適用した固体撮像装置の一実施の形態の構成例を示すブロック図である。

[図2]第1の実施形態の画素の構成例を示す断面図である。

[図3]画素の構成例を示す回路図である。

[図4]画素形成処理について説明するフローチャートである。

[図5]画素形成の工程について説明する図である。

[図6]画素形成の工程について説明する図である。

[図7]画素形成の工程について説明する図である。

[図8]画素形成の工程について説明する図である。

[図9]フォトダイオードの構成例を示す図である。

[図10] I E T について説明する図である。

[図11] I E T による光電流増加率の波長依存性の実験結果を示す図である。

[図12]第2の実施形態の画素の構成例を示す断面図である。

[図13]画素形成処理について説明するフローチャートである。

[図14]第3の実施形態の画素の構成例を示す断面図である。

[図15]画素の構成例を示す回路図である。

[図16]フォトダイオードの配置例を示す図である。

[図17]第4の実施形態におけるフォトダイオードの配置例を示す図である。

[図18]第4の実施形態におけるフォトダイオードの配置例を示す図である。

[図19]第5の実施形態の画素の構成例を示す断面図である。

[図20]本技術を適用した電子機器の構成例を示すブロック図である。

[図21]イメージセンサの使用例を示す図である。

[図22]車両制御システムの概略的な構成の一例を示すブロック図である。

[図23]車外情報検出部及び撮像部の設置位置の一例を示す説明図である。

発明を実施するための形態

[0020] 以下、本開示を実施するための形態（以下、実施形態とする）について説明する。なお、説明は以下の順序で行う。

- [0021]
1. 固体撮像装置の構成例
 2. 第1の実施形態
 3. アイソエレクトロニックトラップについて
 4. 第2の実施形態
 5. 第3の実施形態
 6. 第4の実施形態
 7. 第5の実施形態
 8. 電子機器の構成例
 9. イメージセンサの使用例
 10. 移動体への応用例

[0022] ＜１． 固体撮像装置の構成例＞

図1は、本技術を適用した固体撮像装置の一実施の形態の構成例を示すブロック図である。図１の固体撮像装置は、例えば、CMOS（Complementary Metal Oxide Semiconductor）イメージセンサとして構成される。

[0023] 図１の固体撮像装置１１は、画素アレイ部１２、垂直駆動回路１３、水平駆動回路１４、および出力回路１５を備えている。

[0024] 画素アレイ部１２には、複数の画素２１が行列状に配置されている。それぞれの画素２１は、水平信号線２２により行毎に垂直駆動回路１３に接続されるとともに、垂直信号線２３により列毎に水平駆動回路１４に接続されている。

[0025] 垂直駆動回路１３は、水平信号線２２を介して駆動信号を出力して、画素アレイ部１２に配置されている画素２１を行毎に駆動する。

[0026] 水平駆動回路１４は、垂直信号線２３を介して画素アレイ部１２の各画素２１から出力される信号から、CDS(Correlated Double Sampling)動作により信号レベルを検出するカラム処理を行い、画素２１において光電変換により発生した電荷に応じた出力信号を出力回路１５に出力する。

[0027] 出力回路１５は、水平駆動回路１４から順次出力される出力信号を、所定のレベルの電圧値に増幅して、後段の画像処理回路などに出力する。

[0028] ＜２． 第１の実施形態＞

図２は、第１の実施形態の画素２１の構成例を示す断面図である。

[0029] 図２に示される画素２１は、いわゆる裏面照射型の固体撮像装置の構造を採る。なお、裏面照射型の固体撮像装置の構造については、例えば、本願出願人が出願した特許３７５９４３５号に詳細に開示されている。

[0030] 図２に示される画素２１は、第１の半導体層３１、第２の半導体層３２、および配線層３３が積層されて構成される。具体的には、第２の半導体層３２は、第１の半導体層３１の上に積層され、配線層３３は、第２の半導体層３２より上層に形成されている。

[0031] 第１の半導体層３１においては、例えば、Ｐ型のＳｉ基板４１中に、ＰＮ

接合からなるフォトダイオード（PD）42が形成される。PD42は、入射した光を光電変換により電荷に変換して蓄積する光電変換部である。PD42は、転送トランジスタ44（TG1）を介して、N+領域として形成されるフローティングディフュージョン（FD）43に接続される。Si基板41上には、例えばSiO₂などからなる層間絶縁膜45が形成される。

[0032] 第2の半導体層32においては、Si層46中に、PN接合からなるPD47が形成される。PD47もまた、入射した光を光電変換により電荷に変換して蓄積する光電変換部である。PD47は、転送トランジスタ49（TG2）を介して、N+領域として形成されるFD48に接続される。Si層46上には、例えばSiO₂などからなる層間絶縁膜50が形成される。

[0033] なお、本実施形態においては、第1の半導体層31および第2の半導体層32は、Siで形成されるものとするが、GeやSiGeで形成されるようにしてもよいし、III-V族化合物で形成されるようにしてもよい。

[0034] 配線層33においては、メタル配線53が形成される。メタル配線53の一端は、後述する増幅トランジスタ63やリセットトランジスタ65に接続される。

[0035] また、第1の半導体層31のFD43は、コンタクトビア51によりメタル配線53と電氣的に接続され、第2の半導体層32のFD48は、コンタクトビア52によりメタル配線53と電氣的に接続される。

[0036] 図3は、画素21の構成例を示す回路図である。

[0037] 図3に示される画素21は、PD42、転送トランジスタ44（TG1）、PD47、転送トランジスタ49（TG2）、増幅トランジスタ63、選択トランジスタ64、およびリセットトランジスタ65から構成される。転送トランジスタ44および転送トランジスタ49と、増幅トランジスタ63との接続点がFD61を構成する。FD61が有する容量62（C_{FD}）は、図2のFD43の容量とFD48の容量の和となる。

[0038] 転送トランジスタ44は、水平信号線22T1を介して垂直駆動回路13（図1）から供給される転送信号に従って駆動し、転送信号がパルス状にHig

hレベルとなるタイミングでオンになる。転送トランジスタ44がオンになると、PD42で発生した電荷が転送トランジスタ44を介してFD61（FD43）に転送される。

[0039] 転送トランジスタ49は、水平信号線22T2を介して垂直駆動回路13から供給される転送信号に従って駆動し、転送信号がパルス状にHighレベルとなるタイミングでオンになる。転送トランジスタ49がオンになると、PD47で発生した電荷が転送トランジスタ49を介してFD61（FD48）に転送される。

[0040] 増幅トランジスタ63のゲート電極にはFD61（FD43およびFD48）が接続される。増幅トランジスタ63は、FD61に蓄積されている電荷に応じたレベルの電圧、すなわち、光電変換によりPD42およびPD47で発生してFD61に転送された電荷に応じたレベルの電圧を出力する。

[0041] 選択トランジスタ64は、水平信号線22Sを介して垂直駆動回路13から供給される選択信号に従って駆動し、選択信号がパルス状にHighレベルとなるタイミングでオンになる。選択トランジスタ64がオンになると、増幅トランジスタ63から出力される電圧が、選択トランジスタ64を介して垂直信号線23に出力可能な状態となる。

[0042] 例えば、垂直信号線23には、複数の画素21が接続されており、ある特定のライン（行）の選択トランジスタ64がオンになることで、所望のPD42、PD47からの信号が出力される。なお、垂直信号線23は、図1の水平駆動回路14が有する定電流源66に接続されており、増幅トランジスタ63および定電流源66からなるソースフォロワ回路により、FD61に蓄積されている電荷に応じたレベルを示す信号が出力（Output）される。

[0043] リセットトランジスタ65は、水平信号線22Rを介して垂直駆動回路13から供給されるリセット信号に従って駆動し、リセット信号がパルス状にHighレベルとなるタイミングでオンになる。リセットトランジスタ65がオンになると、リセットトランジスタ65を介して、FD61に蓄積されている電荷が定電圧源VDDに排出されて、FD61がリセットされる。

[0044] なお、図3に示される増幅トランジスタ63、選択トランジスタ64、およびリセットトランジスタ65といった画素トランジスタは、図2における第1の半導体層31に形成されてもよいし、第2の半導体層32に形成されてもよい。

[0045] 次に、図4乃至図8を参照して、本実施形態の画素形成の流れについて説明する。図4は、画素形成処理について説明するフローチャートであり、図5乃至図8は、画素形成の工程を示す断面図である。

[0046] ステップS11において、図5の工程Aに示されるように、Si基板41にPD42、FD43、および転送トランジスタ44(TG1)が形成される。

[0047] まず、P型のSiエピタキシャル層が用意される。Siエピタキシャル層の濃度は、 1×10^{16} 乃至 $1 \times 10^{18} \text{ cm}^{-3}$ 程度とされる。ここでは、P型のSiエピタキシャル層を用いてPD間の分離が行われるものとする。薄いP型のエピタキシャル層を用いて、P型の不純物注入により、PD間の分離を行うようにしてもよいし、N型のエピタキシャル層を用いて、P型の不純物注入により、PD間の分離を行うようにすることもできる。

[0048] 次に、熱酸化工程によって、Si表面に3乃至10nm程度の酸化膜が形成される。さらに、ゲート電極となるポリシリコンが形成された後、所望の形状となるよう、リソグラフィ工程、エッチング工程によってTG1が形成される。

[0049] その後、不純物注入により、PDとなるN型領域およびP型領域の形成が行われる。N型領域は、不純物濃度が 1×10^{15} 乃至 $1 \times 10^{18} \text{ cm}^{-3}$ 、深さが1乃至5 μm 程度となるように形成される。P型領域は、不純物濃度が 1×10^{18} 乃至 $1 \times 10^{19} \text{ cm}^{-3}$ 、深さが30乃至200nm程度となるように形成される。

[0050] さらに、FDとなる領域に、N型の不純物が、濃度が 1×10^{19} 乃至 $1 \times 10^{20} \text{ cm}^{-3}$ 程度となるように注入される。そして、1000乃至1100℃程度で1乃至10秒程度の活性化アニールが行われる。

- [0051] ステップS 1 2において、図5の工程Bに示されるように、S i 基板4 1上に、S i O 2などからなる層間絶縁膜4 5が形成される。層間絶縁膜4 5の表面（上面）は、CMP（Chemical Mechanical Polishing）法などにより平坦化される。
- [0052] ステップS 1 3において、図5の工程Cに示されるように、S i 基板4 1（層間絶縁膜4 5）上に、S O I（Silicon on Insulator）基板4 6 Aが貼りつけられる。S O I基板は、S i 基板4 6 - 1とS i 層4 6 - 3との間に、S i O 2膜であるB O X（Buried Oxide）層4 6 - 2が挟みこまれた構造を有する。
- [0053] ここでは、貼りつけ強度を増すために、あらかじめ接合面に対してプラズマ処理が施されるようにしてもよい。なお、本実施形態では、S i 基板4 1上に貼りつけられる基板としてS O I基板が用いられるものとするが、バルク基板（S i 基板）が用いられるようにしてもよい。
- [0054] ステップS 1 4において、S O I基板4 6 AのS i 基板4 6 - 1およびB O X層4 6 - 2が、CMP法などにより除去される。これにより、図6の工程Dに示されるように、S i 基板4 1（層間絶縁膜4 5）上に、S i 層4 6が形成される。なお、S i 基板4 1上に貼りつけられる基板としてバルク基板が用いられた場合には、その厚さが所望の厚さとなるようにCMP法などによりS i 層が除去される。
- [0055] ステップS 1 5において、図6の工程Eに示されるように、S i 層4 6にP D 4 7、F D 4 8、および転送トランジスタ4 9（T G 2）が形成される。ここでは、基本的にステップS 1 1と同様の工程が行われるが、第1の半導体層のP D 4 2やゲート電極（T G 1）の特性を変動させないために、活性化アニールなどの温度工程は、6 0 0乃至7 0 0℃程度で行われることが望ましい。
- [0056] ステップS 1 6において、図7の工程Fに示されるように、S i 層4 6上に、S i O 2などからなる層間絶縁膜5 0が形成される。層間絶縁膜5 0の表面（上面）は、CMP法などにより平坦化される。

- [0057] ステップS 1 7において、図7の工程Gに示されるように、コンタクトビア5 1, 5 2が形成される。具体的には、FD 4 3に対して、層間絶縁膜5 0、Si層4 6、および層間絶縁膜4 5を貫通するコンタクトビアホールが開けられるとともに、FD 4 8に対して、層間絶縁膜5 0を貫通するコンタクトビアホールが開けられる。その後、それぞれのコンタクトビアホールにおいて、Ta N, W, Cu, Mo, Niなどの金属により、コンタクトビア5 1, 5 2が形成される。
- [0058] ステップS 1 8において、図8の工程Hに示されるように、Si層4 6（層間絶縁膜5 0）上に配線層が形成される。配線層においては、メタル配線5 3が、コンタクトビア5 1, 5 2それぞれと接続されるようにして形成される。これにより、FD 4 3は、コンタクトビア5 1を介してメタル配線5 3と電氣的に接続され、FD 4 8は、コンタクトビア5 2を介してメタル配線5 3と電氣的に接続されるようになる。また、メタル配線5 3の一端は、増幅トランジスタ6 3やリセットトランジスタ6 5に接続される。
- [0059] なお、増幅トランジスタ6 3やリセットトランジスタ6 5、選択トランジスタ6 4などの画素トランジスタは、上述した工程において、下層のSi基板4 1（第1の半導体層）に形成されるようにしてもよいし、上層のSi層（第2の半導体層）に形成されるようにしてもよい。前者の場合、温度工程において画素トランジスタが受ける熱の影響を抑えることができ、後者の場合、メタル配線5 3からの距離が短くなるので電気抵抗を小さくすることができる。
- [0060] このようにして形成された画素2 1において、図2に示されるように、図中下側（裏面側）から光が照射されると、主に可視光は、下層（第1の半導体層3 1）のPD 4 2において光電変換され、赤外光は、下層のPD 4 2と、上層（第2の半導体層3 2）のPD 4 7とにおいて光電変換される。
- [0061] 以上の構成および処理によれば、単純にPDを深く形成する場合のように、深い位置に不純物を注入したり、エピタキシャル成長を複数回行うための新たな設備投資を必要とすることなく、従来と同様の工程だけで、半導体層

を厚くすることができ、近赤外領域の感度を向上させることができる。

[0062] また、上層（第2の半導体層）のPDは、下層（第1の半導体層）に上層が貼りつけられた後に形成されるので、各層のPD同士の位置を調整するための貼り合わせの精度はさほど要求されずに済む。

[0063] さらに、特殊なプロセスによってSi層を貫通する層間接続体を形成することなく、下層に上層が貼りつけられた後に、通常の配線工程と同様にして配線層が形成されるので、配線形成のプロセスの増加を最小限にとどめることが可能となる。

[0064] 以上のように、本実施形態によって、より簡単なプロセスで、近赤外領域の感度を向上させることが可能となる。

[0065] ところで、SiやGeなどの間接遷移型の半導体において、アイソエレクトロニックトラップを形成することで、光電変換効率を上げ、感度をより向上させることができる。

[0066] <3. アイソエレクトロニックトラップについて>

図9は、フォトダイオード（PD）の構成例を示す断面図である。

[0067] 図9のPD101は、半導体層110内に、半導体層110への電圧印加によって空乏領域110Cが形成される光電変換領域110Dを備えている。空乏領域110Cは、キャリアである電子や正孔がほとんど存在しない領域であり、受光面110A側から入射する光を光電子に変換する。光電変換領域110Dは、電圧印加によって空乏領域110Cを発生させ、発生した空乏領域110Cに光が入射したときに空乏領域110Cで発生した光電子を光電流に変換するものである。

[0068] 半導体層110において、受光面110Aは、例えば、配線など含む層間絶縁膜で覆われている。受光面110Aは、エピタキシャル成長層112により構成される。また、底面110Bは、基板111により構成される。

[0069] 基板111は、製造過程において、エピタキシャル成長層112を、エピタキシャル結晶成長法により形成する際の成長基板である。基板111およびエピタキシャル成長層112は、間接遷移型の半導体によって形成されて

おり、例えば、Si、Ge、または、これらの混晶（SiGe）で形成されている。なお、基板111は、製造過程における研磨によって除去される場合もある。

[0070] 以下では、基板111およびエピタキシャル成長層112が、P型半導体により構成されているものとして、エピタキシャル成長層112内に形成される構成について説明する。

[0071] エピタキシャル成長層112は、受光面110AにN領域112Bを有しており、エピタキシャル成長層112内のP領域112Aと接している。

[0072] P領域112Aは、P型半導体によって構成され、例えば、基板111のP型不純物濃度よりも低濃度（例えば、 $1\text{E}16$ 乃至 $1\text{E}18\text{cm}^{-3}$ 程度）のP型不純物濃度となっている。

[0073] N領域112Bは、N型半導体によって構成され、例えば、エピタキシャル成長層112に対して、Asを5乃至 100keV 、 $1\text{E}14$ 乃至 $5\text{E}15\text{cm}^{-3}$ 程度でイオン注入することによって形成されている。基板111、P領域112A、およびN領域112Bによって、半導体層110の積層方向にPN構造を有する光電変換領域110Dが形成されている。すなわち、光電変換領域110Dは、PN型のフォトダイオードを構成する。この場合、基板111またはP領域112Aがアノード領域となり、N領域112Bがカソード領域となる。

[0074] エピタキシャル成長層112は、受光面110AのうちN領域112B以外の領域に素子分離領域112Dを有している。素子分離領域112Dは、例えば、酸化シリコンなどからなるSTI（Shallow Trench Isolation）によって構成されている。

[0075] PD101は、基板111と電氣的に接続されたアノード電極113と、N領域112Bと電氣的に接続されたカソード電極114とを備えている。アノード電極113およびカソード電極114は、外部から光電変換領域110Dに対して逆バイアス電圧を印加するための端子である。

[0076] エピタキシャル成長層112は、さらに、空乏領域110Cの形成される

領域、具体的には、光電変換領域 110D の P N 接合領域を含む領域に、IET（アイソエレクトロニックトラップ）領域 112C を有している。IET 領域 112C は、A I および N を不純物として含んでいる。IET 領域 112C は、例えば、エピタキシャル成長層 112 に対して、A I および N を 5 乃至 50 keV, 1×10^{16} 乃至 $1 \times 10^{19} \text{ cm}^{-3}$ 程度でイオン注入したのち、450℃の温度で20時間から200時間程度にわたってアニールすることによって形成される。この長時間のアニールによって、A I - N ペアが局在準位を形成する。

[0077] 図10は、Siを例として、間接遷移型半導体にIETを形成した場合の波数空間でのエネルギー準位を示す図である。

[0078] SiでのIETの形成については、以下の非特許文献1、2に詳細が記されている。

非特許文献1：R.A. Modavis and D.G. Hall, "Aluminum-nitrogen isoelectronic trap in silicon", J. Appl. Phys. 67, p.545 (1990)

非特許文献2：T. Mori et al., "Band-to-Band Tunneling Current Enhancement Utilizing Isoelectronic Trap and its Application to TFETs", VLSI Tech. Dig. 2014, p.86, (2014)

[0079] 非特許文献2によると、フォトルミネッセンスの結果から、このIETのエネルギー準位は10Kで1.126 eVと1.122 eVであり、伝導帯のすぐ下に位置することが分かる。このとき、IETは、局在して存在しているため、図10に示されるように波数空間中に広がって存在することができる。

[0080] 通常、間接遷移型半導体において伝導帯の電子が正孔と再結合するには、運動量保存則によりフォノンの介在が必要となる。しかしながら、IETが存在する場合には、IETが波数空間中に広がって存在するので、運動量保存則が緩和され、X点の電子がIET準位に捕獲された後、フォノンの介在を必要とせずにΓ点に遷移することができる。また、電子と正孔が生成される場合は、上述した遷移とは逆の遷移が起こり、同様にフォノンの介在を必

要としない。

[0081] ここで、IET領域112Cが、空乏領域110Cの形成される領域、具体的には、光電変換領域110DのPN接合領域を含む領域に形成され、かつ、光電変換領域110Dに逆バイアス電圧が印加されているとする。このとき、PD101の受光面110Aに対して光を照射し光電変換を行わせたときに、光電変換効率（感度）が大きく増加する。

[0082] まず、P型不純物濃度が $5 \times 10^{16} \text{ cm}^{-3}$ 程度であるP型Si基板にAsを注入し、表面にN+層を形成した。その後、1000℃の短時間アニールを行い、P型不純物を活性化させた後、AlおよびNの注入を行った。

[0083] 次に、450℃で24時間のアニールを行い、PN接合付近にAl-NからなるIET領域112Cを形成した。これに様々な波長のLED光を照射し、IET領域112Cを形成していないものに対してのIET領域112Cを形成したサンプルの光電流増加率をまとめた。

[0084] 図11は、IETによる光電流増加率の波長依存性を示す図である。

[0085] 図11に示されるように、波長520nmの可視光（緑）領域の光では、IET領域112Cによる電流増加率は1.2倍程度である。また、近赤外の領域である波長850nmの光では約1.7倍、波長950nmでは約2.4倍の光電流が得られている。これは特に近赤外の領域で感度が大きく向上したことを示している。このように、IET領域112Cを光電変換領域110Dに形成することで、Si、Geなどの間接半導体の可視光から特に赤外領域にかけて感度を向上することができる。

[0086] そこで、以下では、本技術の実施形態のPDにIET領域を形成した構成について説明する。

[0087] <4. 第2の実施形態>

図12は、第2の実施形態の画素21Aの構成例を示す断面図である。

[0088] なお、図12に示される画素21Aにおいて、図2に示される画素21と同様の構成については、同一名称および同一符号を付するものとし、その説明は省略する。

[0089] 画素21Aの第2の半導体層32においては、Si層46中に、PD131が形成される。PD131には、上述したIET領域が形成されている。

[0090] 次に、図13のフローチャートを参照して、本実施形態の画素形成の流れについて説明する。

[0091] なお、図13の画素形成処理のステップS31乃至S35、S37乃至S39においては、図4の画素形成処理のステップS11乃至S18における工程それぞれと同様の工程が行われるので、その説明は省略する。

[0092] すなわち、ステップS35において、第2の半導体層32（Si層46）にPD47、FD48、および転送トランジスタ49（TG2）が形成された後、ステップS36において、PD領域（PD48）にIET領域が形成される。

[0093] 具体的には、PD48に、AlおよびNが、例えば、5乃至200keV、 1×10^{16} 乃至 $1 \times 10^{19} \text{ cm}^{-3}$ 程度でイオン注入されたのち、400乃至500℃の温度で20時間から200時間程度にわたってアニールが行われる。これにより、IET領域が形成される。

[0094] このようにしてIET領域が形成された後、ステップS37以降の工程が行われる。

[0095] 以上の構成および処理によれば、半導体層を厚くすることができだけでなく、IET領域が形成されたPDにおける赤外光の光電変換効率を上げることができ、より一層、近赤外領域の感度を向上させることができる。

[0096] <5. 第3の実施形態>

図14は、第3の実施形態の画素21Bの構成例を示す断面図である。

[0097] なお、図14に示される画素21Bにおいて、図2に示される画素21と同様の構成については、同一名称および同一符号を付するものとし、その説明は省略する。

[0098] 画素21Bの配線層33においては、メタル配線141、142が形成される。

[0099] メタル配線141の一端は、後述する増幅トランジスタ152やリセット

トランジスタ 154 に接続される。また、第 1 の半導体層 31 の FD43 は、コンタクトビア 51 によりメタル配線 141 と電氣的に接続される。

[0100] メタル配線 142 の一端は、後述する増幅トランジスタ 162 やリセットトランジスタ 164 に接続される。また、第 2 の半導体層 32 の FD48 は、コンタクトビア 52 によりメタル配線 142 と電氣的に接続される。

[0101] 図 15 は、画素 21B の構成例を示す回路図である。

[0102] 図 15 に示される画素 21B は、PD42、転送トランジスタ 44 (TG1)、PD47、転送トランジスタ 49 (TG2)、増幅トランジスタ 152、選択トランジスタ 153、リセットトランジスタ 154、増幅トランジスタ 162、選択トランジスタ 163、およびリセットトランジスタ 164 から構成される。

[0103] 転送トランジスタ 44 と、増幅トランジスタ 152 との接続点が FD43 を構成する。FD43 は容量 151 (C_{FD1}) を有する。また、転送トランジスタ 49 と、増幅トランジスタ 162 との接続点が FD48 を構成する。FD48 は容量 161 (C_{FD2}) を有する。

[0104] すなわち、画素 21B においては、下層 (第 1 の半導体層 31) に形成される FD43 と、上層 (第 2 の半導体層 32) に形成される FD48 とは、それぞれ別の増幅トランジスタやリセットトランジスタに接続される。

[0105] このような構成により、可視光に対応する信号と、赤外光に対応する信号とが別々に出力されるようにすることができる。

[0106] なお、図 15 に示される増幅トランジスタ 152、選択トランジスタ 153、リセットトランジスタ 154、増幅トランジスタ 162、選択トランジスタ 163、リセットトランジスタ 164 といった画素トランジスタは、図 14 における第 1 の半導体層 31 に形成されてもよいし、第 2 の半導体層 32 に形成されてもよい。

[0107] また、図 14 に示される画素 21B において、PD47 に代えて PD131 (図 12) が形成されるようにしてもよい。

[0108] <6. 第 4 の実施形態>

以上においては、各画素において、下層（第1の半導体層31）にPD42が形成され、上層（第2の半導体層32）にPD47（PD131）が形成されるものとした。

[0109] すなわち、図16に示されるように、PD47（PD131）は、1つの画素21毎に形成されるものとした。図16においては、図示はしないが、PD42もまた、画素21毎に形成されるものとする。言い換えると、1つの画素21（PD42）に対して1つのPD47が形成される。ここで、PD47は、PD42の一部に重なるように形成されるようにしてもよいし、PD42の全部に重なるように形成されるようにしてもよい。

[0110] これに限らず、第4の実施形態として、図17に示されるように、PD47（PD131）が、例えばベイア配列で配置されているR、G、B、Gの4つの画素21毎に形成されるようにしてもよい。ここで、PD47は、4つの画素21のPD42の一部に重なるように形成されるようにしてもよいし、4つの画素21のPD42の全部に重なるように形成されるようにしてもよい。

[0111] さらに、図18に示されるように、PD47（PD131）が、ベイア配列で配置されているR、G、B、Gの4つの画素21のうちの1つの画素21に形成されるようにしてもよい。

[0112] なお、図17および図18の例では、4つの画素21（PD42）に対して1つのPD47が形成されるものとしたが、4つ以外の複数の画素21（PD42）に対して1つのPD47が形成されるようにしてもよい。

[0113] <7. 第5の実施形態>

図19は、第5の実施形態の画素21Cの構成例を示す断面図である。

[0114] なお、図19に示される画素21Cにおいて、図2に示される画素21と同様の構成については、同一名称および同一符号を付するものとし、その説明は省略する。

[0115] 図19の画素21Cにおいては、配線層33が、第2の半導体層より上層ではなく、第1の半導体層31より下層に形成されている。

[0116] このように、配線層 33 は、第 1 の半導体層 31 または第 2 の半導体層 32 の、それぞれが互いに対向する側（第 1 の半導体層 31 と第 2 の半導体層 32 との接合面）とは反対側に形成されればよい。

[0117] 上述したような固体撮像装置 11 は、例えば、デジタルスチルカメラやデジタルビデオカメラなどの撮像システム、撮像機能を備えた携帯電話機、または、撮像機能を備えた他の機器といった各種の電子機器に適用することができる。

[0118] < 8. 電子機器の構成例 >

図 20 は、本技術を適用した電子機器である撮像装置の構成例を示すブロック図である。

[0119] 図 20 に示すように、撮像装置 301 は、光学系 302、固体撮像装置 303、DSP (Digital Signal Processor) 304 を備えており、バス 307 を介して、DSP 304、表示装置 305、操作系 306、メモリ 308、記録装置 309、および電源系 310 が接続されて構成され、静止画像および動画像を撮像可能である。

[0120] 光学系 302 は、1 枚または複数枚のレンズを有して構成され、被写体からの像光（入射光）を固体撮像装置 303 に導き、固体撮像装置 303 の受光面（センサ部）に結像させる。

[0121] 固体撮像装置 303 としては、上述したいずれかの構成例の画素 21 を有する固体撮像装置 11 が適用される。固体撮像装置 303 には、光学系 302 を介して受光面に結像される像に応じて、一定期間、電子が蓄積される。そして、固体撮像装置 303 に蓄積された電子に応じた信号が DSP 304 に供給される。

[0122] DSP 304 は、固体撮像装置 303 からの信号に対して各種の信号処理を施して画像を取得し、その画像のデータを、メモリ 308 に一時的に記憶させる。メモリ 308 に記憶された画像のデータは、記録装置 309 に記録されたり、表示装置 305 に供給されて画像が表示されたりする。また、操作系 306 は、ユーザによる各種の操作を受け付けて撮像装置 301 の各ブ

ロックに操作信号を供給し、電源系 310 は、撮像装置 301 の各ブロックの駆動に必要な電力を供給する。

[0123] このように構成されている撮像装置 301 では、固体撮像装置 303 として、上述したような固体撮像装置 11 を適用することにより、赤外光によるセンシングの精度を向上させることが可能となる。

[0124] また、本技術における固体撮像装置の構成は、裏面照射型の CMOS イメージセンサや、表面照射型の CMOS イメージセンサに採用することができる。

[0125] <9. イメージセンサの使用例>

次に、本技術を適用したイメージセンサの使用例について説明する。

[0126] 図 21 は、本技術を適用したイメージセンサの使用例を示す図である。

[0127] 上述したイメージセンサは、例えば、以下のように、可視光や、赤外光、紫外光、X線等の光をセンシングする様々なケースに使用することができる。

[0128] ・デジタルカメラや、カメラ機能付きの携帯機器等の、鑑賞の用に供される画像を撮影する装置

・自動停止等の安全運転や、運転者の状態の認識等のために、自動車の前方や後方、周囲、車内等を撮影する車載用センサ、走行車両や道路を監視する監視カメラ、車両間等の測距を行う測距センサ等の、交通の用に供される装置

・ユーザのジェスチャを撮影して、そのジェスチャに従った機器操作を行うために、TVや、冷蔵庫、エアーコンディショナ等の家電に供される装置

・内視鏡や、赤外光の受光による血管撮影を行う装置等の、医療やヘルスケアの用に供される装置

・防犯用途の監視カメラや、人物認証用途のカメラ等の、セキュリティの用に供される装置

・肌を撮影する肌測定器や、頭皮を撮影するマイクロスコープ等の、美容の用に供される装置

・スポーツ用途等向けのアクションカメラやウェアラブルカメラ等の、ス

パーツの用に供される装置

・畑や作物の状態を監視するためのカメラ等の、農業の用に供される装置

[0129] < 10. 移動体への応用例 >

上述したように、本開示に係る技術は、様々な製品へ応用することができる。例えば、本開示に係る技術は、自動車、電気自動車、ハイブリッド電気自動車、自動二輪車、自転車、パーソナルモビリティ、飛行機、ドローン、船舶、ロボット等のいずれかの種類の移動体に搭載される装置として実現されてもよい。

[0130] 図22は、本開示に係る技術が適用され得る移動体制御システムの一例である車両制御システムの概略的な構成例を示すブロック図である。

[0131] 車両制御システム12000は、通信ネットワーク12001を介して接続された複数の電子制御ユニットを備える。図22に示した例では、車両制御システム12000は、駆動系制御ユニット12010、ボディ系制御ユニット12020、車外情報検出ユニット12030、車内情報検出ユニット12040、及び統合制御ユニット12050を備える。また、統合制御ユニット12050の機能構成として、マイクロコンピュータ12051、音声画像出力部12052、及び車載ネットワークI/F (Interface) 12053が図示されている。

[0132] 駆動系制御ユニット12010は、各種プログラムにしたがって車両の駆動系に関連する装置の動作を制御する。例えば、駆動系制御ユニット12010は、内燃機関又は駆動用モータ等の車両の駆動力を発生させるための駆動力発生装置、駆動力を車輪に伝達するための駆動力伝達機構、車両の舵角を調節するステアリング機構、及び、車両の制動力を発生させる制動装置等の制御装置として機能する。

[0133] ボディ系制御ユニット12020は、各種プログラムにしたがって車体に装備された各種装置の動作を制御する。例えば、ボディ系制御ユニット12020は、キーレスエントリシステム、スマートキーシステム、パワーウィンドウ装置、あるいは、ヘッドランプ、バックランプ、ブレーキランプ、ウ

インカー又はフォグランプ等の各種ランプの制御装置として機能する。この場合、ボディ系制御ユニット１２０２０には、鍵を代替する携帯機から発信される電波又は各種スイッチの信号が入力され得る。ボディ系制御ユニット１２０２０は、これらの電波又は信号の入力を受け付け、車両のドアロック装置、パワーウィンドウ装置、ランプ等を制御する。

[0134] 車外情報検出ユニット１２０３０は、車両制御システム１２０００を搭載した車両の外部の情報を検出する。例えば、車外情報検出ユニット１２０３０には、撮像部１２０３１が接続される。車外情報検出ユニット１２０３０は、撮像部１２０３１に車外の画像を撮像させるとともに、撮像された画像を受信する。車外情報検出ユニット１２０３０は、受信した画像に基づいて、人、車、障害物、標識又は路面上の文字等の物体検出処理又は距離検出処理を行ってもよい。

[0135] 撮像部１２０３１は、光を受光し、その光の受光量に応じた電気信号を出力する光センサである。撮像部１２０３１は、電気信号を画像として出力することもできるし、測距の情報として出力することもできる。また、撮像部１２０３１が受光する光は、可視光であっても良いし、赤外線等の非可視光であっても良い。

[0136] 車内情報検出ユニット１２０４０は、車内の情報を検出する。車内情報検出ユニット１２０４０には、例えば、運転者の状態を検出する運転者状態検出部１２０４１が接続される。運転者状態検出部１２０４１は、例えば運転者を撮像するカメラを含み、車内情報検出ユニット１２０４０は、運転者状態検出部１２０４１から入力される検出情報に基づいて、運転者の疲労度合い又は集中度合いを算出してもよいし、運転者が居眠りをしていないかを判別してもよい。

[0137] マイクロコンピュータ１２０５１は、車外情報検出ユニット１２０３０又は車内情報検出ユニット１２０４０で取得される車内外の情報に基づいて、駆動力発生装置、ステアリング機構又は制動装置の制御目標値を演算し、駆動系制御ユニット１２０１０に対して制御指令を出力することができる。例

例えば、マイクロコンピュータ 12051 は、車両の衝突回避あるいは衝撃緩和、車間距離に基づく追従走行、車速維持走行、車両の衝突警告、又は車両のレーン逸脱警告等を含む A D A S (Advanced Driver Assistance System) の機能実現を目的とした協調制御を行うことができる。

[0138] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 又は車内情報検出ユニット 12040 で取得される車両の周囲の情報に基づいて駆動力発生装置、ステアリング機構又は制動装置等を制御することにより、運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0139] また、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で取得される車外の情報に基づいて、ボディ系制御ユニット 12020 に対して制御指令を出力することができる。例えば、マイクロコンピュータ 12051 は、車外情報検出ユニット 12030 で検知した先行車又は対向車の位置に応じてヘッドランプを制御し、ハイビームをロービームに切り替える等の防眩を図ることを目的とした協調制御を行うことができる。

[0140] 音声画像出力部 12052 は、車両の搭乗者又は車外に対して、視覚的又は聴覚的に情報を通知することが可能な出力装置へ音声及び画像のうちの少なくとも一方の出力信号を送信する。図 22 の例では、出力装置として、オーディオスピーカ 12061、表示部 12062 及びインストルメントパネル 12063 が例示されている。表示部 12062 は、例えば、オンボードディスプレイ及びヘッドアップディスプレイの少なくとも一つを含んでもよい。

[0141] 図 23 は、撮像部 12031 の設置位置の例を示す図である。

[0142] 図 23 では、撮像部 12031 として、撮像部 12101、12102、12103、12104、12105 を有する。

[0143] 撮像部 12101、12102、12103、12104、12105 は、例えば、車両 12100 のフロントノーズ、サイドミラー、リアバンパ、バックドア及び車室内のフロントガラスの上部等の位置に設けられる。フロ

ントノーズに備えられる撮像部 12101 及び車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として車両 12100 の前方の画像を取得する。サイドミラーに備えられる撮像部 12102、12103 は、主として車両 12100 の側方の画像を取得する。リアバンパ又はバックドアに備えられる撮像部 12104 は、主として車両 12100 の後方の画像を取得する。車室内のフロントガラスの上部に備えられる撮像部 12105 は、主として先行車両又は、歩行者、障害物、信号機、交通標識又は車線等の検出に用いられる。

[0144] なお、図 23 には、撮像部 12101 ないし 12104 の撮影範囲の一例が示されている。撮像範囲 12111 は、フロントノーズに設けられた撮像部 12101 の撮像範囲を示し、撮像範囲 12112、12113 は、それぞれサイドミラーに設けられた撮像部 12102、12103 の撮像範囲を示し、撮像範囲 12114 は、リアバンパ又はバックドアに設けられた撮像部 12104 の撮像範囲を示す。例えば、撮像部 12101 ないし 12104 で撮像された画像データが重ね合わせられることにより、車両 12100 を上方から見た俯瞰画像が得られる。

[0145] 撮像部 12101 ないし 12104 の少なくとも 1 つは、距離情報を取得する機能を有していてもよい。例えば、撮像部 12101 ないし 12104 の少なくとも 1 つは、複数の撮像素子からなるステレオカメラであってもよいし、位相差検出用の画素を有する撮像素子であってもよい。

[0146] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を基に、撮像範囲 12111 ないし 12114 内における各立体物までの距離と、この距離の時間的变化（車両 12100 に対する相対速度）を求めることにより、特に車両 12100 の進行路上にある最も近い立体物で、車両 12100 と略同じ方向に所定の速度（例えば、0 km/h 以上）で走行する立体物を先行車として抽出することができる。さらに、マイクロコンピュータ 12051 は、先行車の手前に予め確保すべき車間距離を設定し、自動ブレーキ制御（追従停止制御も含む）や自動加速

制御（追従発進制御も含む）等を行うことができる。このように運転者の操作に拠らずに自律的に走行する自動運転等を目的とした協調制御を行うことができる。

[0147] 例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 から得られた距離情報を元に、立体物に関する立体物データを、2 輪車、普通車両、大型車両、歩行者、電柱等その他の立体物に分類して抽出し、障害物の自動回避に用いることができる。例えば、マイクロコンピュータ 12051 は、車両 12100 の周辺の障害物を、車両 12100 のドライバが視認可能な障害物と視認困難な障害物とに識別する。そして、マイクロコンピュータ 12051 は、各障害物との衝突の危険度を示す衝突リスクを判断し、衝突リスクが設定値以上で衝突可能性がある状況であるときには、オーディオスピーカ 12061 や表示部 12062 を介してドライバに警報を出力することや、駆動系制御ユニット 12010 を介して強制減速や回避操舵を行うことで、衝突回避のための運転支援を行うことができる。

[0148] 撮像部 12101 ないし 12104 の少なくとも 1 つは、赤外線を検出する赤外線カメラであってもよい。例えば、マイクロコンピュータ 12051 は、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在するかどうかを判定することで歩行者を認識することができる。かかる歩行者の認識は、例えば赤外線カメラとしての撮像部 12101 ないし 12104 の撮像画像における特徴点を抽出する手順と、物体の輪郭を示す一連の特徴点にパターンマッチング処理を行って歩行者か否かを判別する手順によって行われる。マイクロコンピュータ 12051 が、撮像部 12101 ないし 12104 の撮像画像中に歩行者が存在すると判定し、歩行者を認識すると、音声画像出力部 12052 は、当該認識された歩行者に強調のための方形輪郭線を重畳表示するように、表示部 12062 を制御する。また、音声画像出力部 12052 は、歩行者を示すアイコン等を所望の位置に表示するように表示部 12062 を制御してもよい。

[0149] 以上、本開示に係る技術が適用され得る車両制御システムの一例について

説明した。本開示に係る技術は、以上説明した構成のうち、撮像部 12031 に適用され得る。具体的には、図 1 の固体撮像装置 11 は、撮像部 12031 に適用することができる。撮像部 12031 に本開示に係る技術を適用することにより、赤外光によるセンシングの精度を向上させることができ、ひいては、物体検出処理や距離検出処理の精度を向上させることが可能になる。

[0150] なお、本技術の実施の形態は、上述した実施の形態に限定されるものではなく、本技術の要旨を逸脱しない範囲において種々の変更が可能である。

[0151] さらに、本技術は以下のような構成をとることができる。

(1)

第 1 の光電変換部および第 1 のフローティングディフュージョンが形成された第 1 の半導体層と、

第 2 の光電変換部および第 2 のフローティングディフュージョンが形成された第 2 の半導体層と、

前記第 1 および第 2 のフローティングディフュージョンと電氣的に接続される配線を含む配線層と

を備え、

前記第 1 の半導体層と前記第 2 の半導体層とは積層され、

前記配線層は、前記第 1 または前記第 2 の半導体層の、それぞれが互いに対向する側とは反対側に形成される

固体撮像装置。

(2)

前記第 2 の半導体層は、前記第 1 の半導体層の上に積層され、

前記配線層は、前記第 2 の半導体層より上層に形成される

(1) に記載の固体撮像装置。

(3)

前記第 2 の光電変換部には、アイソエレクトロニックトラップが形成される

(1) または (2) に記載の固体撮像装置。

(4)

前記第2の半導体層は、Si、Ge、またはSiGeで形成される

(3) に記載の固体撮像装置。

(5)

前記第2の半導体層は、III-V族化合物で形成される

(3) に記載の固体撮像装置。

(6)

前記第1および第2のフローティングディフュージョンは、それぞれ別個に形成された第1および第2のコンタクトビアにより前記配線と電氣的に接続される

(1) 乃至 (5) のいずれかに記載の固体撮像装置。

(7)

前記第1のフローティングディフュージョンは、前記第1のコンタクトビアにより第1の配線と電氣的に接続され、

前記第2のフローティングディフュージョンは、前記第2のコンタクトビアにより、前記第1の配線とは別の第2の配線と電氣的に接続される

(6) に記載の固体撮像装置。

(8)

前記第1および第2の光電変換部は、1画素毎に形成される

(1) 乃至 (7) のいずれかに記載の固体撮像装置。

(9)

前記第2の光電変換部は、前記第1の光電変換部の一部または全部に重なるように形成される

(8) に記載の固体撮像装置。

(10)

前記第1の光電変換部は、1画素毎に形成され、

前記第2の光電変換部は、複数の画素毎に形成される

(1) 乃至 (7) のいずれかに記載の固体撮像装置。

(11)

前記第2の光電変換部は、複数の画素の前記第1の光電変換部の一部または全部に重なるように形成される

(10) に記載の固体撮像装置。

(12)

前記第2の半導体層は、前記第1の半導体層の上に積層され、

前記配線層は、前記第1の半導体層より下層に形成される

(1) に記載の固体撮像装置。

(13)

第1の半導体層に、第1の光電変換部および第1のフローティングディフュージョンを形成し、

前記第1の半導体層に第2の半導体層を積層し、

前記第2の半導体層に、第2の光電変換部および第2のフローティングディフュージョンを形成し、

前記第1または前記第2の半導体層の、それぞれが互いに対向する側とは反対側に、前記第1および第2のフローティングディフュージョンと電氣的に接続される配線を含む配線層を形成する

ステップを含む固体撮像装置の製造方法。

(14)

第1の光電変換部および第1のフローティングディフュージョンが形成された第1の半導体層と、

第2の光電変換部および第2のフローティングディフュージョンが形成された第2の半導体層と、

前記第1および第2のフローティングディフュージョンと電氣的に接続される配線を含む配線層と

を備え、

前記第1の半導体層と前記第2の半導体層とは積層され、

前記配線層は、前記第 1 または前記第 2 の半導体層の、それぞれが互いに対向する側とは反対側に形成される固体撮像装置を備える電子機器。

符号の説明

[0152] 1 1 固体撮像装置, 2 1, 2 1 A, 2 1 B, 2 1 C 画素, 3 1 第 1 の半導体層, 3 2 第 2 の半導体層, 3 3 配線層, 4 1 S i 基板, 4 2 P D, 4 3 F D, 4 4 転送トランジスタ, 4 5 層間絶縁膜, 4 6 S i 層, 4 7 P D, 4 8 F D, 4 9 転送トランジスタ, 5 0 層間絶縁膜, 5 1, 5 2 コンタクトビア, 5 3 メタル配線, 1 3 1 P D, 1 4 1, 1 4 2 メタル配線, 3 0 1 電子機器, 3 0 3 固体撮像装置

請求の範囲

- [請求項1] 第1の光電変換部および第1のフローティングディフュージョンが形成された第1の半導体層と、
第2の光電変換部および第2のフローティングディフュージョンが形成された第2の半導体層と、
前記第1および第2のフローティングディフュージョンと電氣的に接続される配線を含む配線層と
を備え、
前記第1の半導体層と前記第2の半導体層とは積層され、
前記配線層は、前記第1または前記第2の半導体層の、それぞれが互いに対向する側とは反対側に形成される
固体撮像装置。
- [請求項2] 前記第2の半導体層は、前記第1の半導体層の上に積層され、
前記配線層は、前記第2の半導体層より上層に形成される
請求項1に記載の固体撮像装置。
- [請求項3] 前記第2の光電変換部には、アイソエレクトロニックトラップが形成される
請求項1に記載の固体撮像装置。
- [請求項4] 前記第2の半導体層は、Si、Ge、またはSiGeで形成される
請求項3に記載の固体撮像装置。
- [請求項5] 前記第2の半導体層は、III-V族化合物で形成される
請求項3に記載の固体撮像装置。
- [請求項6] 前記第1および第2のフローティングディフュージョンは、それぞれ別個に形成された第1および第2のKビアにより前記配線と電氣的に接続される
請求項1に記載の固体撮像装置。
- [請求項7] 前記第1のフローティングディフュージョンは、前記第1のコンタクトビアにより第1の配線と電氣的に接続され、

前記第2のフローティングディフュージョンは、前記第2のコンタクトビアにより、前記第1の配線とは別の第2の配線と電氣的に接続される

請求項6に記載の固体撮像装置。

[請求項8] 前記第1および第2の光電変換部は、1画素毎に形成される
請求項1に記載の固体撮像装置。

[請求項9] 前記第2の光電変換部は、前記第1の光電変換部の一部または全部に重なるように形成される
請求項8に記載の固体撮像装置。

[請求項10] 前記第1の光電変換部は、1画素毎に形成され、
前記第2の光電変換部は、複数の画素毎に形成される
請求項1に記載の固体撮像装置。

[請求項11] 前記第2の光電変換部は、複数の画素の前記第1の光電変換部の一部または全部に重なるように形成される
請求項10に記載の固体撮像装置。

[請求項12] 前記第2の半導体層は、前記第1の半導体層の上に積層され、
前記配線層は、前記第1の半導体層より下層に形成される
請求項1に記載の固体撮像装置。

[請求項13] 第1の半導体層に、第1の光電変換部および第1のフローティングディフュージョンを形成し、
前記第1の半導体層に第2の半導体層を積層し、
前記第2の半導体層に、第2の光電変換部および第2のフローティングディフュージョンを形成し、
前記第1または前記第2の半導体層の、それぞれが互いに対向する側とは反対側に、前記第1および第2のフローティングディフュージョンと電氣的に接続される配線を含む配線層を形成する
ステップを含む固体撮像装置の製造方法。

[請求項14] 第1の光電変換部および第1のフローティングディフュージョンが

形成された第 1 の半導体層と、

第 2 の光電変換部および第 2 のフローティングディフュージョンが
形成された第 2 の半導体層と、

前記第 1 および第 2 のフローティングディフュージョンと電氣的に
接続される配線を含む配線層と

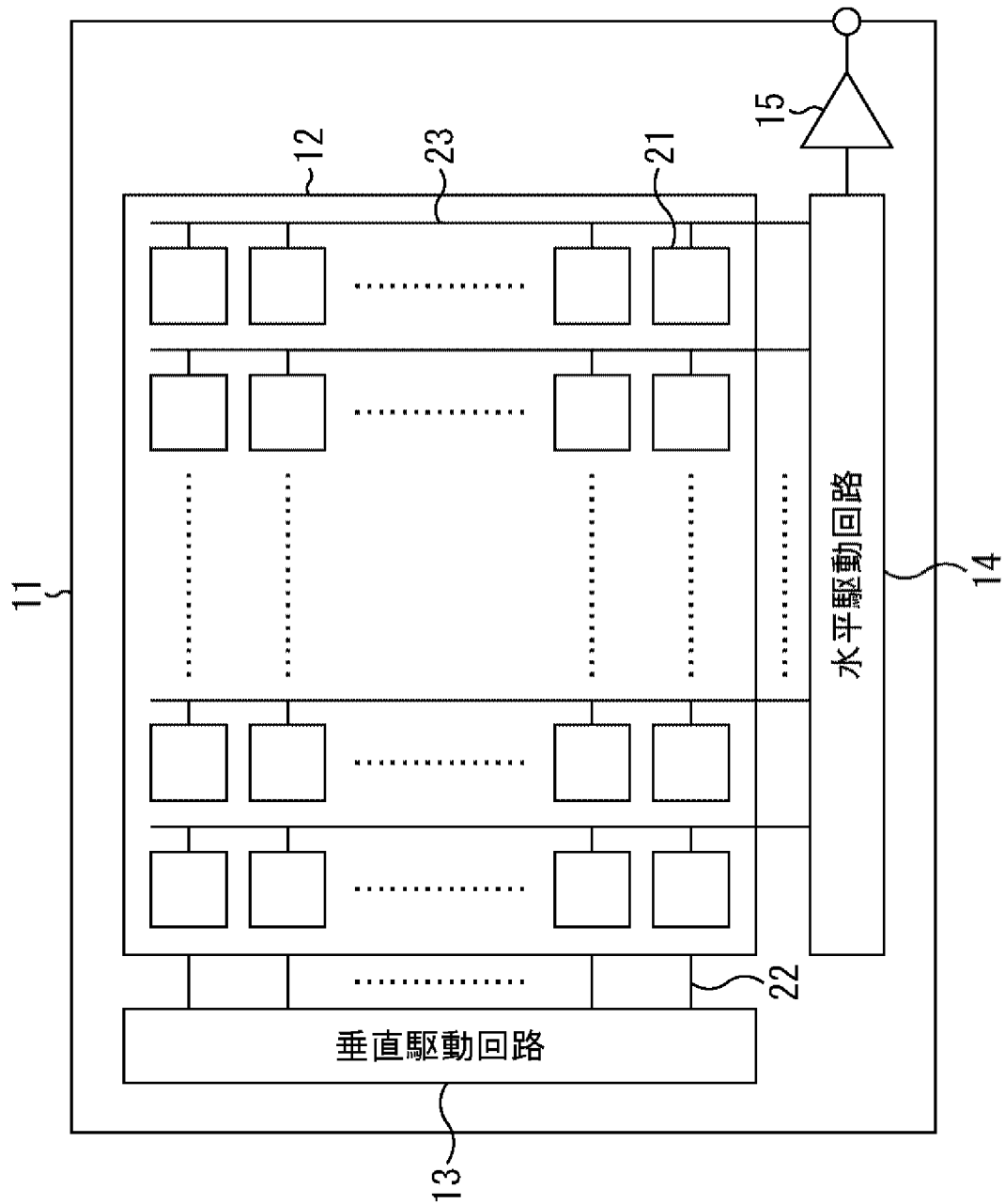
を有し、

前記第 1 の半導体層と前記第 2 の半導体層とは積層され、

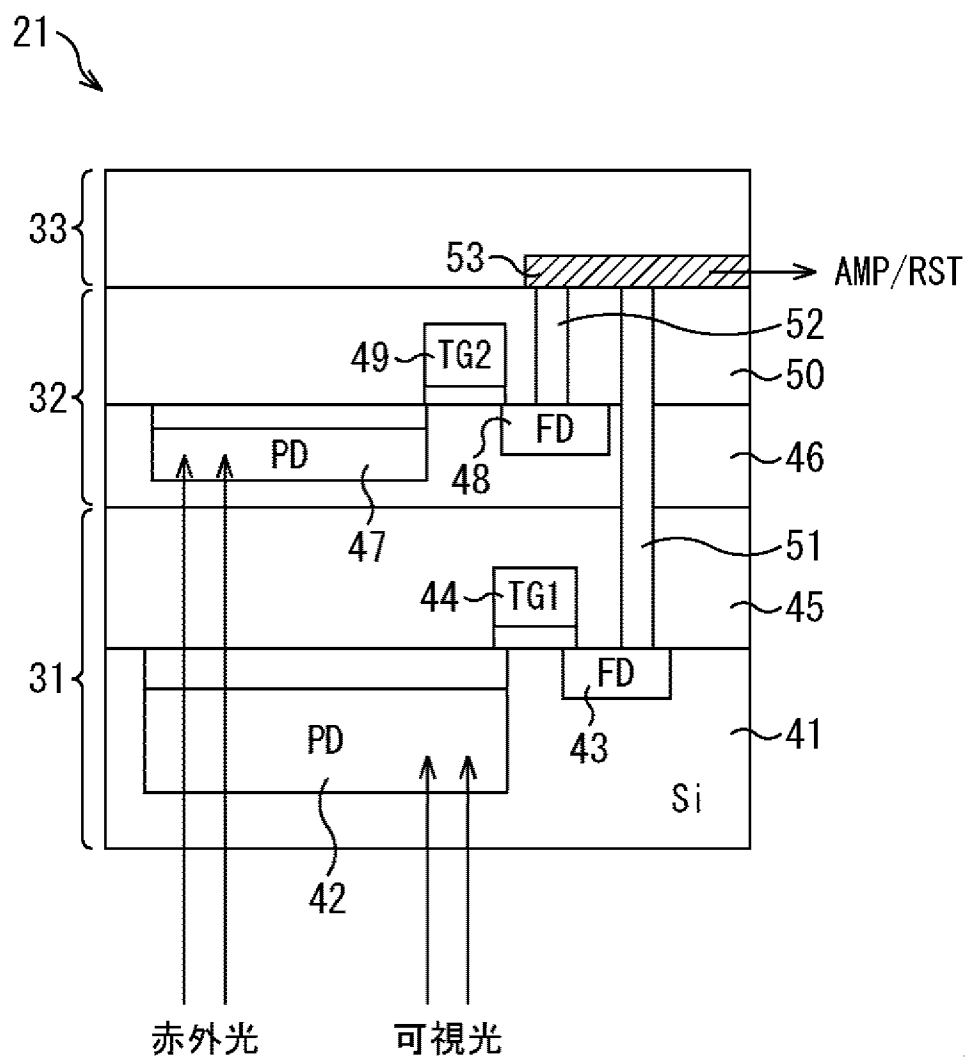
前記配線層は、前記第 1 または前記第 2 の半導体層の、それぞれが
互いに対向する側とは反対側に形成される固体撮像装置

を備える電子機器。

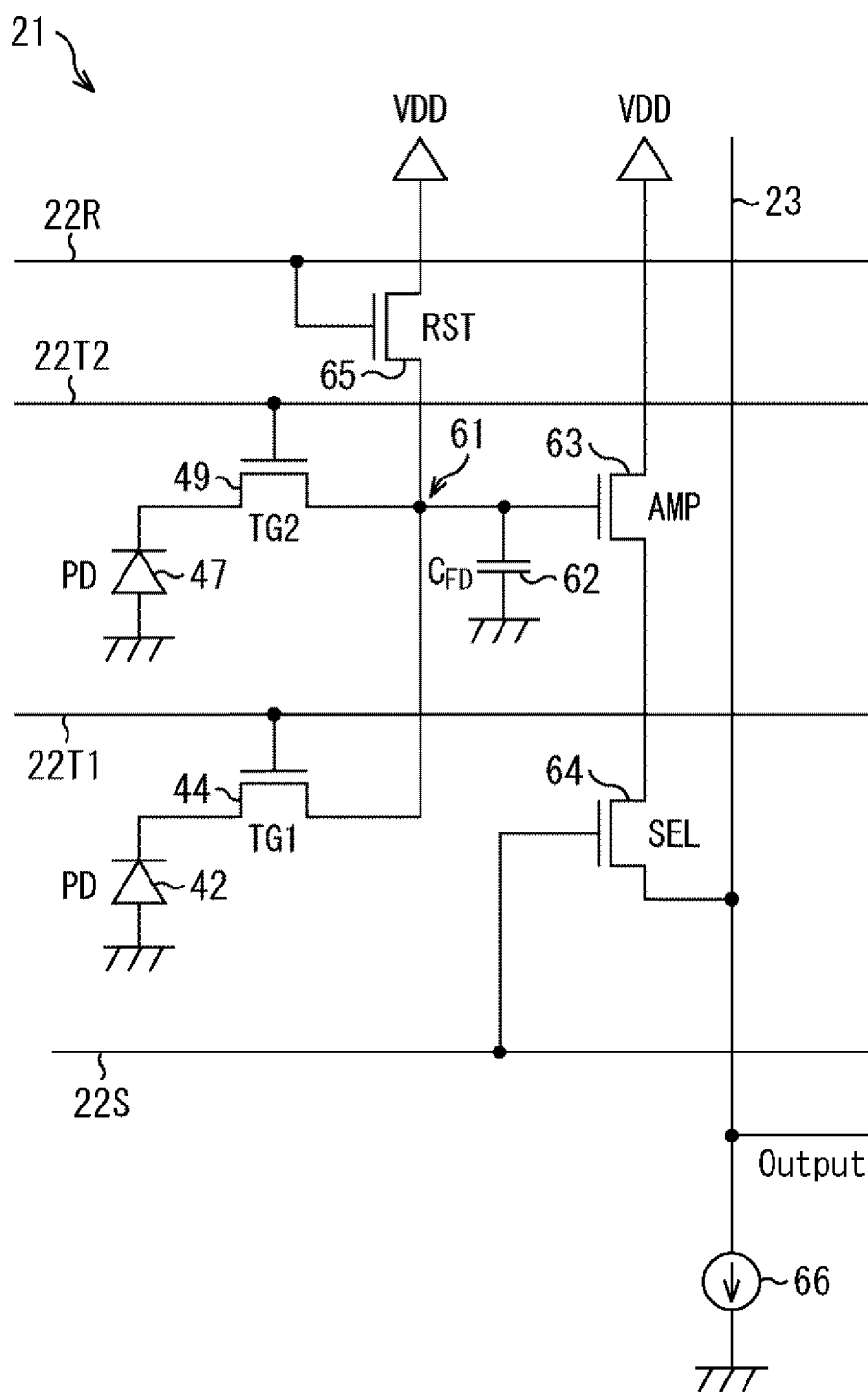
[図1]
FIG. 1



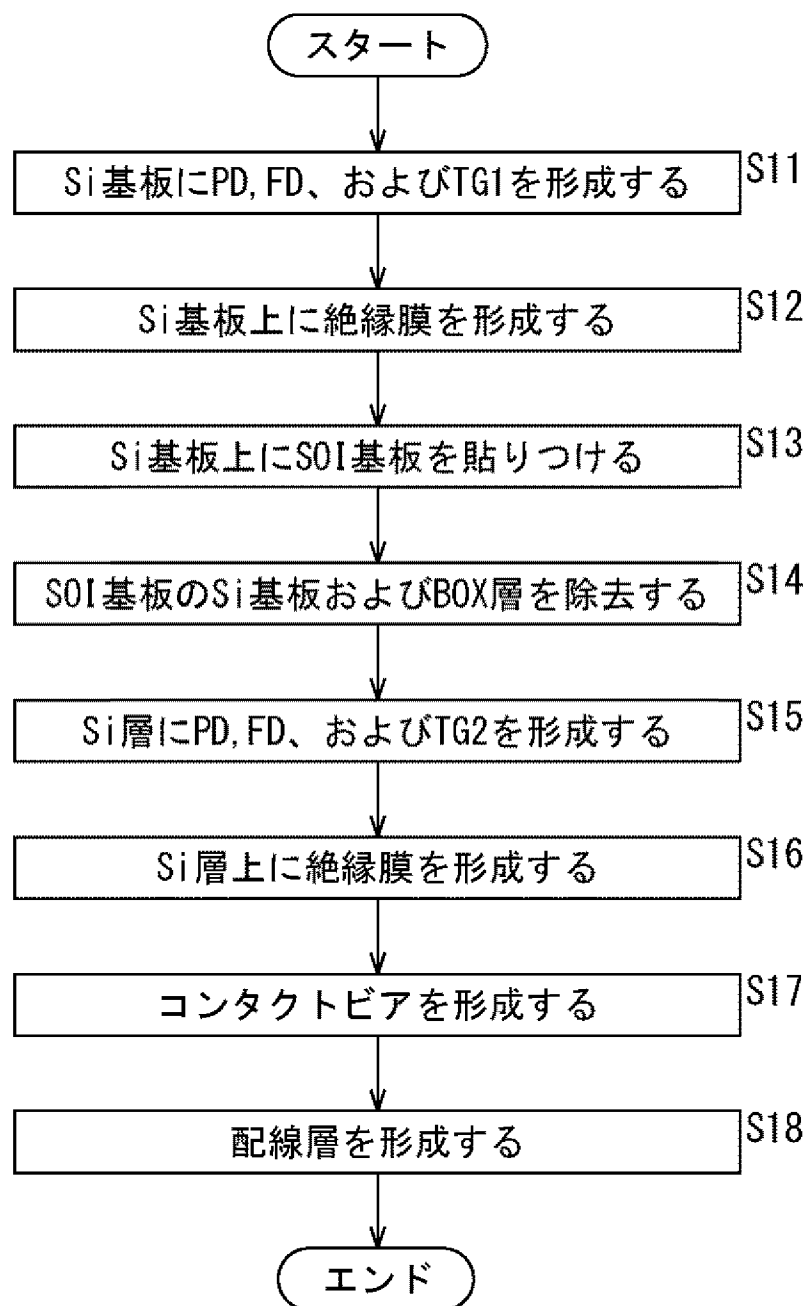
[図2]
FIG. 2



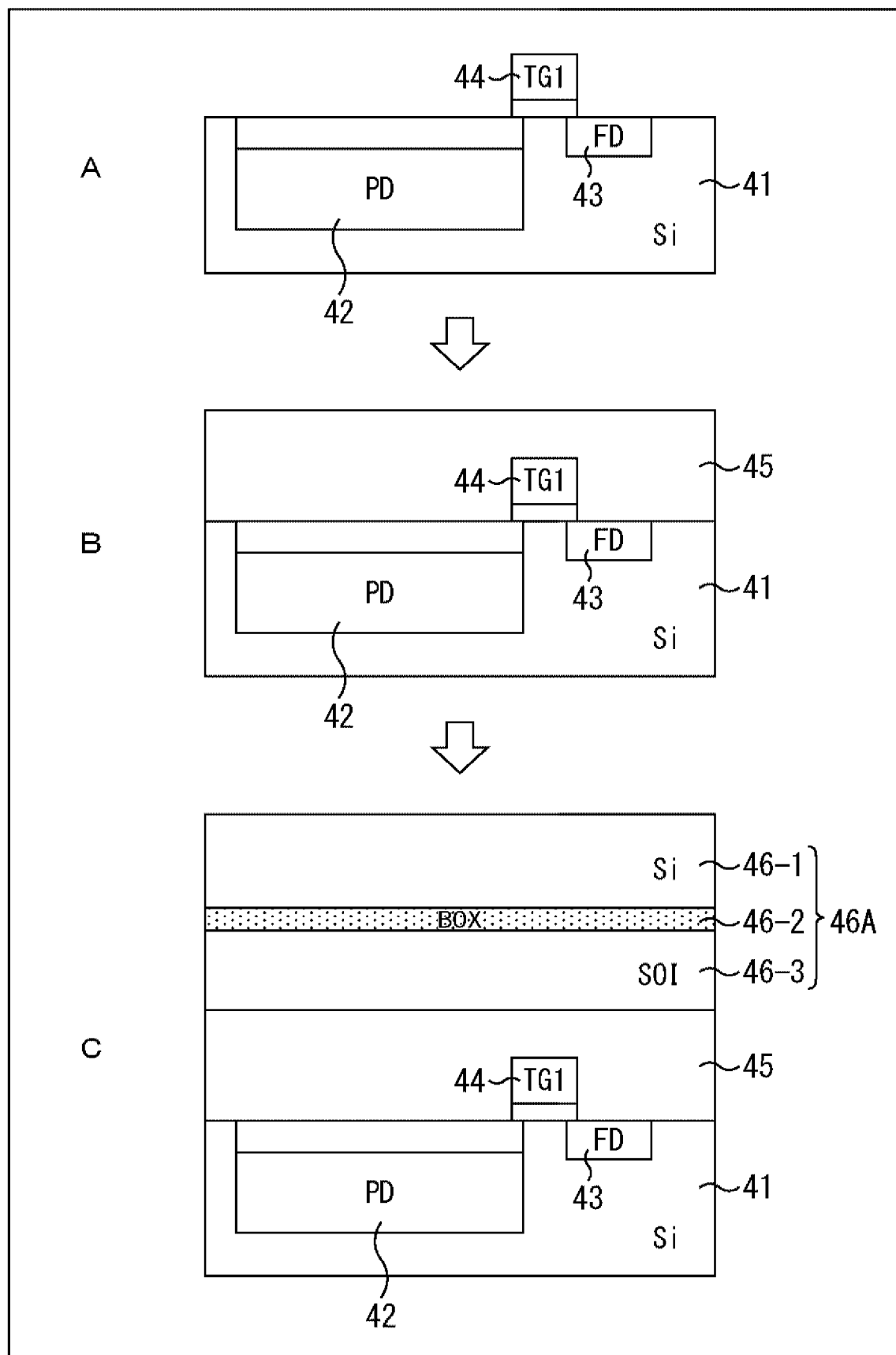
[図3]
FIG. 3



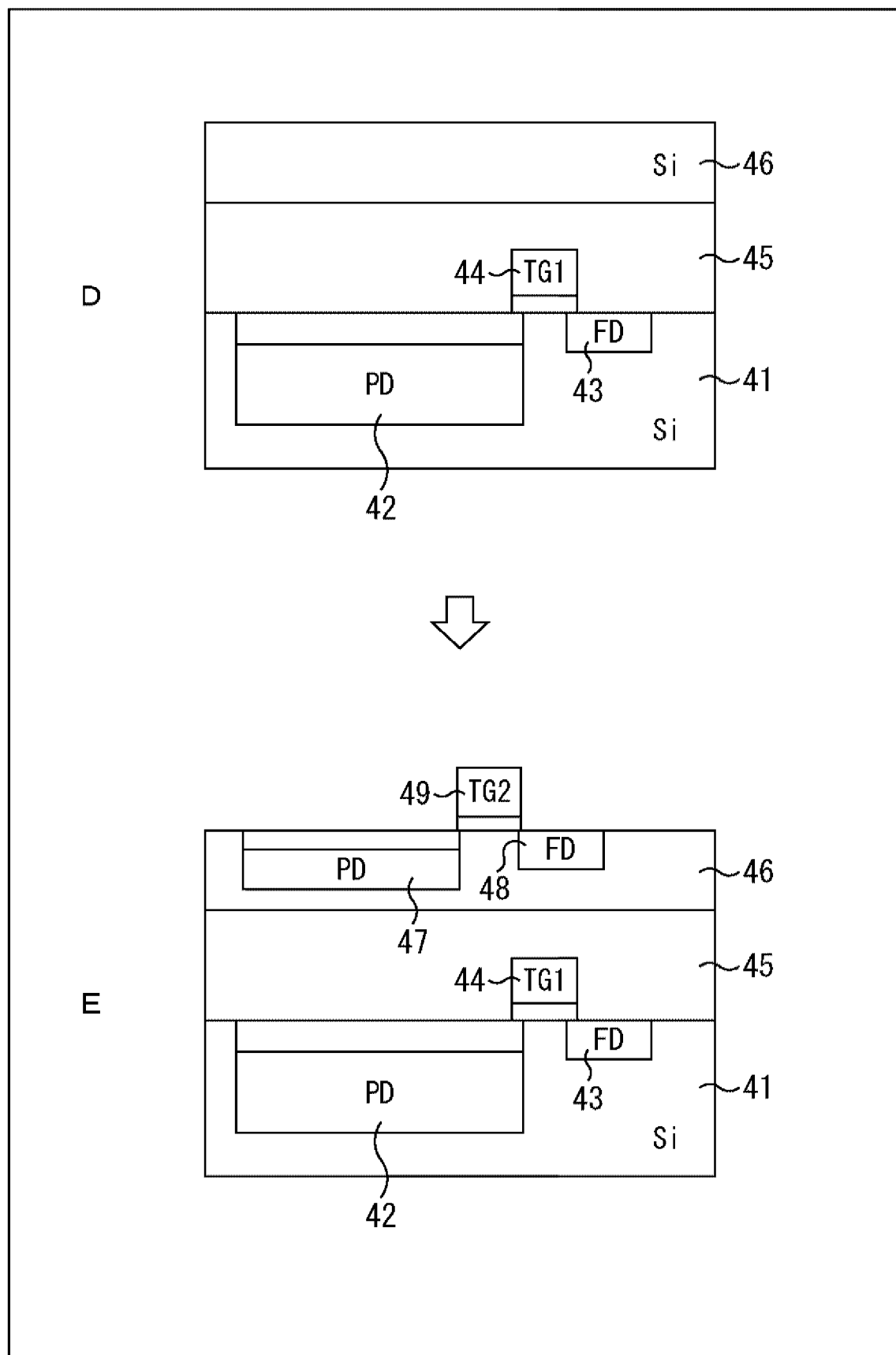
[図4]
FIG. 4



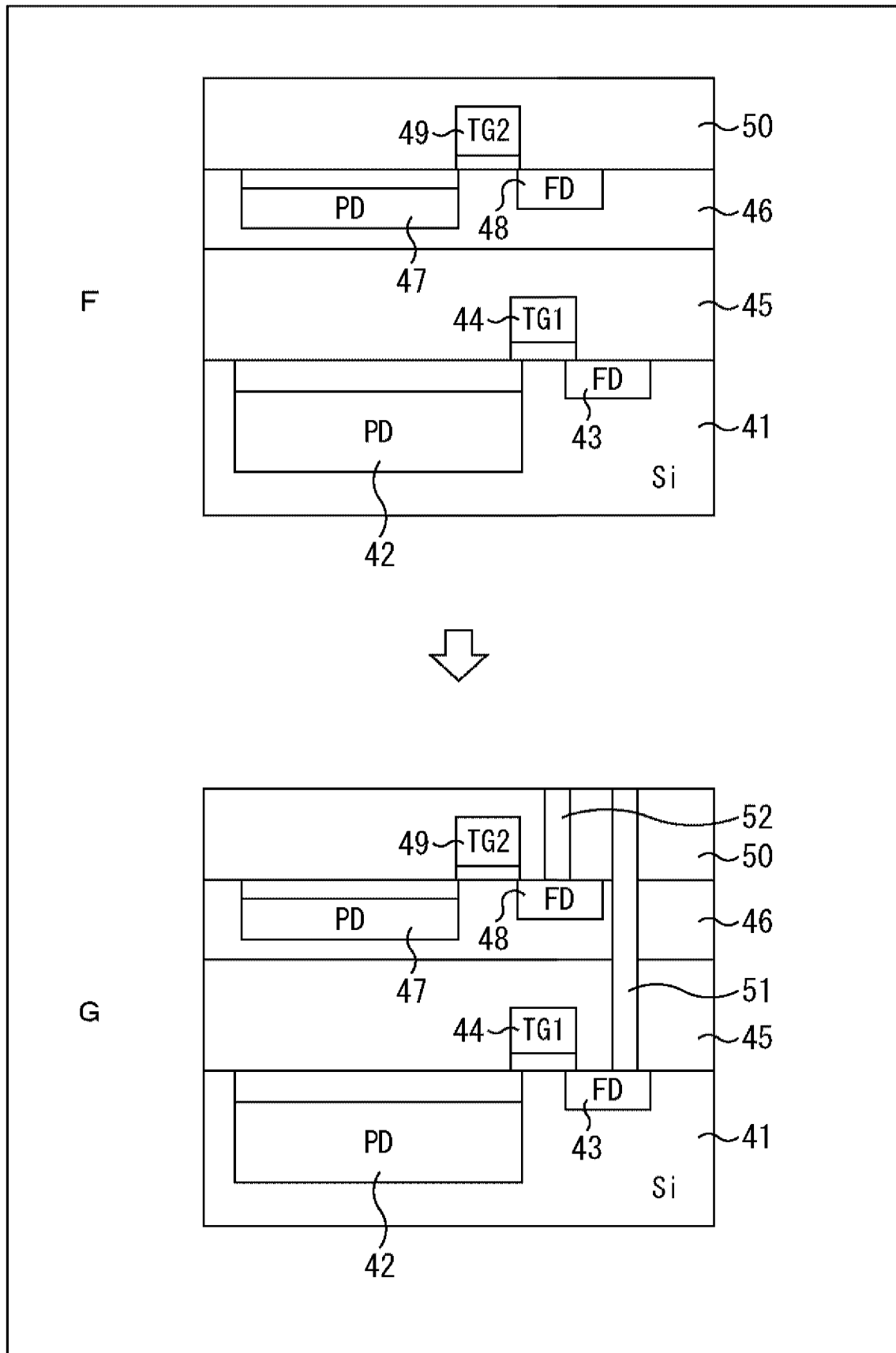
[図5]
FIG. 5



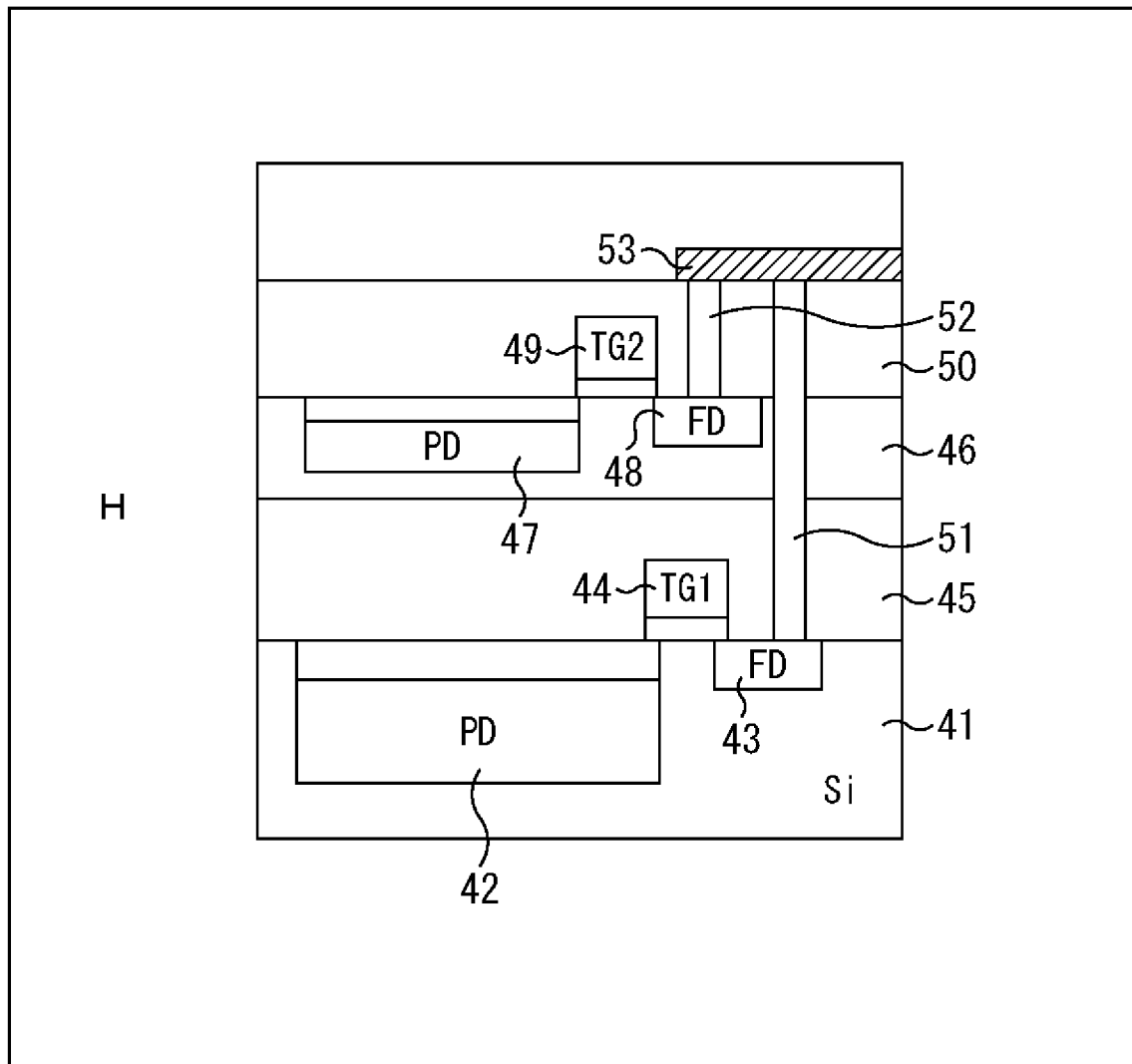
[図6]
FIG. 6



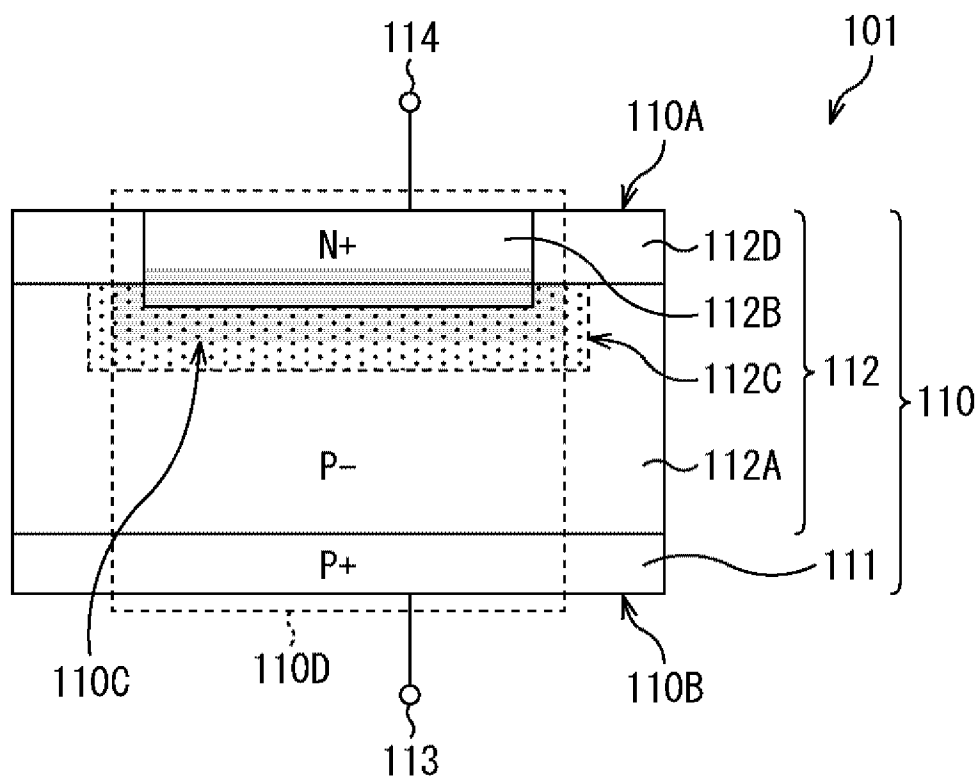
[図7]
FIG. 7



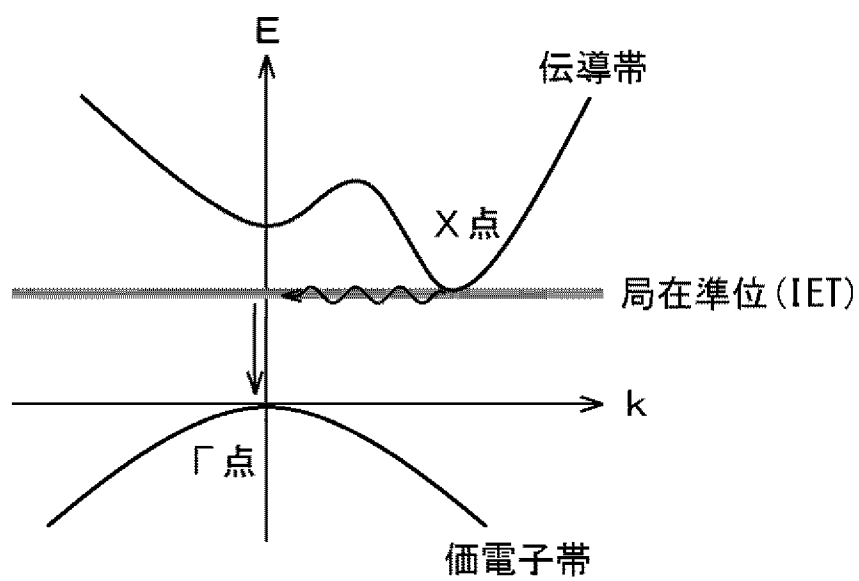
[図8]
FIG. 8



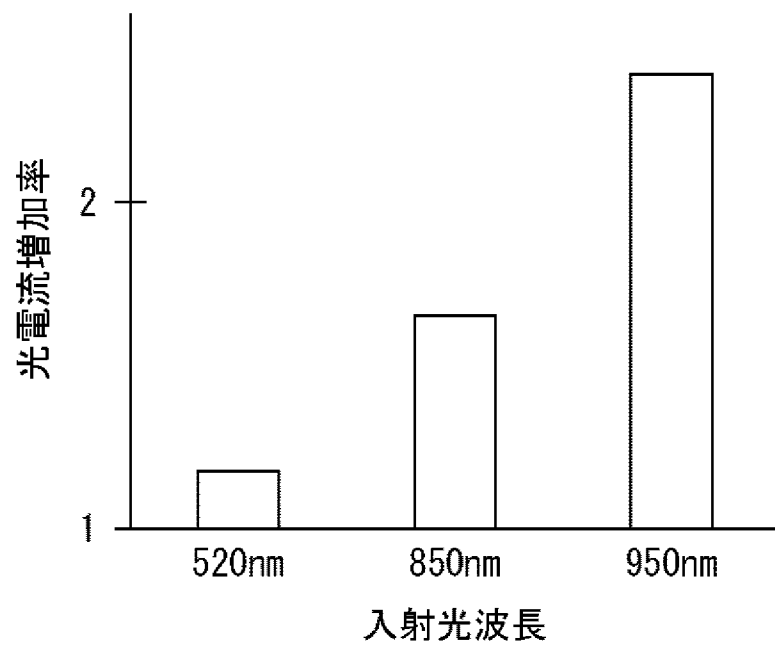
[図9]
FIG. 9



[図10]
FIG. 10

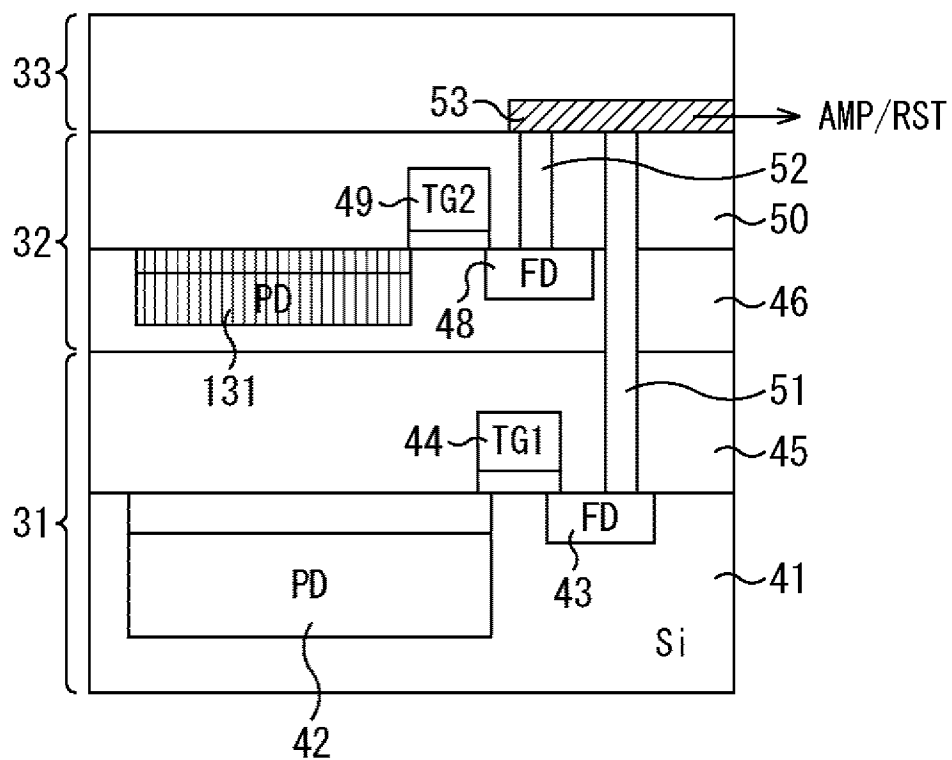


[図11]
FIG. 11

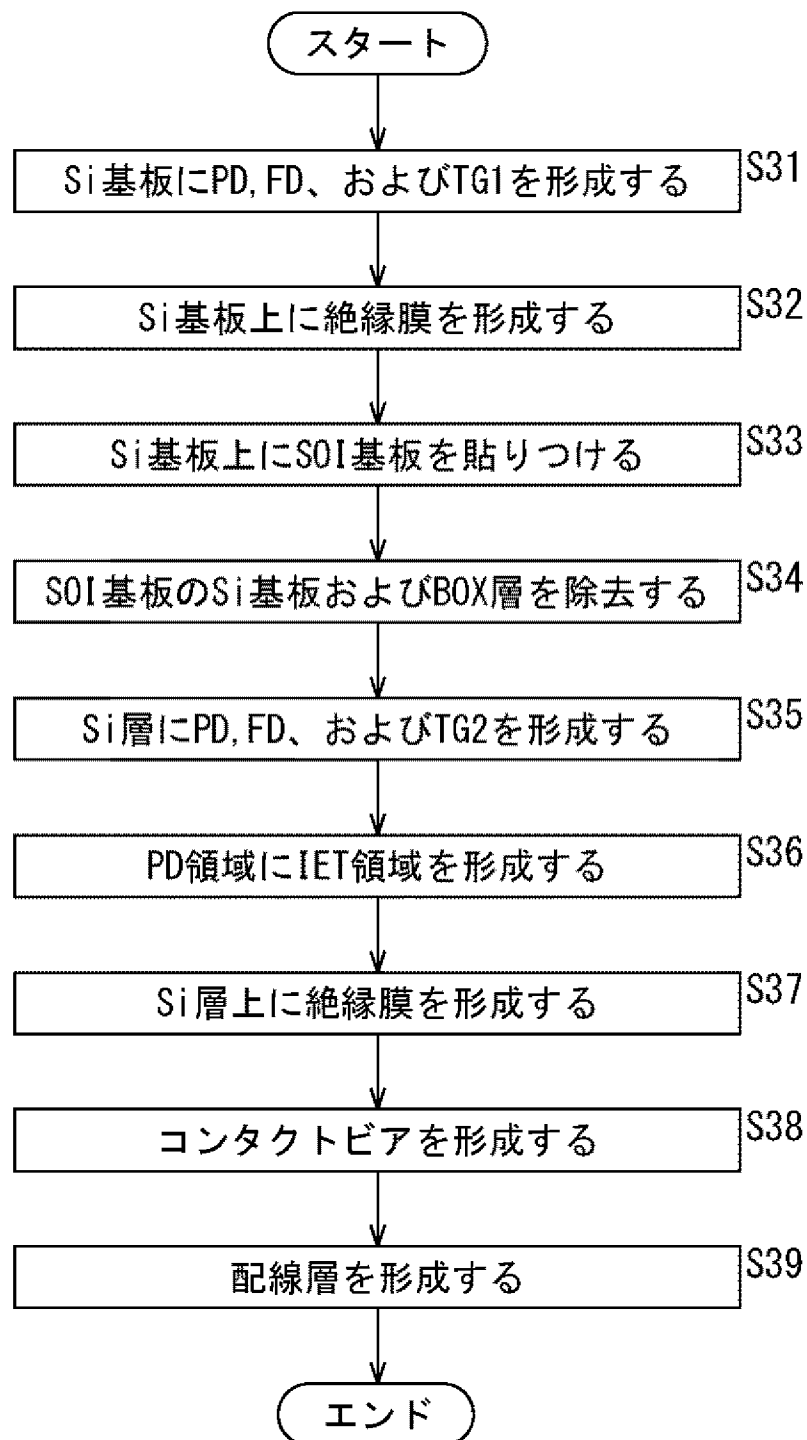


[図12]
FIG. 12

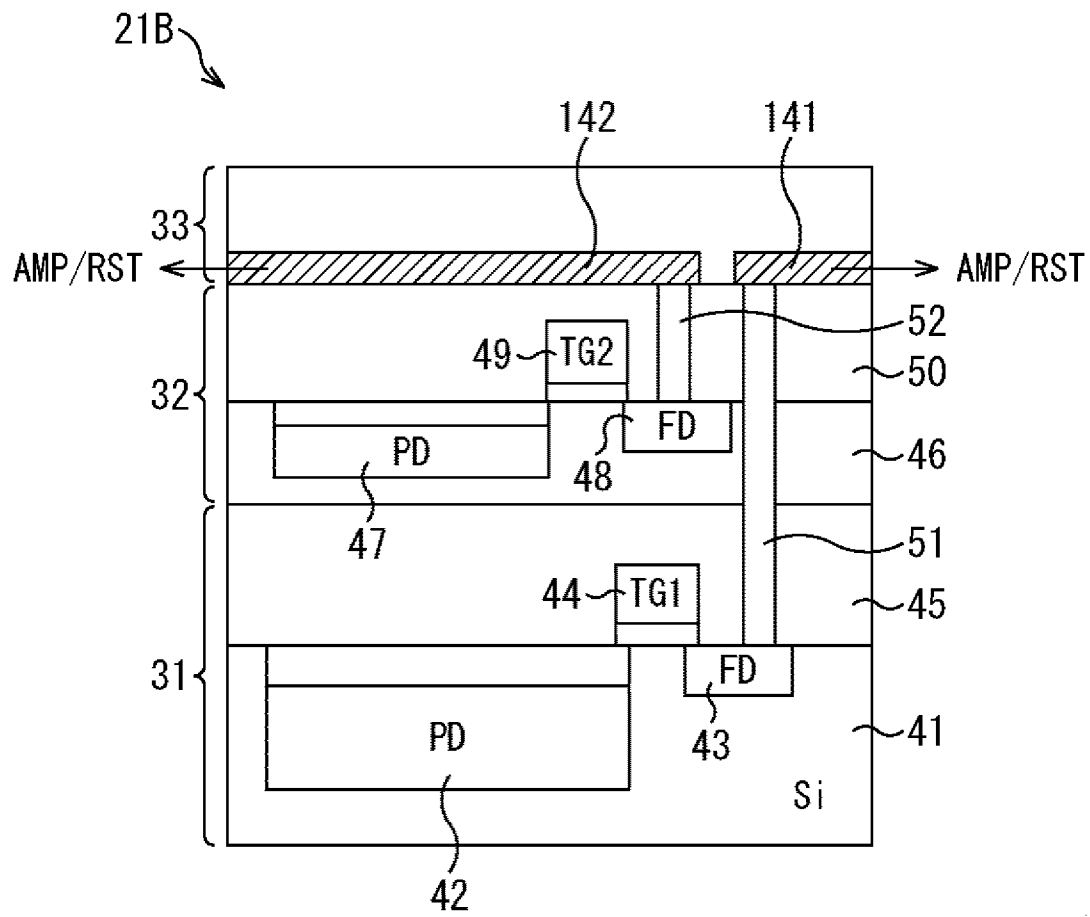
21A ↘



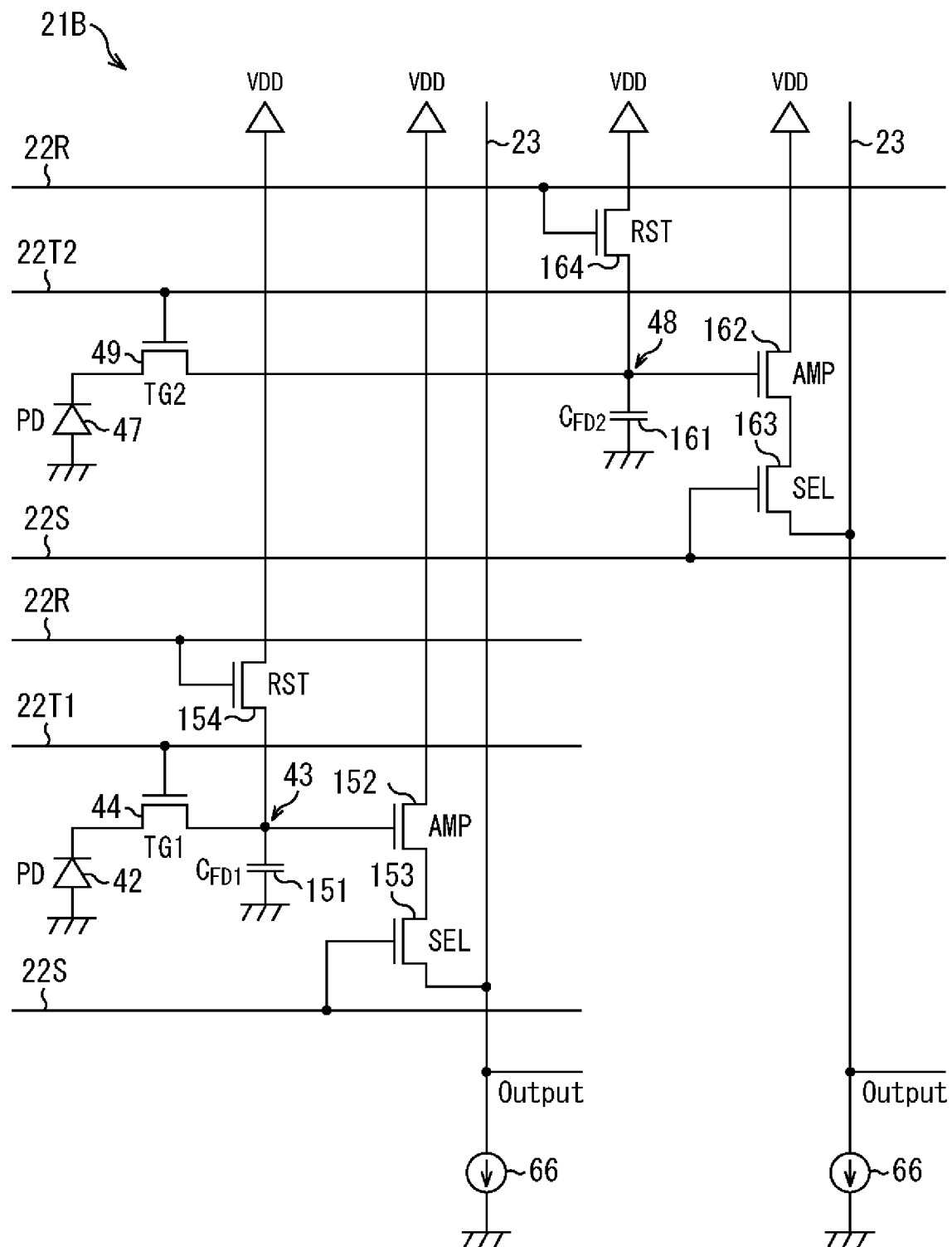
[図13]
FIG. 13



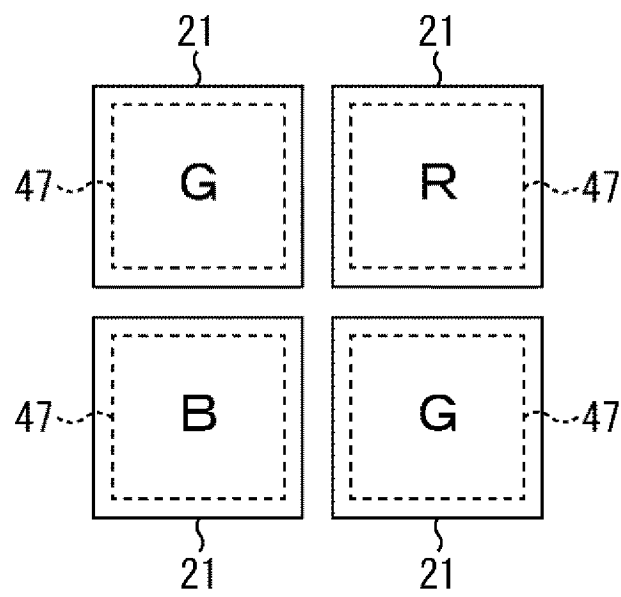
[図14]
FIG. 14



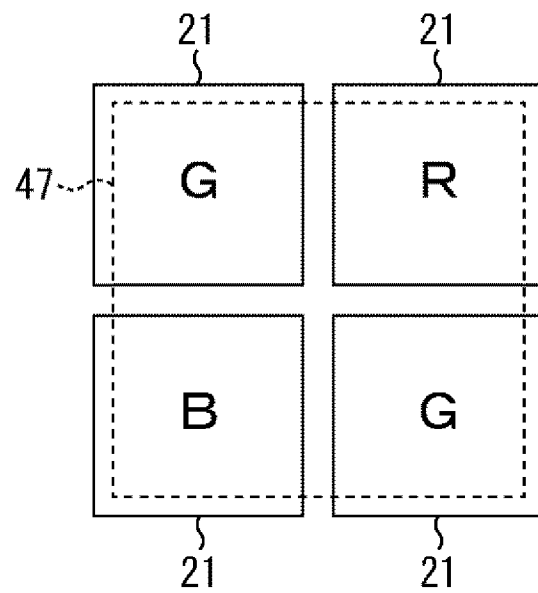
[図15]
FIG. 15



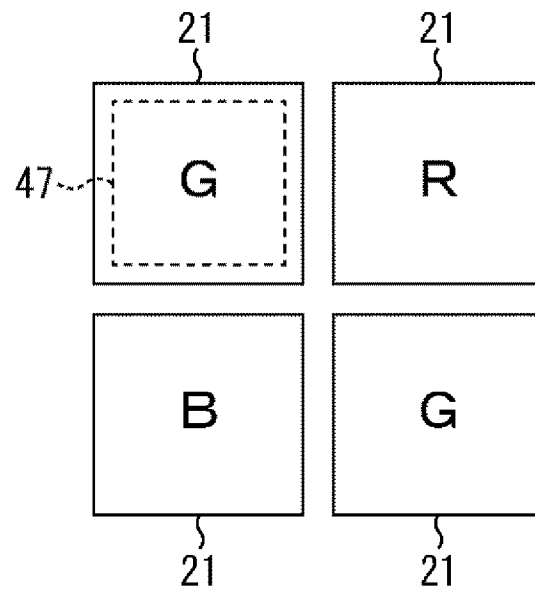
[図16]
FIG. 16



[図17]
FIG. 17

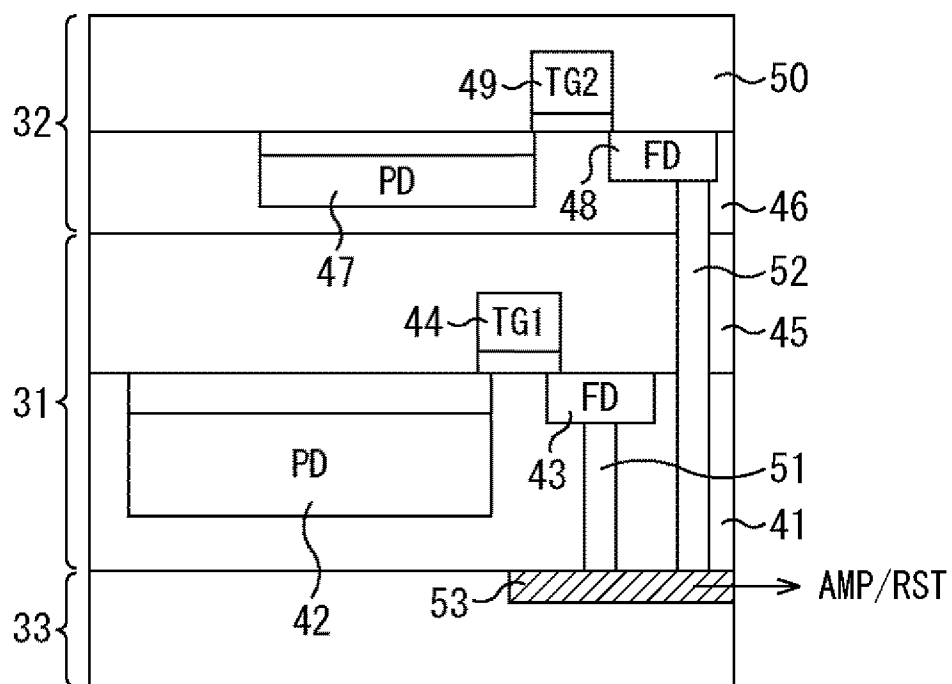


[図18]
FIG. 18

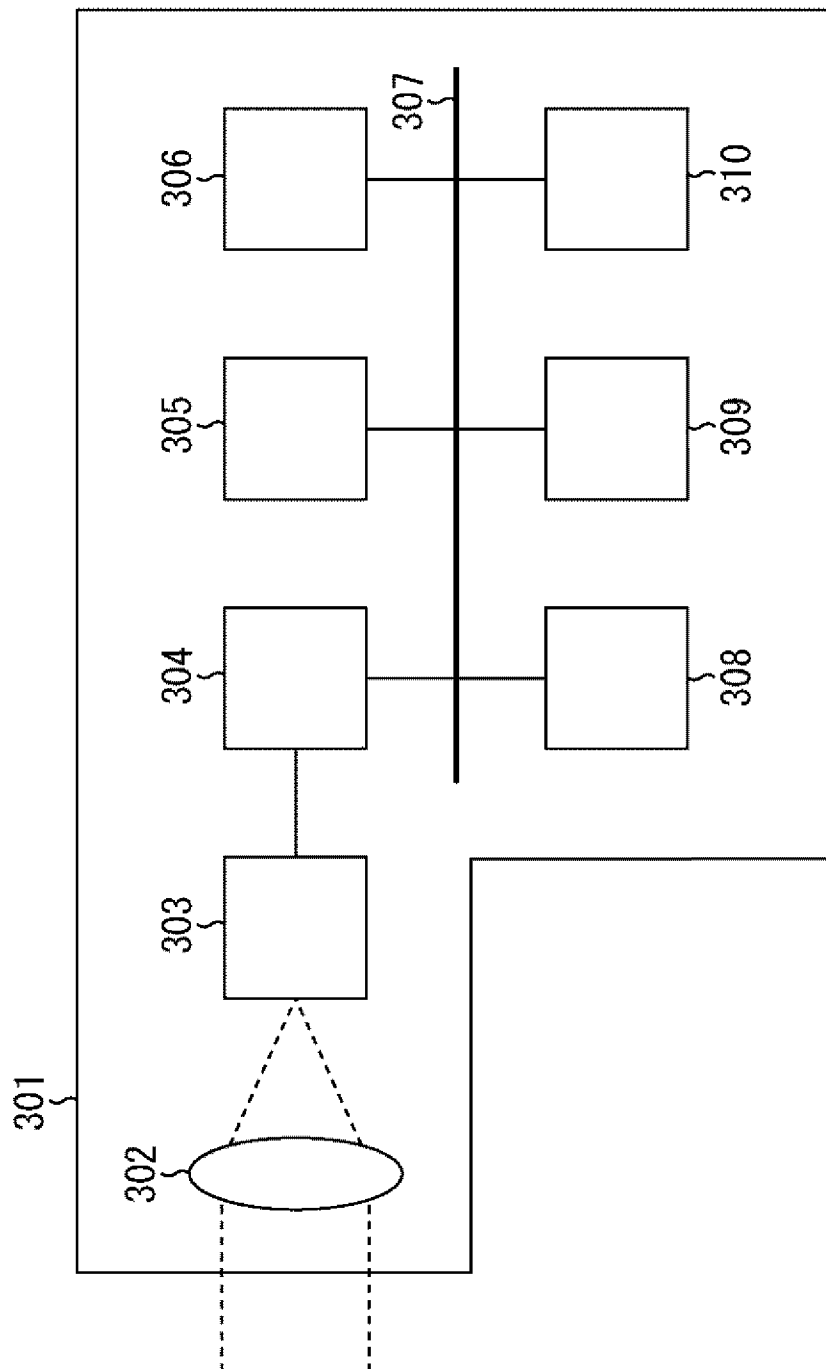


[図19]
FIG. 19

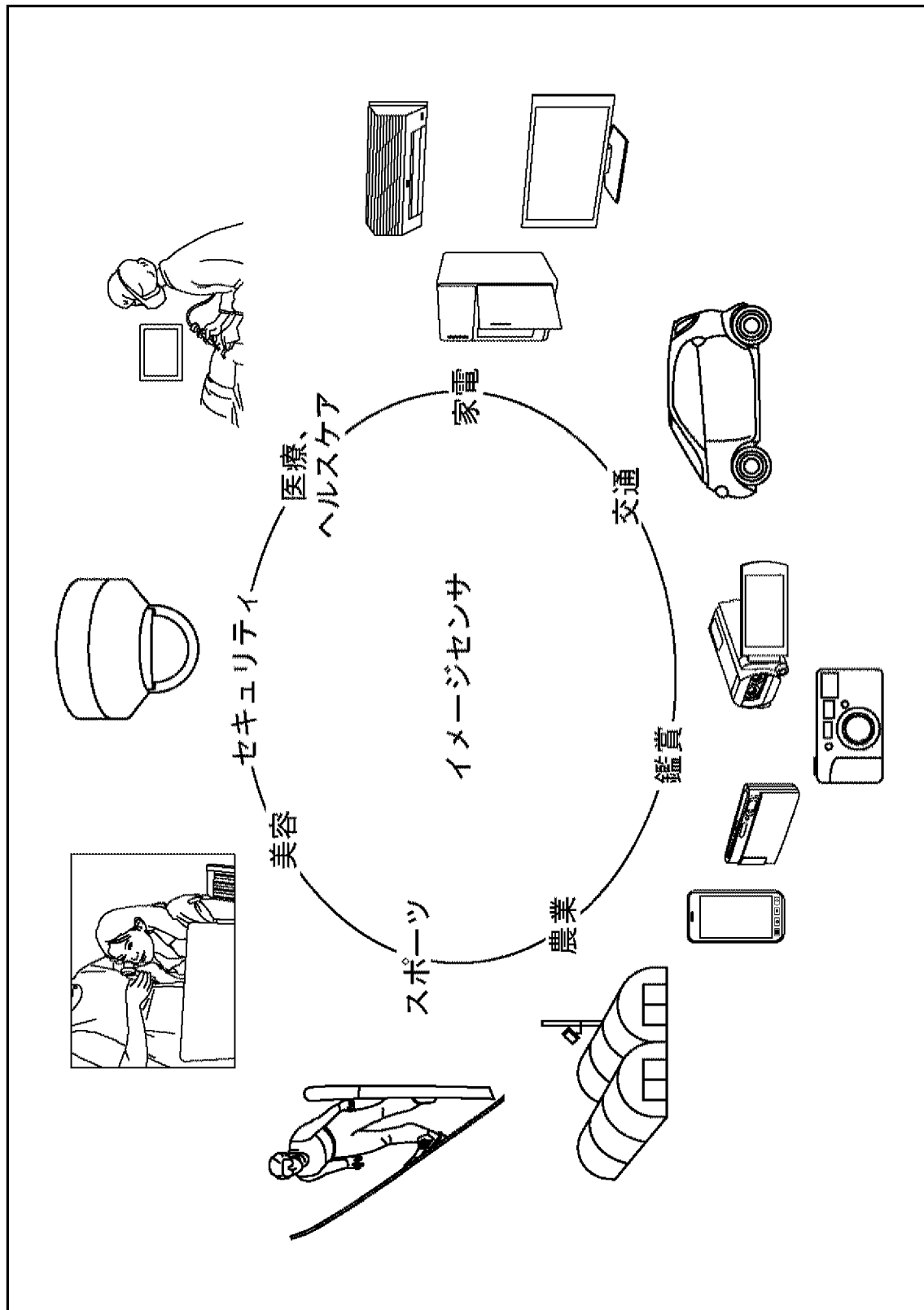
21C ↘



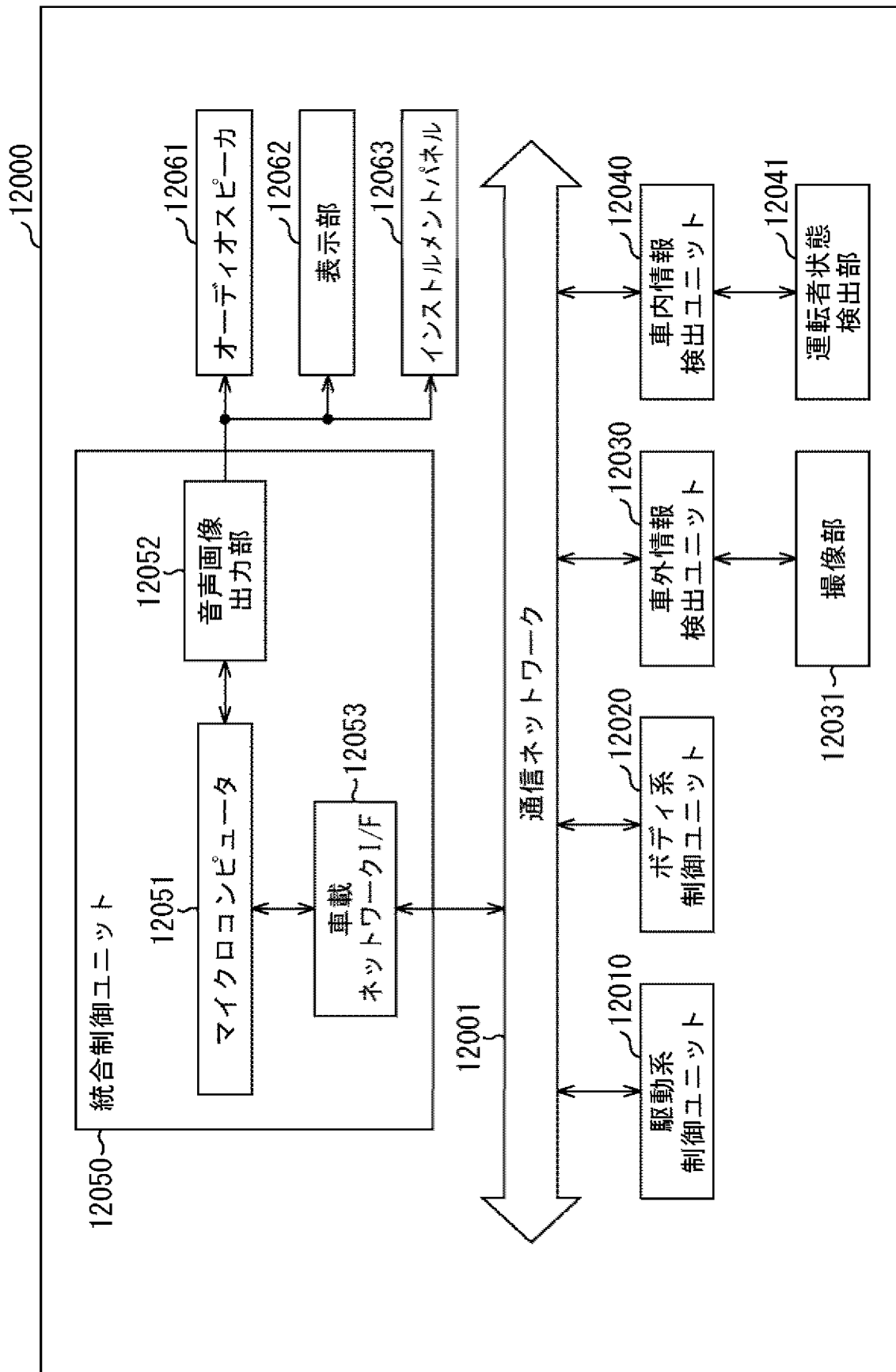
[図20]
FIG. 20



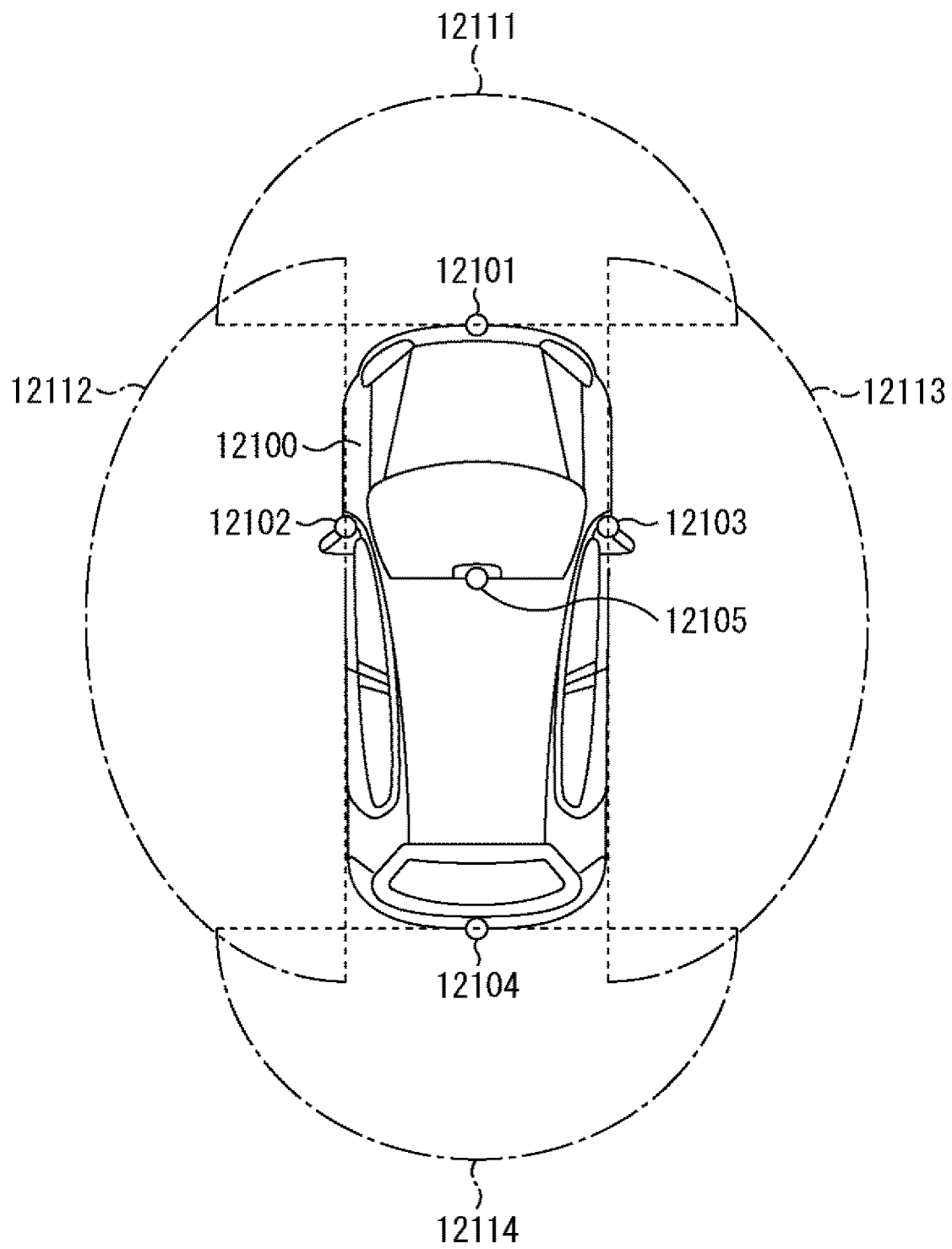
[図21]
FIG. 21



[図22]



[図23]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/039472

A. CLASSIFICATION OF SUBJECT MATTER

Int.Cl. H01L27/146 (2006.01) i, H04N5/369 (2011.01) i, H04N5/374 (2011.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int.Cl. H01L27/146, H04N5/369, H04N5/374

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Published examined utility model applications of Japan	1922-1996
Published unexamined utility model applications of Japan	1971-2017
Registered utility model specifications of Japan	1996-2017
Published registered utility model applications of Japan	1994-2017

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X Y	JP 2015-162604 A (TOSHIBA CORPORATION) 07 September 2015, paragraphs [0050]-[0055], [0072], [0073], fig. 6-8 & US 2016/0197116 A1, paragraphs [0060]-[0065], [0082], [0083], fig. 6-8 & WO 2015/129810 A1	1-2, 8-9, 12, 14 3-7, 10-11, 13
Y	JP 54-59891 A (SHARP CORPORATION) 14 May 1979, page 2, upper left column, line 9 to lower right column, line 13 (Family: none)	3-5



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:

“A” document defining the general state of the art which is not considered to be of particular relevance

“E” earlier application or patent but published on or after the international filing date

“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

“O” document referring to an oral disclosure, use, exhibition or other means

“P” document published prior to the international filing date but later than the priority date claimed

“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

“&” document member of the same patent family

Date of the actual completion of the international search

01 December 2017

Date of mailing of the international search report

19 December 2017

Name and mailing address of the ISA/

Japan Patent Office
3-4-3, Kasumigaseki, Chiyoda-ku,
Tokyo 100-8915, Japan

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2017/039472

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2015-32687 A (SONY CORPORATION) 16 February 2015, paragraphs [0049]-[0053], fig. 11-15 & WO 2015/016140 A1	6-7, 13
Y	JP 2012-15417 A (TOSHIBA CORPORATION) 19 January 2012, paragraphs [0033]-[0037], fig. 4 (Family: none)	6-7
Y	JP 2011-103335 A (FUJIFILM CORPORATION) 26 May 2011, paragraphs [0042]-[0047], fig. 5 & US 2011/0109776 A1, paragraphs [0055]-[0065], fig. 5	7
Y	JP 2013-70030 A (SONY CORPORATION) 18 April 2013, paragraphs [0118]-[0124], fig. 8 & US 2015/0171146 A1, paragraphs [0175]-[0181], fig. 8 & US 2017/0162618 A1 & US 2013/0057699 A1 & WO 2014/017314 A1 & EP 2879181 A1 & TW 201411821 A & CN 104541372 A & KR 10-2015-0037810 A & CN 102983143 A	10-11
Y	US 2015/0054962 A1 (APTINA IMAGING CORPORATION) 26 February 2015, paragraphs [0047], [0048], fig. 8 (Family: none)	10-11

A. 発明の属する分野の分類（国際特許分類（IPC））

Int.Cl. H01L27/146(2006.01)i, H04N5/369(2011.01)i, H04N5/374(2011.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（IPC））

Int.Cl. H01L27/146, H04N5/369, H04N5/374

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2017年
日本国実用新案登録公報	1996-2017年
日本国登録実用新案公報	1994-2017年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2015-162604 A（株式会社東芝） 2015.09.07, 段落[0050]-[0055], [0072]-[0073], 図6-8	1-2, 8-9, 12, 14
Y	& US 2016/0197116 A1, 段落[0060]-[0065], [0082]-[0083], 図6-8 & WO 2015/129810 A1	3-7, 10-11, 13
Y	JP 54-59891 A（シャープ株式会社） 1979.05.14, 第2頁左上欄第9行-右下欄第13行 (ファミリーなし)	3-5

☒ C欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

01.12.2017

国際調査報告の発送日

19.12.2017

国際調査機関の名称及びあて先

日本国特許庁（ISA/J P）

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官（権限のある職員）

鈴木 肇

5 F

9 8 4 7

電話番号 03-3581-1101 内線 3516

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	JP 2015-32687 A (ソニー株式会社) 2015.02.16, 段落[0049]-[0053], 図 11-15 & WO 2015/016140 A1	6-7, 13
Y	JP 2012-15417 A (株式会社東芝) 2012.01.19, 段落[0033]-[0037], 図 4 (ファミリーなし)	6-7
Y	JP 2011-103335 A (富士フイルム株式会社) 2011.05.26, 段落[0042]-[0047], 図 5 & US 2011/0109776 A1, 段落[0055]-[0065], 図 5	7
Y	JP 2013-70030 A (ソニー株式会社) 2013.04.18, 段落[0118]-[0124], 図 8 & US 2015/0171146 A1, 段落[0175]-[0181], 図 8 & US 2017/0162618 A1 & US 2013/0057699 A1 & WO 2014/017314 A1 & EP 2879181 A1 & TW 201411821 A & CN 104541372 A & KR 10-2015-0037810 A & CN 102983143 A	10-11
Y	US 2015/0054962 A1 (APTINA IMAGING CORPORATION) 2015.02.26, 段落[0047]-[0048], 図 8 (ファミリーなし)	10-11