



(12)发明专利申请

(10)申请公布号 CN 107425598 A

(43)申请公布日 2017.12.01

(21)申请号 201710818599.3

(22)申请日 2017.09.12

(71)申请人 上海剑桥科技股份有限公司

地址 201114 上海市闵行区陈行公路2388
号8幢501室

申请人 浙江剑桥电子科技有限公司

(72)发明人 王卫

(74)专利代理机构 上海弼兴律师事务所 31283

代理人 胡美强 张冉

(51)Int.Cl.

H02J 9/06(2006.01)

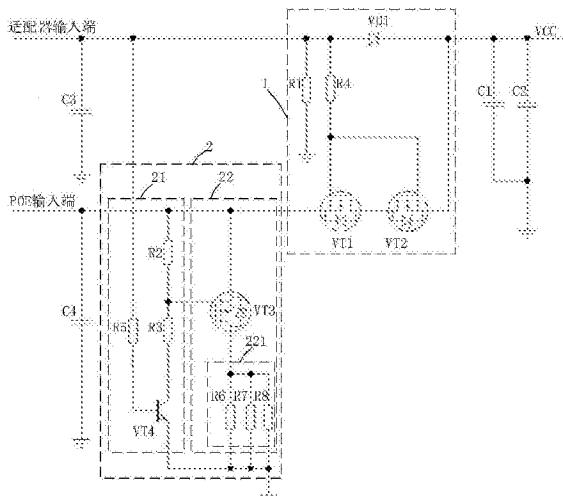
权利要求书2页 说明书6页 附图5页

(54)发明名称

用于适配器和POE供电的电源选择电路

(57)摘要

本发明公开了一种用于适配器和POE供电的电源选择电路，包括适配器输入端、POE输入端、隔离优选电路和POE负载电路，其中适配器输入端、POE输入端分别用于将适配器电源、POE电源输入到隔离优选电路，当适配器电源与POE电源同时供电时，POE负载电路用于作为POE电源的负载，隔离优选电路用于优先将适配器电源输出，并将POE电源与适配器电源隔离；当仅有适配器电源时将适配器电源输出，并将适配器电源与POE输入端隔离；当仅有POE电源时将POE电源输出，并将POE电源与适配器输入端隔离。本发明优先将适配器电源作为供电输出，并能在适配器电源和POE电源间无缝平滑切换，保证了设备正常持续工作。



1. 一种用于适配器和POE供电的电源选择电路，其特征在于，包括：适配器输入端、POE输入端、隔离优选电路和POE负载电路；

所述适配器输入端用于将本地适配器电源输入到所述隔离优选电路；

所述POE输入端用于将POE电源输入到所述隔离优选电路；

所述隔离优选电路用于当所述适配器输入端、所述POE输入端同时存在电源输入时将所述适配器输入端的电源输出至后级负载，并将所述POE输入端的电源与所述后级负载隔离；当仅有所述适配器输入端的电源输入时将所述适配器输入端的电源输出至所述后级负载，并将所述适配器输入端的电源与所述POE输入端隔离；当仅有所述POE输入端的电源时将所述POE输入端的电源输出至所述后级负载，并将所述POE输入端的电源与所述适配器输入端隔离；

所述POE负载电路用于当所述适配器输入端、所述POE输入端同时存在电源输入时作为所述POE输入端的电源的负载。

2. 如权利要求1所述的用于适配器和POE供电的电源选择电路，其特征在于，所述POE负载电路包括开关电路和负载电路，当所述适配器输入端、所述POE输入端同时存在电源输入时，所述适配器输入端的电源打开所述开关电路，所述开关电路将所述POE输入端的电源施加于所述负载电路。

3. 如权利要求1所述的用于适配器和POE供电的电源选择电路，其特征在于，所述隔离优选电路包括二极管、第一电阻器、第一PMOS管和第二PMOS管，所述第一电阻器一端接地，所述第一电阻器另一端分别与所述适配器输入端、所述二极管阳极、所述第一PMOS管栅极、所述第二PMOS管栅极连接，所述第一PMOS管源极与所述POE输入端连接，所述第一PMOS管漏极与所述第二PMOS管漏极连接，所述第二PMOS管源极与所述二极管阴极连接后作为所述隔离优选电路的输出端与所述后级负载连接。

4. 如权利要求2所述的用于适配器和POE供电的电源选择电路，其特征在于，所述开关电路包括三极管、第二电阻器，所述负载电路包括第三PMOS管、电阻负载，所述三极管基极与所述适配器输入端连接，所述三极管发射极接地，所述三极管集电极分别与所述第二电阻器一端、所述第三PMOS管栅极连接，所述第二电阻器另一端与所述POE输入端连接，所述电阻负载一端与所述第三PMOS管漏极连接、另一端接地。

5. 如权利要求4所述的用于适配器和POE供电的电源选择电路，其特征在于，所述开关电路还包括第三电阻器，所述第三电阻器一端与所述三极管集电极连接，所述第三电阻器另一端分别与所述第二电阻器一端、所述第三PMOS管栅极连接，所述第二电阻器另一端与所述POE输入端连接。

6. 如权利要求3所述的用于适配器和POE供电的电源选择电路，其特征在于，所述隔离优选电路还包括第四电阻器，所述第四电阻器一端分别与所述第一电阻器一端、所述适配器输入端、所述二极管阳极连接，所述第四电阻器另一端分别与所述第一PMOS管栅极、所述第二PMOS管栅极连接，所述第一电阻器另一端与地连接。

7. 如权利要求4所述的用于适配器和POE供电的电源选择电路，其特征在于，所述电阻负载包括若干电阻器。

8. 如权利要求3所述的用于适配器和POE供电的电源选择电路，其特征在于，所述二极管包括肖特基二极管。

9. 如权利要求1-8中任一项所述的用于适配器和POE供电的电源选择电路，其特征在于，所述用于适配器和POE供电的电源选择电路还包括若干电容器，所述电容器一端与所述隔离优选电路的输出端连接、另一端接地。

用于适配器和POE供电的电源选择电路

技术领域

[0001] 本发明涉及电源领域,特别涉及一种用于适配器和POE供电的电源选择电路。

背景技术

[0002] 现在市面上很多企业级的无线产品会有本地适配器电源供电和POE (Power over Ethernet, 以太网供电) 供电,其中POE供电是指产品内部PD (Powered Device, 受电设备) 模块将PSE (Power Sourcing Equipment, 供电设备) 交换机提供的电源加以转换后形成POE电源。这样势必会出现当两种供电方式共存的情况下需要确定供电的优先级问题。另外,在用户在使用过程当中,当设备在工作状态下如何保证两种电源的之间的切换能做到无缝平滑切换,保证设备不掉电从而省去重新启动所需要的软件配置,特别是下游的无线终端不会出现掉线重新连接以免影响用户体验。

发明内容

[0003] 本发明要解决的技术问题是为了解决现有技术中当本地适配器供电和POE供电共存时如何确定优先级以及如何确保无缝平滑的电源切换的缺陷,提供一种用于适配器和POE供电的电源选择电路。

[0004] 本发明是通过下述技术方案来解决上述技术问题:

[0005] 一种用于适配器和POE供电的电源选择电路,其特点是,包括:适配器输入端、POE输入端、隔离优选电路和POE负载电路;

[0006] 所述适配器输入端用于将本地适配器电源输入到所述隔离优选电路;

[0007] 所述POE输入端用于将POE电源输入到所述隔离优选电路;

[0008] 所述隔离优选电路用于当所述适配器输入端、所述POE输入端同时存在电源输入时将所述适配器输入端的电源输出至后级负载,并将所述POE输入端的电源与所述后级负载隔离;当仅有所述适配器输入端的电源输入时将所述适配器输入端的电源输出至所述后级负载,并将所述适配器输入端的电源与所述POE输入端隔离;当仅有所述POE输入端的电源时将所述POE输入端的电源输出至所述后级负载,并将所述POE输入端的电源与所述适配器输入端隔离;

[0009] 所述POE负载电路用于当所述适配器输入端、所述POE输入端同时存在电源输入时作为所述POE输入端的电源的负载。

[0010] 本方案中,当所述适配器输入端、所述POE输入端同时存在电源输入时则所述隔离优选电路优先将所述适配器输入端的电源输出至后级负载,还将所述适配器输入端与所述POE输入端相互隔离;另外,当所述适配器输入端、所述POE输入端同时存在电源输入时,所述POE负载就作为所述POE输入端的电源的负载,使得POE电源能够有一个最低工作负载来维持POE电源工作在输出状态,从而当所述适配器输入端无电源输入时POE电源能够无缝平滑地为后级负载提供电源;而当仅有所述适配器输入端或所述POE输入端存在电源输入时,所述POE负载电路就处于非工作状态。

[0011] 较佳地，所述POE负载电路包括开关电路和负载电路，当所述适配器输入端、所述POE输入端同时存在电源输入时，所述适配器输入端的电源打开所述开关电路，所述开关电路将所述POE输入端的电源施加于所述负载电路。本方案中，当本地适配器电源和POE电源同时供电时，利用所述开关电路将所述负载电路成为POE电源的负载，使得POE电源能够维持输出状态；而当仅有本地适配器电源或POE电源时，所述开关电路不工作而使得所述负载电路也处于非工作状态，此时所述POE负载电路不会影响整体电路的正常工作。

[0012] 较佳地，所述隔离优选电路包括二极管、第一电阻器、第一PMOS管（P沟道金属氧化物半导体场效应管）和第二PMOS管，所述第一电阻器一端接地，所述第一电阻器另一端分别与所述适配器输入端、所述二极管阳极、所述第一PMOS管栅极、所述第二PMOS管栅极连接，所述第一PMOS管源极与所述POE输入端连接，所述第一PMOS管漏极与所述第二PMOS管漏极连接，所述第二PMOS管源极与所述二极管阴极连接后作为所述隔离优选电路的输出端与所述后级负载连接。本方案中，所述第一电阻器主要用于当所述第一PMOS管、所述第二PMOS管导通工作时提供一条到地的回路；另外，PMOS管可为带体内二极管的PMOS管，当然不带体内二阶管时可在PMOS管的漏极、源极之间外部并联二极管，从而利用二极管单向导通特性来保护PMOS，当所述适配器输入端无电源输入时POE电源打开所述第一PMOS管，并利用所述第二PMOS管的体内二极管迅速让所述第二PMOS管也导通工作，从而快速地将POE电源传输给后级负载，这里的PMOS管一般选用导通电阻小的管子来进一步降低功耗，既能有效地将POE电源传输给后级负载，也简化电路设计、提高电路可靠性。

[0013] 较佳地，所述开关电路包括三极管、第二电阻器，所述负载电路包括第三PMOS管、电阻负载，所述三极管基极与所述适配器输入端连接，所述三极管发射极接地，所述三极管集电极分别与所述第二电阻器一端、所述第三PMOS管栅极连接，所述第二电阻器另一端与所述POE输入端连接，所述电阻负载一端与所述第三PMOS管漏极连接、另一端接地。本方案中，所述第二电阻器既作为所述三极管的集电极负载，也为所述第三PMOS管的栅极提供偏置。另外，所述三极管的基极与所述适配器输入端之间也可增加电阻器，便于所述适配器输入端的电源为所述三极管提供合适的偏置电压。

[0014] 较佳地，所述开关电路还包括第三电阻器，所述第三电阻器一端与所述三极管的集电极连接，所述第三电阻器另一端分别与所述第二电阻器一端、所述第三PMOS管栅极连接，所述第二电阻器另一端与所述POE输入端连接。本方案中，所述第三电阻器不仅作为所述三极管的集电极负载，也便于所述三极管的集电极与所述第三PMOS管的栅极隔离，并在所述三极管导通工作时及时将所述第三PMOS管的栅极偏置电压拉低从而使得所述第三PMOS管导通，这时所述第三电阻器的电阻值一般选用较小即可，比如几十欧姆至数百欧姆。

[0015] 较佳地，所述隔离优选电路还包括第四电阻器，所述第四电阻器一端分别与所述第一电阻器一端、所述适配器输入端、所述二极管阳极连接，所述第四电阻器另一端分别与所述第一PMOS管栅极、所述第二PMOS管栅极连接，所述第一电阻器另一端与接地。本方案中，利用所述第四电阻器将所述第一PMOS管栅极、所述第二PMOS管栅极与所述适配器输入端隔离，所述第四电阻器选型时可选择电阻值较大的电阻器。

[0016] 较佳地，所述电阻负载包括若干电阻器。本方案中，通过利用多个电阻器来作为阻性负载承担功耗，考虑到电路可靠性，这些电阻器可以采用并联或串并联的冗余方式将所承担的功耗分散于各个电阻器中，从而在保证可靠性的基础上简化电路设计、电阻器选型

等。

[0017] 较佳地，所述二极管包括肖特基二极管。本方案中，利用肖特基二极管的正向导通压降小、功耗低、开关速度快的优点，保证了所述适配器输入端的电源能有效、快速地传输给后级负载。

[0018] 较佳地，所述用于适配器和POE供电的电源选择电路还包括若干电容器，所述电容器一端与所述隔离优选电路的输出端连接、另一端与接地。本方案中，利用电容器的滤波作用能有效滤除线路上纹波、平滑电源切换所产生的杂波、电压波动。

[0019] 本发明的积极进步效果在于：本发明实现本地适配器电源优先供电，并在适配器电源供电时POE电源能保持在备用状态，从而当适配器电源断电时，可立即切换为POE供电，有效地实现了电源之间的切换做到无缝平滑，保证了设备在切换时仍能正常持续工作。

附图说明

[0020] 图1为本发明较佳实施例的用于适配器和POE供电的电源选择电路的示意图。

[0021] 图2为本发明较佳实施例的用于适配器和POE供电的电源选择电路的适配器电源和POE电源同时供电的输出结果的示意图。

[0022] 图3为本发明较佳实施例的用于适配器和POE供电的电源选择电路的适配器电源单独供电的输出结果的示意图。

[0023] 图4为本发明较佳实施例的用于适配器和POE供电的电源选择电路的POE电源单独供电的输出结果的示意图。

[0024] 图5为本发明较佳实施例的用于适配器和POE供电的电源选择电路的在POE电源单独供电时输入适配器电源时的输出结果的示意图。

[0025] 图6为本发明较佳实施例的用于适配器和POE供电的电源选择电路的在适配器电源和POE电源同时供电时断开适配器电源时的输出结果的示意图。

具体实施方式

[0026] 下面通过实施例的方式进一步说明本发明，但并不因此将本发明限制在所述的实施例范围之中。

[0027] 实施例1

[0028] 如图1所示，本实施例涉及的一种用于适配器和POE供电的电源选择电路，包括：适配器输入端、POE输入端、隔离优选电路1和POE负载电路2，所述适配器输入端用于将本地适配器电源输入到所述隔离优选电路1；所述POE输入端用于将POE电源输入到所述隔离优选电路1；所述隔离优选电路1用于当所述适配器输入端、所述POE输入端同时存在电源输入时将所述适配器输入端的电源通过VCC端输出至后级负载（图中未标识出后级负载），并将所述POE输入端的电源与所述后级负载隔离；当仅有所述适配器输入端的电源输入时将所述适配器输入端的电源通过VCC端输出至所述后级负载，并将所述适配器输入端的电源与所述POE输入端隔离；当仅有所述POE输入端的电源时将所述POE输入端的电源通过VCC端输出至所述后级负载，并将所述POE输入端的电源与所述适配器输入端隔离；所述POE负载电路2用于当所述适配器输入端、所述POE输入端同时存在电源输入时作为所述POE输入端的电源的负载。

[0029] 在本实施例中,如图1所示,所述隔离优选电路1包括二极管VD1、第一电阻器R1、第四电阻器R4、第一PMOS管VT1和第二PMOS管VT2,第一电阻器R1一端接地,第一电阻器R1另一端分别与所述适配器输入端、二极管VD1的阳极端、第四电阻器R4一端连接,第四电阻器R4另一端分别与第一PMOS管VT1的栅极、第二PMOS管VT2的栅极连接,第一PMOS管VT1的源极与所述POE输入端连接,第一PMOS管VT1的漏极与第二PMOS管VT2的漏极连接,第二PMOS管VT2的源极与二极管VD1的阴极连接后作为所述隔离优选电路的输出端VCC与后级负载(图1中未标识出后级负载)连接。其中,二极管VD1主要用于单向导通时将所述适配器输入端的电源传输给后级负载以及反向截止时阻止所述POE输入端的电源向所述适配器输入端传输,这里二极管VD1具体实施中优选肖特基二极管,具体规格型号为SK34,从而利用肖特基二极管的正向导通压降小、功耗低、开关速度快的优点,保证了所述适配器输入端的电源能快速、有效地传输给后级负载;第一电阻器R1主要用于当第一PMOS管VT1、第二PMOS管VT2导通工作时提供一条到地的回路,而第四电阻器R4能进一步将第一PMOS管VT1的栅极、第二PMOS管VT2的栅极与所述适配器输入端进行隔离,所以第一电阻器R1、第四电阻器R4可选用电阻值较大的电阻器,这里第一电阻器R1优选阻值为 $16.9\text{ k}\Omega$ 、第四电阻器R4优选阻值为 $69.8\text{ k}\Omega$;这里的PMOS管可为带体内二极管的PMOS管(如图1中所示),当然不带体内二极管时可在PMOS管的漏极、源极之间并联外部二极管,从而利用二极管单向导通特性来保护PMOS,这里VT1、VT2优选规格型号为PPMT30V4,该PMOS管具有体内二极管。

[0030] 在本实施例中,所述POE负载电路2包括开关电路21和负载电路22,当所述适配器输入端、所述POE输入端同时存在电源输入时,所述适配器输入端的电源打开所述开关电路21,所述开关电路21将所述POE输入端的电源施加于所述负载电路22。在具体实施中,如图1所示,所述开关电路21包括三极管VT4、第二电阻器R2,所述负载电路22包括第三PMOS管VT3(为简化设计,这里VT3与VT1、VT2一样选用了具体型号规格为PPMT30V4T的PMOS管)、电阻负载221,三极管VT4的基极与所述适配器输入端连接,三极管VT4的发射极接地,三极管VT4的集电极分别与第二电阻器R2一端、第三PMOS管VT3的栅极连接,第二电阻器R2另一端与所述POE输入端连接,所述电阻负载221一端与第三PMOS管VT3的漏极连接、另一端接地。进一步,在本实施例中,所述开关电路21还包括第三电阻器R3,如图1所示,第三电阻器R3一端与三极管VT4的集电极连接,第三电阻器R3另一端分别与第二电阻器R2一端、第三PMOS管VT3的栅极连接。另外,在具体实施时,所述适配器输入端与三极管VT4的基极之间还可串接有第五电阻器R5。在本实施例中,第二电阻器R2、第三电阻器R3既作为所述三极管VT4的集电极负载,也为所述第三PMOS管VT3的栅极提供了合适偏置,R2主要起能及时将VT3的栅极电压拉高到所述POE输入端的电源从而使得所述第三PMOS管VT3及时关断,所以R2的阻值一般选用较大些,比如几千欧姆到数十千欧姆,这里R2优选阻值为 $10\text{ k}\Omega$;而主要起当所述三极管VT4导通时能及时将VT3的栅极电压拉低,使得所述第三PMOS管VT3及时导通,从而将所述POE输入端的电源输出到所述POE负载电路中,所以R3一般选用几十欧姆至数百欧姆即可,这里R3优选阻值为 100Ω ;第五电阻器R5用于为所述三极管VT4的基极提供合适偏置电压,所以R5一般选用数百欧姆至数十千欧姆,这里R5优选阻值为 $10\text{ k}\Omega$ 。另外,所述电阻负载221包括若干电阻器,这些电阻器可以采用并联或串并联的冗余方式将所承担的功耗分散于各个电阻器中,从而在保证可靠性的基础上能够简化电路设计、电阻器选型、减小电路体积,本实施例中所述电阻负载221采用电阻器R6-R8并联的电路形式,鉴于R6-R8是用于作为所

述POE输入端的电源的负载来使得所述POE输入端的电源能够一直处于工作状态,所以R6-R8一般根据需要POE电源的最低工作负载要求进行选用即可,本实施例中R6-R8优选电阻值为 $1\text{k}\Omega$ 、封装尺寸较大(封装为1206)的金属膜贴片电阻器。

[0031] 在本实施例中,所述用于适配器和POE供电的电源选择电路还包括若干电容器,所述电容器一端与所述隔离优选电路的输出端VCC连接、另一端接地,从而利用电容器的滤波作用能有效滤除线路上纹波、平滑电源切换所产生的杂波、电压波动。如图1所示,电容器C1、C2并联于VCC与地之间,本实施例中电容器C1、C2优选电容量为 $10\mu\text{F}$ 、耐压为25V的X7R瓷介电容器。当然,所述适配器输入端、所述POE输入端也可以增加相应的电容器以进一步滤波线路纹波,比如在所述适配器输入端并联电容器C3到地、在所述POE输入端并联电容器C4到地,这里在简化设计中电容器C3、C4的选型就与前述的电容器C1、C2相同。

[0032] 本实施例中,对如图1所示的电路进行了测试,为便于直观理解,就将适配器电源设置为12V直流电源,POE电源设置为13V直流电源,采用示波器的第三路测试探头(即通道C3)对VCC处进行测试,经测试所获得的波形分别如图2-图6所示,其中,示波器的纵轴坐标刻度设置为 $500\text{mV}/\text{div}$ (即纵向一格表示 500mV 电压幅度)、触发信号来自通道C3、探头为 $1\text{M}\Omega$ 、带宽为500M(即500MHz),为便于观察变化还将Offset(偏离电压值)设置为10.0V,图2-图4中示波器的横轴坐标刻度设置为 $10\mu\text{s}/\text{div}$ (即横向一格表示 $10\mu\text{s}$ 时间宽度),图5-图6示波器的横轴坐标刻度设置为 $10\text{ms}/\text{div}$ (即横向一格表示 10ms 时间宽度),下面对所做的测试进行描述。

[0033] 测试1:适配器电源接入所述适配器输入端、POE电源接入所述POE输入端,即让适配器电源和POE电源同时供电,此时本实施例提供的用于适配器和POE供电的电源选择电路,其输出结果如图2所示,通过VCC输出的就为适配器电源,其中,将示波器的触发电平设置为11.8V,此时VCC的最大值Max为12.02V,最小值Min为11.74V,平均值Mean为11.88V。

[0034] 测试2:仅将适配器电源接入所述适配器输入端,即只让适配器电源供电,此时本实施例提供的用于适配器和POE供电的电源选择电路,其输出结果如图3所示,通过VCC输出的就为适配器电源,其中,示波器的触发电平设置为11.8V,此时VCC的最大值Max为12.1V,最小值Min为11.66V,平均值Mean为11.88V。

[0035] 测试3:仅将POE电源接入所述POE输入端,即只让POE电源供电,此时本实施例提供的用于适配器和POE供电的电源选择电路,其输出结果如图4所示,通过VCC输出的就为POE电源,其中,示波器的触发电平设置为11.8V,此时VCC的最大值Max为13.36V,最小值Min为13.06V,平均值Mean为13.2V。

[0036] 测试4:在POE电源单独供电时将适配器电源接入所述适配器输入端,此时本实施例提供的用于适配器和POE供电的电源选择电路,其输出结果如图5所示,为便于观察,将示波器的触发设置为下降沿触发,触发电平设置为12.5V,此时VCC就由POE电源切换为适配器电源,其中,切换前为13.321V(图中光标线b所标记出的V2为13.321V),切换中的最低电压值为11.518V(图中光标线a所标记出的V1为11.518V),结果表明了电源的切换做到了平滑无缝。

[0037] 测试5:将适配器电源接入所述适配器输入端、POE电源接入所述POE输入端,即让适配器电源和POE电源同时供电,然后断开适配器电源,此时本实施例提供的用于适配器和POE供电的电源选择电路,其输出结果如图6所示,为便于观察,将示波器的触发设置为下降

沿触发,触发电平设置为12.5V,此时VCC就由适配器电源切换为POE电源,其中,切换后为13.181V(图中光标线b所标记出的V2为13.181V),切换中的最低电压值为11.52V(图中光标线a所标记出的V1为11.52V),结果表明了电源的切换做到了平滑无缝。

[0038] 虽然以上描述了本发明的具体实施方式,但是本领域的技术人员应当理解,这仅是举例说明,本发明的保护范围是由所附权利要求书限定的。本领域的技术人员在不背离本发明的原理和实质的前提下,可以对这些实施方式做出多种变更或修改,但这些变更和修改均落入本发明的保护范围。

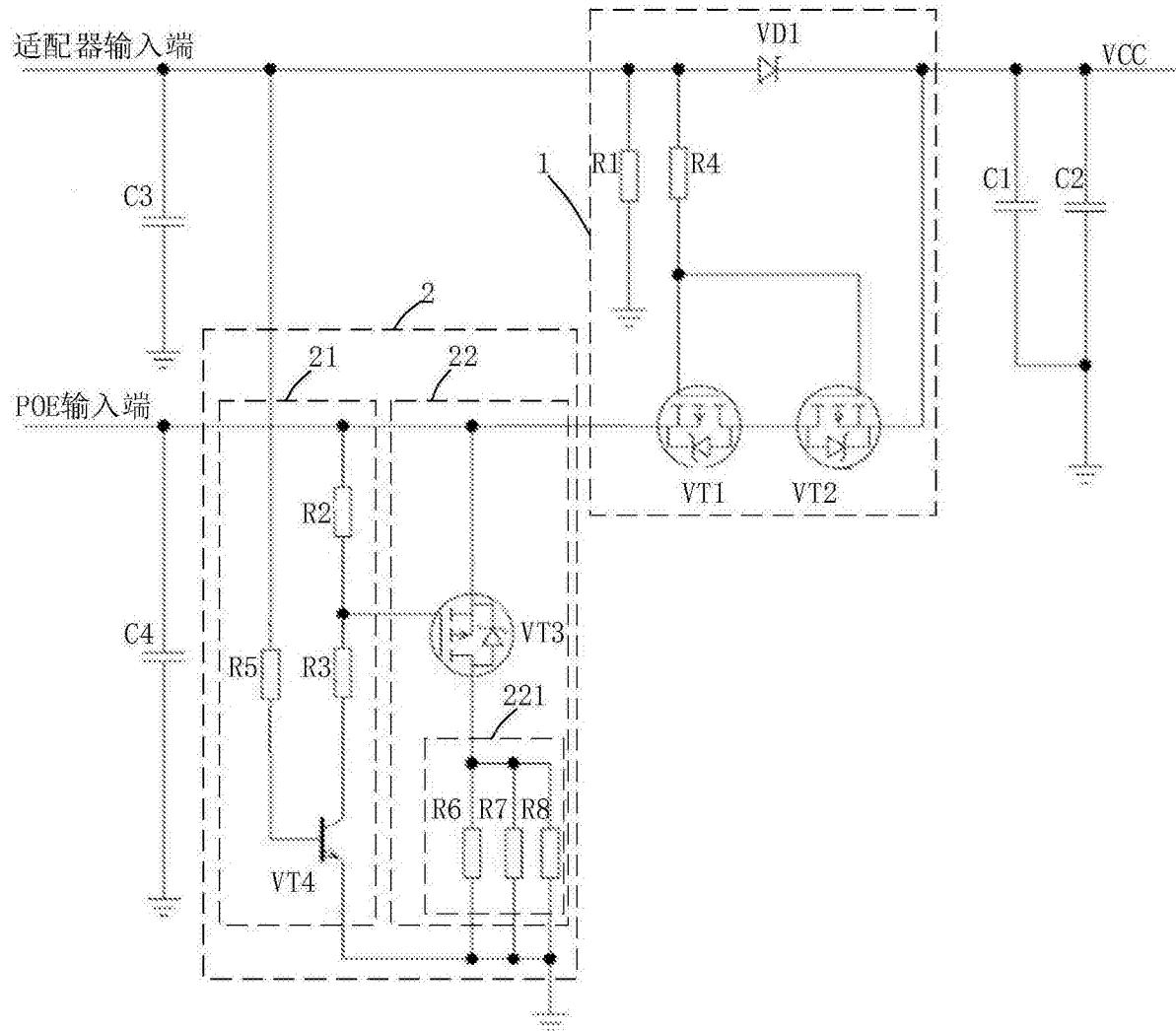


图1

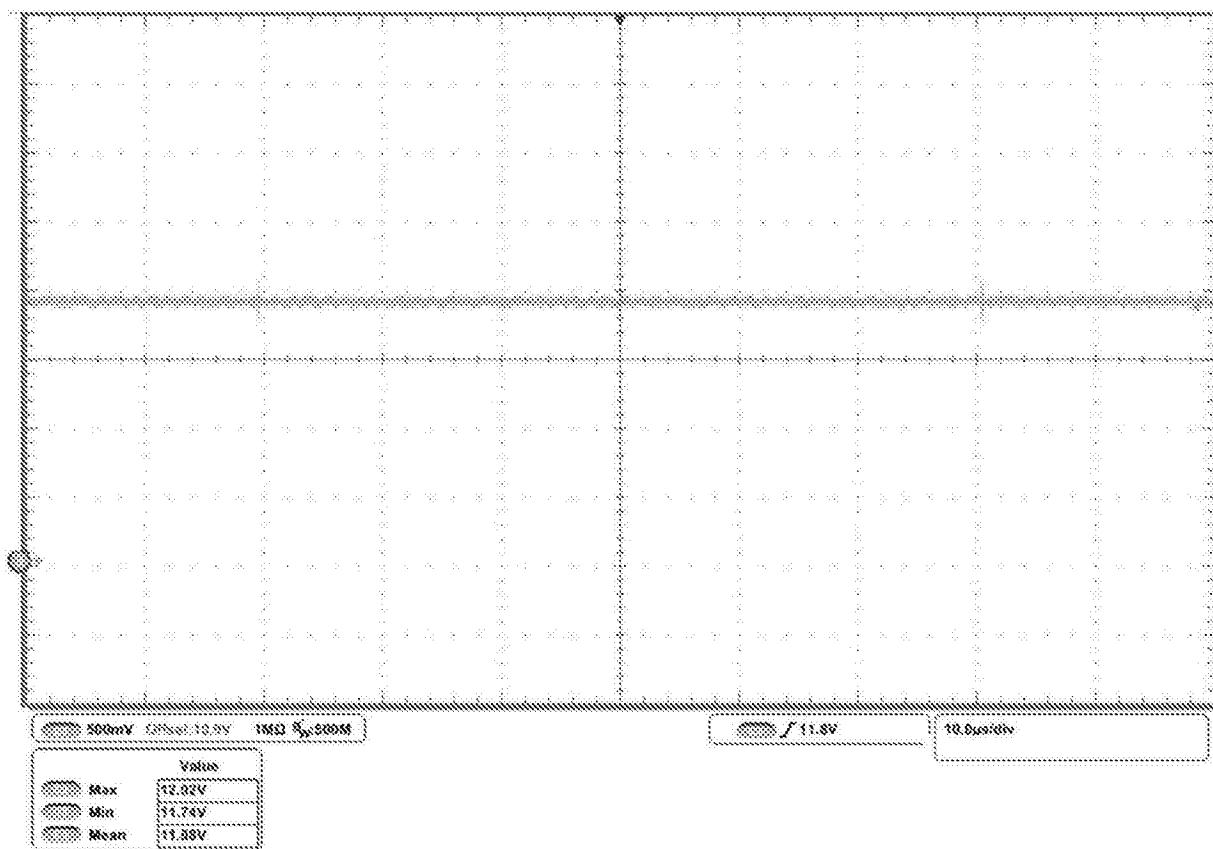


图2

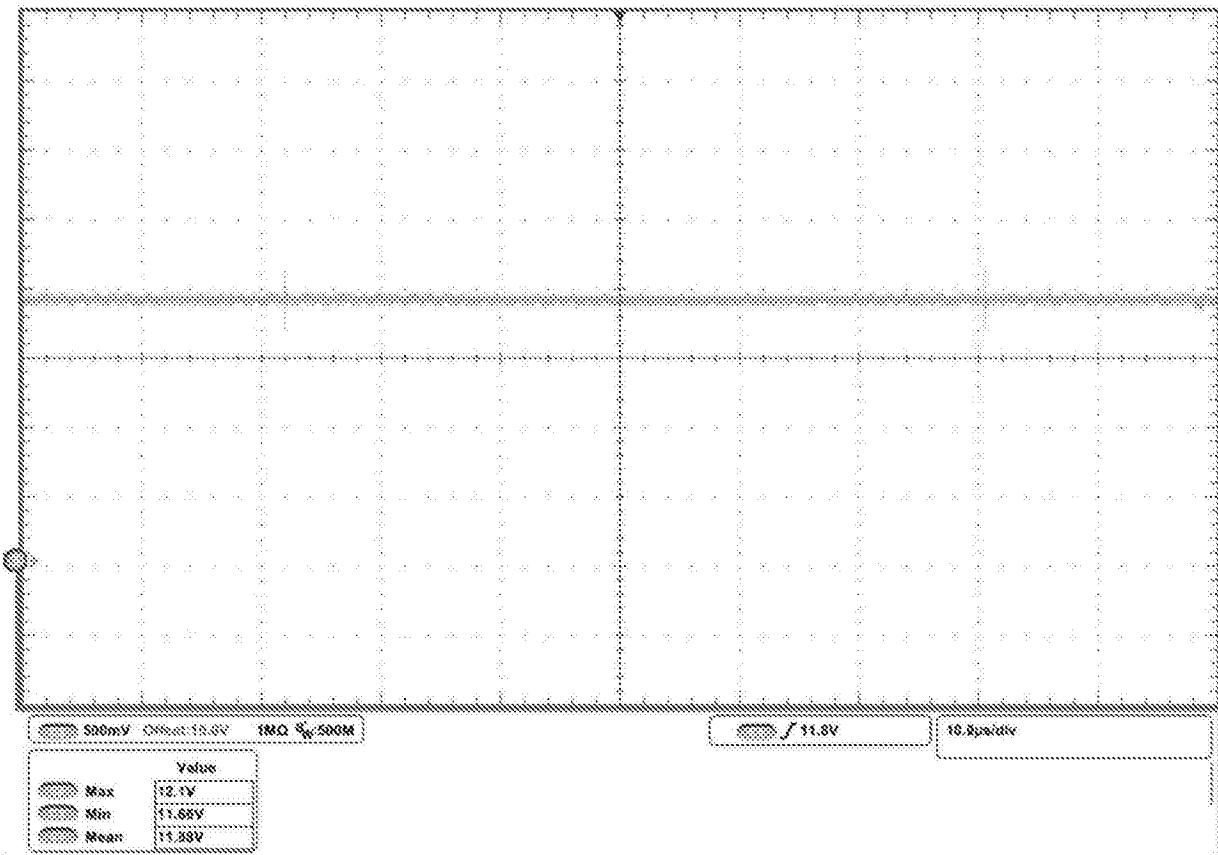


图3

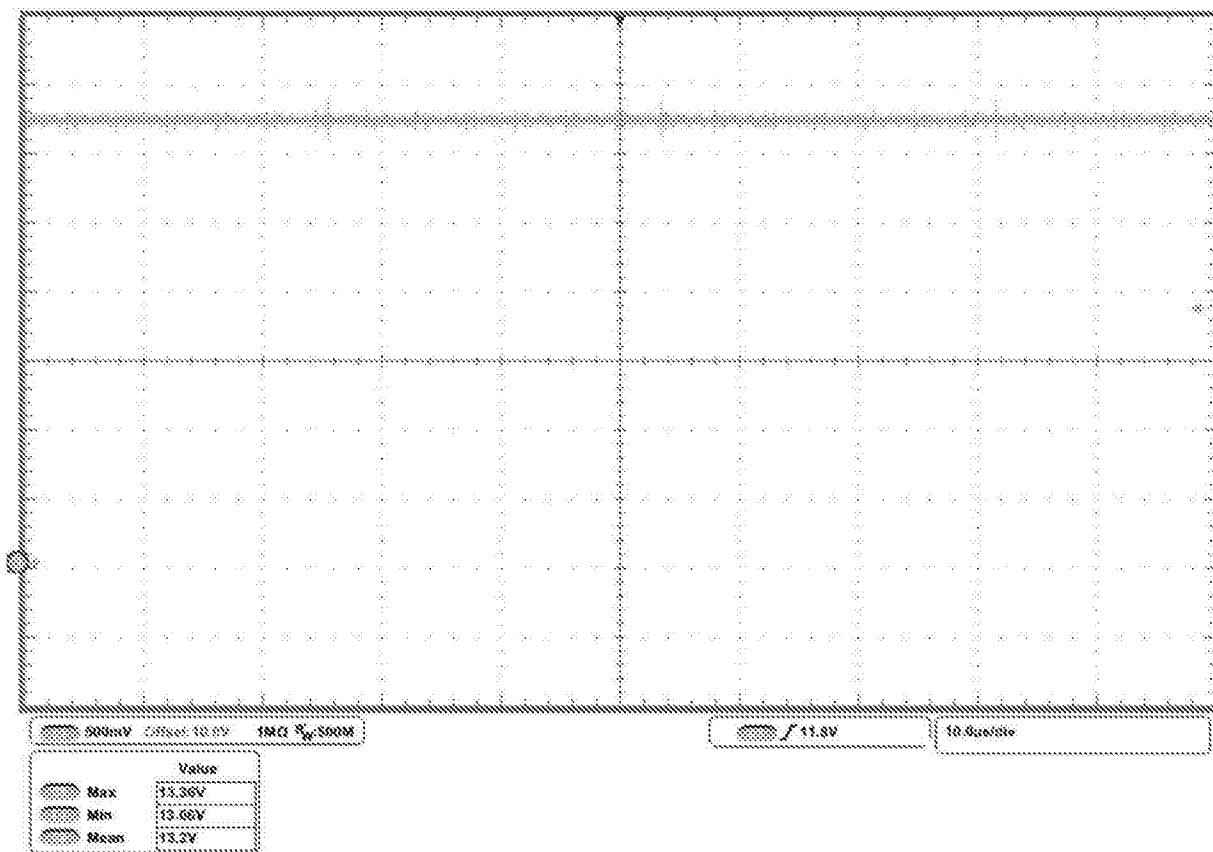


图4

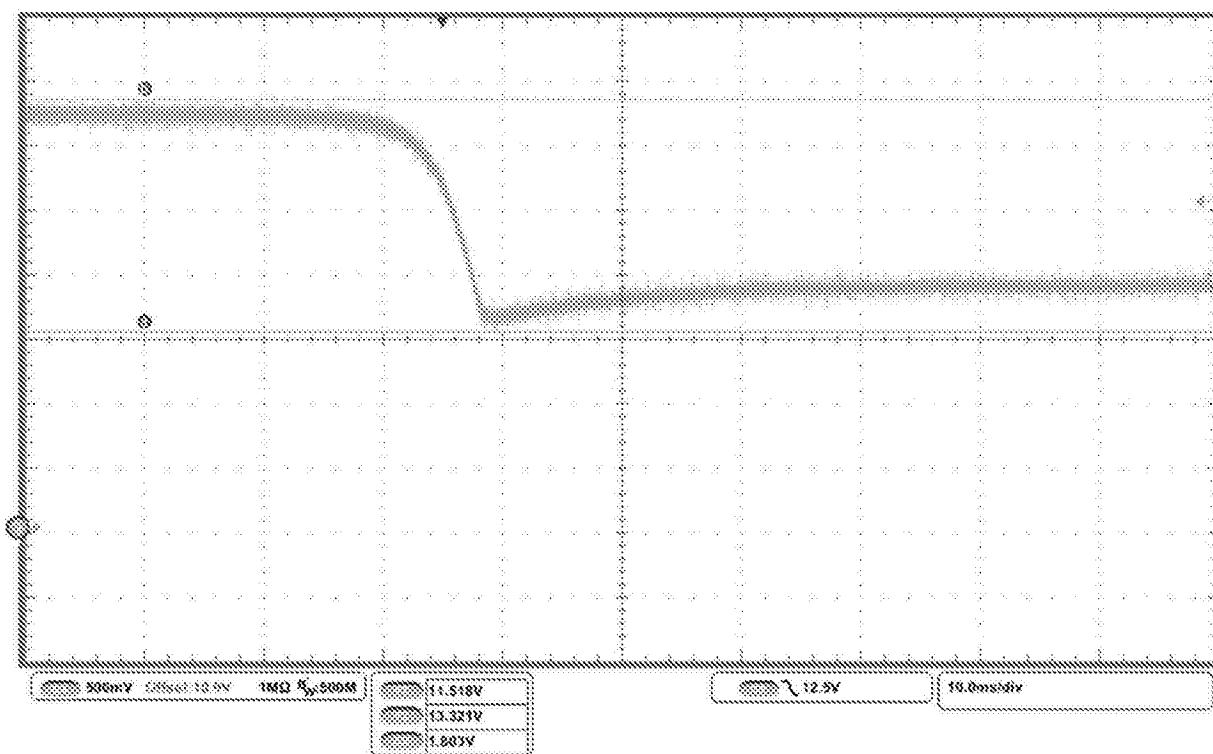


图5

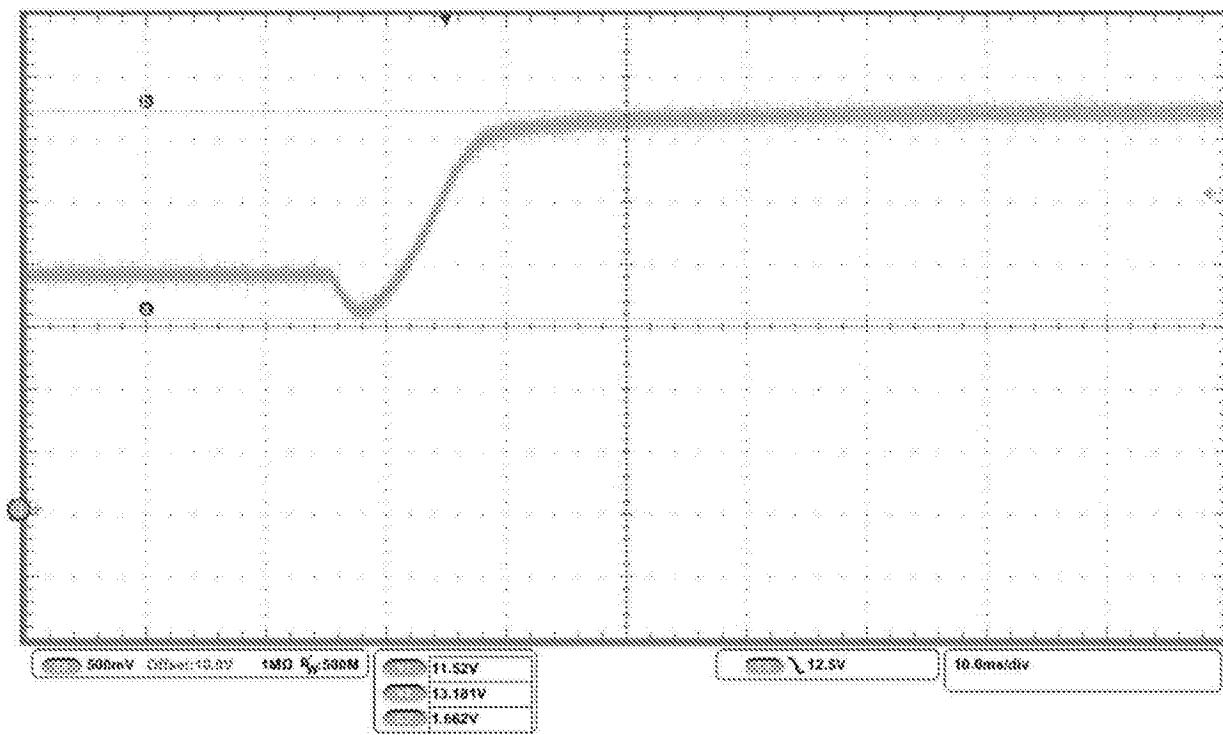


图6