



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2015년07월09일

(11) 등록번호 10-1533817

(24) 등록일자 2015년06월29일

(51) 국제특허분류(Int. Cl.)

H01L 33/16 (2010.01) *H01L 33/08* (2010.01)
H01L 33/14 (2010.01)

(21) 출원번호 10-2008-0138238

(22) 출원일자 2008년12월31일

심사청구일자 2013년12월19일

(65) 공개번호 10-2010-0079693

(43) 공개일자 2010년07월08일

(56) 선행기술조사문헌

KR100599012 B1

KR1020070075164 A*

KR1020080085343 A*

*는 심사관에 의하여 인용된 문헌

(73) 특허권자

서울바이오시스 주식회사

경기도 안산시 단원구 산단로163번길 65-16, 1블
력 36호 (원시동)

(72) 발명자

김광중

경기도 안산시 단원구 산단로163번길 65-16, 1블
력 36호 (원시동)

서원철

경기도 안산시 단원구 산단로163번길 65-16, 1블
력 36호 (원시동)

(뒷면에 계속)

(74) 대리인

특허법인에이아이피

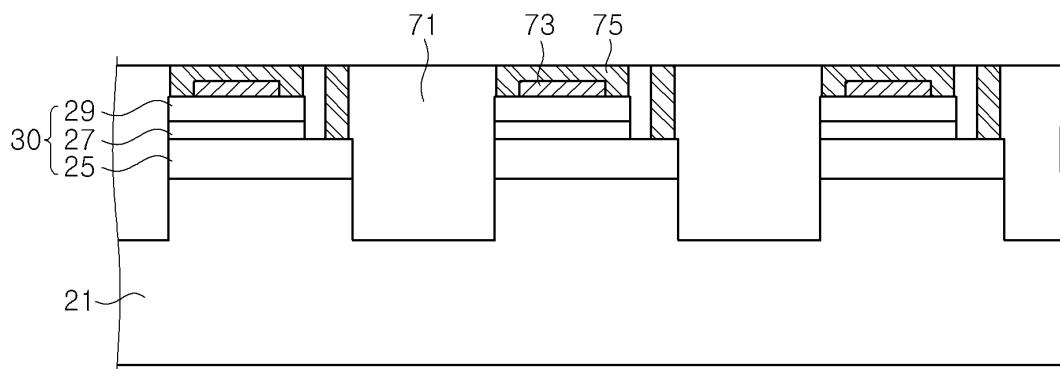
전체 청구항 수 : 총 15 항

심사관 : 김동우

(54) 발명의 명칭 복수개의 비극성 발광셀들을 갖는 발광 소자 및 그것을 제조하는 방법

(57) 요 약

복수개의 비극성 발광셀들을 갖는 발광소자 및 그 제조방법이 개시된다. 이 방법은 상부 표면이 c면에 대해 일정 각의 교각을 형성하는 비극성 또는 반극성 결정면을 갖는 GaN 기판 상에 질화물 반도체층들을 성장시키고, 상기 질화물 반도체층들을 패터닝하여 서로 분리된 발광셀들을 형성하는 것을 포함한다. 한편, 발광셀들을 패터닝할 때, 발광셀들 사이의 분리 영역들 아래의 기판이 부분적으로 제거되어 리세스 영역들이 형성된다. 이 리세스 영역들이 절연층으로 채워지고, 이 절연층을 이용하여 기판이 적어도 부분적으로 제거된다.

대 표 도 - 도8

(72) 발명자

김대원

경기도 안산시 단원구 산단로163번길 65-16, 1블럭
36호 (원시동)

갈대성

경기도 안산시 단원구 산단로163번길 65-16, 1블럭
36호 (원시동)

예경희

경기도 안산시 단원구 산단로163번길 65-16, 1블럭
36호 (원시동)

명세서

청구범위

청구항 1

상부 표면이 c면에 대해 일정각의 교각을 형성하는 비극성 또는 반극성 결정면을 갖는 GaN 기판을 준비하고;
상기 기판 상에 질화물 반도체층들을 성장시키고;
상기 질화물 반도체층들을 패터닝하여 서로 분리된 발광셀들을 형성하되, 상기 발광셀들 사이의 분리 영역들 아래에서 상기 기판이 부분적으로 제거되어 리세스 영역들이 형성되고;
상기 리세스 영역들을 채우는 절연층을 형성하고;
상기 절연층을 노출시키도록 상기 기판을 적어도 부분적으로 제거하는 것을 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 2

청구항 1에 있어서, 상기 질화물 반도체층들은 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 3

청구항 2에 있어서,

상기 기판이 적어도 부분적으로 제거된 후, 상기 절연층 사이에 노출된 상기 기판 또는 상기 질화물 반도체층의 표면에 거칠어진 면을 형성하는 것을 더 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 4

청구항 2에 있어서,

상기 발광셀들은 각각

제1 도전형 반도체층:

상기 제1 도전형 반도체층의 일부 영역 상에 위치하는 제2 도전형 반도체층; 및

상기 제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 개재된 활성층을 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 5

청구항 4에 있어서,

상기 기판을 제거하기 전에,

상기 발광셀들을 전기적으로 연결하는 배선들을 형성하는 것을 더 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 6

청구항 5에 있어서,

상기 배선들을 형성하기 전에,

상기 발광셀들 상에 반사층을 형성하는 것을 더 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 7

청구항 5에 있어서,

상기 GaN 기판을 제거하기 전에,

상기 배선들을 덮는 충간절연층을 형성하고;

상기 충간절연층 상에 제2 기판을 본딩하는 것을 더 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 8

청구항 5에 있어서,

상기 배선들을 형성하기 전에, 상기 발광셀들의 측면을 덮는 측면 절연층을 형성하는 것을 더 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 9

청구항 4에 있어서, 상기 리세스 영역들을 채우는 절연층은 상기 발광셀들을 덮되, 상기 제1 도전형 반도체층의 다른 영역들 및 상기 제2 도전형 반도체층 상부에 개구부들을 갖고,

상기 기판을 제거하기 전에,

상기 절연층의 개구부들을 통해 이웃한 발광셀들을 전기적으로 연결하는 본딩메탈들을 형성하고;

상기 본딩메탈들에 제2 기판을 본딩하는 것을 더 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 10

청구항 9에 있어서, 상기 본딩메탈들을 형성하기 전에, 상기 제2 도전형 반도체층 상에 반사층을 형성하는 것을 더 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 11

청구항 2에 있어서, 상기 발광셀들은

각각 제1 도전형 반도체층:

상기 제1 도전형 반도체층 상에 위치하는 제2 도전형 반도체층; 및

상기 제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 개재된 활성층을 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 12

청구항 11에 있어서, 상기 기판을 제거하기 전에,

상기 발광셀들의 제1 도전형 반도체층들에 전기적으로 연결된 전극들을 형성하되, 상기 전극들은 각각 상기 리세스 영역들을 채우는 절연층 상으로 연장된 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 13

청구항 12에 있어서, 상기 전극들을 형성하는 것은

상기 제2 도전형 반도체층 상에 반사층을 형성하고;

상기 반사층을 덮고, 상기 절연층 상으로 연장되는 보호 금속층을 형성하는 것을 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 14

청구항 12에 있어서, 상기 기판을 제거하기 전에,

상기 전극들을 덮는 충간절연층을 형성하고;

상기 충간절연층에 제2 기판을 본딩하는 것을 더 포함하는 복수개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

조 방법.

청구항 15

청구항 14에 있어서, 상기 기판을 제거한 후,

상기 리세스 영역들을 채우는 절연층을 패터닝하여 상기 전극들을 노출시키는 개구부들을 형성하고;

서로 이웃하는 발광셀들을 연결하는 배선들을 형성하는 것을 더 포함하되,

상기 배선들은 각각 그 일 단부가 상기 절연층에 형성된 개구부를 통해 상기 전극에 전기적으로 연결되는 복수 개의 비극성 발광셀들을 갖는 발광 다이오드 제조 방법.

청구항 16

삭제

청구항 17

삭제

청구항 18

삭제

청구항 19

삭제

청구항 20

삭제

청구항 21

삭제

청구항 22

삭제

청구항 23

삭제

청구항 24

삭제

청구항 25

삭제

청구항 26

삭제

발명의 설명

발명의 상세한 설명

기술 분야

[0001] 본 발명은 발광 소자 및 그것을 제조하는 방법에 관한 것으로, 더욱 상세하게는 복수개의 비극성 발광셀들을 갖

는 발광 소자 및 그것을 제조하는 방법에 관한 것이다.

배경기술

[0002] 질화갈륨 계열의 발광 다이오드는 표시소자 및 백라이트로 널리 이용되고 있다. 또한, 발광 다이오드는 기존의 전구 또는 형광등에 비해 소모 전력이 작고 수명이 길어, 백열전구 및 형광등을 대체하여 일반 조명 용도로 그 사용 영역을 넓히고 있다.

[0003] 일반적으로, 질화갈륨 계열의 질화물 반도체는 사파이어 또는 실리콘탄화물과 같은 이종 기판 상에 성장된다. 질화물 반도체는 주로 이러한 기판의 c면(0001) 상에 성장되어 압전 특성을 나타낸다. 압전 특성에 의해 다중양 자우물 구조의 활성영역에서 강한 분극전계가 유발되고, 따라서 발광층의 두께를 증가시키는 것이 어려우며, 발광 재결합율이 감소되어 발광출력을 향상시키는데 한계가 있다.

[0004] 최근, 이러한 분극전계 유발을 방지하기 위해 c면 사파이어 기판 상에 성장된 질화갈륨 결정을 떼어내어 c면 이외의 결정면, 예컨대 a면(11-20) 또는 m면(1-100)을 갖는 질화갈륨 기판으로 가공하고, 이를 질화물 반도체의 성장기판으로 사용하거나, m면 실리콘탄화물 기판 또는 r면 사파이어 기판을 성장기판으로 사용하여 a면 질화물 반도체를 성장시키는 기술이 연구되고 있다. a면 또는 m면으로 성장된 질화물 반도체는 비극성(non-polar) 또는 반극성(semi-polar) 특성을 가지며, 따라서 분극전계를 나타내는 극성 발광 다이오드에 비해 광출력이 향상될 것으로 기대된다.

[0005] 한편, 발광 다이오드는, 일반적으로, 순방향 전류에 의해 광을 방출하며, 직류전류의 공급을 필요로 한다. 순방향 전류하에서 동작하는 발광 다이오드의 특성을 고려하여 복수개의 발광셀들을 역병렬로 연결하거나 또는 브리지 정류기를 이용하여 교류전원하에서 복수개의 발광셀들을 동작시키는 기술이 시도되어 왔으며, 제품화되고 있는 실정이다. 또한, 단일 기판 상에 복수개의 발광셀들을 형성하고 이들을 직렬 연결함으로써 고전압 직류 전원하에서 고출력 및 고효율의 광을 출력할 수 있는 발광 다이오드가 개발되고 있다. 이러한 발광 다이오드들은 단일 기판 상에 복수개의 발광셀들을 형성하고 이를 발광셀들을 배선을 통해 연결함으로써 교류 또는 직류 전원하에서 고출력 및 고효율의 광을 방출할 수 있다.

[0006] 복수개의 발광셀들을 이용하여 고전압의 교류 또는 직류 전원에 연결하여 사용하기 위해서는 복수개의 발광셀들을 전기적으로 이격시키고, 이를 배선들을 통해 연결할 필요가 있다. 종래 사파이어 기판은 절연 기판이므로, 사파이어 기판 상에 성장된 질화물 반도체를 이용할 경우, 복수개의 발광셀들을 전기적으로 분리시키는 것은 문제가 되지 않는다. 그러나, GaN 기판은 일반적으로 n형 반도체의 특성을 나타내므로, GaN 기판 상에 성장된 비극성 또는 반극성 질화물 반도체층들을 이용하여 복수개의 발광셀들을 만들 경우, 발광셀들이 GaN 기판에 의해 전기적으로 연결되는 문제가 있다.

[0007] 이를 해결하기 위해, GaN 기판 상에 질화물 반도체층들을 성장시킨 후, GaN 기판을 분리하는 것을 고려할 수 있다. 종래, 사파이어 기판 상에 질화물 반도체층들을 성장시킨 후, 레이저 리프트 오프 공정을 사용하여 상기 사파이어 기판을 분리시키는 기술이 일반적으로 알려져 있다. 그러나, GaN 기판과 그 위에 성장된 질화물 반도체층들은 물리적 및 화학적 성질이 유사하여, GaN 기판으로부터 질화물 반도체층들을 분리하는 것이 곤란하다.

발명의 내용

해결 하고자 하는 과제

[0008] 본 발명이 해결하고자 하는 과제는, 복수개의 비극성 발광셀들을 갖는 발광 소자 및 그 제조방법을 제공하는 것이다.

[0009] 본 발명이 해결하고자 하는 다른 과제는 GaN 기판을 성장기판으로 사용하여 복수개의 비극성 발광셀들을 갖는 발광소자 및 그 제조방법을 제공하는 것이다.

과제 해결수단

[0010] 상기 기술적 과제들을 해결하기 위해 본 발명은 복수개의 비극성 발광셀들을 갖는 발광소자 및 그 제조방법을 제공한다.

[0011] 본 발명의 일 태양에 따른 복수개의 비극성 발광셀들을 갖는 발광소자 제조방법은,

[0012] 상부 표면이 c면에 대해 일정각의 교각을 형성하는 비극성 또는 반극성 결정면을 갖는 GaN 기판을 준비하고; 상

기 기판 상에 질화물 반도체층들을 성장시키고;

[0013] 상기 질화물 반도체층들을 패터닝하여 서로 분리된 발광셀들을 형성하되, 상기 발광셀들 사이의 분리 영역들 아래에서 상기 기판이 부분적으로 제거되어 리세스 영역들이 형성되고; 상기 리세스 영역들을 채우는 절연층을 형성하고; 상기 절연층을 노출시키도록 상기 기판을 적어도 부분적으로 제거하는 것을 포함한다.

[0014] 상기 기판의 리세스 영역들을 채우는 절연층을 이용함으로써 상기 발광셀들이 전기적으로 분리되도록 상기 기판을 제거할 수 있다.

[0015] 여기서, "비극성" 발광셀은 압전전계에 의한 분극전계가 유발되지 않는 질화물 반도체로 형성된 발광셀을 의미하며, "반극성" 발광셀은 성장면이 c면인 질화물 반도체에 의해 분극전계가 상대적으로 작은 질화물반도체로 형성된 발광셀을 의미한다. 이하에서 특별히 언급하지 않는 한, 용어 "비극성"이 "반극성"을 포함하는 것으로 사용된다.

[0016] 상기 GaN 기판은 폴리싱 등의 래핑(lapping) 기술을 사용하여 적어도 부분적으로 제거될 수 있다.

[0017] 한편, 상기 질화물 반도체층들은 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함한다. 더욱이, 상기 활성층은 다중양자우물구조를 가질 수 있다.

[0018] 상기 기판이 적어도 부분적으로 제거된 후, 상기 절연층 사이에 노출된 상기 기판 또는 상기 질화물 반도체층의 표면에 거칠어진 면이 형성될 수 있다. 거칠어진 면은 광추출 효율을 증가시킨다.

[0019] 몇몇 실시예들에 있어서, 상기 발광셀들은 각각

[0020] 제1 도전형 반도체층: 상기 제1 도전형 반도체층의 일부 영역 상에 위치하는 제2 도전형 반도체층; 및 상기 제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 개재된 활성층을 포함한다. 이에 더하여, 상기 기판을 제거하기 전에, 상기 발광셀들을 전기적으로 연결하는 배선들이 형성될 수 있다. 또한, 상기 배선들을 형성하기 전에, 상기 발광셀들 상에 반사층이 형성될 수 있다.

[0021] 한편, 상기 방법은, 상기 GaN 기판을 제거하기 전에, 상기 배선들을 덮는 층간절연층을 형성하고; 상기 층간절연층 상에 제2 기판을 본딩하는 것을 더 포함할 수 있다. 상기 제2 기판이 본딩된 후, 상기 GaN 기판이 적어도 부분적으로 제거된다.

[0022] 한편, 상기 배선들을 형성하기 전에, 상기 발광셀들의 측면을 덮는 측면 절연층이 형성될 수 있다. 상기 측면 절연층은 상기 절연층 상에 형성되어, 발광셀들의 측면으로부터 배선들을 절연시킨다.

[0023] 몇몇 실시예들에 있어서, 상기 리세스 영역들을 채우는 절연층은 상기 발광셀들을 덮을 수 있다. 또한, 상기 절연층은 상기 제1 도전형 반도체층의 다른 영역들 및 상기 제2 도전형 반도체층 상부에 개구부들을 갖는다. 이때, 상기 방법은, 상기 기판을 제거하기 전에, 상기 절연층의 개구부들을 통해 이웃한 발광셀들을 전기적으로 연결하는 본딩메탈들을 형성하고; 상기 본딩메탈들에 제2 기판을 본딩하는 것을 더 포함할 수 있다.

[0024] 또한, 상기 본딩메탈들을 형성하기 전에, 상기 제2 도전형 반도체층 상에 반사층을 형성하는 것을 더 포함할 수 있다. 나아가, 상기 반사층을 덮는 보호금속층이 형성될 수 있다.

[0025] 몇몇 실시예들에 있어서, 상기 발광셀들은 각각

[0026] 제1 도전형 반도체층: 상기 제1 도전형 반도체층 상에 위치하는 제2 도전형 반도체층; 및 상기 제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 개재된 활성층을 포함할 수 있다. 여기서, 상기 제1 도전형 반도체층 및 제2 도전형 반도체층은 동일한 면적을 가질 수 있다.

[0027] 이에 더하여, 상기 방법은, 상기 기판을 제거하기 전에, 상기 발광셀들에 전기적으로 연결된 전극들을 형성하는 것을 더 포함할 수 있다. 상기 전극들은 각각 상기 리세스 영역들을 채우는 절연층 상으로 연장된다.

[0028] 나아가, 상기 전극들을 형성하는 것은, 상기 제2 도전형 반도체층 상에 반사층을 형성하고; 상기 반사층을 덮고, 상기 절연층 상으로 연장되는 보호 금속층을 형성하는 것을 포함할 수 있다. 상기 보호 금속층은 상기 반사층이 외부에 노출되는 것을 방지하며, 그 결과 반사층의 산화 또는 식각 손상이 방지된다.

[0029] 또한, 상기 방법은, 상기 기판을 제거하기 전에,

[0030] 상기 전극들을 덮는 층간절연층을 형성하고; 상기 층간절연층에 제2 기판을 본딩하는 것을 더 포함할 수 있다.

[0031] 또한, 상기 방법은, 상기 기판을 제거한 후,

- [0032] 상기 리세스 영역들을 채우는 절연층을 패터닝하여 상기 전극들을 노출시키는 개구부들을 형성하고; 서로 이웃하는 발광셀들을 연결하는 배선들을 형성하는 것을 더 포함할 수 있다. 상기 배선들은 각각 그 일 단부가 상기 절연층에 형성된 개구부를 통해 상기 전극에 전기적으로 연결된다.
- [0033] 본 발명의 또 다른 태양에 따른 복수개의 비극성 발광셀들을 갖는 발광소자는, 기판; 상기 기판 상부에 서로 이격되어 위치하는 복수개의 비극성 또는 반극성 발광셀들로서, 각각 제1 도전형의 상부 반도체층, 활성층 및 제2 도전형의 하부 반도체층을 포함하는 발광셀들; 상기 발광셀들의 상기 제1 도전형의 상부 반도체층들을 덮는 GaN 계 물질층들; 상기 GaN계 물질층들 사이의 공간을 채우는 절연층; 상기 발광셀들과 상기 절연층 아래에서 상기 발광셀들을 전기적으로 연결하는 배선들; 상기 배선들을 덮고 상기 기판과 발광셀들 사이에 개재된 층간 절연층을 포함한다. 상기 GaN 기판의 잔여 부분들은 상기 절연층에 의해 서로 전기적으로 절연되며, 따라서 복수개의 발광셀들이 서로 전기적으로 절연된다.
- [0034] 상기 GaN계 물질층은 GaN 성장 기판의 잔여 부분 또는 베퍼층일 수 있다. 상기 베퍼층은 GaN 성장 기판 상에 언도프 또는 불순물 도프한 물질로 성장된 질화물 반도체층으로, GaN 성장 기판이 제거됨에 따라 상부에 노출된 층이다. 상기 베퍼층은 통상적으로 사용되는 저온 베퍼층 또는 고온 베퍼층 어느 것이든 될 수 있다.
- [0035] 또한, 상기 GaN계 물질층들은 각각 그 표면에 거칠어진 면을 가질 수 있다.
- [0036] 한편, 상기 발광소자는 상기 층간 절연층과 상기 제2 도전형의 하부 반도체층 사이에 개재된 반사층을 더 포함할 수 있으며, 상기 반사층을 덮는 보호 금속층을 더 포함할 수 있다. 이에 더하여, 상기 배선들은 각각 하나의 발광셀의 보호 금속층과 그것에 이웃한 발광셀의 제1 도전형 반도체층을 연결할 수 있다.
- [0037] 본 발명의 또 다른 태양에 따른 복수개의 비극성 발광셀들을 갖는 발광소자는, 기판; 상기 기판 상부에 서로 이격되어 위치하는 복수개의 비극성 발광셀들로서, 각각 제1 도전형의 상부 반도체층, 활성층 및 제2 도전형의 하부 반도체층을 포함하는 복수개의 발광셀들; 서로 이격되어 상기 기판과 상기 발광셀들 사이에 위치하는 전극들로서, 대응하는 상기 제2 도전형의 하부 반도체층들에 각각 전기적으로 연결되고, 각각 이웃하는 발광셀 측으로 연장된 전극들; 상기 전극들 상부에서 상기 발광셀들 사이의 공간을 채우되, 상기 전극들을 노출시키는 개구부들을 갖는 절연층; 및 상기 발광셀들을 전기적으로 연결하는 배선들로서, 각각 일 단부는 하나의 발광셀의 상부 반도체층에 전기적으로 연결되고, 타 단부는 상기 절연층의 개구부를 통해 이웃하는 발광셀의 하부 반도체층에 전기적으로 연결된 전극에 전기적으로 연결된 배선들을 포함한다.
- [0038] 또한, 상기 발광 소자는 상기 발광셀들의 상기 제1 도전형의 상부 반도체층들을 덮는 GaN계 물질층들을 더 포함할 수 있다. 상기 GaN계 물질층들은 각각 상기 제1 도전형의 상부 반도체층을 노출시키는 개구부를 갖고, 상기 배선들은 상기 개구부들을 통해 상기 제1 도전형의 상부 반도체층들에 전기적으로 연결될 수 있다.
- [0039] 상기 GaN계 물질층은 GaN 성장 기판의 잔여 부분 또는 베퍼층일 수 있다.
- [0040] 한편, 상기 제1 도전형의 상부 반도체층들이 각각 그 표면에 거칠어진 면을 가질 수 있다. 상기 GaN계 물질층들이 상기 제1 도전형의 상부 반도체층을 덮는 경우, 상기 GaN계 물질층들이 각각 그 표면에 거칠어진 면을 가질 수 있다.
- [0041] 상기 전극들은 각각 반사층 및 상기 반사층을 덮는 보호금속층을 포함할 수 있으며, 상기 보호 금속층에 배선들이 전기적으로 연결된다.

효과

- [0042] 본 발명에 따르면, 복수개의 비극성 발광셀들을 갖는 발광 소자를 제공할 수 있다. 특히, GaN 기판을 성장기판으로 사용하여 복수개의 비극성 발광셀들을 갖는 발광소자를 제공할 수 있다. 나아가, 발광셀들을 분리하는 동안, 금속의 노출이 방지되므로, 금속 식각 부산물의 발생을 방지할 수 있고, 특히 반사층의 산화 또는 식각 손상을 방지할 수 있다.

발명의 실시를 위한 구체적인 내용

- [0043] 이하, 첨부한 도면들을 참조하여 본 발명의 실시예들을 상세히 설명하기로 한다. 다음에 소개되는 실시예들은 당업자에게 본 발명의 사상이 충분히 전달될 수 있도록 하기 위해 예로서 제공되는 것이다. 따라서, 본 발명은 이하 설명되는 실시예들에 한정되지 않고 다른 형태로 구체화될 수도 있다. 그리고, 도면들에 있어서, 구성요소의 폭, 길이, 두께 등은 편의를 위하여 과장되어 표현될 수 있다. 명세서 전체에 걸쳐서 동일한 참조번호들은

동일한 구성요소들을 나타낸다.

[0044] 도 1 내지 도 8은 본 발명의 일 실시예에 따른 복수개의 비극성 발광셀들을 형성하는 방법을 설명하기 위한 단면도이다.

[0045] 도 1을 참조하면, 기판(21) 상에 질화물 반도체층들(25, 27, 29)이 성장된다. 상기 기판(21)은 GaN 단결정 기판으로 그 상부 표면은 c면에 대해 교각을 형성하는 결정면이다. 상기 기판(21)의 상부면은 예컨대, a면, m면, r면 등일 수 있으나, 특별히 한정되지 않으며, 다른 결정면일 수 있다.

[0046] 상기 기판(21)은 c면 사파이어 기판 상에 HVPE(수화물 기상 성장) 기술로 성장된 GaN 단결정을 사파이어 기판으로부터 분리한 후, c면에 대해 교각을 형성하는 결정면을 따라 자름으로써 준비될 수 있다. 또한, 상기 기판(21)은 r면 사파이어 기판 또는 m면 실리콘 탄화물 기판 상에 성장된 후, 사파이어 또는 실리콘 탄화물 기판으로부터 분리되어 준비될 수 있다. 이 경우, 상기 기판(21)은 a면 GaN 기판이 된다.

[0047] 상기 질화물 반도체층들(25, 27, 29)은 제1 도전형 반도체층(25), 활성층(27) 및 제2 도전형 반도체층(29)을 포함한다. 이들 질화물 반도체층들은 각각 단일층 또는 다중층일 수 있으며, 특히 상기 활성층(27)은 다중양자우물 구조일 수 있다.

[0048] 제1 도전형 질화물 반도체층(25)을 성장시키기 전에 질화물의 핵층 및/또는 베퍼층(도시하지 않음)이 먼저 성장될 수도 있다. 상기 베퍼층은 GaN계 물질층 또는 GaN로 성장될 수 있다. 상기 베퍼층은 상기 질화물 반도체층들(25, 27, 29)의 성장을 돋기 위해 형성되며, 언도프 또는 불순물 도프된 층일 수 있다.

[0049] 상기 제1 도전형 반도체층(25), 활성층(27) 및 제2 도전형 반도체층(29)은 III-N 계열의 화합물 반도체로 형성되며, 금속유기화학기상증착법(MOCVD) 또는 분자선 증착법(molecular beam epitaxy; MBE) 등의 공정에 의해 성장될 수 있다. 상기 질화물 반도체층들은 GaN 기판(21)의 성장면을 따라 성장되며, 따라서 GaN 기판(21)의 성장면에 따라 비극성 질화물 반도체로 성장된다.

[0050] 상기 제1 도전형 및 제2 도전형은 n형 및 p형 또는 p형 및 n형 일 수 있다. 바람직하게, 상기 제1 도전형은 n형이고, 상기 제2 도전형은 p형이다.

[0051] 도 2를 참조하면, 상기 제1 도전형 반도체층, 활성층 및 제2 도전형 반도체층을 포함하는 질화물 반도체층들이 패터닝되어 복수개의 발광셀들(30)이 형성된다. 상기 발광셀들(30)은 각각 제1 도전형 반도체층(25), 상기 제1 도전형 반도체층의 일부 영역 상에 위치하는 제2 도전형 반도체층(29) 및 상기 제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 개재된 활성층(27)을 포함한다. 이러한 발광셀들(30)은 각각 제1 도전형 반도체층(25)의 다른 영역을 노출시키도록 제2 도전형 반도체층(29) 및 활성층(27)을 제거함으로서 형성된다.

[0052] 한편, 상기 발광셀들을 형성하는 동안, 상기 질화물 반도체층들이 제거되는 분리 영역들 아래의 상기 기판(21)도 부분적으로 식각되어 리세스 영역들(21a)이 형성된다. 상기 리세스 영역들(21a)은 스트라이프 형상으로 서로 이격될 수 있으며, 또는 메쉬 형상으로 서로 연결될 수 있다.

[0053] 도 3을 참조하면, 상기 리세스 영역들(21a)을 채우는 절연층(31)이 형성된다. 상기 절연층(31)은 제1 도전형 반도체층(25)의 상부면 아래에서 발광셀들(30) 사이의 영역을 채울 수 있다. 절연층(31)은 예컨대, SOG, 실리콘 산화막 또는 실리콘 질화막 등과 같은 절연물질로 형성될 수 있다. 절연물질을 발광셀들 상에 도포 또는 증착한 후, 제1 도전형 반도체층(25)의 상부면이 노출되도록 상기 절연물질을 부분적으로 제거하여 절연층(31)을 형성할 수 있다.

[0054] 도 4를 참조하면, 상기 절연층(31) 상에서, 상기 발광셀들의 측면을 덮는 측면 절연층(33)이 형성된다. 측면 절연층(33)은 발광셀들(30)의 상부를 노출시키는 개구부들을 가지며, 또한 제1 도전형 반도체층(25)의 상부면을 노출시키는 개구부들을 갖는다.

[0055] 한편, 상기 각 발광셀(30) 상에, 예컨대 제2 도전형 반도체층(29) 상에 반사층(35)이 형성된다. 상기 반사층은 예컨대 Ag 또는 Al로 형성될 수 있다. 또한, 상기 반사층(35)을 덮는 보호 금속층(37)이 형성될 수 있다. 보호 금속층(37)은 반사층을 덮어 반사층의 확산을 방지하고, 또한 반사층의 산화를 방지한다. 보호 금속층(37)은 단일층 또는 다중층으로 형성될 수 있으며, 예를 들어 Ni, Ti, Ta, Pt, W, Cr, Pd 등으로 형성될 수 있다.

[0056] 그 후, 상기 발광셀들(30)을 전기적으로 연결하는 배선들(39)이 형성된다. 상기 배선들(39)은 이웃하는 발광셀들의 제1 도전형 반도체층과 제2 도전형 반도체층을 연결하여 발광셀들(30)을 직렬 연결한다. 상기 배선들은 보호금속층(37)과 제1 도전형 반도체층(25)을 연결할 수 있으며, 보호금속층(37) 및 반사층(35)을 통해 제2 도전

형 반도체층(29)에 전기적으로 연결될 수 있다. 한편, 상기 반사층 및/또는 보호금속층은 생략될 수도 있으며, 배선들(39)이 직접 제2 도전형 반도체층(29)에 연결될 수도 있다.

[0057] 도 5를 참조하면, 배선들(39)이 형성된 후, 상기 발광셀들(30)을 덮는 충간 절연층(41)이 형성된다. 상기 충간 절연층(41)은 발광셀들이 서로 단락되는 것을 방지한다.

[0058] 상기 충간 절연층(41) 상에 제2 기판(51) 본딩된다. 상기 제2 기판(41)은 특별히 한정되는 것은 아니나, GaN 기판(21)과 열팽창률이 유사한 물질로 형성되는 것이 바람직하다. 상기 제2 기판(61)은 충간 절연층(41) 상에 본딩 금속(43)을 형성하고, 상기 제2 기판(61) 상에 본딩 금속(45)을 형성한 후, 이들 본딩 금속들(43, 45)을 서로 접합하여 형성될 수 있다.

[0059] 도 6을 참조하면, 제2 기판(51)이 본딩된 후, GaN 기판(21)을 적어도 부분적으로 제거한다. GaN 기판(21)은 폴리싱 또는 식각 공정에 의해 제거될 수 있다. 이때, 상기 리세스 영역들을 채우는 절연층(31)이 노출된다.

[0060] GaN 기판(21)은 그 위에 성장된 질화물 반도체층과 물리적 화학적 성질이 유사하다. 따라서, 종래 기술은, 질화물 반도체층과 GaN 기판(21)을 분리하는 것이 곤란하였다. 그러나, 본 발명에 따르면, 절연층(31)에 의해 GaN 기판(21)과 질화물 반도체층이 접하는 계면을 쉽게 알 수 있다. 따라서 폴리싱 또는 식각 공정에서 엔드 포인트(end point)를 쉽게 설정할 수 있어, GaN 기판(21)을 부분적으로 또는 완전히 제거할 수 있다.

[0061] GaN 기판(21)을 부분적으로 제거한 경우, 상기 GaN 기판의 잔여 부분들이 제1 질화물 반도체층들(25)을 덮는다. 한편, GaN 기판(21)이 완전히 제거된 경우, 베퍼층(도시하지 않음)이 제1 질화물 반도체층들(25)을 덮을 수 있으며, 또는 상기 제1 질화물 반도체층들(25)이 노출될 수 있다.

[0062] 도 7을 참조하면, 상기 GaN 기판(21)을 제거한 후, 잔류하는 GaN 기판(21)의 잔여 부분들(또는 베퍼층) 또는 제1 질화물 반도체층들(25)에 거칠어진 면(R)이 형성된다. 거칠어진 면(R)은 PEC(광전 화학) 식각 등에 의해 형성될 수 있다.

[0063] 이에 따라, 제2 기판(51) 상부에 서로 이격된 복수개의 비극성 발광셀들을 갖는 발광 소자가 완성된다. 상기 발광 소자는 배선들(39)에 의해 직렬 연결된 발광셀들(30)을 포함하며, 따라서 고전압 직류 전원에 의해 구동될 수 있다. 또한, 상기 발광 소자는 배선들(39)에 의해 직렬 연결된 어레이들을 복수개 구비할 수 있으며, 이러한 어레이들을 역병렬로 연결함으로써 고전압 교류 전원에 의해 구동될 수 있다.

[0064] 도 8 내지 도 10은 본 발명의 또 다른 실시예에 따른 복수개의 비극성 발광셀들을 갖는 발광 소자를 제조하는 방법을 설명하기 위한 단면도들이다.

[0065] 도 8을 참조하면, 도 2의 발광셀들(30)이 형성된 후, 상기 발광셀들을 덮는 절연층(71)이 형성된다. 절연층(71)은 기판(21)의 리세스 영역들을 채우고, 또한, 발광셀들(30)의 측면을 덮는다. 상기 절연층(71)은 제1 도전형 반도체층(25)의 다른 영역들 및 상기 제2 도전형 반도체층(29) 상에 개구부들을 갖는다.

[0066] 상기 절연층(71)은 리세스 영역들을 채우고, 상기 발광셀들을 덮는 절연물질을 형성한 후, 상기 절연물질을 패터닝함으로써 형성될 수 있다. 이와 달리, 상기 리세스 영역들을 채우는 절연물질을 형성한 후, 상기 발광셀들의 측면을 덮는 측면 절연층(도시하지 않음)을 형성함으로써 형성될 수 있다.

[0067] 제2 도전형 반도체층(29) 상에는 반사층(73) 및 보호금속층(75)이 형성될 수 있으며, 상기 제1 도전형 반도체층(25) 상의 개구부는 금속 물질로 채워질 수 있다.

[0068] 도 9를 참조하면, 하나의 발광셀의 제1 도전형 반도체층(25)과 그것에 이웃하는 발광셀의 제2 도전형 반도체층(29)을 전기적으로 연결하는 본딩 금속들(77)이 형성된다. 상기 본딩 금속들(77)은 서로 이격되어 발광셀들을 직렬 연결한다. 상기 본딩 금속(77)은 절연층(71) 상에 형성되어, 절연층(71)의 개구부들 내에 형성된 금속 물질들을 전기적으로 연결한다. 이와 달리, 상기 본딩 금속(77)이 개구부들을 통해 제1 도전형 반도체층(25)과 제2 도전형 반도체층(29)을 전기적으로 연결할 수 있다.

[0069] 한편, 제2 기판(81)에 본딩 금속들(79)이 형성된다. 본딩 금속들(79)은 본딩 금속들(77)에 대응하여 형성되며, 상기 본딩 금속들(77) 상에 본딩된다.

[0070] 도 10을 참조하면, 도 6을 참조하여 설명한 바와 같이, 상기 기판(21)이 적어도 부분적으로 제거된다. 또한, 상기 기판(21) 제거된 후, 기판(21)의 잔여 부분들(또는 베퍼층) 또는 제1 도전형 반도체층들(25)에 거칠어진 면이 형성될 수 있다.

- [0071] 본 실시예에 따르면, 본딩 금속들(77)에 의해 발광셀들이 전기적으로 연결된 발광 소자가 제공된다. 상기 본딩 금속들(77)의 전기적 연결에 따라 고전압 직류 또는 교류 전원하에서 구동될 수 있는 다양한 발광 소자가 제공될 수 있다.
- [0072] 도 11 내지 도 15는 본 발명의 또 다른 실시예에 따른 복수개의 비극성 발광셀들을 갖는 발광 소자를 제조하는 방법을 설명하기 위한 단면도들이다.
- [0073] 도 11을 참조하면, 도 1의 질화물 반도체층들(25, 27, 29)이 형성된 후, 상기 질화물 반도체층들을 패터닝하여 서로 분리된 발광셀들(90)이 형성된다. 상기 발광셀들(90)은 각각 제1 도전형 반도체층(25), 상기 제1 도전형 반도체층 상에 위치하는 제2 도전형 반도체층(29) 및 상기 제1 도전형 반도체층과 상기 제2 도전형 반도체층 사이에 개재된 활성층(27)을 포함한다. 상기 제1 도전형 반도체층(25) 및 제2 도전형 반도체층(29)은 도시한 바와 같이 동일한 폭 및 면적을 가질 수 있다.
- [0074] GaN 성장 기판(21) 상에 질화물 반도체층들(25, 27, 29)을 성장시키기 전에 질화물의 핵층 및/또는 베퍼층(23)이 먼저 성장될 수 있으며 여기에 도시하였다. 상기 베퍼층(23) 또한 상기 질화물 반도체층들을 패터닝하는 동안 분리될 수 있다.
- [0075] 한편, 상기 발광셀들을 형성하는 동안, 상기 질화물 반도체층들이 제거되는 분리 영역들 아래의 상기 기판(21)도 부분적으로 식각되어 리세스 영역들이 형성된다. 상기 리세스 영역들은 스트라이프 형상으로 서로 이격될 수 있으며, 또는 메쉬 형상으로 서로 연결될 수 있다. 상기 베퍼층(23)이 상대적으로 두꺼운 경우, 상기 리세스 영역들은 상기 베퍼층(23) 내에 한정될 수도 있다.
- [0076] 이어서, 상기 리세스 영역들을 채우는 절연층(91)이 형성된다. 상기 절연층(91)은 발광셀들 사이의 영역을 채울 수 있다. 한편, 상기 발광셀들(90)의 상부면은 노출된다. 상기 절연층(91)은 예컨대, SOG, 실리콘 산화막 또는 실리콘 질화막 등과 같은 절연물질로 형성될 수 있다. 절연물질을 발광셀들 상에 도포 또는 중착한 후, 제2 도전형 반도체층(29)의 상부면이 노출되도록 상기 절연물질을 부분적으로 제거하여 절연층(91)을 형성할 수 있다. 이와 달리, 상기 리세스 영역들을 채우는 절연층을 형성한 후, 상기 발광셀들(90)의 측면을 덮는 측면 절연층이 형성될 수도 있다.
- [0077] 상기 노출된 제2 도전형 반도체층 상에 전극들(E)이 형성된다. 상기 전극들(E)은 각각 발광셀(90)의 제2 도전형 반도체층에 전기적으로 연결되고, 이웃하는 발광셀 측으로 연장된다. 상기 전극들(E)은 제2 도전형 반도체층(29) 상에 형성된 반사층(93) 및 상기 반사층(93)을 덮는 보호 금속층(95)을 포함할 수 있다. 이때, 상기 보호 금속층(95)이 이웃하는 발광셀 측으로 연장된다. 이에 따라, 상기 보호 금속층(95)은 절연층(91) 상으로 연장된다. 다만, 상기 전극들(E)은 서로 이격된다.
- [0078] 도 12를 참조하면, 상기 전극들(E) 상에 충간 절연층(101)이 형성된다. 충간 절연층(101)은 전극들(E)을 덮으며, 전극들(E) 사이의 갭들을 채울 수 있다. 충간 절연층의 재질은 특별히 한정되지 않으며, 실리콘 산화막 또는 실리콘 질화막으로 형성될 수 있다.
- [0079] 상기 충간 절연층(101) 상에 본딩 금속(103)이 형성되고, 제2 기판(111) 상에 본딩 금속(105)이 형성된다. 상기 본딩 금속(103)은 예를 들어 AuSn(80/20wt%)으로 형성될 수 있다. 상기 제2 기판(111)은 특별히 한정되는 것은 아니지만, 기판(21)과 동일한 열팽창 계수를 갖는 기판인 것이 바람직하다.
- [0080] 상기 본딩 금속들(103, 105)을 서로 마주보도록 본딩함으로써 기판(111)이 상기 충간 절연층(101) 상에 본딩된다.
- [0081] 도 13을 참조하면, 도 6을 참조하여 설명한 바와 같이, 상기 기판(21)이 적어도 부분적으로 제거된다. 상기 기판(21)이 제거된 후, GaN계 물질층, 예컨대 성장 기판(21)의 잔여 부분들 또는 상기 베퍼층(23)이나, 제1 도전형 반도체층들(25)이 노출된다. 또한, 리세스 영역들을 채우는 절연층(91)이 노출된다.
- [0082] 도 14를 참조하면, 상기 노출된 절연층(91)을 패터닝하여 상기 전극들(E)을 노출시키는 개구부들(91a)이 형성된다. 개구부들(91a)은 이웃하는 발광셀 측으로 연장된 전극들(E), 예컨대 보호금속층(95)을 노출시킨다. 또한, 상기 제2 도전형 반도체층들(23)을 덮는 기판(21)의 잔여부분들 및 베퍼층(23)의 일부를 패터닝하여 제1 도전형 반도체층들(25)을 노출시키는 개구부들(92a)을 형성할 수 있다.
- [0083] 도 15를 참조하면, 발광셀들(90)을 전기적으로 연결하는 배선들(113)이 형성된다. 상기 배선들(113) 각각은 그 일 단부가 하나의 발광셀의 제1 도전형 반도체층(25), 도 15에서 상부 반도체층(25)에 전기적으로 연결되고, 타 단부는 그것에 인접한 발광셀의 제2 도전형 반도체층(29), 즉 도 15에서 하부 반도체층(29)에 전기적으로 연결

된 전극(E)에 전기적으로 연결된다. 상기 발광셀들(90)의 제1 도전형 반도체층들(25) 상에 기판(21)의 잔여 부분들 및 벼파층(23)이 잔류할 수 있으며, 상기 배선들(113)은 각각 그 일 단부가 상기 개구부들(92a)을 통해 상기 제1 도전형 반도체층들(25)에 전기적으로 연결될 수 있다.

[0084] 상기 배선들(113)에 의해 기판(111) 상부에 발광셀들의 직렬 어레이 또는 적어도 두 개의 직렬 어레이들이 형성될 수 있다. 이에 따라, 고전압 직류 또는 교류 전원하에서 구동될 수 있는 발광 소자가 제공될 수 있다. 또한, 기판(111) 상에서 배선들(113)에 의해 직렬 어레이가 형성되고, 상기 직렬 어레이가 상기 기판(111) 상에 형성된 브리지 정류기에 연결됨으로써 교류전원에 의해 구동될 수도 있다. 브리지 정류기 또한 배선들(113)에 의해 발광셀들(90)을 연결하여 형성될 수 있다.

[0085] 상기 배선들(113)을 형성하기 전 또는 그 후에 상기 제1 도전형 반도체층들(25)을 덮는 GaN계 물질층들, 예컨대 상기 기판(21)의 잔여 부분들 또는 벼파층(23)에 거칠어진 면(R)이 형성될 수 있으며, 제1 도전형 반도체층들(25)이 노출된 경우, 제1 도전형 반도체층들(25)에 거칠어진 면(R)이 형성될 수 있다.

[0086] 또한, 상기 배선들(65)을 형성하기 전, 배선들의 접착력 또는 오믹 콘택트 특성을 향상시키기 위해 패드들(도시하지 않음)이 제1 도전형 반도체층들(25) 및/또는 전극들(E) 상에 형성될 수 있다.

[0087] 이상에서 본 발명에 대해 몇몇 실시예들을 예로 들어 설명되었지만, 본 발명은 앞서 설명된 실시예들에 한정되지 않고, 본 발명의 기술적 사상을 벗어나지 않으면서 당업자들에 의해 다양하게 변형 및 변경될 수 있다. 이러한 변형 및 변경들은 아래의 청구범위에서 정의되는 본 발명의 범위에 포함된다.

도면의 간단한 설명

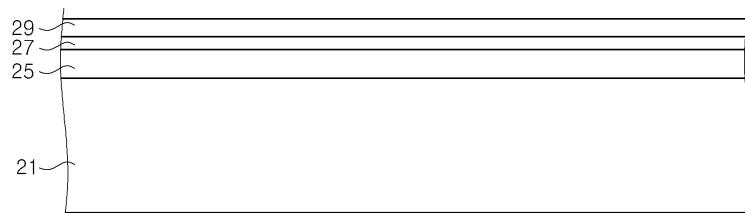
[0088] 도 1 내지 도 7은 본 발명의 일 실시예에 따른 복수개의 비극성 발광셀들을 갖는 발광 소자를 제조하는 방법을 설명하기 위한 단면도들이다.

[0089] 도 8 내지 도 10은 본 발명의 다른 실시예에 따른 복수개의 비극성 발광셀들을 갖는 발광소자를 제조하는 방법을 설명하기 위한 단면도들이다.

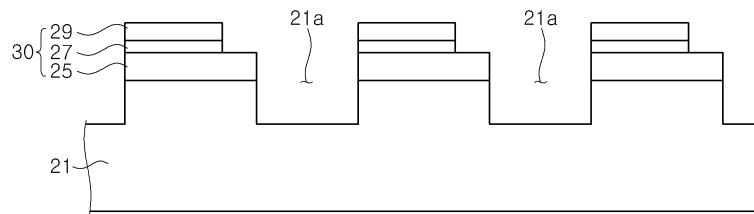
[0090] 도 11 내지 도 15는 본 발명의 또 다른 실시예에 따른 복수개의 비극성 발광셀들을 갖는 발광소자를 제조하는 방법을 설명하기 위한 단면도들이다.

도면

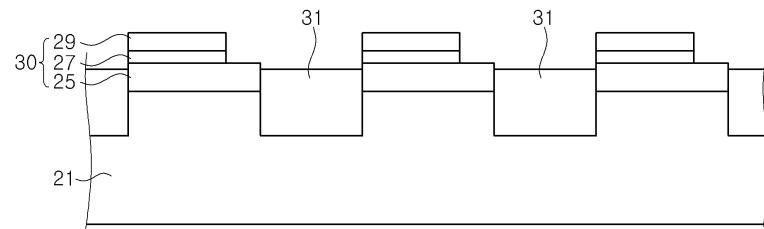
도면1



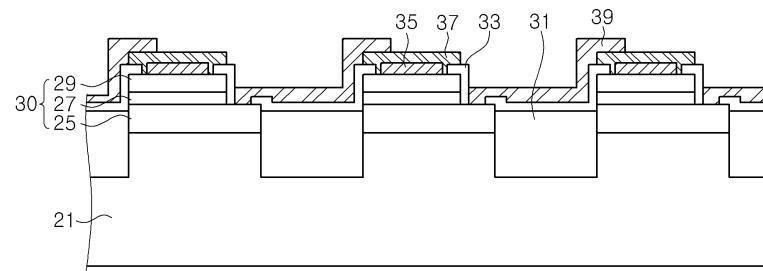
도면2



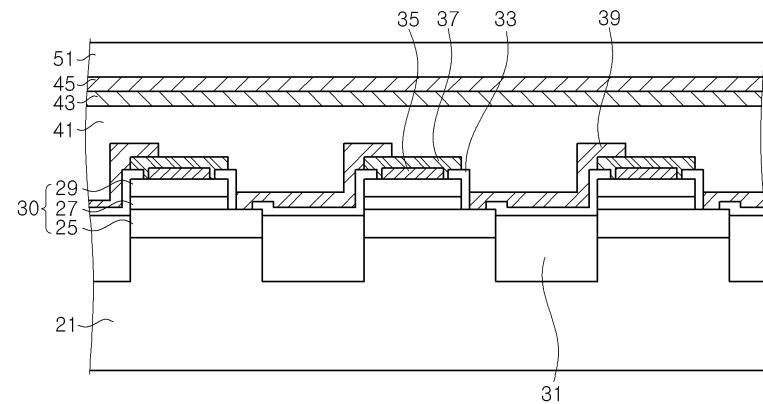
도면3



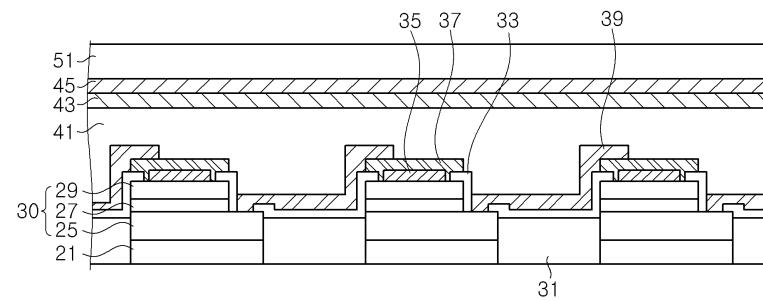
도면4



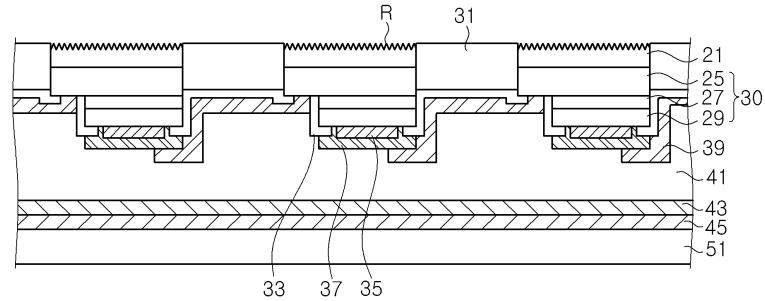
도면5



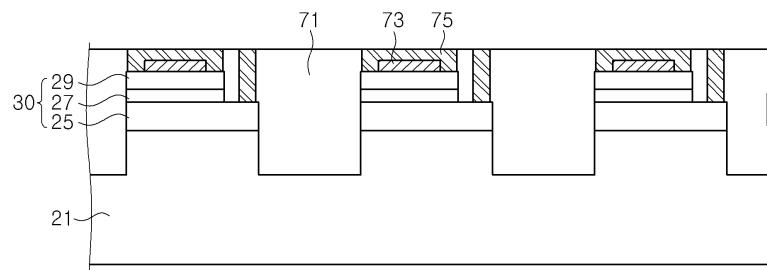
도면6



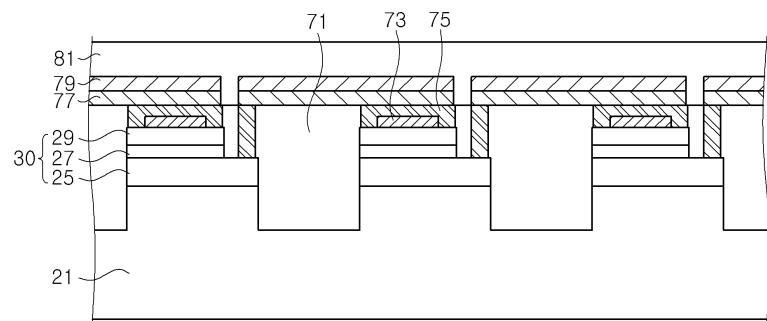
도면7



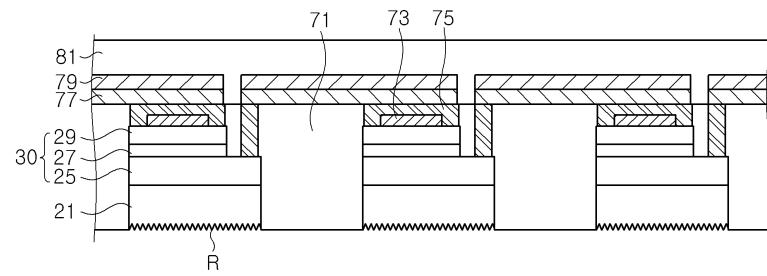
도면8



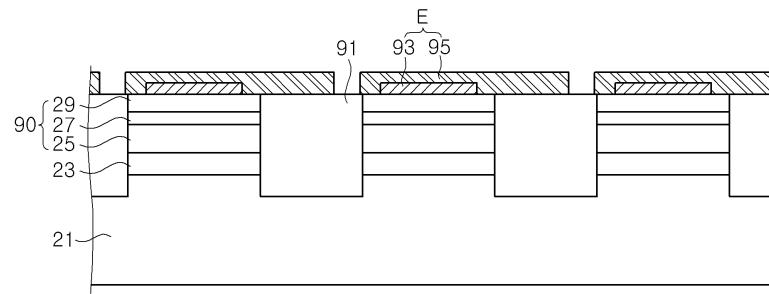
도면9



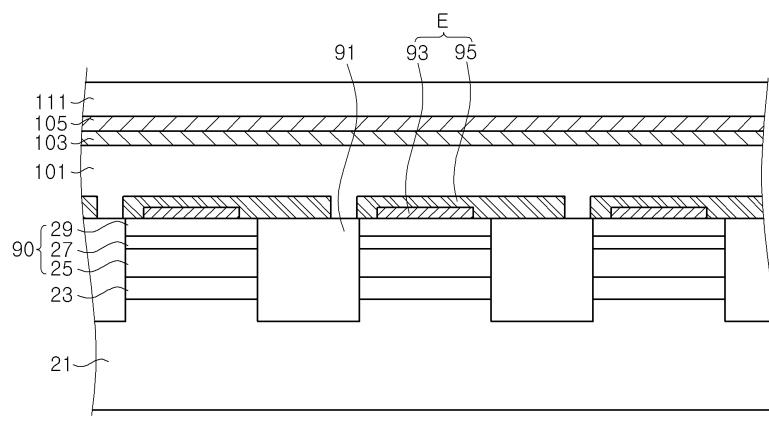
도면10



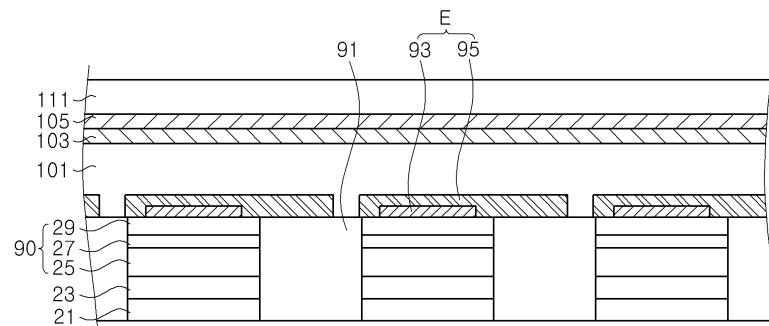
도면11



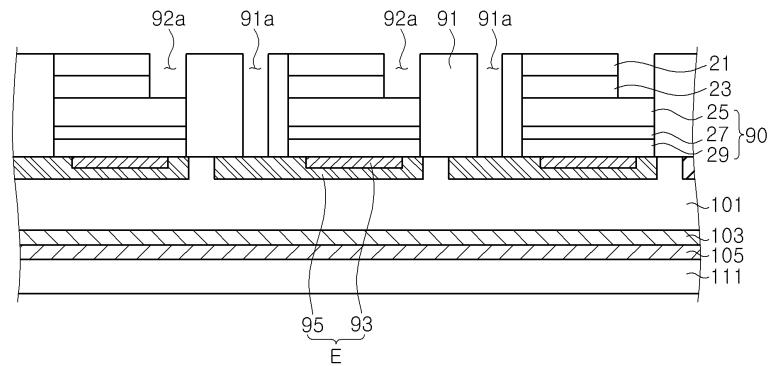
도면12



도면13



도면14



도면15

