

【特許請求の範囲】**【請求項 1】**

N 個のノズルにそれぞれ対応する駆動素子を N 個有するヘッドと、
複数の電源回路と、

前記複数の電源回路の中から、N 個の電源選択情報に従って各駆動素子に接続する電源回路を選択する、N 個の電源回路セクタ、及び

N 個の波形信号選択情報に従って各駆動素子に出力する波形信号を選択する、N 個の波形信号セクタを備え、選択した前記波形信号に従って N 個の駆動素子の駆動を行う駆動回路と、

画素毎に形成するドットサイズを指定する複数のドットサイズデータで構成された画像データを受信し、

前記画像データに基づいて、前記駆動素子毎に、前記電源選択情報及び前記波形信号選択情報を決定し、

決定した前記電源選択情報及び前記波形信号選択情報を一つの信号線を介して前記駆動回路にシリアル伝送する制御回路と

を備え、

前記制御回路は、

前記電源選択情報を前記駆動回路へ伝送した後、

前記画像データの受信が終了するまでの間に、前記電源選択情報を前記駆動回路へ再送する、液滴吐出装置。

【請求項 2】

前記ヘッドを走査方向に往復移動させるキャリッジを備え、

前記制御回路は、前記キャリッジの移動方向が反転したときに再送する、請求項 1 に記載の液滴吐出装置。

【請求項 3】

前記制御回路は、前記画像データとして、1 ライン分の画素がないデータを受信したときに再送する、請求項 1 に記載の液滴吐出装置。

【請求項 4】

前記制御回路は、異常を検知したときに再送する、請求項 1 に記載の液滴吐出装置。

【請求項 5】

前記異常は、前記波形信号選択情報に基づいて推定される各電源回路の電圧又は電流値と、実測した各電源回路の電圧又は電流値とに基づいて検知される、請求項 4 に記載の液滴吐出装置。

【請求項 6】

前記信号線の電圧を検出する検出回路を備え、

前記異常は、前記検出回路が検出した電圧に基づいて検知される、請求項 4 に記載の液滴吐出装置。

【請求項 7】

画素毎に形成するドットサイズを指定する複数のドットサイズデータで構成された画像データを受信し、

N 個のノズルにそれぞれ対応する N 個の駆動素子毎に、各駆動素子に接続する電源回路を夫々選択する N 個の電源選択情報を決定し、

前記駆動素子を駆動する駆動回路へ前記電源選択情報をシリアル伝送し、

該電源選択情報に基づいて各駆動素子を電源回路に接続し、

前記画像データに基づいて、前記駆動素子毎に、各駆動素子に出力する波形信号を選択する N 個の波形信号選択情報を決定し、

前記波形信号選択情報を前記駆動回路にシリアル伝送し、

各駆動素子に出力する波形信号を選択し、

前記画像データの受信が終了するまでの間に、前記電源選択情報を前記駆動回路へ再送し、

10

20

30

40

50

画像を形成する画像形成方法。

【発明の詳細な説明】

【技術分野】

【0001】

本技術は、ノズルから液体、例えばインクを吐出する液滴吐出装置及び画像形成方法に関する。

【背景技術】

【0002】

従来、複数のノズルからインクを吐出する液滴吐出装置が開示されている。液滴吐出装置は、各ノズルに対応する各圧電素子に駆動信号を供給するか否かを規定する吐出データと、各圧電素子に供給する駆動信号の種類を規定するCOM選択データとを記憶する描画データメモリを備える。

【0003】

COM選択データは、駆動電圧の波高値及び波形を含む。描画データメモリからCOM選択回路にCOM選択データが送られ、各圧電素子を駆動する為の電圧の波高値及び波形が選択される。また描画データメモリからスイッチング回路に吐出データが送られ、スイッチング回路は、吐出データに基づいて、所定の圧電素子に駆動信号を供給する。駆動信号を供給された圧電素子は、選択された電圧の波高値及び波形によって、駆動される。

【先行技術文献】

【特許文献】

【0004】

【特許文献1】特開2008-197511号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

描画データメモリと、COM選択回路及びスイッチング回路とは、複数の配線によって接続されており、回路の構成が複雑になっている。

本願発明者は、回路の構成を簡素化するために、描画データメモリと、COM選択回路及びスイッチング回路とを、例えば1つの配線によって接続することを考えた。この場合、1つの配線を介して、COM選択データ及び吐出データが送られることになる。COM選択データ又は吐出データをCOM選択回路又はスイッチング回路に入力するために、COM選択データ及び吐出データのヘッダ部分にいずれのデータであるかを識別する識別データを付与させる。しかし、静電気等のノイズによって識別データの内容が変わってしまうと、適切なデータがスイッチング回路に入力されない虞がある。この場合、画素毎に指定するドットのサイズに対応して液滴がノズルから吐出されず、画質が悪くなることがある。

【0006】

本開示は斯かる事情に鑑みてなされたものであり、制御回路と駆動回路とを接続する配線数を削減でき、かつ良好な画質が得られる液滴吐出装置及び画像形成方法を提供することを目的とする。

【課題を解決するための手段】

【0007】

本開示に係る液滴吐出装置は、N個のノズルにそれぞれ対応する駆動素子をN個有するヘッドと、複数の電源回路と、前記複数の電源回路の中から、N個の電源選択情報に従って各駆動素子に接続する電源回路を選択する、N個の電源回路セレクタ、及びN個の波形信号選択情報に従って各駆動素子に出力する波形信号を選択する、N個の波形信号セレクタを備え、選択した前記波形信号に従ってN個の駆動素子の駆動を行う駆動回路と、画素毎に形成するドットサイズを指定する複数のドットサイズデータで構成された画像データを受信し、前記画像データに基づいて、前記駆動素子毎に、前記電源選択情報及び前記波

10

20

30

40

50

形信号選択情報を決定し、決定した前記電源選択情報及び前記波形信号選択情報を一つの信号線を介して前記駆動回路にシリアル伝送する制御回路とを備え、前記制御回路は、前記電源選択情報を前記駆動回路へ伝送した後、前記画像データの受信が終了するまでの間に、前記電源選択情報を前記駆動回路へ再送する。

【発明の効果】

【0008】

本開示に係る液滴吐出装置にあつては、制御回路は、N個の波形信号選択情報及びN個の電源選択情報を一つの信号線を介して駆動回路にシリアル伝送するので、制御回路と駆動回路とを接続する配線数を削減することができる。

そして、印刷中に、駆動素子に接続する電源回路を選択する電源選択情報を再送するので、ノイズ等が生じて駆動素子が異なる電源回路に接続されている場合に、適切な電源回路に接続し直すことができ、良好な画質が得られる。

10

【図面の簡単な説明】

【0009】

【図1】実施の形態1に係る印刷装置を示す平面図である。

【図2】インクジェットヘッドをノズル面側から見た場合の要部構成の一例を示す平面図である。

【図3】ヘッドユニットが備える基板と、基板と接続されたフレキシブル回路基板との構成の一例を示すブロック図である。

【図4】ドライバICが備える回路構成の一例を示すブロック図である。

20

【図5】制御線に伝送される電源情報信号及び波形情報信号を示す概念図である。

【図6】ヘッドユニットが備える駆動信号生成回路の構成の一例を示す回路図である。

【図7】FPGAによる電源情報送信処理を示すフローチャートである。

【図8】FPGAによる変形例1の電源情報送信処理を示すフローチャートである。

【図9】FPGAによる変形例2の電源情報送信処理を示すフローチャートである。

【図10】実施の形態2に係る印刷装置を示す概略斜視図である。

【図11】FPGAによる電源情報送信処理を示すフローチャートである。

【発明を実施するための形態】

【0010】

実施の形態1.

30

以下本発明を実施の形態1に係る印刷装置1を示す図面に基づいて説明する。図1は、印刷装置1を示す平面図である。印刷装置1は、例えば、インクジェットプリンタである。なお、図1に示すように、便宜上、本明細書において、前後左右それぞれの方向を矢印で示す方向として説明する。印刷装置1は筐体2を備える。

【0011】

筐体2には、プラテン3、4個のインクジェットヘッド4、及び搬送ローラ5、6などが備えられている。なお、インクジェットヘッド4、搬送ローラ5、6の数は図1の例に限定されない。

【0012】

また、筐体2には、複数のヘッド保持部8が取り付けられている。複数のヘッド保持部8は、プラテン3の上方で、且つ、二つの搬送ローラ5、6の間の位置において、前後方向に沿って並設されている。ヘッド保持部8によって、インクジェットヘッド4がそれぞれ保持される。

40

【0013】

プラテン3上には、印刷装置1で用いる記録媒体100が載置される。搬送ローラ5、6は、プラテン3の前後方向の両端部に配置され、記録媒体100は、搬送ローラ5、6が回転することによって、前後方向（搬送方向）に沿って搬送される。

【0014】

インクジェットヘッド4は、平面視において外形が矩形状をなす。インクジェットヘッド4は、記録媒体100が搬送される搬送方向（前後方向）が短手となり、搬送方向と直

50

交する方向（左右方向）が長手となるように配置されている。インクジェットヘッド４は、インクジェットヘッドのノズル面がプラテン３に対向するように配置されている。４つの各インクジェットヘッド４は、前後方向に沿って搬送ローラ５、６間に並んでいる。

【００１５】

４つのインクジェットヘッド４はそれぞれ、例えば、シアン、マゼンタ、イエロー、ブラックに対応する。

【００１６】

インクジェットヘッド４は、複数の液滴吐出装置としてのヘッドユニット１１を備える。また、ヘッドユニット１１は、後述の基板５０、後述のフレキシブル回路基板６０を備える。基板５０には、フレキシブル回路基板６０が接続される。すなわち、基板５０とフレキシブル回路基板６０とは、それぞれ一つのヘッドユニット１１に対応して一つ設けられる。例えば、印刷装置１が４個のインクジェットヘッド４を備え、各インクジェットヘッド４が９個のヘッドユニット１１を備える場合、印刷装置１は、３６個のヘッドユニット１１を備えるので、基板５０は３６個となり、基板５０と接続されたフレキシブル回路基板６０も３６個となる。

【００１７】

印刷装置１は制御部（不図示）を有し、制御部はモータ（不図示）を作動させて、搬送ローラ５、６の動作を制御して、記録媒体１００の搬送を行う。外部装置９（例えばパーソナルコンピュータ）は、印刷指示の信号や印刷する画像のラスタデータ（画像データ）等を後述の基板５０へ送信する。外部装置９は、ユーザの操作を受け付ける受付部としても機能する。印刷装置１は、記録媒体１００の搬送中に各インクジェットヘッド４のヘッドユニット１１から、記録媒体１００に向けてインクを吐出させる。

【００１８】

図２は本実施の形態のインクジェットヘッド４をノズル面側から見た場合の要部構成の一例を示す平面図である。ヘッドユニット１１は、前後方向に２列で配置されている。前側の列８２では、左右方向に沿って４個のヘッドユニット１１が配置され、後側の列８１では、左右方向に沿って５個のヘッドユニット１１が配置されている。ヘッドユニット１１のノズル面（ノズルプレートの下面）には、 n 個のノズルの吐出口（開口）１１ａが設けられている。また、ヘッドユニット１１にはノズルの吐出口１１ａと同数（つまり、 n 個）の駆動素子１１１（後述）が設けられている。なお、ノズルの吐出口１１ａは、便宜上模式的に表しており、実際の配置及び個数とは異なる。また、図２の例では、インクジェットヘッド４が、９個のヘッドユニット１１を備える構成であるが、ヘッドユニット１１の数は９個に限定されない。各ヘッドユニット１１は、後述の基板５０、フレキシブル回路基板６０などを備える。

【００１９】

図３は本実施の形態のヘッドユニット１１が備える基板５０と、基板５０と接続されたフレキシブル回路基板６０との構成の一例を示すブロック図である。図３では、一つの基板５０と一つのフレキシブル回路基板６０とを図示する。

【００２０】

基板５０は、コントローラとしてのＦＰＧＡ５１、ＥＥＰＲＯＭなどの不揮発性メモリ５２、外部装置９から受信したラスタデータを一時的に格納するＤＲＡＭ５３、Ｄ／Ａコンバータ２０、電源回路２１、電源回路２２、電源回路２３、電源回路２４、電源回路２５、電源回路２６などを備える。また、フレキシブル回路基板６０は、ＥＥＰＲＯＭなどの不揮発性メモリ６２、ドライバＩＣ２７などを備える。なお、ＦＰＧＡ５１に代えてＣＰＵ（Central Processing Unit）又はＭＰＵ（Microprocessor Unit）などの制御用のＩＣを使用してもよい。

【００２１】

ＦＰＧＡ５１は、電源回路２１～電源回路２６の出力電圧を設定する設定信号をＤ／Ａコンバータ２０へ出力する。Ｄ／Ａコンバータ２０は、ＦＰＧＡ５１が出力するデジタルの設定信号をアナログの設定信号に変換して電源回路２１～電源回路２６に出力する。

【 0 0 2 2 】

電源回路 2 1 ~ 電源回路 2 6 は、例えば、F E T、インダクタ、抵抗、電解コンデンサ等の複数の電子部品で構成される D C / D C コンバータとすることができる。各電源回路 2 1 ~ 2 6 は、設定信号で指定された、出力電圧をドライバ I C 2 7 に出力する。

【 0 0 2 3 】

電源回路 2 1 ~ 2 5 は、配線 V D D 1 ~ V D D 5 を介してドライバ I C 2 7 と接続されている。電源回路 2 6 は配線 H V D D を介してドライバ I C 2 7 と接続されている。なお、電源回路 2 6 は、後述の駆動素子 1 1 1 と配線 V C O M を介して接続されている。配線 H V D D と配線 V C O M は、電源回路 2 6 から引き出された配線が、経路の途中で 2 つの配線に分岐したものである。

10

【 0 0 2 4 】

電源回路 2 1 ~ 電源回路 2 6 は、ドライバ I C 2 7 の内部に形成された駆動信号生成回路 3 0 (1) ~ 駆動信号生成回路 3 0 (n) (n は 2 以上の自然数であり、例えば、ヘッドユニット 1 1 が有する駆動素子 1 1 1 の数に等しい) にそれぞれ接続されている。ドライバ I C 2 7 の詳細は後述する。

【 0 0 2 5 】

電源回路 2 1 ~ 電源回路 2 5 は、通常使用する電源回路である。また、電源回路 2 6 は、特別仕様の電源回路である。電源回路 2 6 は、駆動素子 1 1 1 の V C O M 用電源電圧として併用すること、あるいは後述の P M O S トランジスタ 3 1 1 ~ 3 1 5 の H V D D (ハイサイド側バッグゲート電圧) として使用することができる。電源回路 2 1 ~ 電源回路 2 5 の電圧の大小関係は、例えば、電源回路 2 1 の電圧 < 電源回路 2 2 の電圧 < 電源回路 2 3 の電圧 < 電源回路 2 4 の電圧 < 電源回路 2 5 の電圧である。

20

電源回路 2 1 ~ 電源回路 2 5 には、それぞれ電圧センサ V 及び電流センサ I が接続されている。なお、電源回路 2 1 ~ 電源回路 2 5 には、電圧センサ V 及び電流センサ I のいずれかを接続することにしてもよい。

【 0 0 2 6 】

ドライバ I C 2 7 は、1 本の制御線 3 3 を介して F P G A 5 1 と接続されている。また、ドライバ I C 2 7 は n 本の信号線 3 4 (1) ~ (n) を介して、n 個の駆動素子 1 1 1 とそれぞれ接続されている。各信号線 3 4 は、駆動素子の個別電極と接続されている。また、ドライバ I C 2 7 はグランド線である配線 G N D と接続されている。

30

【 0 0 2 7 】

制御線 3 3 には、ドライバ I C 2 7 が有する後述の n 個の電源回路セクタ 9 0 (1) ~ (n) を制御するための電源情報信号と、後述の n 個の波形信号セクタ 9 1 (1) ~ (n) を制御するための波形情報信号とが伝送される。電源情報信号には、n 個の電源選択情報として n 個の電源番号に関する情報の信号が含まれる。また、波形情報信号には、n 個の波形信号選択情報として n 個の波形番号に関する情報の信号が含まれる。また、F P G A 5 1 は、n 個の電源選択情報に従って n 個の電源回路セクタ 9 0 (1) ~ (n) を制御し、n 個の波形信号選択情報に従って n 個の波形信号セクタ 9 1 (1) ~ (n) を制御することで、各信号線 3 4 に出力する駆動信号を生成するための電源回路及び波形信号を選択する。

40

制御線 3 3 には、電圧を検出する電圧検出回路 3 6 が接続されている。

【 0 0 2 8 】

また、ドライバ I C 2 7 は、制御線 3 1 を介して F P G A 5 1 と接続されている。ドライバ I C 2 7 は、後述する波形信号 (0) ~ (6) を生成する波形信号生成回路 2 0 0 を備えている。波形信号生成回路 2 0 0 は、制御線 3 1 を介して受信する制御信号に従って、波形信号 (0) ~ (6) の波形信号を生成する。なお、制御線 3 1 は複数本備えられており、波形信号生成回路 2 0 0 は複数本の制御線 3 1 から受信する複数種類の制御信号に従って、波形信号 (0) ~ (6) を生成するものであってもよい。

【 0 0 2 9 】

図 4 は、ドライバ I C 2 7 が備える回路構成の一例を示すブロック図である。図 5 は、

50

制御線 33 に伝送される電源情報信号及び波形情報信号を示す概念図である。

図 4 に示すように、ドライバ IC 27 は波形信号生成回路 200 を備える。波形信号生成回路 200 は、制御線 31 から受信した制御信号に従って、互いに異なる 7 つの波形信号 (0) ~ (6) の波形信号を生成する。波形信号 (0) ~ (6) は、駆動信号生成回路 30 が備えるトランジスタを制御するパルス信号である。各波形信号 (0) ~ (6) は、互いにパルスの幅またはパルスの数などが異なっている。波形信号生成回路により生成された各波形信号 (0) ~ (6) は、それぞれ n 個の電源回路セクタ 90 (1) ~ (n) に供給される。

【0030】

図 4 に示すように、ドライバ IC 27 は、n 個の識別回路 92 (1) ~ 92 (n) を備える。n 個の識別回路 92 (1) ~ 92 (n) は、n 個の電源回路セクタ 90 (1) ~ (n) にそれぞれ接続されている。また n 個の識別回路 92 (1) ~ 92 (n) は、n 個の波形信号セクタ 91 (1) ~ (n) にそれぞれ接続されている。n 個の波形信号セクタ 91 (1) ~ (n) は、n 個の電源回路セクタ 90 (1) ~ (n) にそれぞれ接続されている。n 個の電源回路セクタ 90 (1) ~ (n) は、n 個の駆動信号生成回路 30 (1) ~ 駆動信号生成回路 30 (n) にそれぞれ接続されている。FPGA 51 からの 1 本の制御線 33 は分岐し、n 個の識別回路 92 (1) ~ 92 (n) に接続されている。

【0031】

n 個の電源回路セクタ 90 (1) ~ (n) は、n 個の駆動素子 111 に対応して設けられている。n 個の波形信号セクタ 91 (1) ~ (n) は、n 個の駆動素子 111 に対応して設けられている。各電源回路セクタ 90 及び各波形信号セクタ 91 は、ドライバ IC 27 の内部に形成された複数の FET などから構成されるハードウェアの構成要素である。

【0032】

ドライバ IC 27 は、同様の構成をノズルの数と同じ数の n 個分備えているので、以下では、代表して、電源回路セクタ 90 (1) と、波形信号セクタ 91 (1) と、信号線 34 (1) との間に備えられた回路構成について説明する。電源回路セクタ 90 (1) 及び波形信号セクタ 91 (1) の間から分岐した制御線 SB (1) は、駆動信号生成回路 30 (1) に接続されている。

【0033】

電源回路セクタ 90 (1) と駆動信号生成回路 30 (1) とは、5 本の制御線 S1 (1)、S2 (1)、S3 (1)、S4 (1)、及び S5 (1) で接続されている。電源回路セクタ 90 (1) は、電源情報信号に従って、5 本の制御線 S1 (1)、S2 (1)、S3 (1)、S4 (1)、及び S5 (1) の中から選択されるいずれか一つの制御線を、波形信号セクタ 91 (1) と接続する。5 本の制御線 S1 (1)、S2 (1)、S3 (1)、S4 (1)、及び S5 (1) は、5 個の電源回路 21 ~ 25 にそれぞれ対応する。

【0034】

また、駆動信号生成回路 30 (1) には、上述の配線 VDD1 ~ 5 と接続される 5 つの配線と、配線 HVDD と接続される配線と、配線 GND と接続される配線とが接続されている。

【0035】

n 個の各電源回路セクタ 90 (1) ~ (n) は、5 個の電源回路 21 ~ 25 のいずれかを選択することができる。n 個の各波形信号セクタ 91 (1) ~ (n) に、7 個の波形信号 (0) ~ 波形信号 (6) 全てが入力されている。各波形信号セクタ 91 (1) ~ (n) は、7 個の波形信号 (0) ~ 波形信号 (6) のいずれかを選択することができる。

【0036】

図 5 に示すように、制御線 33 には、電源情報信号又は波形情報信号がシリアル伝送される。電源情報信号は、識別情報と、n 個の電源番号を指定するための情報である電源選択情報とを有する。また、波形情報信号は、識別情報と、n 個の波形番号を指定するため

10

20

30

40

50

の情報である波形信号選択情報とを有する。

【0037】

識別情報は、電源情報信号であるのか、波形情報信号であるのかを識別するための情報である。例えば、識別回路92(1)~(n)は、識別情報がハイレベルを示す場合、電源情報信号であると判定し、識別情報がローレベルを示す場合、波形情報信号であると判定する。

【0038】

電源情報信号に含まれる電源番号は、電源回路21~25のいずれかを識別する番号であって、電源選択情報の一例である。本実施例では、電源番号1~5はそれぞれ電源回路21~25を示す。FPGA51は、外部装置9から吐出開始命令を受信したとき、電源情報信号をドライバIC27に送る。識別回路92(1)~(n)は電源番号を確認し、電源回路セクタ90(1)~(n)に、電源回路21~25のいずれかを選択させる。

【0039】

波形情報信号に含まれる波形番号は、7個の波形信号(0)~波形信号(6)のいずれかを識別する番号であって、波形信号選択情報の一例である。FPGA51は、電源情報信号をドライバIC27に送った後、画像データを波形信号選択情報に変換し、波形情報信号をドライバIC27に送る。識別回路92(1)~(n)は、波形番号を確認し、波形信号セクタ91(1)~(n)に、波形信号(0)~波形信号(6)のいずれかを選択させる。なお波形信号(0)は、不吐出時に使用する波形である。

【0040】

不揮発性メモリ52には、各ドットサイズデータに対応する波形番号と電源番号との組み合わせの関係を示すデータが記憶されている。ドットサイズデータは、画素ごとに形成するドットのサイズを指定するデータである。1個の画素は1個の駆動素子111に対応する。外部装置9から受信した画像データは各駆動素子111に対応する複数のドットサイズデータを含む。駆動素子111の駆動によって、後述するように吐出口11aからドットサイズデータに対応する液滴量のインクが吐出される。

【0041】

図6は、ドライバIC27が備える駆動信号生成回路30(1)の構成の一例を示す回路図である。なお、駆動信号生成回路30(1)~(n)は、同様の構成をなすので、図6では、駆動信号生成回路30(1)について説明する。駆動信号生成回路30(1)は、5つのPMOS(P-type Metal Oxide Semiconductor)トランジスタ311~315(図5では、2つのみ図示)、一つのNMOS(N-type Metal Oxide Semiconductor)トランジスタ32、抵抗35などを備える。駆動信号生成回路30(1)は、信号線34(1)を介して、駆動素子111の個別電極と接続されている。

【0042】

本実施の形態の駆動素子111は、特開2015-24531(特願2013-154357)の図5に開示されているような圧電素子である。駆動素子111は、個別電極と第1の定電位電極との間に挟まれる第1活性部と、個別電極と第2の定電位電極との間に挟まれる第2活性部とを備える圧電素子である。このため、駆動素子111は、キャパシタ111bと、キャパシタ111b'とを備える。

【0043】

信号線34(1)には、5つのPMOSTランジスタ311~315の5つのソース端子311a~315aが接続されている。NMOSTランジスタ32のソース端子32aは、グランドに接続されている。なお、図6においては、PMOSTランジスタ312~314の図示を省略している。

【0044】

また、PMOSTランジスタ311~315のゲート端子311c~315cにはそれぞれ、制御線S1(1)~S5(1)が接続されている。また、NMOSTランジスタ32のゲート端子32cには、制御線SB(1)が接続されている。

【0045】

10

20

30

40

50

また、PMOSトランジスタ311~315は、配線VDD1~VDD5を介して電源回路21~25と接続されている。

【0046】

また、5つのPMOSトランジスタ311~315のドレイン端子311b~315bは、抵抗35の一端に接続されている。また、NMOSトランジスタ32のドレイン端子32bは、抵抗35の一端に接続されている。抵抗35の他端は、駆動素子111の個別電極（キャパシタ111b'の他端及びキャパシタ111bの一端）に接続されている。駆動素子111の第1の定電位電極（キャパシタ111b'の一端）はVCOMに接続され、駆動素子111の第2の定電位電極（キャパシタ111bの他端）はグラウンドに接続されている。

10

【0047】

波形信号セクタ91(1)から、ハイレベル(「H」)の信号が電源回路セクタ90(1)に出力されると、電源回路セクタ90(1)で選択された信号線と接続されたPMOSトランジスタ311~315のいずれか一つのPMOSトランジスタはオン状態となる。電源回路21~25のいずれか一つから供給される電圧によってキャパシタ111bが充電され、キャパシタ111b'が放電される。一方、波形信号セクタ91(1)から、ローレベル(「L」)の信号が電源回路セクタ90(1)に出力されると、NMOSトランジスタ32はオン状態となり、電源回路21~25のうちのいずれか一つから出力される電圧によってキャパシタ111b'が充電され、キャパシタ111bが放電される。キャパシタ111b、111b'が交互に充電及び放電を行うことによって、駆動素子111は変形し、ノズルの吐出口11aからインクが吐出される。

20

【0048】

すなわち、信号線34(1)には駆動素子111を駆動する駆動信号が出力される。電源回路セクタ90(1)が、接続する制御線を5つの制御線S1(1)~S5(1)のうちからいずれか一つを選択することで、駆動信号を生成する電源回路を5つの電源回路21~25の中から選択することができる。

【0049】

以下、本実施の形態のヘッドユニット11の動作について説明する。

ヘッドユニット11のFPGA51は、外部装置9から吐出開始命令を受信したとき、電源情報信号をドライバIC27に送る。FPGA51は、例えば各ノズルの吐出口11aから均一に液滴を吐出できるように、各駆動素子111に接続する電源回路を選択する。ドライバIC27は、電源選択情報に従って、電源回路セクタ90により、各駆動素子111を電源選択情報で指定されたいずれかの電源回路に接続する。

30

その後、FPGA51は、外部装置9から画像データを受信すると、画像データを波形信号選択情報に変換し、波形信号選択情報をドライバIC27に送る。ドライバIC27は、波形信号選択情報に従って、波形信号セクタ91により、駆動素子111毎に波形信号選択情報で指定されたいずれかの波形信号を選択する。

【0050】

波形信号セクタ91にて選択された波形信号は、電源回路セクタ90にて選択された電源回路によって、所定の電圧を印加され、駆動信号生成回路30に入力される。駆動素子111は、入力された波形信号によって定められるパルス幅やパルス数、及び選択された電源回路の出力電圧によって定められる波高値の駆動信号に基づいて駆動され、ノズルの吐出口11aから、ドットサイズデータに対応した液滴量のインクが吐出され、記録媒体100に画像が形成される。

40

FPGA51は、画像データを受信し続けるので、FPGA51は、一度、電源情報信号を送った後は、ドライバIC27に、波形信号情報を送り続けることになる。

【0051】

電源情報と波形情報とは同じフォーマットである。

ドライバIC27が波形信号選択情報を保持している状態で、静電気等のノイズが発生し、識別情報がローレベルからハイレベルになったとき、本来は、波形信号選択情報とし

50

ての意味を有していた情報が、電源選択情報とされる場合がある。この場合、ドライバIC 27は、各駆動素子111を、当初の電源選択情報で選択された電源回路とは異なる電源回路に接続する。FPGA 51は、電源選択情報を、画像データを受信している間には送らないため、各駆動素子111が不適切な電源回路に接続され、各ノズルから吐出される液滴が当初設定した大きさとは異なる大きさとなり、画質が悪化する。

【0052】

そこで、電源情報信号を、印刷中に再送する。

電源情報信号の再送は、例えば画像データとして、1ライン分の画素がないデータを受信した場合、異常を検知した場合等に行う。

1ラインとは、記録媒体100の搬送方向に直交する方向に並ぶ、先頭画素から最終画素までの画素群をいう。1ライン分の画素がない空白データを受信した場合、印刷画像に影響を与えることなく、電源情報信号を送ることができる。

異常は、波形信号選択情報に基づいて推定される各電源回路の電圧又は電流値と、電圧センサV又は電流センサIにより実測した各電源回路の電圧又は電流値とに基づいて検知する。また、異常は、制御線33に接続した電圧検出回路36により検出した電圧に基づいて検知してもよい。

【0053】

図7は、FPGA 51による電源情報送信処理を示すフローチャートである。

FPGA 51は、以下の電源情報送信処理を適宜の間隔で行う。

FPGA 51は、外部装置9から吐出開始命令を受信したか否かを判定する(S1)。FPGA 51は吐出開始命令を受信していないと判定した場合(S1:NO)、電源情報送信処理を終了する。

FPGA 51は吐出開始命令を受信したと判定した場合(S1:YES)、ドライバIC 27に電源情報信号を送信し、電源選択情報を送る(S2)。ドライバIC 27は、電源選択情報に従って、電源回路セクタ90により、各駆動素子111をそれぞれ指定された電源回路に接続する。

【0054】

FPGA 51は、外部装置9から画像データを受信する(S3)。

FPGA 51は画像データに従って、駆動素子111毎に波形信号を決定し、波形情報信号をドライバIC 27に送信し、波形信号選択情報を送る(S4)。ドライバIC 27は、波形信号選択情報に従って、波形信号セクタ91により、駆動素子111毎に波形を選択し、選択された波形に従って、駆動素子111を駆動する。これにより各駆動素子111に対応した各ノズルの吐出口11aからインクが吐出される。

【0055】

FPGA 51は、空白データ(1ライン分の画素がないデータ)を受信したか否かを判定する(S5)。FPGA 51は空白データを受信したと判定した場合(S5:YES)、処理をS2へ戻す。

【0056】

FPGA 51は空白データを受信していないと判定した場合(S5:NO)、画像データの受信が終了したか否かを判定する(S6)。FPGA 51は、複数のライン分につき空白データを受信した場合、又は印刷終了データを受信した場合等に、画像データの受信が終了したと判定する。

FPGA 51は画像データの受信が終了していないと判定した場合(S6:NO)、処理をS3へ戻す。

FPGA 51は画像データの受信が終了したと判定した場合(S6:YES)、電源情報送信処理を終了する。

【0057】

空白データを受信した場合、印刷画像に影響を与えることなく、ドライバIC 27に電源情報信号を再送することができる。

そして、当初の電源選択情報により選択された電源回路に駆動素子111を接続するこ

10

20

30

40

50

とができるので、各ノズルの吐出口 11a から吐出される液滴が画像データに基づき設定したドットサイズとなり、良好な画質が得られる。

【0058】

(変形例 1)

図 8 は、FPGA512 による変形例 1 の電源情報送信処理を示すフローチャートである。

FPGA51 は、以下の電源情報送信処理を適宜の間隔で行う。

FPGA51 は、外部装置 9 から吐出開始命令を受信したか否かを判定する (S11)。FPGA51 は吐出開始命令を受信していないと判定した場合 (S11: NO)、電源情報送信処理を終了する。

FPGA51 は吐出開始命令を受信したと判定した場合 (S11: YES)、ドライバ IC27 に電源情報信号を送信し、電源選択情報を送る (S12)。ドライバ IC27 は、電源選択情報に従って、電源回路セクタ 90 により、各駆動素子 111 をそれぞれ指定された電源回路に接続する。

【0059】

FPGA51 は、外部装置 9 から画像データを受信する (S13)。

FPGA51 は画像データに従って、駆動素子 111 毎に波形信号を決定し、波形情報信号をドライバ IC27 に送信し、波形信号選択情報を送る (S14)。ドライバ IC27 は、波形信号選択情報に従って、波形信号セクタ 91 により、駆動素子 111 毎に波形を選択し、選択された波形に従って、駆動素子 111 を駆動する。これにより各駆動素子 111 に対応した各ノズルの吐出口 11a からインクが吐出される。

【0060】

FPGA51 は、電源選択情報及び波形信号選択情報に従って、各電源回路の電圧又は電流値を推定する (S15)。

FPGA51 は、各電源回路の電圧又は電流値を電圧センサ V 又は電流センサ I により取得する (S16)。

【0061】

FPGA51 は、電圧又は電流値の推定値と実測値との差の絶対値が閾値 a 以下であるか否かを判定する (S17)。電圧の前記絶対値が a 以上である場合、複数の電源回路のうち、特定の電源回路に集中して複数の駆動素子 111 が接続されていることになり、異常が発生していることが検知される。また、各電源回路の推定の電流低下量と実測の電流低下量との差の絶対値が a 以上である場合も、同様に異常が発生していることが検知される。

FPGA51 は、前記絶対値が a 以下でないと判定した場合 (S17: NO)、処理を S12 へ戻す。

【0062】

FPGA51 は、前記絶対値が a 以下であると判定した場合 (S17: YES)、画像データの受信が終了したか否かを判定する (S18)。FPGA51 は画像データの受信が終了していないと判定した場合 (S18: NO)、処理を S13 へ戻す。

FPGA51 は画像データの受信が終了したと判定した場合 (S18: YES)、電源情報送信処理を終了する。

【0063】

変形例 1 の場合、異常を検知した場合、即時に電源選択情報を再送するので、画質の悪化を直ちに抑制することができる。

電源選択情報の再送により、当初の電源選択情報により選択された電源回路に駆動素子 111 を接続することができるので、各ノズルの吐出口 11a から吐出される液滴が画像データに基づき設定したドットサイズとなり、以後、良好な画質が得られる。

【0064】

(変形例 2)

図 9 は、FPGA512 による変形例 2 の電源情報送信処理を示すフローチャートであ

10

20

30

40

50

る。

FPGA51は、以下の電源情報送信処理を適宜の間隔で行う。

FPGA51は、外部装置9から吐出開始命令を受信したか否かを判定する(S21)。FPGA51は吐出開始命令を受信していないと判定した場合(S21:NO)、電源情報送信処理を終了する。

FPGA51は吐出開始命令を受信したと判定した場合(S21:YES)、ドライバIC27に電源情報信号を送信し、電源選択情報を送る(S22)。ドライバIC27は、電源選択情報に従って、電源回路セクタ90により、各駆動素子111をそれぞれ指定された電源回路に接続する。

【0065】

FPGA51は、外部装置9から画像データを受信する(S23)。

FPGA51は画像データに従って、駆動素子111毎に波形信号を決定し、波形情報信号をドライバIC27に送信し、波形信号選択情報を送る(S24)。ドライバIC27は、波形信号選択情報に従って、波形信号セクタ91により、駆動素子111毎に波形を選択し、選択された波形に従って、駆動素子111を駆動する。これにより、各駆動素子111に対応した各ノズルの吐出口11aからインクが吐出される。

【0066】

FPGA51は、電圧検出回路36が検出した制御線33の電圧が閾値b以下であるか否かを判定する(S25)。ノイズの一例として、静電気が発生した場合、制御線33の電圧が高くなる。電圧が閾値b以下であるか否かを判定することにより、異常を検知できる。

FPGA51は電圧が閾値b以下でないと判定した場合(S25:NO)、処理をS22へ戻す。

FPGA51は電圧が閾値b以下であると判定した場合(S25:YES)、画像データの受信が終了したか否かを判定する(S26)。FPGA51は画像データの受信が終了していないと判定した場合(S26:NO)、処理をS23へ戻す。

FPGA51は画像データの受信が終了したと判定した場合(S26:YES)、電源情報送信処理を終了する。

【0067】

変形例2の場合、異常を検知した場合、即時に電源選択情報を再送するので、画質の悪化を直ちに抑制することができる。

電源選択情報の再送により、当初の電源選択情報により選択された電源回路に駆動素子111を接続することができるので、各ノズルの吐出口11aから吐出される液滴が画像データに基づき設定したドットサイズとなり、以後、良好な画質が得られる。

【0068】

実施の形態2.

以下、実施の形態2に係る印刷装置1について説明する。図10は、印刷装置1を示す概略斜視図である。実施の形態2に係る印刷装置1は、記録媒体100の移動方向に交差する方向(走査方向、図10における左方向及び右方向に沿う方向)に、インクジェットヘッドが移動するスキャン方式の印刷装置である。インクジェットヘッドが移動すること以外は、実施の形態1に係る印刷装置1と同様の構成を有する。

【0069】

図10に示すように、印刷装置1は、キャリッジ14と、インクジェットヘッド16と、記録媒体100を搬送させる図示しない搬送機構と、キャリッジ14を案内するガイドレール19と、キャリッジ14を移動させる図示しない移動機構とを備えている。インクジェットヘッド16は、キャリッジ14に設けられている。移動機構は、ベルトと、モータと、該モータの回転角度及び回転方向を検出するエンコーダ15とを備える。キャリッジ14は、ベルトを介してモータと接続されている。モータを駆動させると、キャリッジ14がガイドレール19に沿って走査方向に移動する。FPGA51には、エンコーダ15から出力されるパルス信号が入力される。FPGA51は、エンコーダ15からのパル

10

20

30

40

50

ス信号に基づいて、モータの回転速度及び回転量を算出し、モータを制御する。エンコーダ 15 は 2 相のパルス信号を出力する構成となっており、FPGA 51 は、この 2 相のパルス信号のオンオフの順番に応じて、キャリッジ 14 の移動方向を判定する。

【0070】

インクジェットヘッド 16 は、複数のインクタンク 17 と、複数のヘッドユニット 18 とを有している。ヘッドユニット 18 は、インクを記録媒体 100 に対して吐出する。印刷装置 1 は複数の色のインクを利用するようになっており、夫々の色についてインクタンク 17 及びヘッドユニット 18 が備えられている。例えば、印刷装置 1 は、シアン（C）、マゼンタ（M）、イエロー（Y）及びブラック（K）の 4 色のインクを利用し、インクジェットヘッド 16 は 4 個のインクタンク 17 及び 4 個のヘッドユニット 18 を有している。インクジェットヘッド 16 の左側から順に、ブラック（K）のインクタンク 17、イエロー（Y）のインクタンク 17、シアン（C）のインクタンク 17、及びマゼンタ（M）のインクタンク 17 が配置されている。インクタンク 17 とヘッドユニット 18 とは 1 対 1 に対応しており、インクタンク 17 からは対応するヘッドユニット 18 からインクが供給される。ヘッドユニット 18 は、実施の形態 1 と同様に、ノズル面を有し、該ノズル面には、複数のノズルの吐出口 11a が設けられている。各駆動素子 111 は、各吐出口 11a に対応する。

10

【0071】

不揮発性メモリ 52 には、各ドットサイズデータに対応する波形番号と電源番号との組み合わせの関係を示すデータが記憶されている。ドットサイズデータは、画素ごとに形成するドットのサイズを指定するデータである。1 個の画素は 1 個の駆動素子 111 に対応する。外部装置 9 から受信した画像データは各駆動素子 111 に対応する複数のドットサイズデータを含む。駆動素子 111 の駆動によって、吐出口 11a からドットサイズデータに対応する量のインクが吐出される。

20

【0072】

以下、本実施の形態のヘッドユニット 18 の動作について説明する。

ヘッドユニット 18 の FPGA 51 は、外部装置 9 から吐出開始命令を受信したとき、電源情報信号をドライバ IC 27 に送る。FPGA 51 は、例えば各ノズルの吐出口 11a から均一に液滴を吐出できるように、各駆動素子 111 に接続する電源回路を選択する。ドライバ IC 27 は、電源選択情報に従って、電源回路セクタ 90 により、各駆動素子 111 を電源選択情報で指定されたいずれかの電源回路に接続する。

30

その後、FPGA 51 は、外部装置 9 から画像データを受信すると、画像データを波形信号選択情報に変換し、波形信号選択情報をドライバ IC 27 に送る。ドライバ IC 27 は、波形信号選択情報に従って、波形信号セクタ 91 により、駆動素子 111 毎に波形信号選択情報で指定されたいずれかの波形を選択する。

波形信号セクタ 91 にて選択された波形信号は、電源回路セクタ 90 にて選択された電源回路によって、所定の電圧を印加され、駆動信号生成回路 30 に入力される。駆動素子 111 は、入力された波形信号によって定められるパルス幅やパルス数、及び選択された電源回路の出力電圧によって定められる波高値の駆動信号に基づいて駆動され、ノズルの吐出口 11a から、ドットサイズデータに対応した液滴量のインクが吐出され、記録媒体 100 に画像が形成される。

40

FPGA 51 は、画像データを受信し続けるので、FPGA 51 は、一度、電源情報信号を送った後は、ドライバ IC 27 に、波形信号情報を送り続ける。

【0073】

ドライバ IC 27 が波形信号選択情報を保持している状態で、静電気等のノイズが発生し、識別情報がローレベルからハイレベルになったとき、波形信号選択情報の内容が、電源選択情報の内容とされる場合がある。この場合、ドライバ IC 27 は、各駆動素子 111 を、当初の電源選択情報で選択された電源回路とは異なる電源回路に接続してしまう。FPGA 51 は、電源選択情報を、画像データを受信している間は送らないため、各駆動素子 111 が不適切な電源回路に接続され、各ノズルから吐出される液滴が当初設定した

50

大きさは異なる大きさとなり、画質が悪化する。

【0074】

そこで、FPGA51は、電源情報信号を印刷中に再送する。

図11は、FPGA512による電源情報送信処理を示すフローチャートである。

FPGA51は、以下の電源情報送信処理を適宜の間隔で行う。

FPGA51は、外部装置9から吐出開始命令を受信したか否かを判定する(S31)。FPGA51は吐出開始命令を受信していないと判定した場合(S31:NO)、電源情報送信処理を終了する。

FPGA51は吐出開始命令を受信したと判定した場合(S31:YES)、ドライバIC27に電源情報信号を送信し、電源選択情報を送る(S32)。ドライバIC27は、電源選択情報に従って、電源回路セクタ90により、各駆動素子111をそれぞれ指定された電源回路に接続する。

【0075】

FPGA51は、外部装置9から画像データを受信する(S33)。

FPGA51は画像データに従って、駆動素子111毎に波形信号を決定し、波形情報信号をドライバIC27に送信し、波形信号選択情報を送る(S34)。ドライバIC27は、波形信号選択情報に従って、波形信号セクタ91により、駆動素子111毎に波形を選択し、選択された波形に従って、駆動素子111を駆動する。これにより、各駆動素子111に対応した各ノズルの吐出口11aからインクが吐出される。

【0076】

FPGA51は、キャリッジ14の移動方向が反転したか否かを判定する(S35)。FPGA51は、2相のパルス信号のオンオフの順番に応じて、キャリッジ14の移動方向を判定する。また、FPGA51は、パルス信号の数の積算値により、キャリッジ14が記録媒体100の端部の外側にあるか否かを判定し、キャリッジ14の移動方向が反転したか否かを判定することにもよい。

FPGA51はキャリッジ14の移動方向が反転したと判定した場合(S35:YES)、処理をS32へ戻す。

FPGA51はキャリッジ14の移動方向が反転していないと判定した場合(S35:NO)、画像データの受信が終了したか否かを判定する(S36)。FPGA51は画像データの受信が終了していないと判定した場合(S36:NO)、処理をS33へ戻す。

FPGA51は画像データの受信が終了したと判定した場合(S36:YES)、電源情報送信処理を終了する。

【0077】

キャリッジ14が反転する場合、インクの吐出が休止するので、このタイミングで電源選択情報を再送することにより、印刷に影響を与えることなく、当初の電源選択情報で選択された電源回路に駆動素子111を接続することができる。従って、各ノズルの吐出口11aから吐出される液滴が画像データに基づき設定したドットサイズとなり、良好な画質が得られる。

【0078】

本実施の形態においても、実施の形態1と同様に、空白のデータを受信したとき、電圧センサV又は電流センサIにより電源回路の接続の異常を検知したとき、及び電圧検出回路36により制御線33におけるノイズの発生等の異常を検知したとき、電源選択情報を再送することにもよい。

【0079】

今回開示した実施の形態は、全ての点で例示であって、制限的なものではないと考えられるべきである。各実施例にて記載されている技術的特徴は互いに組み合わせることができ、本発明の範囲は、特許請求の範囲内での全ての変更及び特許請求の範囲と均等の範囲が含まれることが意図される。

【符号の説明】

【0080】

10

20

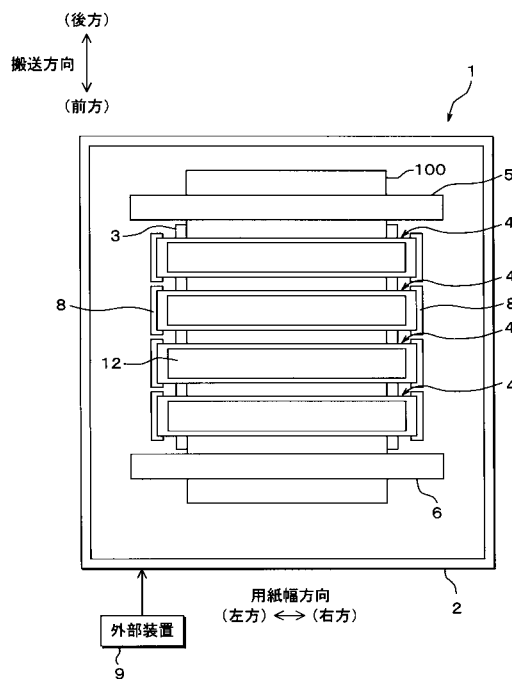
30

40

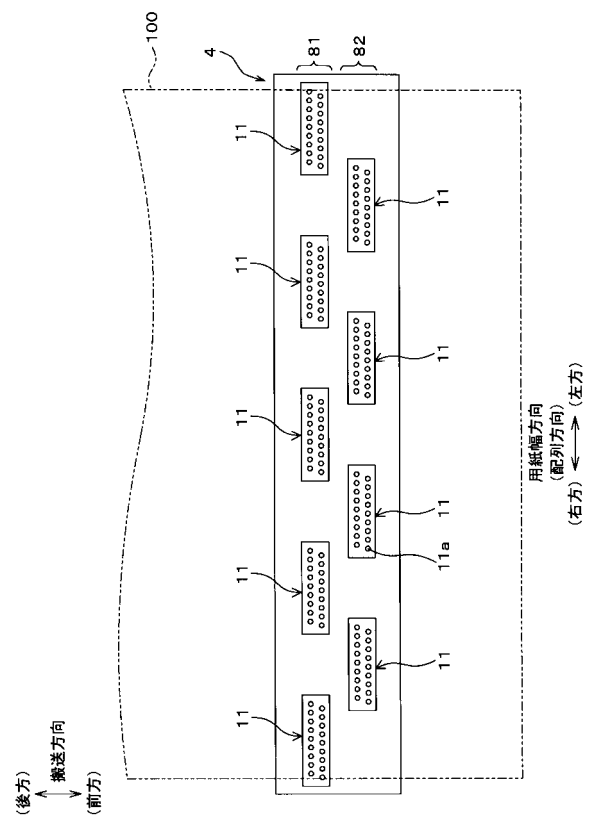
50

- 11、18 ヘッドユニット（ヘッド）
- 11a 吐出口
- 14 キャリッジ
- 21～26 電源回路
- 27 ドライバIC（駆動回路）
- 33 制御線（信号線）
- 36 電圧検出回路
- 51 FPG A（制御回路）
- V 電圧センサ
- I 電流センサ

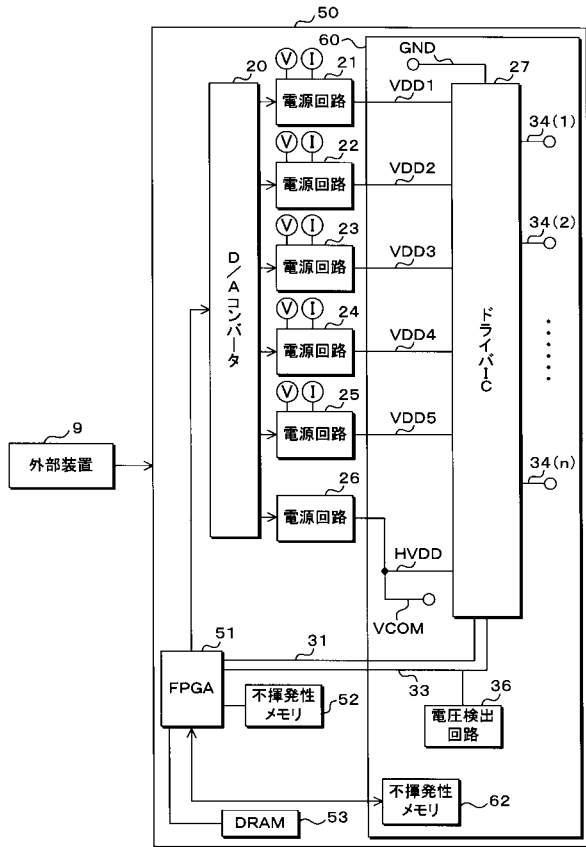
【図1】



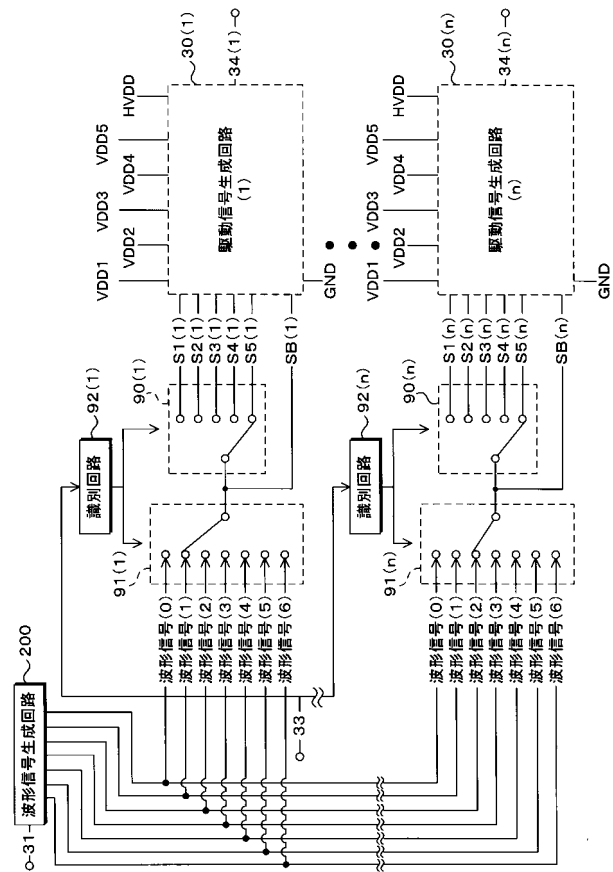
【図2】



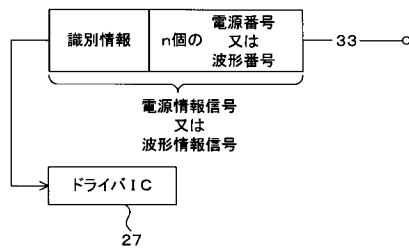
【 図 3 】



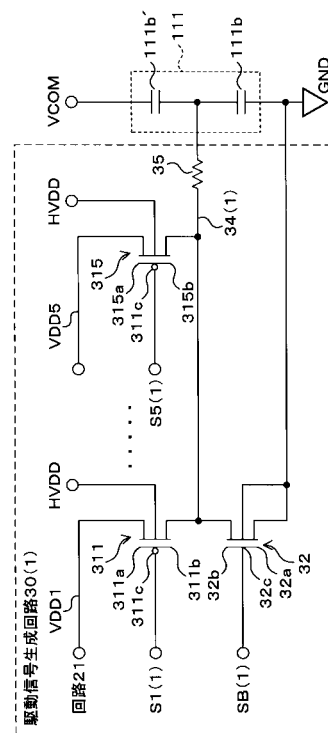
【 図 4 】



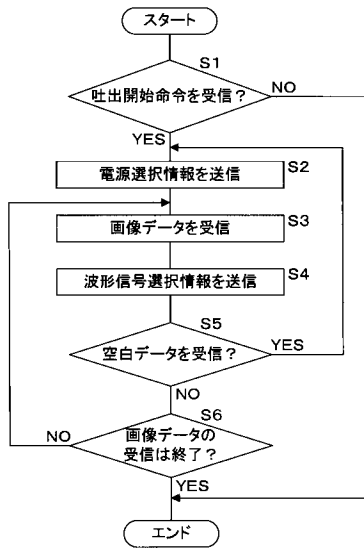
【 図 5 】



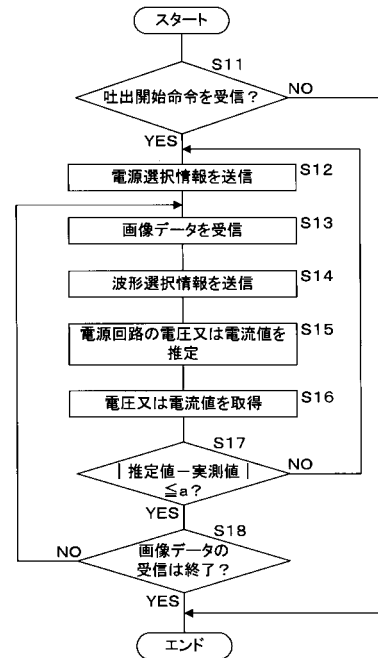
【 図 6 】



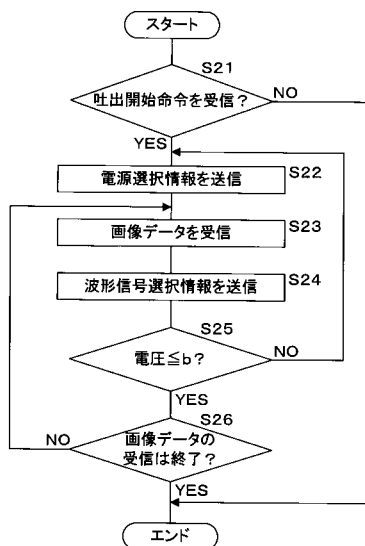
【図 7】



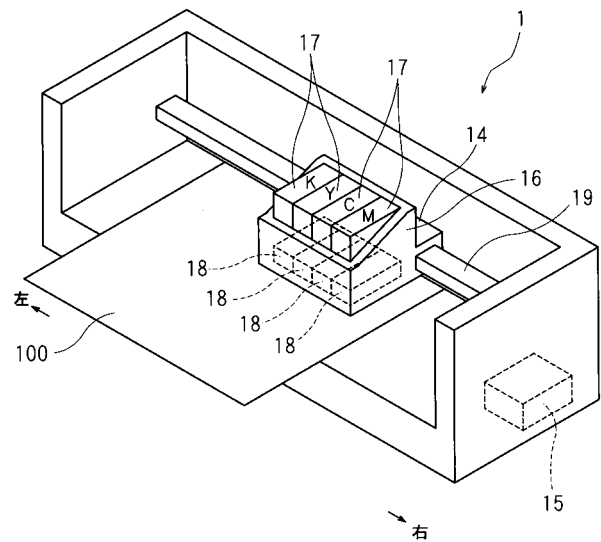
【図 8】



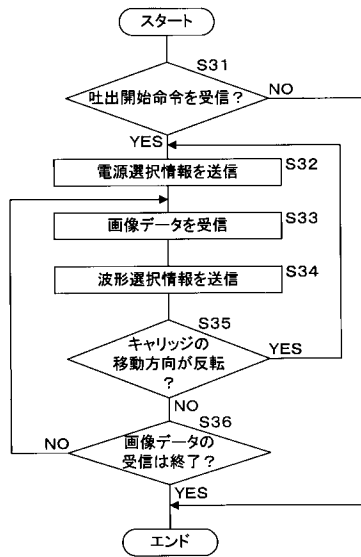
【図 9】



【図 10】



【図 11】



フロントページの続き

(72)発明者 田中 聡

愛知県名古屋市瑞穂区苗代町 1 5 番 1 号 ブラザー工業株式会社内

(72)発明者 山下 徹

愛知県名古屋市瑞穂区苗代町 1 5 番 1 号 ブラザー工業株式会社内

F ターム(参考) 2C056 EB06 EB11 EB39 EB58 EC03 EC07 EC38 FA13

2C057 AG15 AK02 AK09 AL03 AL31 AL40 AM03 AM40 AN01 AN05

AR03 AR14