

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4624023号
(P4624023)

(45) 発行日 平成23年2月2日(2011.2.2)

(24) 登録日 平成22年11月12日(2010.11.12)

(51) Int.Cl.	F 1
HO1L 29/786 (2006.01)	HO1L 29/78 618Z
HO1L 21/336 (2006.01)	HO1L 29/78 627G
HO1L 21/20 (2006.01)	HO1L 21/20
HO1L 21/268 (2006.01)	HO1L 21/268 F
HO1L 51/50 (2006.01)	HO5B 33/14 A

請求項の数 15 (全 28 頁)

(21) 出願番号 特願2004-215678 (P2004-215678)
 (22) 出願日 平成16年7月23日 (2004.7.23)
 (65) 公開番号 特開2005-64486 (P2005-64486A)
 (43) 公開日 平成17年3月10日 (2005.3.10)
 審査請求日 平成19年5月24日 (2007.5.24)
 (31) 優先権主張番号 特願2003-284536 (P2003-284536)
 (32) 優先日 平成15年7月31日 (2003.7.31)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000153878
 株式会社半導体エネルギー研究所
 神奈川県厚木市長谷398番地
 (72) 発明者 小路 博信
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 下村 明久
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 古山 将樹
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内
 (72) 発明者 山崎 舜平
 神奈川県厚木市長谷398番地 株式会社
 半導体エネルギー研究所内

最終頁に続く

(54) 【発明の名称】半導体装置、及びその作製方法

(57) 【特許請求の範囲】

【請求項 1】

第1の結晶性半導体膜と、第2の結晶性半導体膜とを有し、
 前記第1の結晶性半導体膜は、パルス発振型のレーザ光が照射されたため、格子状に整列した複数のリッジ、及び前記複数のリッジ間に形成された結晶粒を有し、
 前記第2の結晶性半導体膜は、前記パルス発振型のレーザ光が照射されなかったため、リッジを有しておらず、
 前記第1の結晶性半導体膜を薄膜トランジスタに用い、前記第2の結晶性半導体膜を容量素子に用いたことを特徴とする半導体装置。

【請求項 2】

第1の結晶性半導体膜と、第2の結晶性半導体膜とを有し、
 前記第1の結晶性半導体膜は、パルス発振型のレーザ光が照射され、格子状に整列した複数のリッジ、及び前記複数のリッジ間に形成された結晶粒を有し、
 前記第2の結晶性半導体膜は、前記パルス発振型のレーザ光が照射されず、リッジを有しておらず、
 前記第1の結晶性半導体膜を薄膜トランジスタに用い、前記第2の結晶性半導体膜を容量素子に用いた半導体装置であって、
 前記薄膜トランジスタのチャネル形成領域は、隣接する前記リッジ間に設けられる

ことを特徴とする半導体装置。

【請求項 3】

10

20

第1の結晶性半導体膜と、第2の結晶性半導体膜とを有し、
 前記第1の結晶性半導体膜は、パルス発振型のレーザ光が照射され、格子状に整列した複数のリッジ、及び前記複数のリッジ間に形成された結晶粒を有し、
 前記第2の結晶性半導体膜は、前記パルス発振型のレーザ光が照射されず、リッジを有しておらず、
 前記第1の結晶性半導体膜を薄膜トランジスタに用い、前記第2の結晶性半導体膜を容量素子に用いた半導体装置であって、
 前記薄膜トランジスタのチャネル形成領域は、結晶粒界を有さないことを特徴とする半導体装置。

【請求項4】

10

第1の結晶性半導体膜と、第2の結晶性半導体膜とを有し、
 前記第1の結晶性半導体膜は、パルス発振型のレーザ光が照射され、格子状に整列した複数のリッジ、及び前記複数のリッジ間に形成された結晶粒を有し、
 前記第2の結晶性半導体膜は、前記パルス発振型のレーザ光が照射されず、リッジを有しておらず、
 前記第1の結晶性半導体膜を薄膜トランジスタに用い、前記第2の結晶性半導体膜を容量素子に用いた半導体装置であって、
 前記薄膜トランジスタのチャネル形成領域は、一つの前記結晶粒のみ有することを特徴とする半導体装置。

【請求項5】

20

請求項1乃至4のいずれか一において、
 前記第1の結晶性半導体膜が有する結晶粒の大きさは、前記パルス発振型のレーザ光の発振波長と同程度の間隔であることを特徴とする半導体装置。

【請求項6】

30

パルス発振型のレーザ光を照射して第1の結晶性半導体膜を形成し、前記パルス発振型のレーザ光を照射せずに第2の結晶性半導体膜を形成し、
 前記第1の結晶性半導体膜をパターニングして薄膜トランジスタを形成し、前記第2の結晶性半導体膜をパターニングして容量素子を形成する半導体装置の作製方法であって、
 前記パルス発振型のレーザ光を照射したことにより、前記第1の結晶性半導体膜には、格子状に整列した複数のリッジ、及び前記複数のリッジ間に形成された結晶粒が形成され、
 前記パルス発振型のレーザ光を照射しなかったことにより、前記第2の結晶性半導体膜には、リッジが形成されていないことを特徴とする半導体装置の作製方法。

【請求項7】

40

非晶質半導体膜に結晶化を促進する金属元素を添加し、
 前記非晶質半導体膜を加熱することにより半導体膜を結晶化し、
 前記結晶化された半導体膜にパルス発振型のレーザ光を照射して第1の結晶性半導体膜を形成し、前記パルス発振型のレーザ光を照射せずに第2の結晶性半導体膜を形成し、
 前記第1の結晶性半導体膜をパターニングして薄膜トランジスタを形成し、前記第2の結晶性半導体膜をパターニングして容量素子を形成する半導体装置の作製方法であって、
 前記パルス発振型のレーザ光を照射したことにより、前記第1の結晶性半導体膜には、格子状に整列した複数のリッジ、及び前記複数のリッジ間に形成された結晶粒が形成され、
 前記パルス発振型のレーザ光を照射しなかったことにより、前記第2の結晶性半導体膜には、リッジが形成されていないことを特徴とする半導体装置の作製方法。

【請求項8】

非晶質半導体膜にプラズマ処理を施し、

50

前記非晶質半導体膜に結晶化を促進する金属元素を添加し、
 前記非晶質半導体膜を加熱することにより半導体膜を結晶化し、
 前記結晶化された半導体膜にパルス発振型のレーザ光を照射して第1の結晶性半導体膜を形成し、前記パルス発振型のレーザ光を照射せずに第2の結晶性半導体膜を形成し、
 前記第1の結晶性半導体膜をパターニングして薄膜トランジスタを形成し、前記第2の結晶性半導体膜をパターニングして容量素子を形成する半導体装置の作製方法であって、
 前記パルス発振型のレーザ光を照射したことにより、前記第1の結晶性半導体膜には、
 格子状に整列した複数のリッジ、及び前記複数のリッジ間に形成された結晶粒が形成され
 、
 前記パルス発振型のレーザ光を照射しなかったことにより、前記第2の結晶性半導体膜には、リッジが形成されていない
 ことを特徴とする半導体装置の作製方法。

【請求項9】

請求項8において、

希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に、前記非晶質半導体膜を曝すことにより前記プラズマ処理を施す

ことを特徴とする半導体装置の作製方法。

【請求項10】

請求項6乃至9のいずれか一において、

前記薄膜トランジスタのチャネル形成領域が前記結晶粒を一つ有するように、前記第1の結晶性半導体膜をパターニングする
 ことを特徴とする半導体装置の作製方法。

【請求項11】

請求項6乃至9のいずれか一において、

前記薄膜トランジスタのチャネル形成領域が前記結晶粒の粒界を有さないように、前記第1の結晶性半導体膜をパターニングする
 ことを特徴とする半導体装置の作製方法。

【請求項12】

請求項6乃至9のいずれか一において、

前記薄膜トランジスタのチャネル形成領域が隣接する前記リッジ間に設けられるように、前記第1の結晶性半導体膜をパターニングする
 ことを特徴とする半導体装置の作製方法。

【請求項13】

請求項6乃至12のいずれか一において、

前記薄膜トランジスタのチャネル形成領域上に導電膜を形成し、
 前記導電膜上に有機材料を塗布し、
 前記有機材料を露光することによりマスクを形成し、
 前記マスクを用いて前記導電膜をエッティングすることによりゲート電極を隣接する前記リッジ間に形成する
 ことを特徴とする半導体装置の作製方法。

【請求項14】

請求項7乃至13のいずれか一において、前記結晶化を促進する金属元素は、Niであることを特徴とする半導体装置の作製方法。
 【請求項15】

請求項7乃至14のいずれか一において、スピンコーティング法、ディップ法、イオン注入法、又はスパッタリング法により前記非晶質半導体膜に結晶化を促進する金属元素を添加することを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【技術分野】

10

20

30

40

50

【0001】

本発明は結晶性の高い結晶性半導体膜を有する薄膜トランジスタ、並びに薄膜トランジスタを有する半導体装置、及びそれらを作製するための結晶化方法に関する。

【背景技術】

【0002】

最近、薄膜トランジスタを用いた高性能な半導体装置に関して研究が進められている。特に、高速性や高機能性が要求される半導体装置においては、高移動度を有する薄膜トランジスタ（以下、TFTとも表記する）を実現する必要がある。

【0003】

その半導体膜の結晶性を高める方法として、半導体膜にニッケル元素（Ni）を代表とする結晶性を促進させる金属元素を添加、成膜又は塗布しその後加熱処理を施し、結晶性半導体膜を形成する結晶化方法が行われている（例えば、特許文献1参照）。

10

【0004】

このような結晶化の工程において、Niを代表とする結晶化を促進する金属元素を用いることで、大粒径の結晶性半導体膜が得られ、粒界と粒界とが繋がる確率が高く、粒内欠陥が少ない結晶性半導体膜が得られた。

【0005】

また、加熱処理とは異なる結晶化方法として、レーザ照射により結晶化を行う方法が研究されている。従来のレーザ照射による結晶化方法は、非晶質若しくは多結晶のシリコン層に紫外線ビームをパルス状にして照射し、シリコン単結晶粒子群からなるシリコン薄膜を形成しているものがある（例えば、特許文献2参照。）。このレーザ結晶化は、矩形状の紫外線ビームの照射完了から次のビーム照射までの間における紫外線ビーム照射位置の移動量を40μm以下とし、且つ、移動方向に沿って測った紫外線ビームの幅に対する該移動量の割合を0.1乃至5%としている。そして得られたシリコン単結晶粒子は、基体の表面に対する選択方位が略<100>方位であることが開示されている。

20

【0006】

また、偏光方向を持ったレーザ光により結晶化を行う場合、レーザ照射条件を最適化することにより、偏光方向と垂直な方向にいわゆるリッジが生じることが報告されている（非特許文献1参照）。非特許文献1では、リッジの間隔はレーザ光の波長と照射角度に依存し、p波に偏光されたレーザ光において / (1 ± sin) で表すことができると記載されている。

30

【0007】

特に、非特許文献1の図2(a)には、線状のパルスレーザを一回照射すると、リッジは線状に形成されることが開示されている。そして、非特許文献1の図2(b)には、一度目のレーザ照射方向と90度をなすように2度目の線状のパルスレーザを照射すると、リッジは格子状に形成されることが開示されている。

【0008】

そして非特許文献1では、ガラス基板上に形成された非晶質珪素膜に対して、基板温度を350°とし、超真空、且つ基板と同温度に保持された成膜室でNd:YAGのパルスレーザを照射した実験が報告されている。

40

【特許文献1】特開平7-161634号公報

【特許文献2】特開平10-41234号公報

【非特許文献1】Y.Nakata,A.Shimoyama and S.Horita著、「AM-LCD2000」、p.265-268

【発明の開示】

【発明が解決しようとする課題】

【0009】

特許文献1による結晶化方法によると、約200μm~300μmもの大きさを有する柱状の結晶の集合（ドメインとも呼ぶ）が多数形成され、一つのドメインにおける結晶は同じ結晶配向を有する。また、隣りあうドメインとは、配向が異なっており、ドメイン間

50

に境界を有する。この一つのドメイン内に収まるようにチャネル形成領域を配置して TFT を形成すれば、高い電気特性が得られる。

【 0 0 1 0 】

しかし、ドメインはランダムに形成され、形成された一つドメインの内に TFT のチャネル形成領域が配置されるように作製することは困難であった。そのため、画素部や駆動回路部に配置される全ての TFT のチャネル形成領域をそれぞれ一つのドメイン内に形成することは困難となってしまう。

【 0 0 1 1 】

その結果、このような結晶質半導体膜を TFT の活性層（チャネル形成領域、不純物領域を含む島状半導体膜）に用いた場合、電気特性が高い長所を有する反面、隣りあうドメイン（異なる配向を有するドメイン）との境界の存在の有無、または、形成されるドメインのサイズの違いにより各々の TFT 特性に若干の差、即ちバラツキが生じる恐れがある。

【 0 0 1 2 】

画素部や駆動回路部に配置される TFT に電気特性のバラツキがあれば、各画素電極に印加する電圧や電流のバラツキが生じ、これが表示むらとなって観察者の目に映ることになる。

【 0 0 1 3 】

現在の時点では、このバラツキは許容範囲内であり、問題ない程度であるが、今後、画素サイズの微細化がさらに進み、より高精細な画像が求められた場合、このバラツキが非常に重大な問題になってくると考えられる。将来、さらにゲート配線幅の微小化とともにチャネル形成領域のサイズ（チャネル幅）が微小化するため、ドメインとドメインとの境界をチャネル形成領域に有する TFT が形成される恐れが生じ、その TFT 特性（移動度、S 値、オン電流値、オフ電流値等）は境界のないチャネル形成領域を有する TFT と比べて差が生じ、それが表示むらを招くと考えられる。

【 0 0 1 4 】

そのため、チャネル形成領域が一つの結晶粒のみ有するように形成された薄膜トランジスタ、及びその作製方法に大きな期待がかかっている。

【 0 0 1 5 】

また特許文献 2 による結晶化方法は、矩形状の紫外線ビームの照射完了から次のビーム照射までの間における紫外線ビーム照射位置の移動量を $40 \mu m$ 以下とし、且つ、移動方向に沿って測った紫外線ビームの幅に対する該移動量の割合を 0.1 乃至 5 % としており、実施例 1 において、ある位置における非晶質のシリコン層は 100 回、パルス状の紫外線レーザに曝されている。

【 0 0 1 6 】

このような結晶化方法では、レーザを 100 回といった多数回、シリコン層へ照射するため、処理時間がかかるてしまう。

【 0 0 1 7 】

特に、Ni との金属を用いて配向性を制御して形成された結晶性半導体膜にレーザを多数回照射する場合、その配向性を維持することは不可能となる。つまり、特許文献 1 に示すように、金属元素を用いて配向性が制御された結晶性半導体膜を形成した後、特許文献 2 に示す条件のように、レーザを多数回照射させると、配向性が制御された結晶性半導体膜を維持することができない。

【 0 0 1 8 】

また非特許文献 1 に示すように、真空に保たれた成膜室において、基板温度を 350 後に保持した状態で、Nd : YAG レーザを照射する条件で、二度目のレーザ照射を一度目のレーザ照射と 90 度をなすように照射しないとリッジは格子状に形成されないと、レーザ処理に時間がかかるってしまう。その結果、薄膜トランジスタ、半導体装置の作製に時間がかかり、量産には不向きである。

【 0 0 1 9 】

10

20

30

40

50

そこで本発明は、結晶性半導体膜を有する薄膜トランジスタ、特にチャネル形成領域が一つの結晶粒のみ有するように形成された薄膜トランジスタ、及びその作製方法を提供することを課題とする。そして本発明は、結晶化を促進する金属元素を用いた配向性を制御可能な結晶化方法であって、一度のレーザ照射により、結晶粒径の小さく、且つ等間隔で格子状に整列した結晶粒を有する結晶性半導体膜、及び結晶性半導体膜の作製方法を提供することを課題とする。そして、該薄膜トランジスタを有する半導体装置、及びそれらの作製方法を提供することを課題とする。

【課題を解決するための手段】

【0020】

上記課題を鑑み本発明は、非晶質半導体膜にパルス発振型のレーザ（以下、パルスレーザと表記する）を照射することにより、結晶粒が整列した結晶性半導体膜を形成し、該結晶性半導体膜を有する薄膜トランジスタを形成することを特徴とする。特に本発明において、非晶質半導体膜に結晶化を促進する金属元素（以下、単に金属元素とも表記する）を添加して結晶性半導体膜を形成した後に、パルスレーザを照射すると好ましい。

10

【0021】

なお本発明において、金属元素はニッケル（Ni）、鉄（Fe）、コバルト（Co）、パラジウム（Pd）、白金（Pt）、銅（Cu）、金（Au）、銀（Ag）インジウム（In）、スズ（Sn）などであり、これらから選ばれた一種又は複数種を用いることができる。

【0022】

20

なお結晶粒が整列した結晶性半導体膜とは、パルスレーザを非晶質半導体膜に照射することにより、リッジが格子状に整列し、該リッジ間に結晶粒が形成された結晶性半導体膜を指す。なおリッジとは、結晶粒がぶつかり合う点に形成される膜の不規則な隆起点、凸部であり、例えば図6のSEM写真に示すように結晶粒がぶつかる点に形成される。そしてリッジが格子状に整列するとは、特に薄膜トランジスタを形成する領域でリッジが概ね格子状に整列していればよく、結晶性半導体膜の全体に渡ってリッジが格子状に整列している必要はない。

【0023】

特に本発明は、結晶粒の大きさ、つまりリッジの間隔は結晶性半導体膜に照射するパルスレーザの発振波長（以下、単に波長とも表記する）と同程度の間隔で形成されることを特徴とする。そして、結晶粒の大きさをパルスレーザの波長で制御することを特徴とする。さらに、結晶粒の大きさは、結晶性半導体膜に照射するパルスレーザの入射角度により制御してもよい。なお、入射角度は $0 < \theta < 90^\circ$ 、好ましくは $20^\circ \sim 45^\circ$ とする。

30

【0024】

かつ本発明は、一度のパルスレーザ照射により格子状に整列したリッジを形成することができる。なお、一度のパルスレーザ照射とは、被照射物となる非晶質半導体膜、又は結晶性半導体膜に対して、一度走査する場合を指す。但し、結晶性半導体膜のレーザを照射されるある面（ある照射面）では、複数ショットのパルスレーザが照射される。例えば、半導体膜の膜厚が 50 nm 前後の場合、パルス発振型のエキシマレーザを用いて、 350 mJ/cm^2 で、 $20 \sim 40$ ショットの条件で照射する。

40

【0025】

本発明において、パルスレーザは光学系を用いて線状に加工すると好ましい。なお「線状」とは、厳密な意味で「線」を意味しているのではなく、アスペクト比の大きい長方形（もしくは長楕円形）を意味する。例えば、アスペクト比が2以上（好ましくは10~10000）のものを線状と呼ぶが、線状が矩形状に含まれることに変わりはない。その結果、大面積を照射することができ、量産性を高めることができる。

【0026】

本発明ではパルスレーザとして、Arレーザ、Krレーザ、エキシマレーザ、YAGレーザ、 Y_2O_3 レーザ、 YVO_4 レーザ、YLFレーザ、 YAlO_3 レーザ、ガラスレーザ、ルビ

50

レーザ、アレキサンドライドレーザ、Ti：サファイヤレーザ、銅蒸気レーザまたは金蒸気レーザのうち一種または複数種を用いることができる。

【0027】

本発明のように、結晶化を促進する金属元素を用いた結晶化を行う場合、該金属元素がTFTの電気特性に悪影響を与えるとき、該金属元素を除去、又は低減させる必要がある。これをゲッタリングという。

【0028】

本発明において、レーザを照射すると、Niを代表とする金属元素はリッジへ偏析する。そのため、ゲッタリングを行う場合、効率よくゲッタリングシンクへ金属元素を捕獲することができる。特に、レーザ照射後、リッジが形成された結晶性半導体膜上に、希ガスを添加された半導体膜をゲッタリングシンクとして形成するゲッタリング方法を用いるよい。つまり、結晶性半導体膜の先端となるリッジへNiを代表とする金属元素がすべて偏析しているため、リッジに最も近い位置へゲッタリングシンクを形成することで、ゲッタリング効率を高めることができる。または、結晶性半導体膜の所定領域をゲッタリングシンクとしてもよい。例えば、ソース・ドレイン領域となる不純物領域をゲッタリングシンクとして、金属元素を低減又は除去してもよい。これらゲッタリングシンクは、エッチング等により除去する必要がある。

10

【0029】

また本発明のように、結晶性半導体膜を形成すると、格子状に整列したリッジに金属元素が偏析している。また該リッジをフッ酸等により除去することで、ゲッタリング工程を行ふこともできる。この場合、ゲッタリングシンクを形成する必要はない。

20

【0030】

更に好ましくは、結晶性半導体膜に平坦化処理を施してもよい。

【0031】

以上のように形成される結晶性半導体膜を用いて薄膜トランジスタのチャネル形成領域のチャネル長方向の幅は0.2~0.8μmとするいわゆるサブミクロンTFTを提供することができる。その結果、チャネル形成領域は一つの結晶粒を有する、つまり結晶粒界を有さない薄膜トランジスタを形成することができる。また隣接するリッジ間にゲート電極を形成することができる。

30

【0032】

このような薄膜トランジスタを有する半導体装置において、画素部と駆動回路部に対してパルスレーザを打ち分けてもよい。

【発明の効果】

【0033】

本発明は、パルスレーザの照射により、結晶粒の大きさ、つまりリッジの間隔を制御して形成された結晶性半導体膜を得ることができる。さらに、結晶化を促進する金属元素を用いることにより、結晶粒の配向性を制御することができる。

【0034】

また特に、チャネル形成領域に一つの結晶粒が存在するように薄膜トランジスタを形成することにより、結晶粒界での悪影響が低減、又はなくなることができる。

40

その結果、電気特性が揃い、更に移動度の高い薄膜トランジスタを作製することができる。

【発明を実施するための最良の形態】

【0035】

以下に、本発明の実施の形態を図面に基づいて説明する。但し、本発明は多くの異なる態様で実施することが可能であり、本発明の趣旨及びその範囲から逸脱することなくその形態及び詳細を様々に変更し得ることは当業者であれば容易に理解される。従って、本実施の形態の記載内容に限定して解釈されるものではない。なお、実施の形態を説明するための全図において、同一部分又は同様な機能を有する部分には同一の符号を付し、その繰り返しの説明は省略する。

50

【0036】

(実施の形態1)

本実施の形態では、具体的な結晶性半導体膜の作製方法について説明する。

【0037】

まず図1(A)に示すように、絶縁表面を有する基板100上に下地膜101を形成する。基板100には、例えばバリウムホウケイ酸ガラスや、アルミニノホウケイ酸ガラスなどのガラス基板、石英基板、ステンレス(SUS)基板等を用いることができる。また、PET、PES、PENに代表されるプラスチックや、アクリル等の可撓性を有する合成樹脂からなる基板は、一般的に他の基板と比較して耐熱温度が低い傾向にあるが、作製工程における処理温度に耐え得るのであれば用いることが可能である。

10

【0038】

下地膜101は基板100中に含まれるNaなどのアルカリ金属やアルカリ土類金属が、半導体膜中に拡散し、半導体素子の特性に悪影響を及ぼすのを防ぐために設ける。よってアルカリ金属やアルカリ土類金属の半導体膜への拡散を抑えることができる酸化珪素や、窒化珪素、窒化酸化珪素などの絶縁膜を用いて形成する。本実施の形態では、プラズマCVD法を用いて窒化酸化珪素膜を10~400nm(好ましくは50~300nm)の膜厚になるように形成する。なお下地膜101は積層構造を有してもよく、例えば酸化窒化珪素膜を10~200nm(好ましくは50~100nm)、酸化窒化珪素膜を50~200nm(好ましくは100~150nm)の順に積層してもよい。第1の酸化窒化珪素膜は、酸素の成分と窒素の成分が同程度であり、組成比で示すと例えば、Si=32%、O=27%、N=24%、H=17%である。一方第2の窒化酸化珪素膜は、酸素の成分が窒素の成分より非常に多い膜であり、組成比で示すと例えば、Si=32%、O=59%、N=7%、H=2%である。

20

【0039】

ガラス基板、SUS基板またはプラスチック基板のように、アルカリ金属やアルカリ土類金属が多少なりとも含まれている基板を用いる場合、不純物の拡散を防ぐという観点から下地膜を設けることは有効であるが、石英基板など不純物の拡散がさして問題とならない場合は、必ずしも設ける必要はない。

【0040】

下地膜101上に非晶質半導体膜102を形成する。非晶質半導体膜102の膜厚は25~100nm(好ましくは30~60nm)とする。また非晶質半導体は珪素だけではなくシリコンゲルマニウムも用いることができ、シリコンゲルマニウムを用いる場合、ゲルマニウムの濃度は0.01~4.5atomic%程度であることが好ましい。本実施の形態では40nmの珪素を主成分とする半導体膜(非晶質珪素膜とも表記する)を用いる。

30

【0041】

次に図1(B)に示すように、好ましくは非晶質半導体膜102に金属元素を添加する。ここで添加とは、少なくとも結晶化が促進されるように非晶質半導体膜102の表面上に金属元素を形成することをいう。金属元素を添加することにより、低温で結晶化できるため好ましい。しかし高温の結晶化に耐えうる基板上に形成する場合等、金属元素を添加する必要はない。

40

【0042】

例えば、非晶質半導体膜102上にスピンドルコート法やディップ法といった塗布方法によりNi溶液(水溶液や酢酸溶液を含む)を塗布し、Niを含む物質103(但し、極めて薄いため膜として観測できない場合もある)を形成する。このとき非晶質半導体膜102の表面の濡れ性を改善し、非晶質半導体膜の表面全体に水溶液を行き渡らせるため、酸素雰囲気中のUV光の照射、熱酸化法、ヒドロキシラジカルを含むオゾン水又は過酸化水素による処理等により、酸化膜(図示しない)を10~50nmに成膜することが望ましい。また、イオン注入法によりNiイオンを非晶質半導体膜中に注入したり、Niを含有する水蒸気雰囲気中で加熱したり、ターゲットをNi材料としてArプラズマでス

50

パッタリングしてもよい。本実施の形態では、Ni酢酸塩10ppmを含有した水溶液をスピンコーティング法により塗布する。

【0043】

その後、非晶質半導体膜102を500～550で2～20時間かけて熱処理を行い、非晶質半導体膜を結晶化し結晶性半導体膜を形成する。このとき加熱温度を徐々に変化させると好ましい。最初の低温加熱工程により、非晶質半導体膜の水素等が出てくるため、結晶化の際の膜荒れを低減することができる。また磁場をかけて、その磁気エネルギーと合わせて結晶化させてもよいし、高出力マイクロ波を使用しても構わない。本実施の形態では、縦型炉を用いて500で1時間熱処理後、5504時間で熱処理を行う。

【0044】

次に結晶性半導体膜の表面に形成された酸化膜をフッ酸でエッティング除去した後、図1(C)に示すように、結晶化が行われた非晶質半導体膜102にパルスレーザ光104を照射する。なお本実施の形態では、結晶化が行われた非晶質半導体膜へパルスレーザを照射する場合で説明するが、非晶質半導体膜へパルスレーザを照射してもよい。つまり、半導体膜へパルスレーザを照射する。

【0045】

このときパルスレーザ光104は、結晶性半導体膜の全面に対して一度のみ走査を行うことにより、格子状に整列したリッジを形成することができる。本実施の形態では、パルス発振型のエキシマレーザ(XeCl、発振波長308nm)をエネルギー密度420mJ/cm²、25ショットの条件で照射する。このとき線状レーザの形状は、400μm×120mmである。

【0046】

すると図1(D)に示すように、結晶性半導体膜の表面にリッジと呼ばれる凸部105が整列して形成される。このリッジの大きさはレーザ照射条件に依存し、エネルギー密度、ショット数が多いほど増加する傾向がある。なおリッジとは、結晶粒がぶつかり合う点に形成される膜の不規則な隆起点、凸部であり、リッジが整列していることは、結晶粒106が整列していることになる。なお図1(D)はリッジの形状を模式的に示した断面図である。

【0047】

具体的には実施例1で示すが、図6(A)のSEM写真のように、リッジが整列して形成されており、同様に結晶粒が整列して形成されていることがわかる。なおSEM写真において、白く見える点がリッジとなっている。

【0048】

このリッジの整列間隔は、パルスレーザ光104の波長に依存している。すなわち本実施の形態では、発振波長308nmのエキシマレーザを照射するため、リッジの間隔、つまり結晶粒の大きさが概ね308nmとなり整列している。

【0049】

そのため、発振波長527nmのYLFを用いると、結晶粒の大きさは概ね527nmとなり整列した結晶性半導体膜を得ることができる。

【0050】

また例えばNd:YAGレーザの第2高調波(発振波長:532nm)を用いると、結晶粒の大きさは概ね532nmとなり整列した結晶性半導体膜を得ることができる。

【0051】

なおリッジ105には、結晶化を促進する金属元素が偏析している。例えば本実施の形態のように、金属元素にNiを用いて結晶性珪素膜を形成する場合、リッジにニッケルシリサイド(Ni₂Si₂、Ni₃Si₂、Ni₂Si等)が偏析する。このように結晶性珪素膜のリッジへニッケルシリサイドが偏析すると、リッジ外にはNiが存在しなくなっている、効果的にNiを代表とする金属元素を除去することができる。

【0052】

図1(E)には、リッジ105に金属元素が偏析した状態で不活性元素、例えばAr

10

20

30

40

50

が添加された非晶質半導体膜 107 を形成し、加熱処理を行うゲッタリング工程を施す。なお、リッジ 105 を除去した状態でゲッタリング工程を施してもよい。

【0053】

非晶質半導体膜 107 は、Si を有するターゲットを用いたスパッタリング法、又は CVD 法により形成することができる。例えばスパッタリング装置において、高周波電源を動作させてターゲットに高周波を印加し、さらに永久磁石を用いて磁場をかけるとよい。なおターゲット (12 インチサイズ) に印加する電力は 0.5 ~ 3 kW とする。またこのとき、基板 100 を室温 (25) ~ 300 に加熱すると好ましい。すると、ゲッタリングシンクとなる非晶質半導体膜 107 が形成される。より好ましくは、基板 100 上方から加熱されたアルゴンガスを供給し、非晶質半導体膜 107 の成膜面と反対の面 (非成膜面) に吹き付けるとよい。この加熱されたアルゴンガスの流量は 10 ~ 50 sccm 程度とすればよい。なお処理時間は成膜条件やスループットを考慮する必要があるが、1 ~ 20 分、好ましくは 5 分程度とする。

【0054】

なお非晶質半導体膜 107 を半導体膜上に形成する場合、濡れ性を向上させ、膜剥がれがないように酸化膜を形成すると好ましい。酸化膜は、オゾン水、又は硫酸、塩酸又は硝酸等の過酸化水素水を混同させた水溶液で処理することにより形成される薄い膜 (ケミカルオキサイド) を用いることができる。他の方法としては、酸素雰囲気中でのプラズマ処理や、酸素含有雰囲気中で紫外線照射することによりオゾンを発生させて酸化処理を行つてもよい。

【0055】

本実施の形態では、図 1 (D) に示すように、結晶性半導体膜にレーザ光を照射すると、半導体膜表面には酸化膜が形成される。そのため酸化膜を除去せずに、酸化膜を利用して非晶質半導体膜 107 を形成することができる。

【0056】

さらに、不純物領域の一部へ不純物元素を注入してゲッタリングシンクとし、加熱を行うゲッタリング工程を行っても構わない。

【0057】

なお本実施の形態では、パルスレーザ結晶化後に、ゲッタリング工程を施すため、結晶性半導体膜中の非晶質状態の半導体膜を低減した後に、ゲッタリング工程を行うことができる。そのため、結晶化を促進させる金属元素を効率よくゲッタリングシンクへ捕獲することができる。なお、ゲッタリング工程後にパルスレーザ結晶化を行っても構わない。

【0058】

その後図 1 (F) に示すように、ウェットエッティング、ドライエッティング、又は CMP 法 (Chemical Mechanical Polishing、化学的・機械的ポリッシング) による研磨などを用いて、非晶質半導体膜 107 を除去する。例えば、ヒドラジンやテトラエチルアンモニウムハイドロオキサイト (TMAH、化学式: (CH₃)₄NOH) を代表とするアルカリ性溶液を使用したウェットエッティングにより非晶質半導体膜 107 の除去ができる。

【0059】

その後酸化膜を、フッ酸系のエッティング溶液を用いてウェットエッティングにより除去する。またフッ酸系のエッティング溶液は、界面活性剤が含まれていると好ましい。

【0060】

なお薄膜トランジスタのチャネル形成領域、ドレイン領域、又はソース領域にニッケルシリサイド等が存在すると電流のバスとなり、オフ電流増大の原因となる。そのため、本実施の形態のように金属元素を効率的にゲッタリングすることは結晶性半導体膜を形成する工程において重要である。

【0061】

リッジの除去を行わずに、非晶質半導体膜 107 と、酸化膜のみを除去する場合、リッジ 105 が残ってしまうため、この時点で結晶性半導体膜表面に平坦化処理を施してもよ

10

20

30

40

50

い。平坦化処理の方法は、実施の形態2を参照すればよい。

【0062】

このように形成された結晶性半導体膜を、図2(A)に示すように、所定の形状にパターニングし、島状の結晶性半導体膜111、112を形成する。なお図2では、結晶性半導体膜に対して平坦化処理を行わない構成を例示する。そして、フッ酸を含むエッチャントで島状の結晶性半導体膜111、112の表面を洗浄し、結晶性半導体膜111、112を覆うゲート絶縁膜113を形成する。ゲート絶縁膜113はプラズマCVD法またはスパッタ法を用い、厚さを10～150nm、サブミクロンTFTの場合好ましくは10～50nmとしてシリコンを含む絶縁膜で形成する。本実施の形態では、プラズマCVD法により30nmの厚さで酸化窒化珪素膜(例えば、組成比Si=32%、O=59%、N=7%、H=2%の膜)で形成する。勿論、ゲート絶縁膜は酸化窒化珪素膜に限定されるものではなく、他のシリコンを含む絶縁膜を単層または積層構造として用いても良い。

【0063】

ゲート絶縁膜を形成するとき、リッジ105が残っているとゲート絶縁膜が切断される恐れがある。特に薄膜トランジスタのサイズを小さくする場合、それに伴ってゲート絶縁膜が薄くなる。本実施の形態においても、50nmの厚さでゲート絶縁膜を形成しているため、上記問題は無視できない。そのため、平坦化処理を行うと好ましい。平坦化処理の方法は、実施の形態2を参照すればよい。

【0064】

また特に、ゲート電極下のゲート絶縁膜が断線することが問題となる。そのため本実施の形態では、以下に示すように隣接するリッジ間にゲート電極を形成するように、設計することを特徴とする。

【0065】

その後図2(B)に示すように、ゲート電極となる導電膜114を形成する。導電膜は、Ta、W、Ti、Mo、Al、Cuから選ばれた元素、または前記元素を主成分とする合金材料もしくは化合物材料で形成すればよく、単層であっても積層であってもよい。本実施の形態では、ゲート絶縁膜113を覆うように、膜厚50nmの窒化タンタル膜、膜厚370nmのタンゲステン膜を順次積層して形成して導電膜114とする。

【0066】

そして、感光剤を有する樹脂をスピンドルコート法により塗布し、ステッパーを用いて露光しマスクパターンを転写する。すると、幅(本実施の形態において幅とは、チャネル形成領域のチャネル長方向の幅をいう)0.3～1μmを有するマスク115、116が形成される。

【0067】

図2(C)に示すように、マスク115、116を用いて導電膜114をエッチングする。エッチングは、ドライエッチング、又はウェットエッチングを用いることができ、本実施の形態では、CF₄とO₂の混合ガスを用いてドライエッチングを行う。すると、等方的にエッチングされる場合があり、マスク115、116の幅より細く導電膜がエッチングされてゲート電極117、118が形成される。もちろん導電膜114が、マスク115、116と同一幅にエッチングされることもある。なお、ゲート電極117、118は隣接するリッジ間に形成される。このときゲート電極の幅は、0.2～0.8μmとなっている。すなわちチャネル形成領域の幅が、0.2～0.8μmとなっている。

【0068】

その後、ゲート電極117、118をマスクとして不純物元素を添加する。不純物元素としては、P(リン)やB(ボロン)を用いることができる。

【0069】

すなわち、このようにゲート電極を形成すると、チャネル形成領域は、パルスレーザの発振波長と同程度の大きさに形成された結晶粒を一つ有することができる。本実施の形態では、308nmの発振波長を有するエキシマレーザを用いて結晶化を行うため、結晶粒の大きさ(幅)は概ね308nmとなっており、その上に0.3μmの幅を有するゲー

10

20

30

40

50

ト電極を形成することにより、チャネル形成領域が一つの結晶粒を有するTFT、いわゆるサブミクロンTFTを形成することができる。

【0070】

その後好ましくは、ゲート電極117、118上に、酸化窒化珪素膜、酸化シリコンなどの絶縁膜からなるパッシベーション膜を形成する。その後、クリーンオーブンを用いて、300～550で1～12時間加熱し、半導体膜の水素化を行う。

【0071】

そして図2(D)に示すように、ゲート電極117、118上に層間絶縁膜119を形成する。層間絶縁膜119は、無機材料又は有機材料を有する絶縁膜により形成することができる。本実施の形態では、酸化珪素を有する絶縁膜を用いて1.05μmに形成する。

10

【0072】

次いで図2(E)に示すように、ソース領域、及びドレイン領域と接続される配線120～123(ソース配線、又はドレイン配線ともいう)を形成し、nチャネル型TFT124、pチャネル型TFT125が形成される。

【0073】

なお、本実施の形態では、ソース・ドレイン領域を有するTFT構造を例示したが、LDD構造を有するTFT、GOLD構造を有するTFTを形成することができる。

【0074】

そして、以上のように形成された薄膜トランジスタを有する半導体装置を作製することができる。半導体装置は、集積回路や半導体表示装置であって、特に液晶表示装置、有機発光素子に代表される発光素子を各画素に備えた発光装置、DMD(Digital Micromirror Device)、PDP(Plasma Display Panel)、FED(Field Emission Display)等の半導体表示装置の画素部及び駆動回路部に薄膜トランジスタを用いることができる。

20

【0075】

特に結晶粒を小さくすることができるため、集積回路を有するCPUの薄膜トランジスタのように、チャネルサイズが小さい薄膜トランジスタに好適である。

【0076】

また半導体表示装置において、画素部と駆動回路部とにおいて結晶性半導体膜を作り分けてもよい。詳細は実施の形態5を参照すればよい。

30

【0077】

以上により、格子状に整列した結晶粒を有する結晶性半導体膜を有する薄膜トランジスタ、特にチャネル形成領域が一つの結晶粒のみ有するように形成された薄膜トランジスタ、及びその作製方法を提供することができる。チャネル形成領域に一つの結晶粒が存在するように薄膜トランジスタを形成することにより、結晶粒界での悪影響が低減、又はなくなることができる。その結果、電気特性が揃い、更に移動度の高い薄膜トランジスタを作製することができる。

【0078】

(実施の形態2)

40

本実施の形態では、半導体膜の平坦化処理について説明する。

【0079】

図1(D)のように、パルスレーザを照射すると半導体膜表面にリッジ105が形成される。このリッジがTFT特性等の弊害となる場合、平坦化処理を施すとよい。

【0080】

例えば、パルスレーザを大気中で行った後、レーザ照射室へ窒素を導入し、窒素を混入した状態でパルスレーザを照射することでリッジの高さが低減され、平坦性を向上させることができる(図8(A)参照)。このとき、レーザ照射室の窒素濃度が高すぎると、リッジが消失する、具体的には格子状に整列した結晶粒の整列が変化する場合があるため、窒素濃度と酸素濃度の比率に注意が必要である。このようなレーザ照射室の雰囲気を制

50

御する平坦化処理は、処理室の移動がなく処理時間が短い。

【0081】

また、CMP法(Chemical Mechanical Polishing、化学的・機械的ポリッシング)による研磨を行って平坦性を向上させることができる(図8(B)参照)。また、CF₄、又はNF₃等のフッ化ガスを用いたドライエッチによるエッチバックを行ってもよい。また、パルスレーザ照射時に形成される酸化膜をHF処理により除去してもよい。酸化膜が除去されることにより、平坦性が向上し、更に加えて一部のリッジを伴って酸化膜が除去されることもある。

【0082】

これら場合、結晶性半導体膜表面の除去する厚みにもよるが、最も平坦性が高い結晶性半導体膜を得ることができる。

【0083】

また特にリッジを除去するために、フッ酸系のエッティング溶液を用いてウェットエッティングすればよい。またフッ酸系のエッティング溶液は、界面活性剤が含まれていると好ましい。リッジを除去する場合、リッジを除去する際に、くぼんだ穴(凹部)130が形成される(図8(C)参照)。そこで、リッジが除去された結晶性半導体膜表面に平坦化処置を施すとよい。例えば、酸素が存在しないガス雰囲気、つまり不活性ガス雰囲気中でレーザ光を照射するとよい。具体的には、窒素ガス雰囲気で、パルス発振型のエキシマレーザ(XeCl、発振波長308nm)をエネルギー密度480mJ/cm²、12ショットの条件で照射し平坦化処理を行う。

【0084】

特に薄膜トランジスタを形成す場合、ゲート電圧印加時、リッジの先端に電界集中が生じる恐れがある。そのため、リッジ105を除去し、さらに平坦化すると好ましい。

【0085】

なお、以上の平坦化処理により多少の影響ができる可能性はあるが、結晶粒の整列状態は保持されている。

【0086】

このように平坦化処理を行った後に、ゲッタリング工程を行うことができる。またゲッタリング工程後に、リッジの平坦化処理を行ってもよい。

【0087】

このように、半導体表面の荒れを抑えることができ、界面準位密度のばらつきによって生じる閾値のばらつきを抑えることができる。

【0088】

もちろん半導体膜表面の平坦性が問題とならない場合は、平坦化処理を行う必要はない。

【0089】

本実施の形態は、上記の実施の形態と自由に組み合わせることができる。

【0090】

(実施の形態3)

本実施の形態では、実施の形態1と異なる方法による結晶性半導体膜の作製方法について説明する。

【0091】

図3(A)には、実施の形態1と同様に、非晶質半導体膜102にNi酢酸塩10p⁻⁶mを含有した水溶液をスピンドルコート法により塗布する状態を示す。その後、非晶質半導体膜102を500~550℃で2~20時間かけて熱処理を行い、非晶質半導体膜を結晶化し結晶性半導体膜を形成する。

【0092】

そして図3(B)に示すように、パルスレーザ光104を、照射角度(0° < θ < 90°)を有するように斜めに照射する。なおレーザ条件は実施の形態1と同様であり、パルス発振型のエキシマレーザ(XeCl、発振波長308nm)をエネルギー密度420

10

20

30

40

50

mJ/cm^2 、25ショットの条件で照射する。

【0093】

すると図3(C)に示すようにリッジ105の間隔は、パルスレーザの発振波長より長くなるように形成される。つまり結晶粒106は、パルスレーザの発振波長より大きくなるように形成される。本実施の形態では、 $\theta = 30^\circ$ で入射したため、結晶粒106の大きさは2倍となり、概ね 616nm となる。このとき、斜め方向と垂直な方向への結晶粒の大きさはパルスレーザの波長と同程度である概ね 308nm となる。すなわち、結晶粒は $308\text{nm} \times 616\text{nm}$ となる。

【0094】

このように、パルスレーザ光104の入射角度を制御することにより、結晶粒106の大きさを変えることができる。特に、結晶粒を大きくすることができる。

【0095】

その後実施の形態2に示すような平坦化処理を施すと好ましい。そして図3(D)に示すように、実施の形態1と同様な工程によりゲート電極117、118、ゲート電極を覆ってパッシベーション膜126、及び層間絶縁膜119、及び配線120～123、を有する薄膜トランジスタを形成することができる。

【0096】

本実施の形態においても、チャネル形成領域が一つの結晶粒を有するようにゲート電極117、118を形成することができる。特に、本実施の形態のようにパルスレーザ光104を斜めから照射することにより、結晶粒106を大きく形成することができ、それに伴ってゲート電極117、118の幅を大きくすることができる。そのため、チャネル形成領域に一つの結晶粒を有する薄膜トランジスタを形成する場合、マージンが広がり精度よく形成することができる。

【0097】

以上により、格子状に整列した結晶粒を有する結晶性半導体膜を有する薄膜トランジスタ、特にチャネル形成領域が一つの結晶粒のみ有するように形成された薄膜トランジスタ、及びその作製方法を提供することができる。チャネル形成領域に一つの結晶粒が存在するように薄膜トランジスタを形成することにより、結晶粒界での悪影響が低減、又はなくなることができる。その結果、電気特性が揃い、更に移動度の高い薄膜トランジスタを作製することができる。

【0098】

本実施の形態は、上記の実施の形態と自由に組み合わせることができ、特に斜めにパルスレーザを照射する工程以外は実施の形態1と同様にして薄膜トランジスタを作製することができる。そして結晶性半導体膜の平坦化処理については実施の形態2を組み合わせることができる。

【0099】

(実施の形態4)

本実施の形態では、実施の形態1、3と異なる方法による結晶性半導体膜の作製方法について説明する。

【0100】

図4(A)には、実施の形態1と同様に、非晶質半導体膜102を形成する状態を示す。その後図4(B)に示すように、非晶質半導体膜102を希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする気体をプラズマ化した雰囲気中に曝す。これらの元素のプラズマ化は、プラズマ発生装置(プラズマCVD装置、ドライエッティング装置等)を用いて、30秒～20分(好ましくは3～15分)かけて行うことができる。さらに、ガスの流量を50～300sccm、基板の温度を200～500度、RFを100～400Wとして処理すると好ましい。

【0101】

そして図4(C)に示すように、非晶質半導体膜102にN_i酢酸塩10ppmを含有した水溶液103をスピンドルティング法により塗布する。その後、非晶質半導体膜1

10

20

30

40

50

02を500～550で2～20時間かけて熱処理を行い、非晶質半導体膜を結晶化し結晶性半導体膜を形成する。

【0102】

もちろん、非晶質半導体膜102上に金属元素を添加した後、プラズマ化した希ガス元素、窒素およびアンモニアから選ばれた一種または複数種を主成分とする雰囲気に曝す処理を行ってもよい。

【0103】

そして図4(D)に示すように、パルスレーザ光104を照射する。なおレーザ条件は実施の形態1と同様であり、パルス発振型のエキシマレーザ(XeCl、発振波長308nm)をエネルギー密度420mJ/cm²、25ショットの条件で照射する。

10

【0104】

すると図4(E)に示すようにリッジ105の間隔は、パルスレーザの発振波長と同程度に形成される。すなわち本実施の形態では、発振波長308nmのエキシマレーザを照射するため、リッジの間隔、つまり結晶粒の大きさが概ね308nmとなり整列している。

【0105】

その後実施の形態2に示すような平坦化処理を施すと好ましい。そして図4(F)に示すように、実施の形態1と同様な工程によりゲート電極117、118、ゲート電極を覆ってパッシベーション膜126、及び層間絶縁膜119、及び配線120～123、を有する薄膜トランジスタを形成することができる。

20

【0106】

本実施の形態のようにプラズマ処理を行うことにより、金属元素の使用量を増加することなく、該金属元素を用いて得られる結晶質半導体膜の結晶粒を小さくすることができる。その結果、サブミクロンTFTを形成することができる。

【0107】

以上により、格子状に整列した結晶粒を有する結晶性半導体膜を有する薄膜トランジスタ、特にチャネル形成領域が一つの結晶粒のみ有するように形成された薄膜トランジスタ、及びその作製方法を提供することができる。チャネル形成領域に一つの結晶粒が存在するように薄膜トランジスタを形成することにより、結晶粒界での悪影響が低減、又はなくなることができる。その結果、電気特性が揃い、更に移動度の高い薄膜トランジスタを作製することができる。

30

【0108】

本実施の形態は、上記の実施の形態と自由に組み合わせることができ、特にプラズマ処理工程以外は実施の形態1と同様にして薄膜トランジスタを作製することができる。さらにパルスレーザを斜めに照射する工程を有する実施の形態2と組み合わせができる。そして結晶性半導体膜の平坦化処理については実施の形態2を組み合わせができる。

【0109】

(実施の形態5)

本実施の形態では、結晶性半導体膜を有するアクティブマトリクス基板の作製方法について説明する。なおアクティブマトリクス基板とは、実施の形態1乃至4に記載の薄膜トランジスタが形成された基板を指す。具体的には薄膜トランジスタがマトリクス状に形成された画素部と、複数の薄膜トランジスタが形成された駆動回路部を有する基板である。

40

【0110】

図5(A)には、アクティブマトリクス基板の上面図を示す。基板401上に画素部402、信号線駆動回路403、第1の走査線駆動回路404、第2の走査線駆動回路405が形成されている。

【0111】

このようなアクティブマトリクス基板において、全体へパルスレーザを照射して結晶化

50

を行ってもよいが、必要とされるTFTの電気特性に応じてパルスレーザを打ち分けると好ましい。例えば、信号線駆動回路や走査線駆動回路を有する駆動回路部では、高移動度を有するTFTが設けられると好ましい。一方、画素部ではバラツキの少ないTFTが設けられると好ましい。

【0112】

そこで、パルスレーザを照射する照射領域と、照射しない非照射領域とに分ける。例えば、図5(B)に示すA-A'断面図のように、第1の走査線駆動回路404、及び第2の走査線駆動回路405を照射領域とし、画素部402を非照射領域とすることができる。この場合、パルスレーザ光104が非照射領域に当たらないようにするために、メタルマスク132を設けた状態でレーザ照射を行うこともできる。

10

【0113】

さらに、非晶質半導体膜への金属元素の添加を行う領域と行わない領域を設けても構わない。

【0114】

またさらに画素部内においても結晶性半導体膜を作り分けることができる。例えば、画素部が有するTFT、特に発光素子と接続される駆動用TFTと、容量素子とを打ち分けることができる。駆動用TFTがばらつくと、それに駆動される発光素子や液晶素子による表示がばらついてしまう。一方容量素子にリッジが形成されると、リーク電流が発生する恐れがある。そのため画素部のTFT、特に駆動用TFTにのみレーザ結晶化を行い、容量素子にはレーザ結晶化を行わないようにしてもよい。

20

【0115】

例えば、容量素子形成領域にマスクを設けて、パルスレーザが照射されないようにすればよい。具体的には、少なくとも容量素子上にマスクとして屈折率のより高い膜と、屈折率のより低い膜とを順次積層し積層膜を形成する。このとき照射レーザの波長を λ 、それぞれの屈折率をnとすると、膜厚が $(\lambda/4) \cdot n$ を満たすように積層するとよい。このとき、積層膜全体の膜厚は、数百nm～数μmとなるように形成する。画素部全面にパルス発振型のエキシマレーザ(発振波長308nm)を照射する場合、厚さ42nmのSiON膜を、厚さ36nmのITO膜を順に形成した積層膜を形成することができる。

【0116】

エキシマレーザは積層膜により屈折するため、容量素子へレーザは照射されない、又はエネルギーが低減されて照射される。そのため、積層膜が形成された容量素子はリッジが形成されない、又はリッジの高さが低減されている。その結果、リーク電流を低減することができる。なお容量素子以外のあってリッジを形成したくない領域に積層膜を形成してもよい。

30

【0117】

また全面にパルスレーザを照射し、特にリッジの形成を防止したい容量形成領域へ連続発振型レーザ(CWレーザ)を照射し、溶融させてリッジを平坦化してもよい。さらにこの場合、金属元素であるNiを用いて結晶化を行い、配向性を制御した領域も溶融するため、配向性がランダムとなる。

【0118】

以上のように、画素部において、所定箇所にパルスレーザを照射することによりTFTのバラツキを低減させ、且つ他の箇所にパルスレーザを照射しないことにより容量素子からのリーク電流を防止することができる。

40

【0119】

本実施の形態において、アクティブマトリクス基板は画素部と、信号線駆動回路部、走査線駆動回路部等の駆動回路部が一体形成されている構成を例示したが、画素部と、駆動回路部とを必ずしも一体形成する必要はない。信号線駆動回路部、走査線駆動回路部をICチップにより形成してバンプ等により接続してもよい。特に、信号線駆動回路をICチップにより形成して、異方導電性フィルム(ACF: Anisotropic Conductive Film)やフレキシブルプリント基板(FPC: Flexible p

50

rinted circuit)を介したり、COF法やTAB法を用いて信号線や走査線を代表とする配線と接続することができる。

【0120】

本実施の形態は、上記の実施の形態と自由に組み合わせることができる。

【0121】

(実施の形態6)

本実施の形態では、結晶性半導体膜を有する半導体装置の一例である発光装置について説明する。

【0122】

図9(A)には、第1の基板1210上に信号線駆動回路1200、走査線駆動回路1201、及び画素部1202が形成された発光装置を示す。 10

【0123】

図9(B)は表示装置のA-A'の断面図を示し、第1の基板1210上に、nチャネル型TFT1223とpチャネル型TFT1224とを有するCMOS回路を備えた信号線駆動回路1200を示す。nチャネル型TFT1223とpチャネル型TFT1224とは、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成される。特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成されたTFTである。信号線駆動回路1200や走査線駆動回路1201を形成するTFTは、CMOS回路、PMOS回路又はNMOS回路で形成してもよい。 20

【0124】

画素部1202は、スイッチング用TFT1221及び駆動用TFT1212を有する。スイッチング用TFT1221及び駆動用TFT1212とは、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成される。特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成されたTFTである。なお、画素部1202のTFTは信号線駆動回路1200や走査線駆動回路1201と比べると、高い結晶性を有する必要がない。また画素部1202は、駆動用TFT1212の一方の電極と接続された発光素子の第1の電極1213と、スイッチング用TFT1221及び駆動用TFT1212を覆い、発光素子の第1の電極1213に相当する位置に開口部を有する絶縁物1214と、第1の電極1213上に設けられた電界発光層1215と、対向して設けられた発光素子の第2の電極1216を有する発光素子1218とを有する。なお電界発光層は、有機材料、又は無機材料を有し、電子注入層、電子輸送層、発光層、正孔輸送層、正孔注入層等を適宜組み合わせて構成される。 30

【0125】

絶縁物1214はレジスト、ポリイミド、若しくはアクリル等の有機樹脂膜、又は窒化珪素、若しくは酸化珪素等の珪素を含む無機絶縁膜で形成すればよい。ここでは、絶縁物1214として、ポジ型の感光性アクリル樹脂膜を用いて形成する。なお有機樹脂膜等を用いる場合、水分や酸素の侵入を防止するため窒化珪素または窒化酸化珪素を主成分とする絶縁膜、または水素を含むDLC膜(Diamond Like Carbon)を形成するとよい。 40

【0126】

なお、後に形成する電極や電界発光層の段差被覆性を良好なものとするため、絶縁物1214の上端部又は下端部に曲率を有する曲面が形成されるようにすると好ましい。例えば、絶縁物1214の材料としてポジ型の感光性アクリルを用いた場合、絶縁物1214の上端部のみに曲率半径(0.2μm~3μm)を有する曲面を持たせるとよい。また、絶縁物1214として、感光性の光によってエッチャントに不溶解性となるネガ型、又は光によってエッチャントに溶解性となるポジ型のいずれも使用することができる。

【0127】

発光素子の第1の電極1213が駆動用トランジスタ1212の第1の電極と接している構成となっているため、発光素子の第1の電極1213の少なくとも下面は、半導体膜 50

の第1の電極領域とオーミックコンタクトのとれる材料とし、電界発光層と接する表面に仕事関数の大きい材料を用いて形成することが望ましい。例えば発光素子の第1の電極1213は、窒化チタン膜の単層としてもよいし、3層以上の積層を用いてもよい。

【0128】

発光素子の第1の電極1213、及び第2の電極1216として透光性を有する導電膜を用いれば両面発光型の発光装置を作製することができる。

【0129】

また第1の電極1213は非透光性、好ましくは反射性の高い導電膜とし、第2の電極1216は透光性を有する導電膜とすることができます。すると、光は封止基板側のみへ出射される上面出射型の発光装置を作製することができる。

10

【0130】

また第1の電極1213は透光性を有する導電膜とし、第2の電極1216は非透光性、好ましくは反射性の高い導電膜とすることができます。すると、光は基板側のみへ出射される下面出射型の発光装置を作製することができる。

【0131】

なお、光の出射方向とならない側に設けられた発光素子の電極に、反射性の高い導電膜を用いることにより光を有効利用することができる。

【0132】

なお画素構成により、第1の電極及び第2の電極のいずれも陽極、又は陰極となりうる。例えば、第1の電極を陽極とし、第2の電極を陰極とする場合で具体的な電極材料について説明する。

20

【0133】

陽極材料としては、仕事関数の大きい(仕事関数4.0eV以上)金属、合金、電気伝導性化合物、およびこれらの混合物などを用いることが好ましい。陽極材料の具体例としては、ITO(indium tin oxide)、酸化インジウムに2~20%の酸化亜鉛(ZnO)を混合したIZO(indium zinc oxide)の他、金(Au)、白金(Pt)、ニッケル(Ni)、タングステン(W)、クロム(Cr)、モリブデン(Mo)、鉄(Fe)、コバルト(Co)、銅(Cu)、パラジウム(Pd)、または金属材料の窒化物(TiN)等を用いることができる。

【0134】

30

一方、陰極材料としては、仕事関数の小さい(仕事関数3.8eV以下)金属、合金、電気伝導性化合物、およびこれらの混合物などを用いることが好ましい。陰極材料の具体例としては、元素周期律の1族または2族に属する元素、すなわちLiやCs等のアルカリ金属、およびMg、Ca、Sr等のアルカリ土類金属、およびこれらを含む合金(Mg:Ag、Al:Li)や化合物(LiF、CsF、CaF₂)の他、希土類金属を含む遷移金属を用いて形成することができる。但し、陰極は透光性を有する必要があるため、これら金属、又はこれら金属を含む合金を非常に薄く形成し、ITO等の金属(合金を含む)との積層により形成する。これら陽極、及び陰極は蒸着法、スパッタリング法等により形成することができる。

【0135】

40

また、電界発光層1215として、フルカラー表示とする場合、赤色(R)、緑色(G)、青色(B)の発光を示す材料を、それぞれ蒸着マスクを用いた蒸着法、またはインクジェット法などによって選択的に形成すればよい。具体的には、HILとしてCuPcやPEDOT、HTLとして-NPD、ETLとしてBCPやAlq₃、EILとしてBCP:LiやCaF₂をそれぞれ用いる。また例えばEMLは、R、G、Bのそれぞれの発光色に対応したドーパント(Rの場合DCM等、Gの場合DMQD等)をドープしたAlq₃を用いればよい。

【0136】

より具体的な電界発光層1215の積層構造は、赤色の発光を示す電界発光層を形成する場合、例えば、CuPcを30nm形成し、-NPDを60nm形成した後、同一の

50

マスクを用いて、赤色の発光層として DCM_2 及びルブレンが添加された Alq_3 を 40 nm 形成し、電子輸送層として BCP を 40 nm 形成し、電子注入層として Li が添加された BCP を 1 nm 形成する。また、緑色の発光を示す電界発光層を形成する場合、例えば、 $CuPc$ を 30 nm 形成し、 $-NPD$ を 60 nm 形成した後、同一の蒸着マスクを用いて、緑色の発光層としてクマリン $545T$ が添加された Alq_3 を 40 nm 形成し、電子輸送層として BCP を 40 nm 形成し、電子注入層として Li が添加された BCP を 1 nm 形成する。また、青色の発光を示す電界発光層を形成する場合、例えば、 $CuPc$ を 30 nm 形成し、 $-NPD$ を 60 nm 形成した後、同一のマスクを用いて発光層としてビス [2 - (2 - ヒドロキシフェニル) ベンゾオキサゾラト] 亜鉛 : $Zn(PBO)_2$ を 10 nm 形成し、電子輸送層として BCP を 40 nm 形成し、電子注入層として Li が添加された BCP を 1 nm 形成する。なお、上記電界発光層の積層構造に限定されない。
10

【 0137 】

以上、各色の電界発光層のうち、共通している $CuPc$ や $-NPD$ は、画素部全面に形成することができる。またマスクは、各色で共有することもでき、例えば、赤色の電界発光層を形成後、マスクをずらして、緑色の電界発光層、再度マスクをずらして青色の電界発光層を形成することができる。形成する各色の電界発光層の順序は適宜設定すればよい。

【 0138 】

また白色発光の場合、カラーフィルタ、又はカラーフィルタ及び色変換層などを別途設けることによってフルカラー表示を行ってもよい。カラーフィルタや色変換層は、第2の基板に設けた後、張り合わせればよい。
20

【 0139 】

さらに水分や酸素等による発光素子の劣化を防止するために、発光素子の第2の電極を覆って設けられた保護膜 1217 を有する。本実施の形態では保護膜 1217 にスパッタ法 (DC 方式や RF 方式) により得られる窒化珪素または窒化酸化珪素を主成分とする絶縁膜、または水素を含む DLC 膜を使用する。

【 0140 】

そして図 9 に示すように、発光素子の第2の電極 1216 は、接続領域の絶縁物 1214 に設けられた開口部 (コンタクト) から引き回し配線を介して、接続配線 1208 と接続される。接続配線 1208 は、異方性導電樹脂 (ACF) によりフレキシブルプリント基板 (FPC) 1209 に接続されている。そして、 FPC 1209 を介して外部入力信号となるビデオ信号やクロック信号を受け取る。ここでは FPC しか図示されていないが、この FPC にはプリント配線基板 (PWB) が取り付けられていてもよい。
30

【 0141 】

本実施の形態では、基板 1210 上に信号線駆動回路 1200 及び走査線駆動回路 1201 を形成したドライバ一体型の発光装置を示すが、信号線駆動回路及び走査線駆動回路は IC により形成し、 SOG 法や TAB 法により信号線、又は走査線等と接続してもよい。
。

【 0142 】

また加圧や加熱により ACF を接着するときに、基板のフレキシブル性や加熱による軟化のため、クラックが生じないように注意する。例えば、接着領域に硬性の高い基板を補助として配置したりすればよい。
40

【 0143 】

また第1の基板の周縁部にはシール材 1205 が設けられ、第2の基板 1204 と張り合わせられ、封止されている。シール材 1205 はエポキシ系樹脂を用いるのが好ましい。
。

【 0144 】

第2の基板 1204 で封止すると、保護膜 1217 との間に空間が形成される。空間には、不活性ガス、例えば窒素ガスを充填したり、吸水性の高い材料を形成して、水分や酸素の侵入を防止する。本実施の形態では、透光性を有し、吸水性の高い樹脂 1230 を形
50

成する。樹脂 1230 は透光性を有するため、発光素子からの光が第 2 の基板側へ出射される場合であっても、透過率を低減することなく形成することができる。

【0145】

以上のように、格子状に整列した結晶粒を有する結晶性半導体膜を有する薄膜トランジスタ、特にチャネル形成領域が一つの結晶粒のみ有するように形成された薄膜トランジスタを有する発光装置を作製することができる。

チャネル形成領域に一つの結晶粒が存在するように薄膜トランジスタを形成することにより、結晶粒界での悪影響が低減、又はなくなることができる。その結果、電気特性が揃い、更に移動度の高い薄膜トランジスタを作製することができ、高品質な発光装置を提供することができる。

10

【0146】

(実施の形態 7)

本実施の形態では、結晶性半導体膜を有する半導体装置の一例である液晶表示装置について説明する。

【0147】

図 10 (A) には、第 1 の基板 1210 上に信号線駆動回路 1200、走査線駆動回路 1201、及び画素部 1202 が形成された液晶表示装置を示す。

【0148】

図 10 (B) は表示装置の A - A' の断面図を示し、第 1 の基板 1210 上に、n チャネル型 TFT 1223 と p チャネル型 TFT 1224 とを有する CMOS 回路を備えた信号線駆動回路 1200 を示す。n チャネル型 TFT 1223 と p チャネル型 TFT 1224 とは、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成される。特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成された TFT である。信号線駆動回路 1200 や走査線駆動回路 1201 を形成する TFT は、CMOS 回路、PMOS 回路又は NMOS 回路で形成してもよい。

20

【0149】

画素部 1202 は、スイッチング用 TFT 1221 及び容量素子 1245 を有する。スイッチング用 TFT 1221 は、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成される。特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成された TFT である。容量素子 1245 は、不純物が添加された半導体膜と、ゲート電極とに挟まれたゲート絶縁膜により構成される。なお、画素部 1202 の TFT は信号線駆動回路 1200 や走査線駆動回路 1201 と比べると、高い結晶性を有する必要がない。スイッチング用 TFT 1211 の一方の電極と接続された画素電極 1250 を有し、n チャネル型 TFT 1223、p チャネル型 TFT 1224、画素電極 1250、及びスイッチング用 TFT 1211 を覆うように絶縁物 1214 が設けられている。

30

【0150】

対向基板となる第 2 の基板 1204 には、信号線駆動回路 1200 に相当する位置にブラックマトリクス 1253 が設けられ、少なくとも画素部に相当する位置にカラーフィルタ 1252 が設けられる。そして対向電極 1251 が形成された第 2 の基板 1204 に、ラビング処理を施し、第 1 の基板 1210 とスペーサ 1255 を介して張り合わせる。

40

【0151】

第 1 の基板 1210、及び第 2 の基板 1204 の間に液晶層を注入する。液晶層を注入する場合は、真空中で行うとよい。また第 1 の基板 1210 へ液晶層を滴下し、第 2 の基板 1204 で張り合わせてもよい。特に、大型基板になると液晶層を注入するより、滴下する方が好ましい。

【0152】

第 1 の基板 1210 と、第 2 の基板 1204 とをシール材 1205 を用いて接着する。第 1 の基板 1210 と、第 2 の基板 1204 とには適宜偏光板を設け、コントラストを高

50

めるとよい。

【0153】

以上のように、格子状に整列した結晶粒を有する結晶性半導体膜を有する薄膜トランジスタ、特にチャネル形成領域が一つの結晶粒のみ有するように形成された薄膜トランジスタを有する液晶表示装置を作製することができる。チャネル形成領域に一つの結晶粒が存在するように薄膜トランジスタを形成することにより、結晶粒界での悪影響が低減、又はなくなることができる。その結果、電気特性が揃い、更に移動度の高い薄膜トランジスタを作製することができ、高品質な液晶表示装置を提供することができる。

【0154】

(実施の形態8)

10

本発明を適用して作製される電子機器の一例として、デジタルカメラ、カーオーディオなどの音響再生装置、ノート型パーソナルコンピュータ、ゲーム機器、携帯情報端末(携帯電話、携帯型ゲーム機等)、家庭用ゲーム機などの記録媒体を備えた画像再生装置などが挙げられる。それら電子機器の具体例を図11に示す。

【0155】

図11(A)は表示装置であり、筐体2001、支持台2002、表示部2003、スピーカー部2004、ビデオ入力端子2005等を含む。表示部2003は、発光素子、又は液晶素子を有し、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成され、特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成されたTFTを有する。なお、表示部2003は、画素部と駆動回路部を有する。図11(B)はデジタルスチルカメラであり、本体2101、表示部2102、受像部2103、操作キー2104、外部接続ポート2105、シャッター2106等を含む。表示部2102は、発光素子、又は液晶素子を有し、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成され、特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成されたTFTを有する。なお、表示部2102は、画素部と駆動回路部を有する。図11(C)はノート型パーソナルコンピュータであり、本体2201、筐体2202、表示部2203、キーボード2204、外部接続ポート2205、ポインティングマウス2206等を含む。表示部2203は、発光素子、又は液晶素子を有し、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成され、特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成されたTFTを有する。なお、表示部2203は、画素部と駆動回路部を有する。

20

30

【0156】

図11(D)はモバイルコンピュータであり、本体2301、表示部2302、スイッチ2303、操作キー2304、赤外線ポート2305等を含む。表示部2302は、発光素子、又は液晶素子を有し、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成され、特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成されたTFTを有する。なお、表示部2302は、画素部と駆動回路部を有する。図11(E)は記録媒体を備えた携帯型の画像再生装置であり、本体2401、筐体2402、表示部A2403、表示部B2404、記録媒体読込部2405、操作キー2406、スピーカー部2407等を含む。表示部A2403は主として画像情報を表示し、表示部B2404は主として文字情報を表示する。表示部A2403、表示部B2404は、発光素子、又は液晶素子を有し、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成され、特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成されたTFTを有する。なお、表示部2403、2404は、画素部と駆動回路部を有する。図11(F)はゴーグル型ディスプレイであり、本体2501、表示部2502、アーム部2503を含む。表示部2502は、発光素子、又は液晶素子を有し、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成され、特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するよう

40

50

に形成されたTFTを有する。なお、表示部2502は、画素部と駆動回路部を有する。

【0157】

図11(G)はビデオカメラであり、本体2601、表示部2602、筐体2603、外部接続ポート2604、リモコン受信部2605、受像部2606、バッテリー2607、音声入力部2608、操作キー2609等を含む。表示部2602は、発光素子、又は液晶素子を有し、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成され、特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成されたTFTを有する。なお、表示部2602は、画素部と駆動回路部を有する。図11(H)は携帯端末のうちの携帯電話機であり、本体2701、筐体2702、表示部2703、音声入力部2704、音声出力部2705、操作キー2706、外部接続ポート2707、アンテナ2708等を含む。表示部2703は、発光素子、又は液晶素子を有し、パルスレーザを用いてレーザニールすることにより、結晶粒が格子状に整列した結晶性半導体膜を有するように形成され、特に好ましくは、チャネル形成領域が一つの結晶粒のみ有するように形成されたTFTを有する。なお、表示部2703は、画素部と駆動回路部を有する。

【0158】

上記の電子機器において、格子状に整列した結晶粒を有する結晶性半導体膜を有する薄膜トランジスタ、特にチャネル形成領域が一つの結晶粒のみ有するように形成された薄膜トランジスタを有することができる。チャネル形成領域に一つの結晶粒が存在するように薄膜トランジスタを形成することにより、結晶粒界での悪影響が低減、又はなくなることができる。その結果、電気特性が揃い、更に移動度の高い薄膜トランジスタを作製することができる。

【0159】

本実施の形態は、上記の実施の形態と自由に組み合わせることができる。

【実施例】

【0160】

(実施例1)

本実施例では、本発明により形成された結晶性半導体膜が有する結晶粒について説明する。

【0161】

図6(A)には、リッジが整列した結晶性珪素膜のSEM写真を示す。なおレーザは、エキシマレーザを用い、エネルギー密度400mJ/cm²、25ショットとした。なお図6(A)において、線状に加工されたパルスレーザビームは半導体膜に対して移動させずに照射した。

【0162】

また、結晶性半導体膜の表面は結晶粒界を顕在化するために一般的に知られるセコ液(HF:H₂O=2:1に添加剤としてK₂Cr₂O₇を用いて調合した薬液)でのエッティング(セコ・エッティング)を施してある。

【0163】

本実施例では、ニクロム酸カリウム2.2gを水50ccに溶かして0.15mol/lの溶液を調製し、当該溶液にフッ酸水溶液100ccを加えてものを、さらに水で5倍に希釈したものをセコ液として使用した。また、セコ・エッティングの条件を室温(10~30)にて25秒とした。

【0164】

図6(A)をみるとリッジ(白い点状の箇所)は概ね格子状に整列していることがわかる。さらに、リッジはエキシマレーザの波長とほぼ等しい300nm間隔で概ね整列していることがわかる。

【0165】

図6(B)には、SEM写真の丸で囲んだ領域のリッジ200、及び結晶粒201を模式的に示す。結晶性珪素膜から薄膜トランジスタを形成する場合、図6(B)のように一

つの結晶粒にチャネル形成領域が設けられるように島状の結晶性半導体膜 202 を形成する。すなわち、チャネル形成領域 203 が一つの結晶粒 201 を有するようゲート電極 204 を形成するとよい。そして、電流が流れる方向と、リッジの整列方向とが沿うように、つまり平行となるように島状の結晶性半導体膜 202 を形成すると好ましい。

【0166】

(実施例 2)

本実施例では、リッジが整列して形成される原理について図 7 を用いて説明する。

【0167】

図 7 (A) にはパルスレーザ光を照射する前の珪素膜を示す。

【0168】

図 7 (B) に示すように、パルスレーザが 1 ショット照射された時点でリッジが形成される。このとき、結晶化を促進する金属元素を形成して加熱を行った珪素膜の場合、加熱処理の時点でできた核から成長した結晶粒が最後にぶつかる位置にリッジが形成される。また、金属元素を用いた加熱処理を行わない場合、ランダムな位置にリッジが形成される。

【0169】

図 7 (C) に示すように、パルスレーザの 2 ショット目では、珪素膜の表面にリッジによる凹凸ができたことによってレーザ照射時の散乱光、又は反射光 (合わせて乱反射光) が増加し、入射光と、乱反射光とは干渉する。

【0170】

そして図 7 (D) に示すように、パルスレーザの 3 ショット目以降をみると、干渉によってレーザが強めあった場所は温度が高いため最後に結晶化する。そのため、強めあった場所には新たなリッジが形成される。それ以降レーザを照射すると、そのリッジが新たな散乱源となり、また別の場所で干渉が生じる。

【0171】

全てのリッジにおいて、このような干渉は起こっていると考えられ、リッジの数は増加していく。しかし、高さの高いリッジの方が散乱強度は大きくなるため、パルスレーザの波長 (例えば、エキシマレーザなら約 300 nm) の距離の中に 2 つのリッジがある場合は、高いリッジの方がショット数と共に成長して行き、高さの低いリッジの方は、溶融時になくなってしまう。

【0172】

そのため、初めはランダムに並んでいるリッジであっても、パルスレーザのショット数が増えるにつれ、高いリッジが規則的に整列して残る。またさらに、ある程度までリッジが整列してくると、温度分布がより顕著になり、リッジの整列が促進される。

【0173】

以上のように、格子状に整列したリッジが形成されると考えられる。すなわち、格子状に整列した結晶粒が形成される。

【図面の簡単な説明】

【0174】

【図 1】本発明の薄膜トランジスタの作製方法を示す断面図である。

【図 2】本発明の薄膜トランジスタの作製方法を示す断面図である。

【図 3】本発明の薄膜トランジスタの作製方法を示す断面図である。

【図 4】本発明の薄膜トランジスタの作製方法を示す断面図である。

【図 5】本発明のアクティブマトリクス基板を示す図である。

【図 6】本発明の結晶性半導体膜を示す SEM 写真である。

【図 7】本発明の結晶性半導体膜の作製原理を示した図である。

【図 8】本発明の薄膜トランジスタの作製方法を示す断面図である。

【図 9】本発明の発光装置を示す図である。

【図 10】本発明の液晶表示装置を示す図である。

【図 11】本発明の電子機器を示す図である。

10

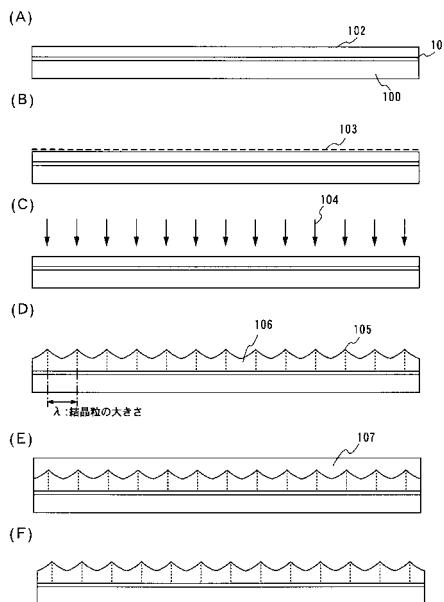
20

30

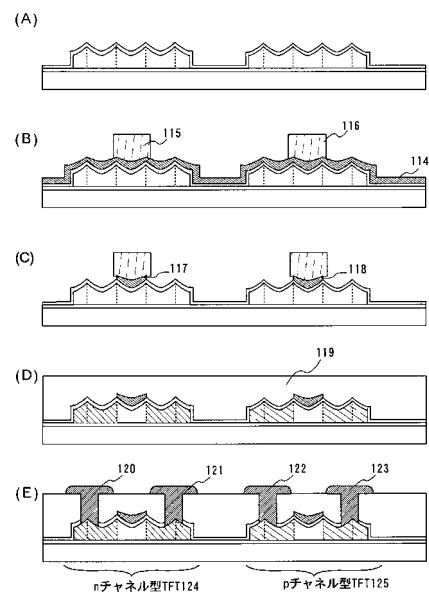
40

50

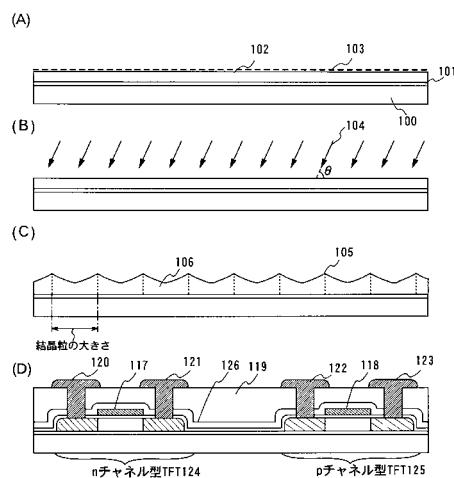
【図1】



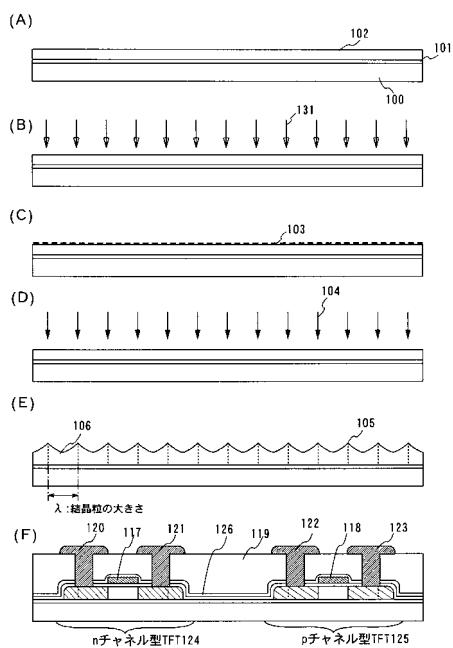
【図2】



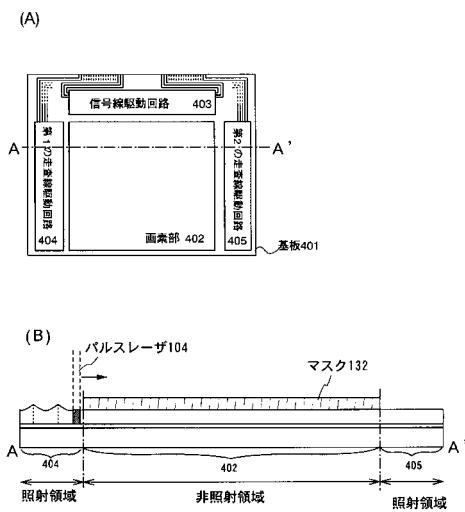
【図3】



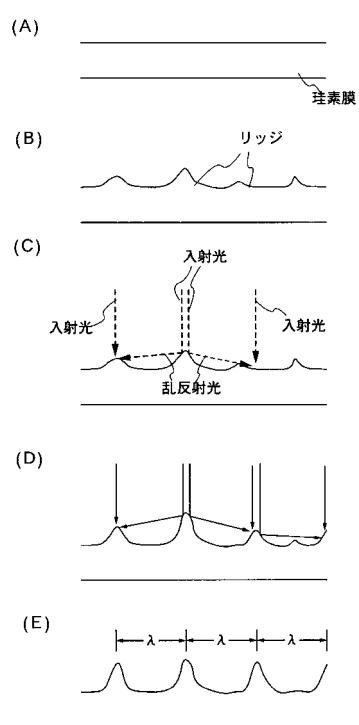
【図4】



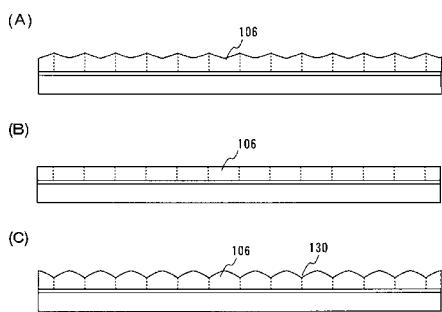
【図5】



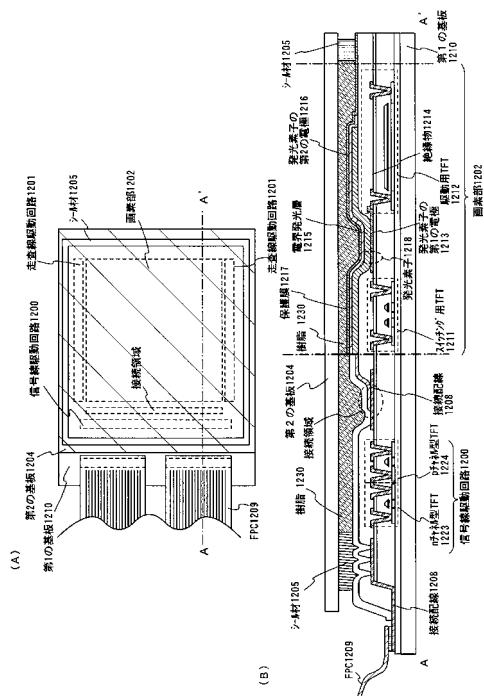
【図7】



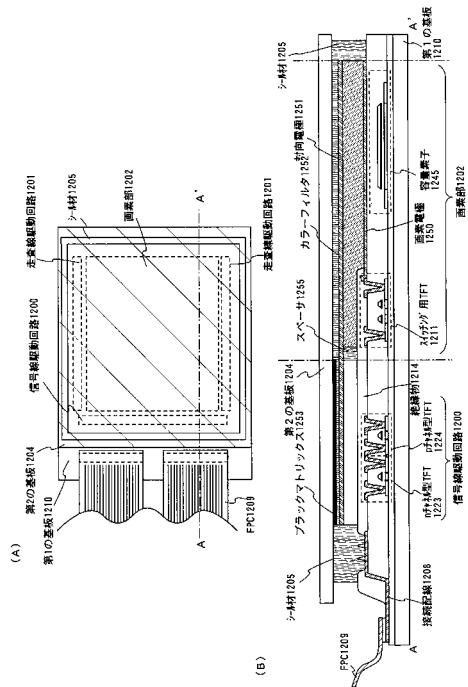
【図8】



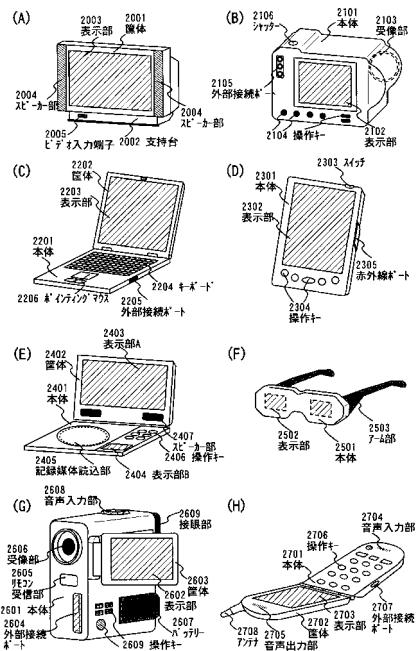
【図9】



【図10】

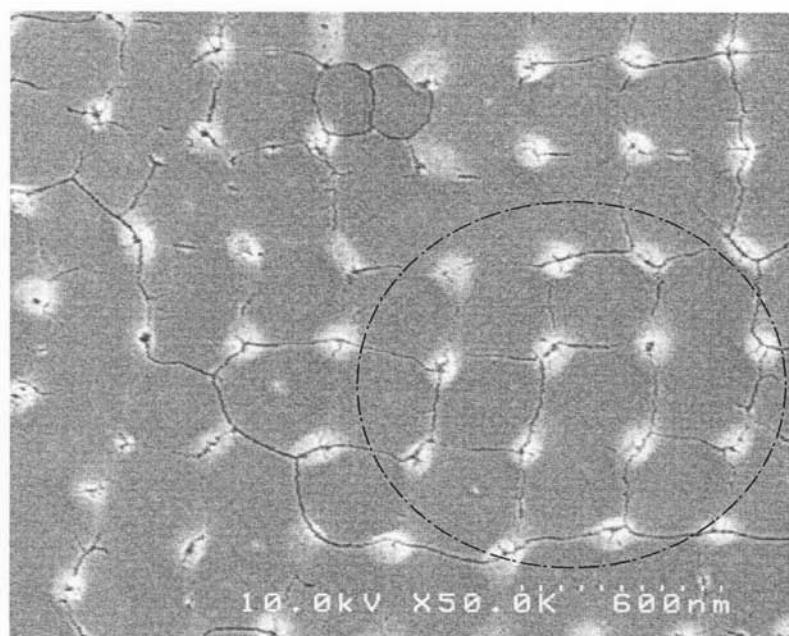


【図11】

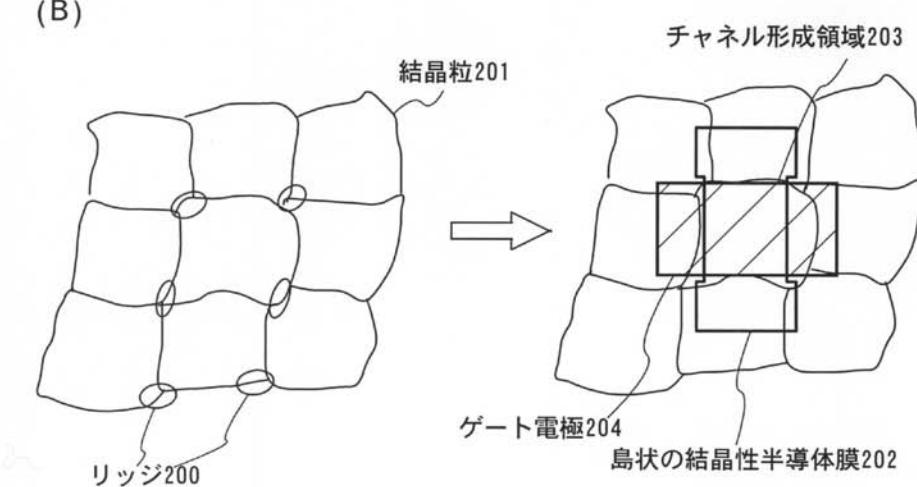


【図6】

(A)



(B)



フロントページの続き

審査官 宮澤 尚之

(56)参考文献 特開2002-151410 (JP, A)
特開2001-127302 (JP, A)
特開2002-353141 (JP, A)
特開2001-085695 (JP, A)
特開平09-260285 (JP, A)
特開2002-246606 (JP, A)

(58)調査した分野(Int.Cl., DB名)

H01L 21/336
H01L 21/18-21/20
H01L 21/268
H01L 29/786